
Hi9300E 大功率快速动态响应同步降压 DC-DC 控制器

1. 特性

- 工作电压范围 8-120V
- 超快动态响应
- 无需外部环路补偿
- 恒压精度： $\leq \pm 1.5\%$
- 输出电压可调范围：0.9V-36V
- 可编程逐周期过流保护
- 随机序列编码抖频
- 开关频率可调（70KHz-300KHz）
- 可编程软启动
- 欠压保护
- 过温保护
- 输出短路保护
- 可设置输出短路保护锁定功能
- 1A 拉电流和 2A 灌电流能力
- 封装：ESOP16

2. 应用领域

- 无线基础设施、云计算
- 工业点击驱动、测试和测量
- 个人交通车辆、电动自行车
- 非隔离式 PoE、IP 摄像头

3. 说明

Hi9300E 是一款可输出大功率，具备快速动态响应能力的同步降压 DC-DC 控制器，适用于 8-120V 电压输入情况，芯片高压端口耐压 140V，性能可靠。

Hi9300E 采用我司专利算法控制，可实现芯片快速动态响应，平衡动态和输出电压纹波的需求，达到良好的动态响应和输出纹波，同时内部集成随机序列编码抖频以优化 EMI，非常适用于高性能的工业控制、机器人、数据通信与射频等方面的应用。

采用下管 MOS 的 $R_{ds(on)}$ 做电流采样电阻，降低系统损耗。

逐周期限流外部可调，方便灵活，无需外部环路补偿，系统简洁可靠。

支持过温保护、输出短路保护、欠压保护、软启动功能，性能安全可靠。

4. 芯片选型

型号	最大输出电流	驱动方式	封装形式	最高耐压	包装方式	数量（颗/盘）	订购号
Hi9300E	25A	外置 MOS	ESOP16	120V	编带	4000	Hi9300E-EP16CRSYY

5. 管脚配置

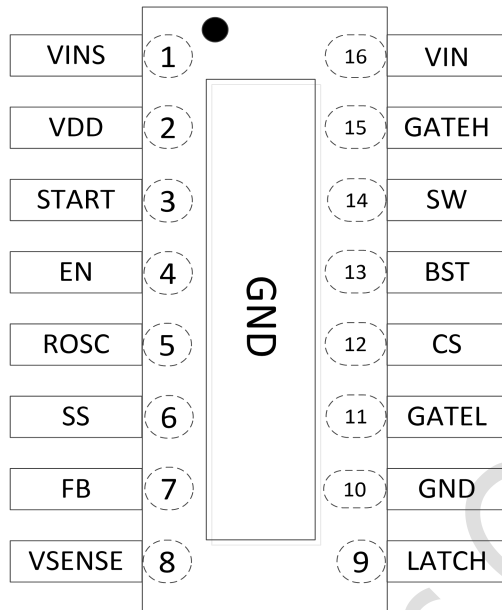


图 5.1 Hi9300E 管脚

编号	管脚名称	功能描述
1	VINS	芯片输入电压检测
2	VDD	芯片内部电源
3	START	内部供电 MOS 控制
4	EN	芯片使能
5	ROSC	工作频率设置
6	SS	软启动设置
7	FB	输出电压反馈
8	VSENSE	输出电压检测
9	LATCH	输出短路保护锁定功能选择
10, EP	GND	芯片地
11	GATEL	低端 MOS 驱动
12	CS	过流保护
13	BST	自举电容
14	SW	开关结点
15	GATEH	高端 MOS 驱动
16	VIN	芯片供电输入

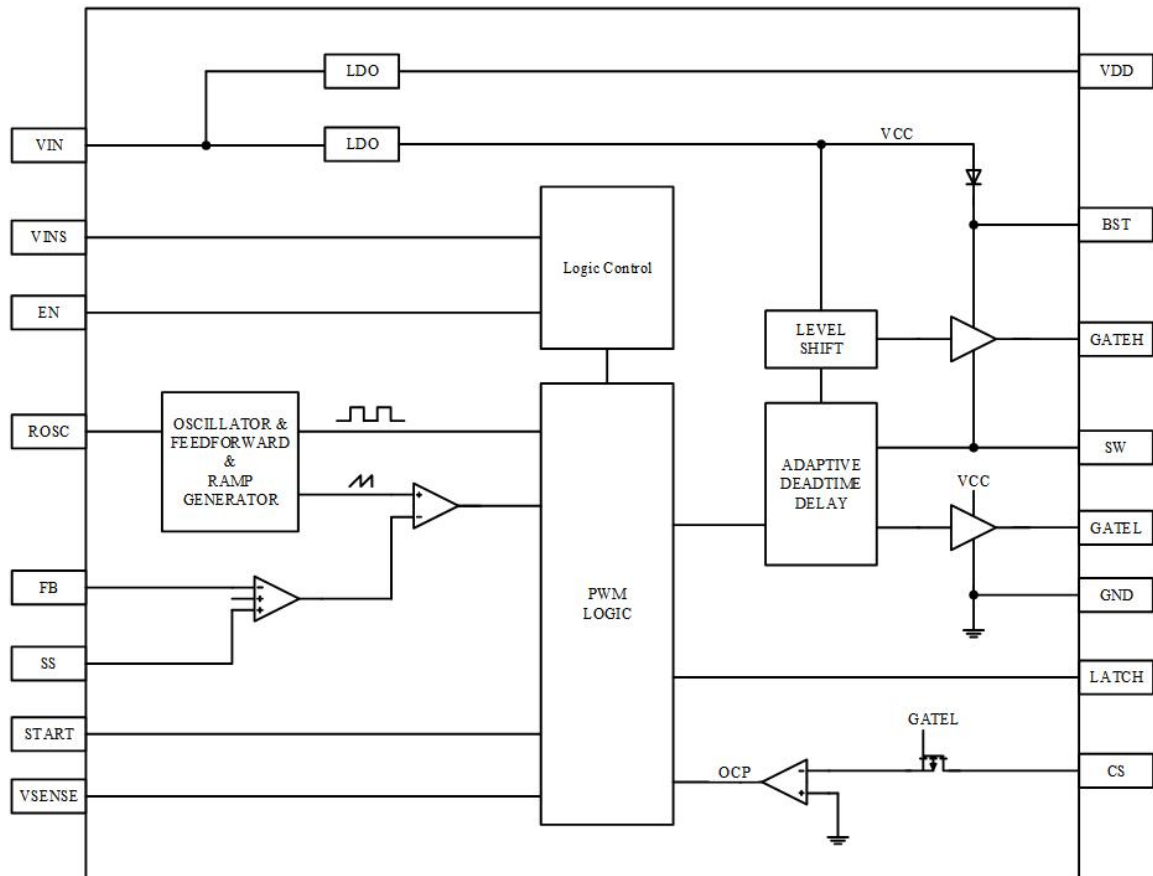
6. 极限工作参数(注 1)

符号	说明	范围	单位
VIN	外部供电输入	-0.3~140	V
SW	开关结点	-0.3~140	V
BST	自举电容	-0.3~140	V
CS	过流保护	-0.3~140	V
GATEH	高端 MOS 驱动	-0.3~140	V
VINS	芯片输入电压检测	-0.3~140	V
GATEL、START	中压管脚	-0.3~16	V
EN、ROSC、SS、FB、VDD、START、 VSENSE、LATCH	低压管脚	-0.3~6	V
R _{θJA}	PN 结到环境的热阻（注 2）	65	°C/W
TSTG	存储温度	-40~150	°C
TA	环境温度	-40~130	°C
TJ	结温	150	°C
ESD	HBM 人体放电模式	>2	KV

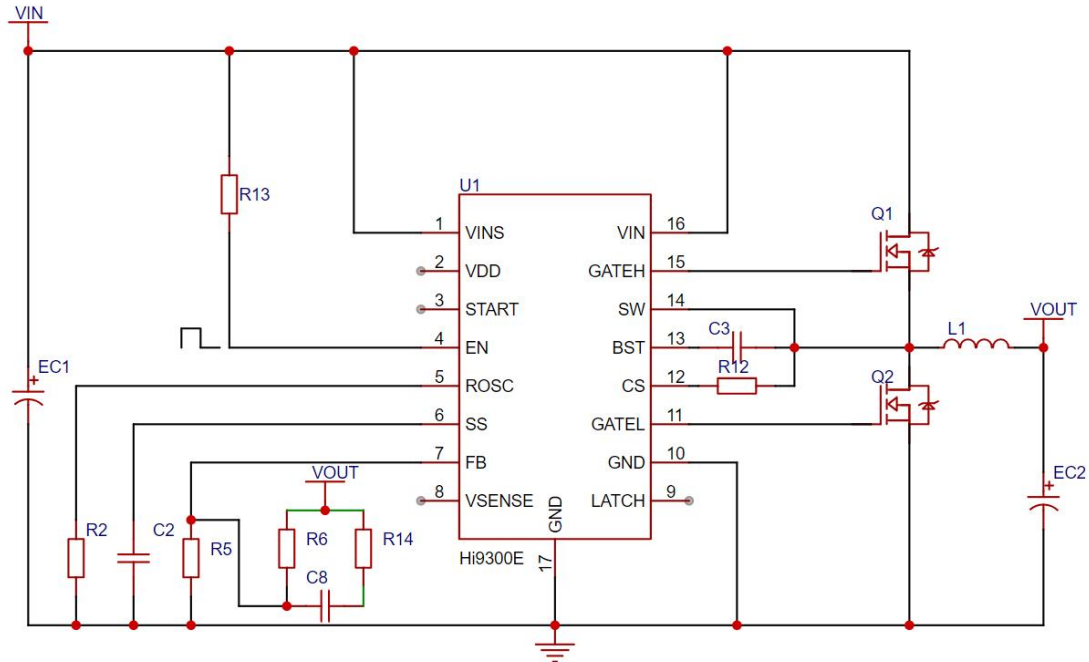
注 1：最大输出功率受限于芯片结温，最大极限值是指超出该工作范围，芯片有可能损坏。在极限参数范围内工作，器件功能正常，但并不完全保证满足个别性能指标。

注 2：温度升高最大功耗一定会减小，这也是由 TJMAX，R_{θJA} 和环境温度 TA 所决定的。最大允许功耗为 $PD=(TJMAX-TA)/R_{\theta JA}$ 或是极限范围给出的数值中较低值。

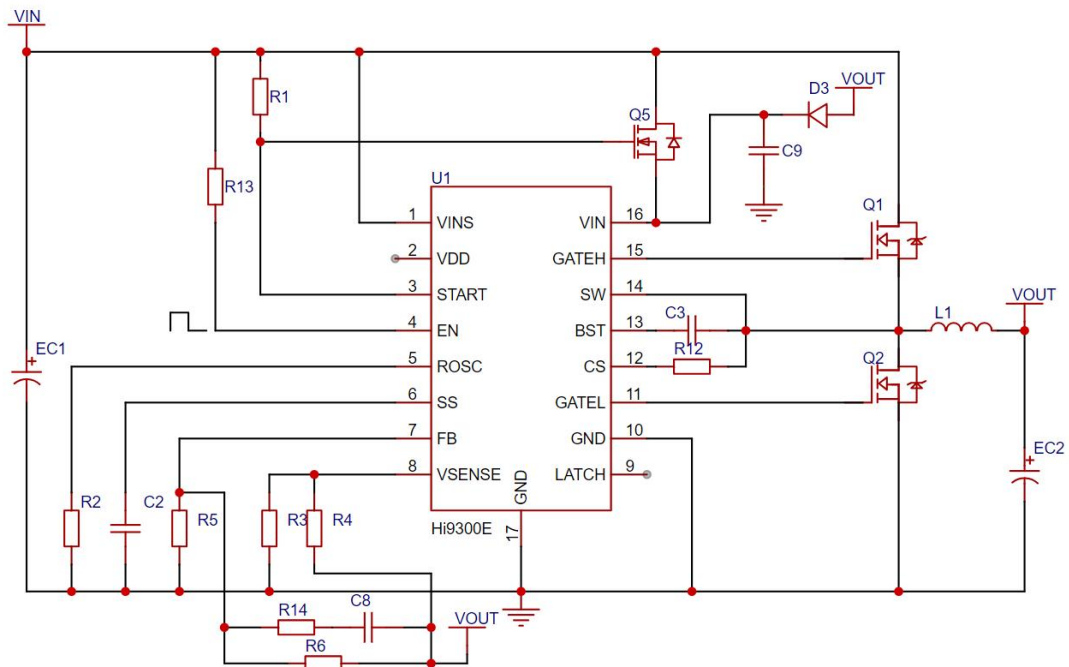
7. 结构框图



8. 应用电路



图一：常规应用电路原理图：



图二：VIN>48V,VOUT>12V 大功率应用

9. 电气特性

(除非特殊说明, 下列条件均为 $T_A=25^{\circ}\text{C}$)

符号	说明	测试条件	范围			单位
			最小	典型	最大	
VIN 工作部分						
I _{DD}	静态电流	NO switch（VIN= 80V）	-	0.8	-	mA
I _{STANDBY}	休眠待机电流		-	-	10	uA
V _{IN}	V _{IN} 电压范围		8	-	120	V
U _{VLO}	欠压保护范围		5	-	5.5	V
恒压工作部分						
V _{FB}	反馈电压			0.843		V
V _{OUT}	输出电压范围		0.9		36	V
恒流工作部分						
V _{CS}	输出电流		-	75		uA
震荡器						
D _{MAX}	最大占空比	Fosc=100KHz	-	90	-	%
TOFFmin	最小关闭时间			700		ns
TONmin	最小导通时间			150		ns
F _{SW}	默认开关频率	ROSC 悬空		70		KHz
	外接 R _{OSC}		70		300	KHz
调光端口						
V _{EN_H}	使能信号阈值上限	EN rising	1.1	-	-	V
V _{EN_L}	使能信号阈值下限	EN falling	-	-	0.9	V
GATEH 驱动						
I _H	驱动上拉电流		-	1000	-	mA
I _L	驱动下拉电流		-	2000	-	mA
GATEL 驱动						
I _H	驱动上拉电流		-	1000	-	mA
I _L	驱动下拉电流		-	2000	-	mA
可靠性						
T _{OTP_R}	热关断	输出关闭	-	150	-	℃
T _{OTP_Hys}	热关断迟滞			20		℃

备注:

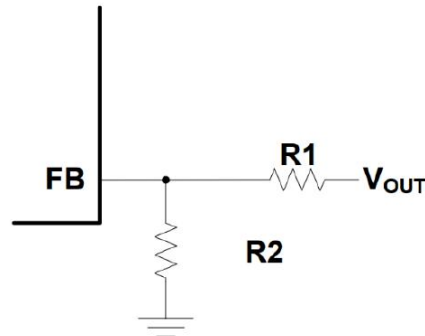
- 规格书的最小、最大参数范围由测试保证, 典型值由设计、测试或统计分析保证。

10. 应用说明

Hi9300E 是一款宽占空比范围同步降压 DC-DC 控制器，适用于 8-120V 电压输入情况。芯片采用我司专利算法控制，实现优良的动态响应和极低的输出电压纹波。

10.1. 输出电压

Hi9300E 输出电压可以通过外部电阻设定。参考电压为 0.843V。反馈电路及公式如下图所示：



$$V_{OUT} = V_{FB} \times \left(\frac{R1 + R2}{R2} \right)$$

10.2. 电感选择

电感公式如下：

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times \Delta I_L \times f_{sw}}$$

其中 ΔI_L 为电感纹波电流。

假设电感纹波电流约为最大负载电流的 30%。电感峰值电流可由式计算得到：

$$I_{L(MAX)} = I_{LOAD} + \frac{\Delta I_L}{2}$$

10.3. 输出电容选择

输出电容维持直流输出电压纹波。使用陶瓷，钽或低 ESR 电解电容。为了达到最好的效果，使用低 ESR 电容来保持输出电压纹波低。输出电压纹波的估计公式为：

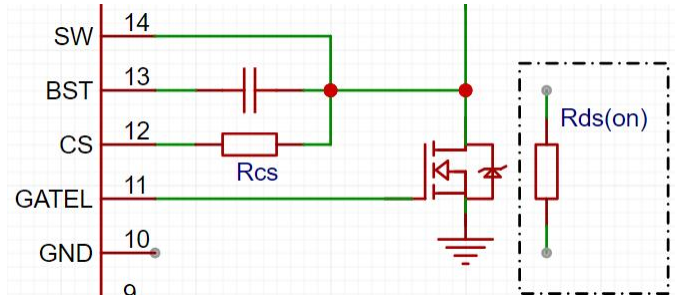
$$\Delta V_{OUT} = \frac{V_{OUT}}{F_{OSC} * L} * \left(1 - \frac{V_{OUT}}{V_{IN}} \right) * \left(R_{ESR} + \frac{1}{8 * F_{OSC} * C_{OUT}} \right)$$

其中 L 为电感值， R_{ESR} 为输出电容的等效串联电阻 (ESR) 值。

输出电容的特性也会影响调节系统的稳定性。

10.4. 过流点设置

芯片的 CS 管脚对外输出电流 I_{cs} ，利用 CS 管脚做过流保护：

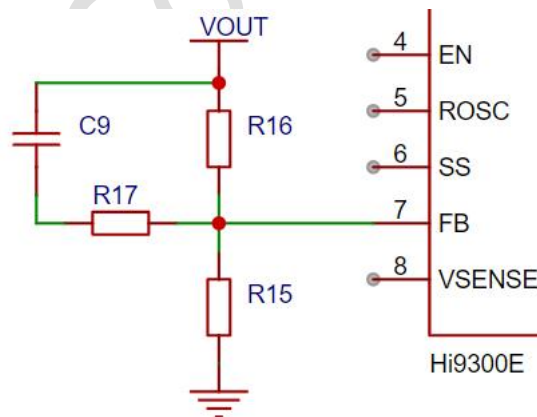


接法如上图所示：从 CS 管脚流出电流 I_{cs} 经过 R_{cs} 产生电压 V_{cs} ，下管导通时等效电阻为 $R_{ds(on)}$ ，则其过流点为：

$$I_p = \frac{I_{cs} * R_{cs}}{R_{ds(on)}} (A)$$

10.5. FB 前馈电容设定

FB 反馈电阻建议并接 RC 电路，建议参数为： $C_9 = 1nF$ ， $R_{17} = 10K\Omega$ ；



10.6. BST 电容

BST 电容并联在 BST 管脚和 SW 管脚之间，建议参数为： $C_{BST} = 1\mu F$ ；

10.7. 软启动电容

软启动电容并联在 SS 管脚和 GND 之间，建议参数为： $C_{SS} = 1\mu F$ ；

10.8. 使能功能 EN

EN 管脚为芯片的使能管脚，高电平使能，建议上拉电阻电流预留 0.1mA 以上；

10.9. 过温处理

当温度过高，芯片内部温度达到 150℃ 以上，系统会进入过温保护状态，过温保护开始起作用，关断输出，增强系统可靠性。

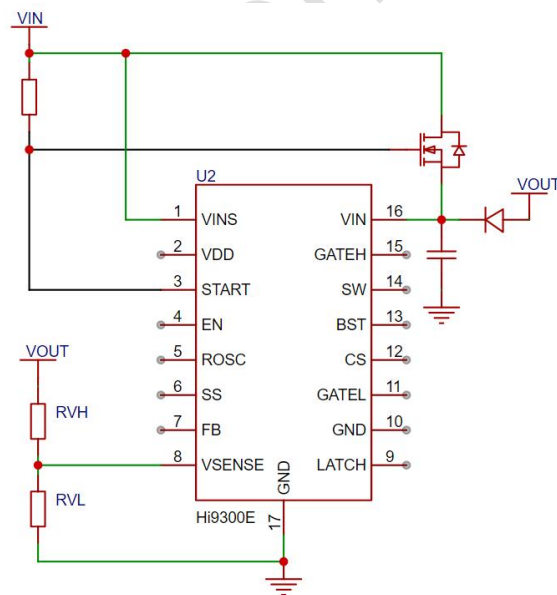
10.10. LATCH 功能

当 LATCH 管脚接高或者悬空时，芯片过流/短路保护为打嗝模式。

当 LATCH 管脚接低时，芯片过流/短路保护为锁定模式，需芯片重新上电才能正常工作。

10.11. 输出供电功能

输出供电功能由 START 端口配合 VSENSE 端口电压来实现供电的切换：



当 VSENSE 电压低于 1.2V 时，START 端口钳位 12V，此时输入电压 VIN 给芯片供电；

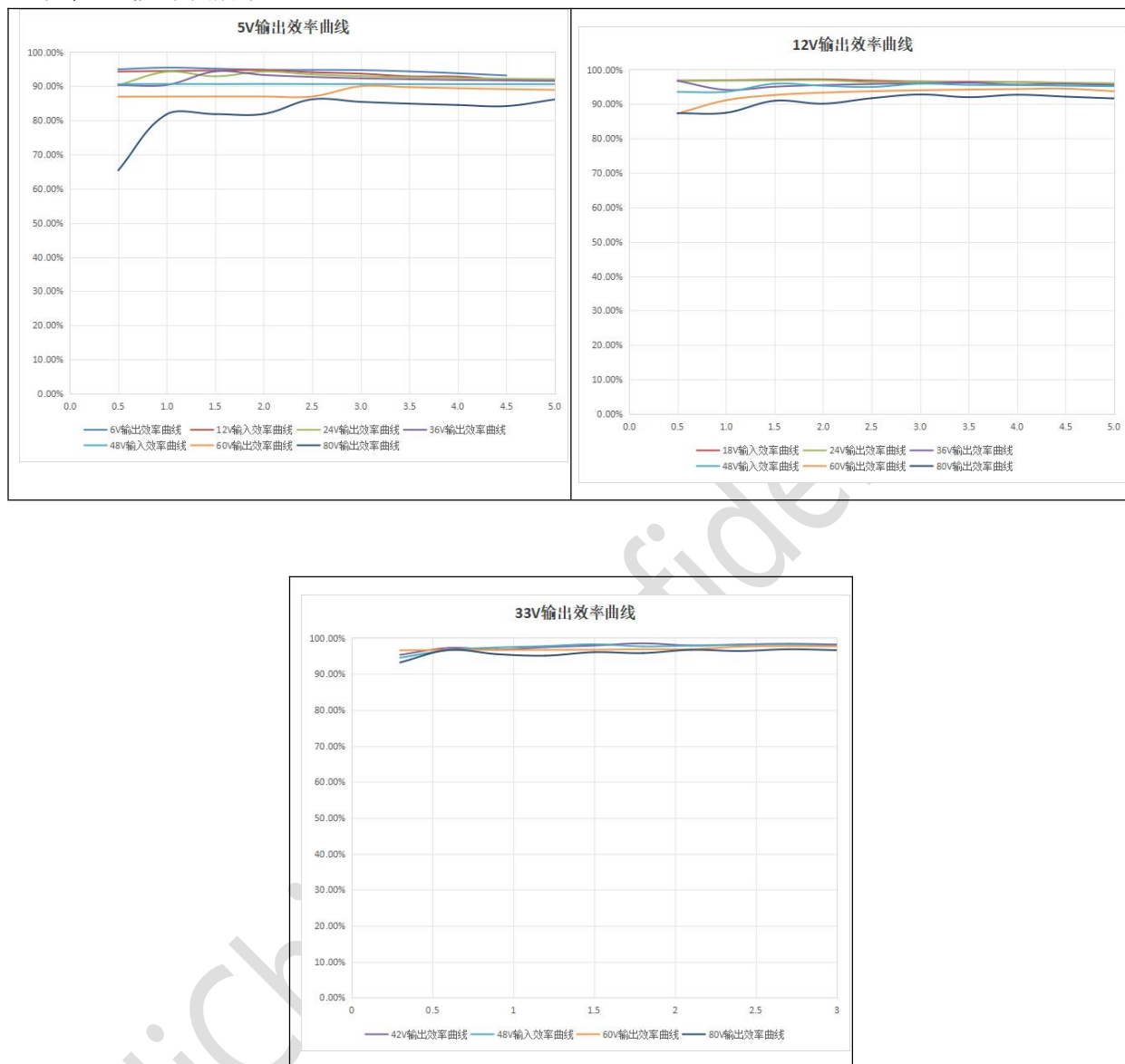
当 VSENSE 电压高于 1.2V 时，START 端口钳位 6V，此时输出电压 VOUT 给芯片供电；

VSENSE 管脚往外输出 5uA 电流，因此 V_{RVL} 实际电压值为：

$$V_{RVL} = 1.2V - 5 * 10^6 * R_{VL} (V)$$

11. 典型特性曲线

效率曲线如下图所示：



11.1. 稳态波形

图1: 24Vin/5Vout 空载

(CH3: V_{GATEH} CH1: V_{OUT} CH4: I_L CH2: V_{GATEL})

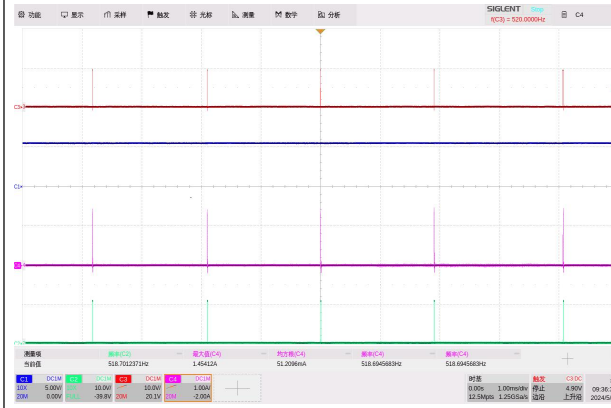


图2: 24Vin/5Vout 100mA

(CH3: V_{GATEH} CH1: V_{OUT} CH4: I_L CH2: V_{GATEL})

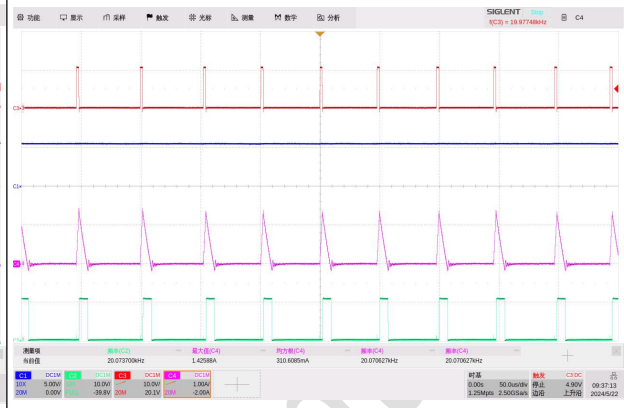


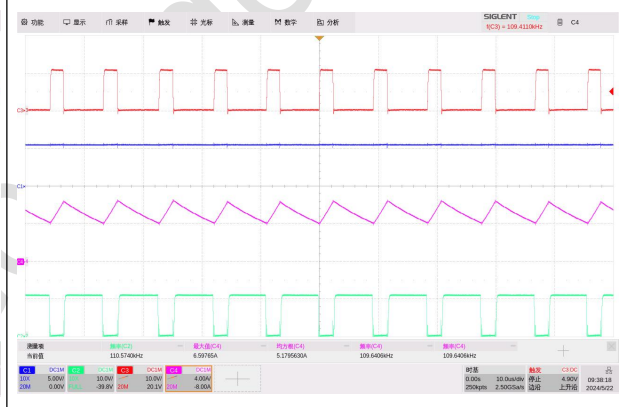
图1: 24Vin/5Vout 1A

(CH3: V_{GATEH} CH1: V_{OUT} CH4: I_L CH2: V_{GATEL})



图2: 24Vin/5Vout 5A

(CH3: V_{GATEH} CH1: V_{OUT} CH4: I_L CH2: V_{GATEL})



11.2. 开关机波形

图1: 80Vin/5Vout 空载

(CH1: V_{OUT} CH4: V_{IN} CH3: V_{BST} CH2: V_{SW})

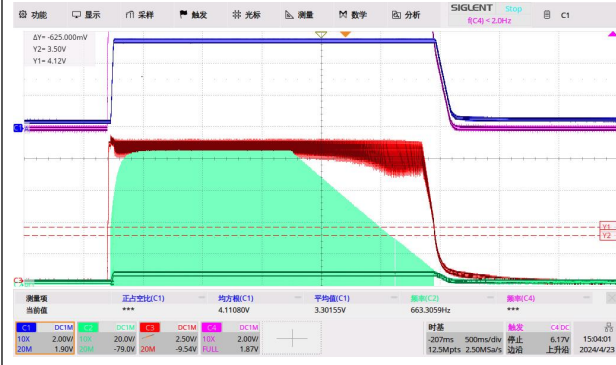


图1: 80Vin/5Vout 100mA

(CH1: V_{OUT} CH4: V_{IN} CH3: V_{BST} CH2: V_{SW})

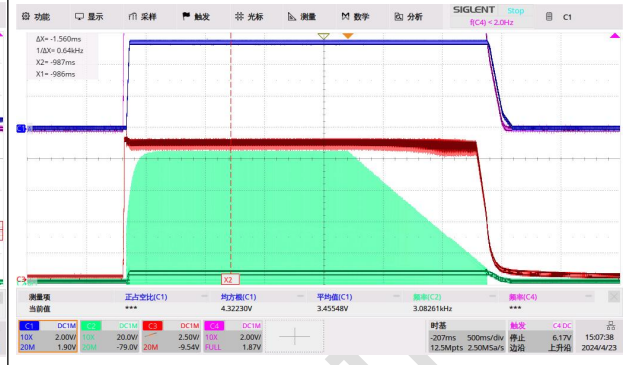


图1: 80Vin/5Vout 1A

(CH1: V_{OUT} CH4: V_{IN} CH3: V_{BST} CH2: V_{SW})

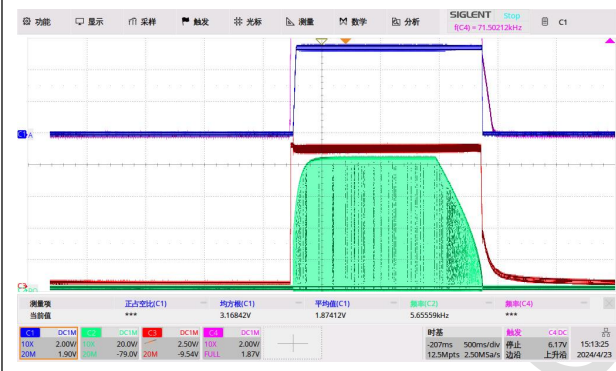
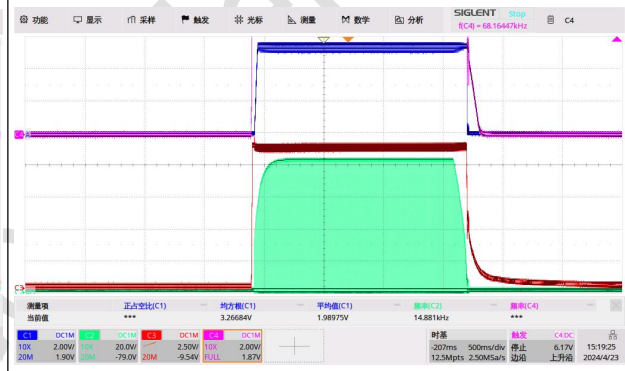


图1: 80Vin/5Vout 5A

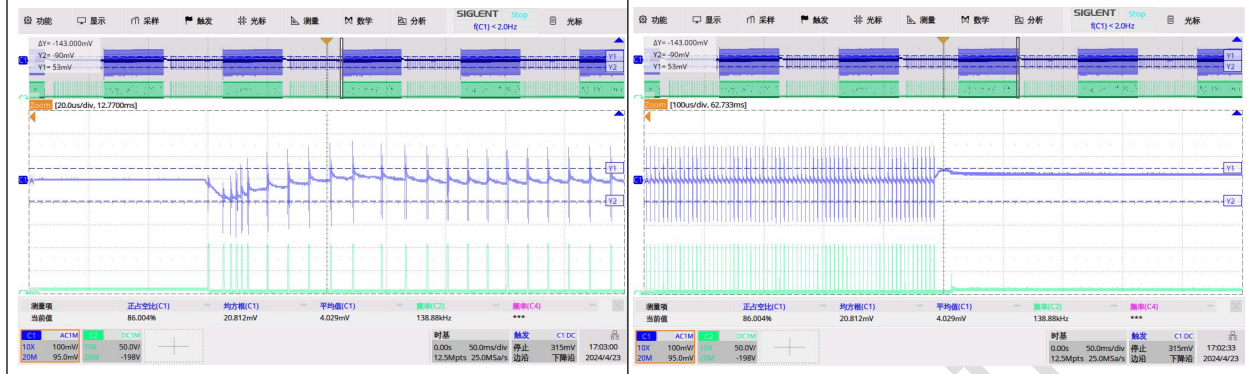
(CH1: V_{OUT} CH4: V_{IN} CH3: V_{BST} CH2: V_{SW})



11.3. 动态波形

图1: 100Vin/5Vout 0A-5A

(CH1: V_{OUT} CH2: V_{SW}) 动态: -90mV---53mV



11.4. 纹波波形

图1: 100Vin/5Vout 空载

(CH1: V_{OUT} CH2: V_{SW}) 动态: -18.7mV---33.3mV

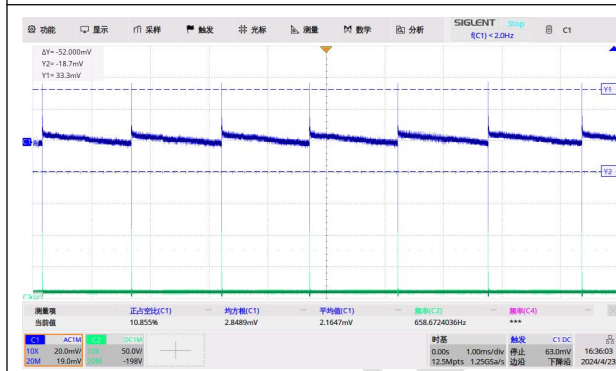


图1: 100Vin/5Vout 0.3A

(CH1: V_{OUT} CH2: V_{SW}) 动态: -27.3mV---30.3mV

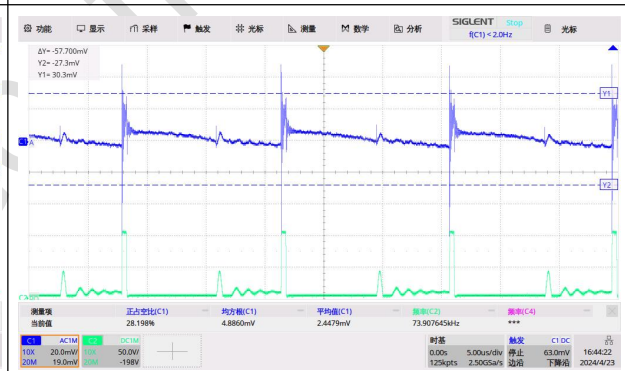


图1: 100Vin/5Vout 1A

(CH1: V_{OUT} CH2: V_{SW}) 动态: -27mV---37mV

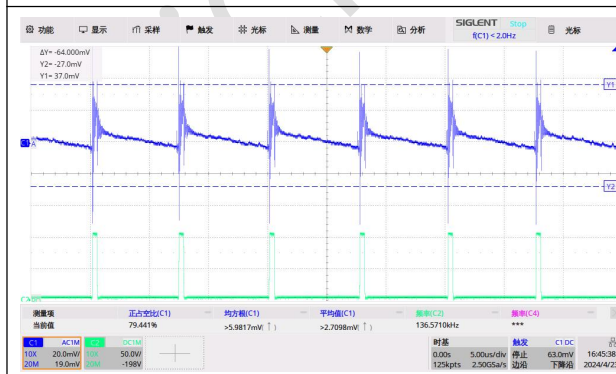
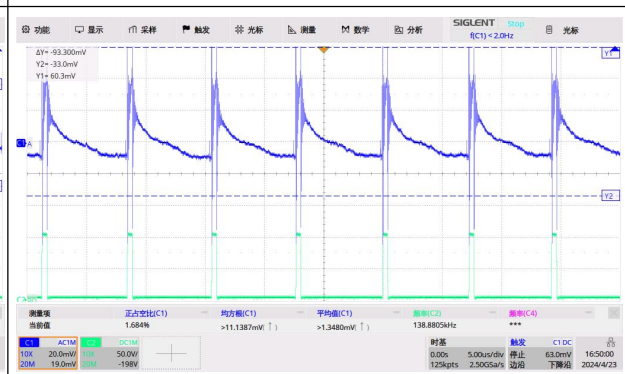


图1: 100Vin/5Vout 5A

(CH1: V_{OUT} CH2: V_{SW}) 动态: -33mV---60.3mV



11.5. 输出短路波形

图1: 12Vin/5Vout 输出短路

(CH3: V_{GATEH} CH4: V_{IN} CH1: V_{OUT} CH2: V_{GATEL})

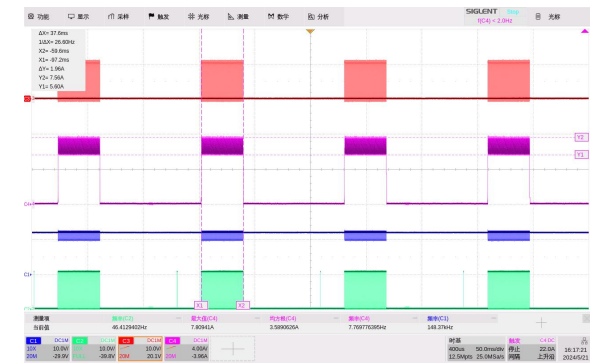


图1: 48Vin/5Vout 输出短路

(CH3: V_{GATEH} CH4: V_{IN} CH1: V_{OUT} CH2: V_{GATEL})



图1: 80Vin/5Vout 输出短路

(CH3: V_{GATEH} CH4: V_{IN} CH1: V_{OUT} CH2: V_{GATEL})

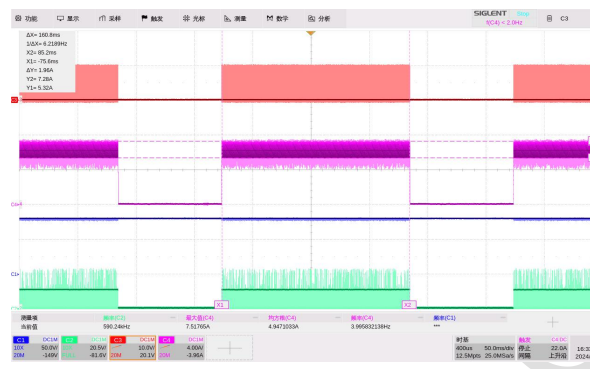
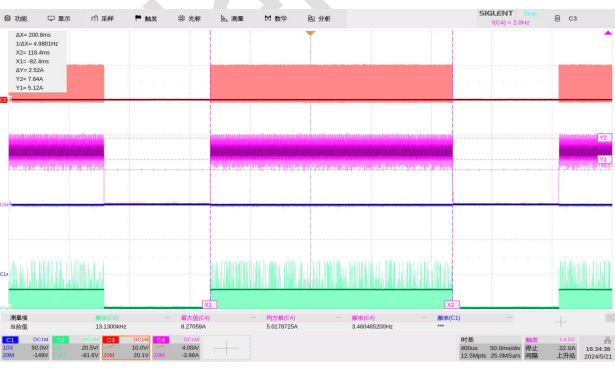


图1: 100Vin/5Vout 输出短路

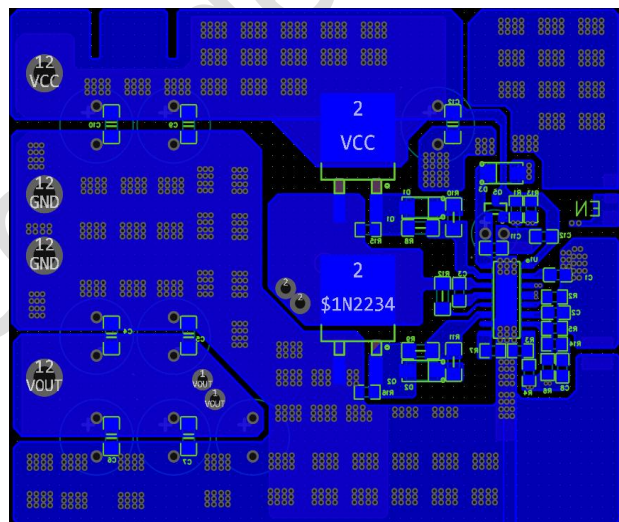
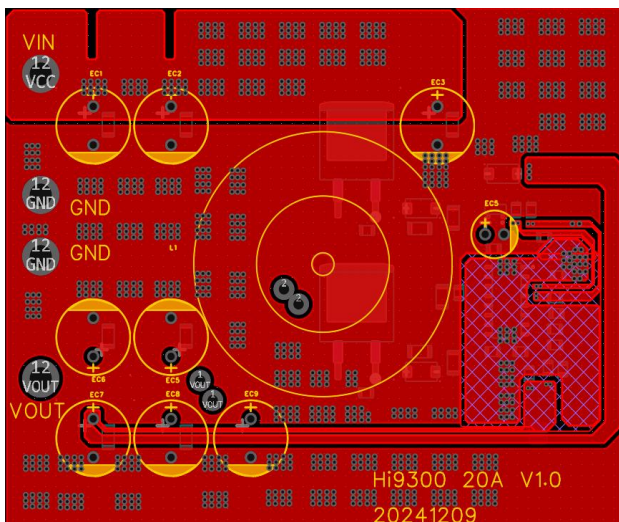
(CH3: V_{GATEH} CH4: V_{IN} CH1: V_{OUT} CH2: V_{GATEL})



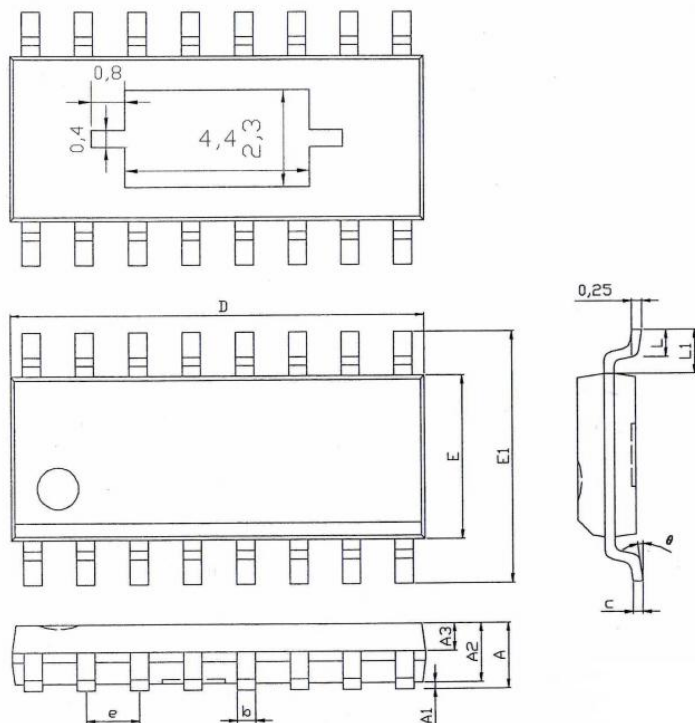
12. PCB 设计注意事项

一个好的 PCB 设计能够最大程度地提高系统的稳定性、终端产品的量产良率。为了提高系统 PCB 的设计水准，请尽可能遵循以下布局布线规则：

1. 芯片 SW 端或 MOSFET Drain 端与续流二极管、功率电感的布线覆铜尽可能长度短、线宽大；
2. MOSFET S 端与 CS 峰值电流检测电阻的布线覆铜，CS 峰值电流检测电阻靠近 CS 与 GND 管脚；
3. 输入电容与 CS 峰值电流检测电阻的地布线覆铜，尽可能长度短、线宽大，上下层地多打过孔连接；
4. 芯片的 VDD 电容靠近芯片管脚与 GND 管脚布局，且 VDD 的 GND 端、芯片 GND 端与 CS 峰值电流检测电阻 GND 端保持单点连接；
5. 系统的输入电容尽可能靠近芯片布局，保证输入电容达到最好的滤波效果；



13. 封装信息



Symbol	Dimensions In Millimeters	
	Min	Max
A	1.40	1.57
* A1	0.00	0.07
A2	1.40	1.50
A3	0.61	0.71
* b	0.39	0.45
c	0.21	0.26
D	9.70	10.10
E	3.70	4.10
* E1	5.80	6.20
e	1.24	1.30
* L	0.60	0.80
* L1	0.99	1.10
θ	0°	8°

注1.标注“*”尺寸为测量尺寸。