

输入4.0V~32V, 3A COT同步降压转换器

概述

EA2430是一款采用固定导通时间控制技术（COT）的同步降压转换器。

EA2430的主控制环路采用COT模式控制，可使用低ESR的陶瓷电容，无需外部补偿组件便可实现快速瞬态响应。固定导通时间控制技术可在更高负载状态下的PWM模式与轻负载工作之间实现无缝转换,使EA2430能够在较轻负载状况下保持高效率。

EA2430的工作输入电压范围为 4.0V 至 30V。输出电压可在 0.923V 与 6V 之间进行设置。内部具有过温保护、欠压保护及逐周期限流等功能。

EA2430采用 8 引脚 ESOP8 封装。

特性

- COT 工作模式
- 超快速瞬态响应
- 可使用低 ESR 陶瓷电容
- 低输出纹波
- 参考电压 0.923V
- 输出电压范围: 0.923V 至 6V
- 3A 电流输出
- 500KHz 伪固定频率(5V 输出)
- 轻载模式切换
- 4.0V-32 输入电压
- 内部软启动
- 逐周期谷值、峰值限流
- 集成内部补偿
- 采用 ESOP8 封装

应用场合

- 数字电视
- 家庭网络终端
- 数字机顶盒
- DSL调制器

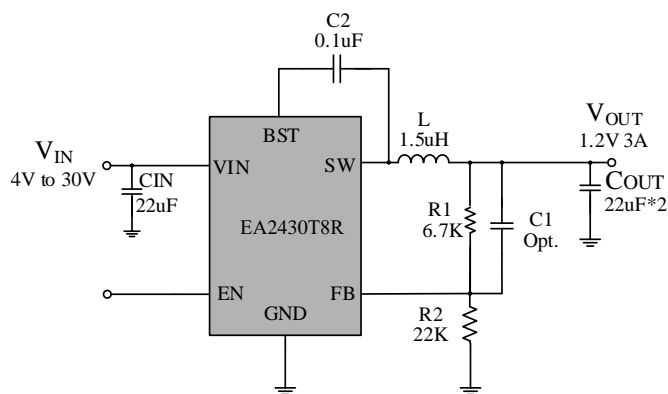
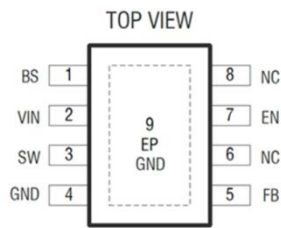


图 1. 应用电路

绝对最大额定值

参数		最小值	最大值	单位
输入电压范围	VIN	−0.3	33	V
	VBST	−0.3	35	
	VBST (10 ns transient)	−0.3	36	
	VBST (vs SW)	−0.3	6	
	VEN	−0.3	33	
	VFB	−0.3	6	
	SW	−2	33	
	SW (10 ns transient)	−3	33	
ESD	人体模式(HBM)		2.0	kV
	带电器件模式(CDM)		600	V
结温, T _J		−40	150	°C
储存温度, T _{stg}		−55	150	

封装形式



8-LEAD PLASTIC SOP WITH EXPOSED PAD ON BACKSIDE
 $T_{JMAX} = 150^{\circ}\text{C}$, $\theta_{JA} = 50^{\circ}\text{C/W}$, $\theta_{JC} = 10^{\circ}\text{C/W}$

型号

EA2430

完整料号

EA2430T8R

标准包装

3000pcs

引脚定义

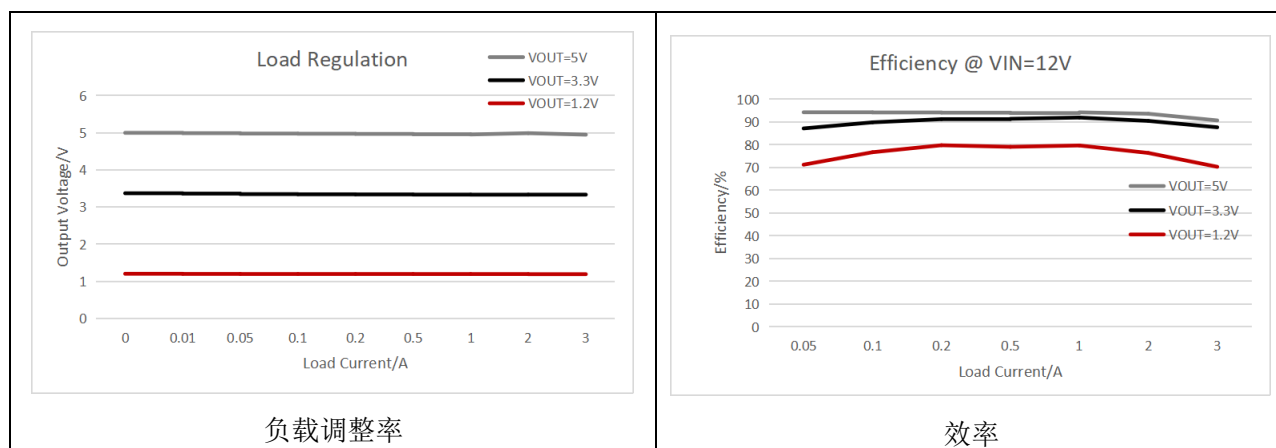
名称	顺序	描述
BST	1	自举电容引脚。
VIN	2	电源输入引脚。
SW	3	开关引脚。
GND	4	地引脚。
FB	5	通过外部电阻分压网络来设定输出电压的反馈连接端口。
NC	6	未连接。
EN	7	使能引脚, 高电平时芯片开启, 低电平时芯片进入关断模式。
NC	8	未连接。
EPAD	9	散热片, 建议接地。

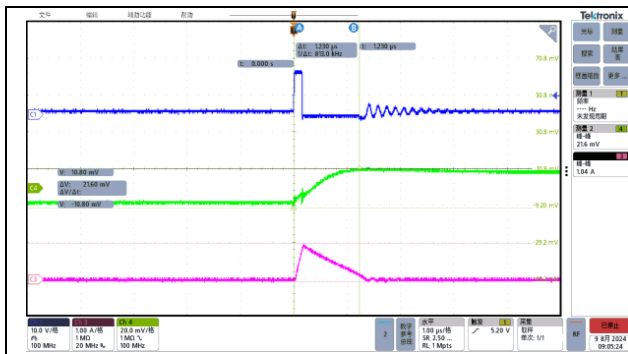
电气特性 ($V_{IN} = 12V$, 除特殊说明外, $T_A = +25^{\circ}C$)

参数		测试条件	最小	典型	最大	单位
I_{VIN}	静态电流	V_{IN} 电流, $EN = 5V$, $V_{FB} = 1.0V$		350	600	μA
$I_{VINS DN}$	关断电流	V_{IN} 电流, $EN = 0V$		2.0	8.0	μA
V_{EN}	EN 高电平	EN 上升	1.6			V
	EN 低电平	EN 下降			0.6	V
V_{FB}	V_{FB} 电压		902	923	948	mV
I_{VFB}	V_{FB} 漏电流	$V_{FB} = 1.0V$		0	± 0.13	μA
$R_{DS(on)}$	高侧开关	$V_{BST-SW} = 5.5V$		80		$m\Omega$
	低侧开关			40		$m\Omega$
T_{soft}	软启动时间			1.0		mS
$I_{ocp, valley}$	谷值电流限制	$L = 1.5\mu H$		3.5		A
$I_{ocp, peak}$	峰值电流限制	$L = 1.5\mu H$		5		A
t_{ON}	导通时间	$V_{IN} = 12V$, $V_O = 1.2V$		120		nS
$t_{OFF(MIN)}$	最小关断时间	$V_{FB} = 0.8V$		250	330	
T_{SDN}	热关断阈值	热关断点		175		$^{\circ}C$
		迟滞		30		
$UVLO$	欠压保护阈值	上升开启电压		3.9		V
		迟滞电压		0.2		

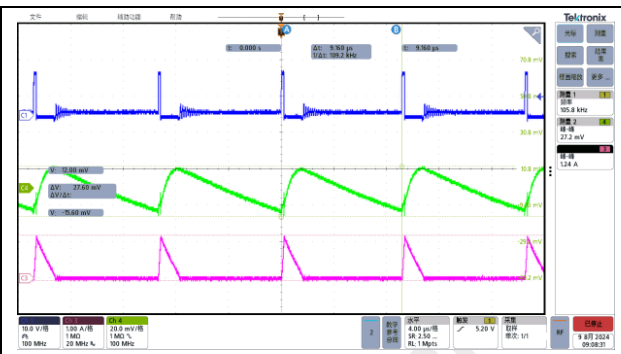
典型工作特征

除特别说明外, $V_{IN} = 12V$, $V_{OUT} = 1.2V$, $L = 1.5\mu H$, $T_A = +25^{\circ}C$ 。

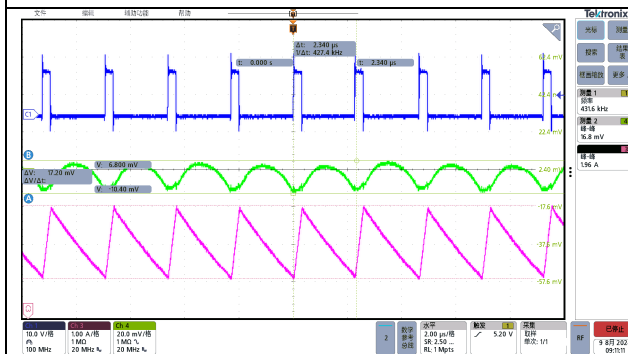




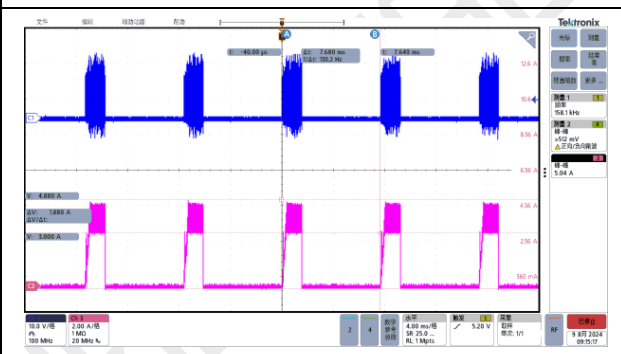
工作波形@ $I_{LOAD}=0mA$



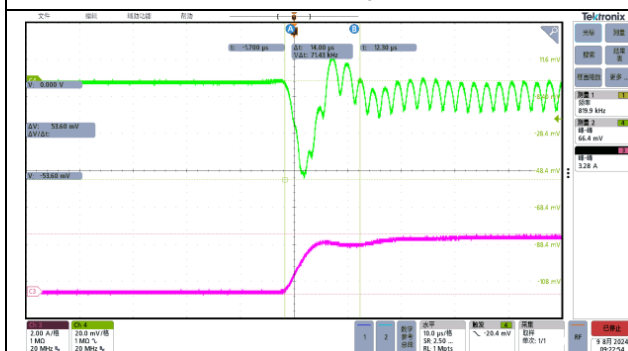
工作波形@ $I_{LOAD}=100mA$



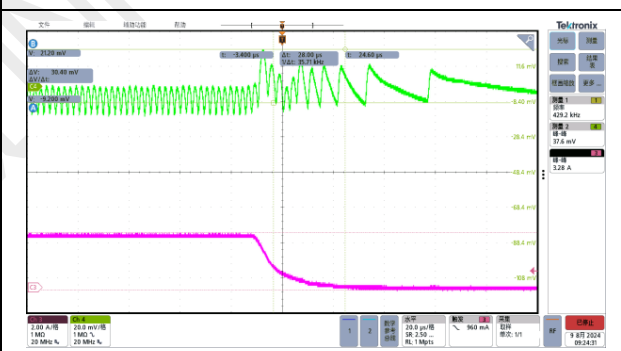
工作波形@ $I_{LOAD}=3A$



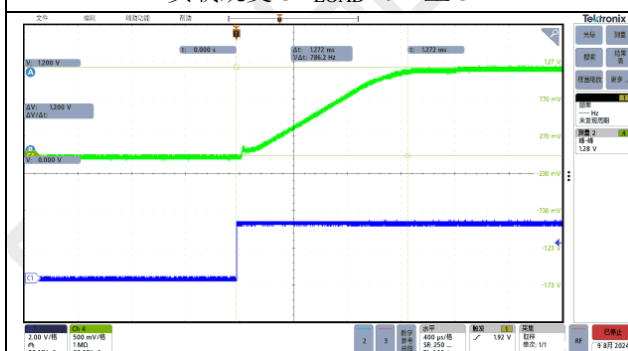
短路波形



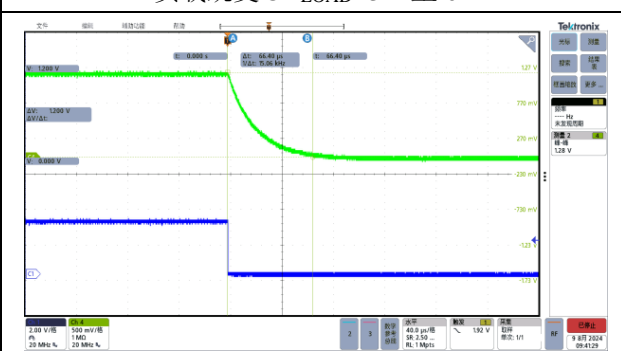
负载跳变@ $I_{LOAD}=0A$ 至 $3A$



负载跳变@ $I_{LOAD}=3A$ 至 $0A$

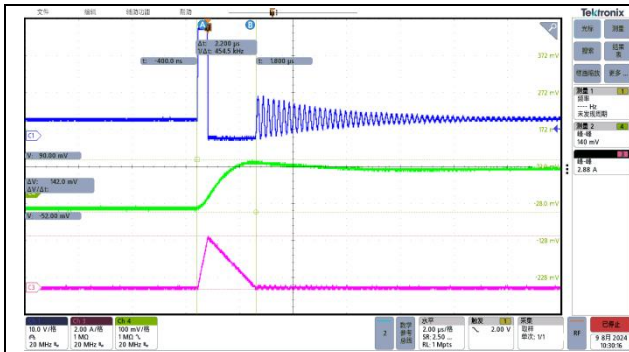


启动波形@ $I_{LOAD}=3A$

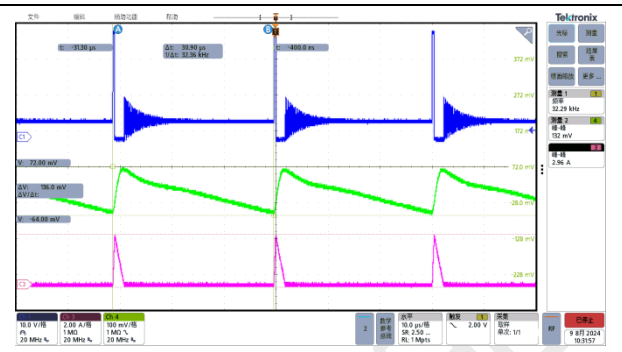


关断波形@ $I_{LOAD}=3A$

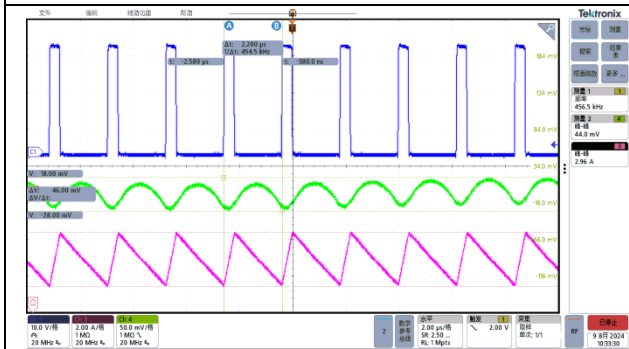
以下应用情况为 $V_{IN} = 30V$, $V_{OUT} = 5V$, $L = 3.3\mu H$, $T_A = +25^\circ C$ 。



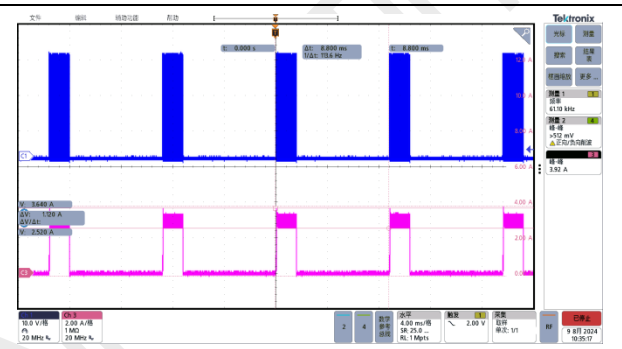
工作波形@ $I_{LOAD}=0mA$



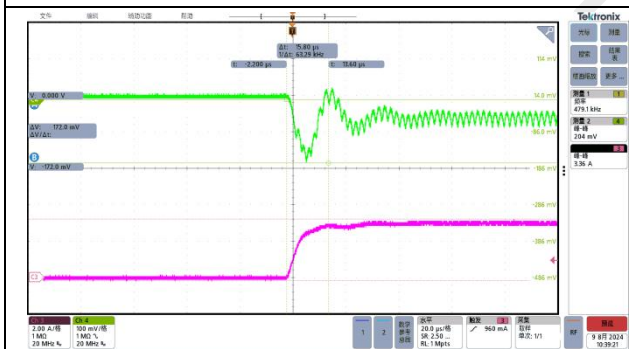
工作波形@ $I_{LOAD}=100mA$



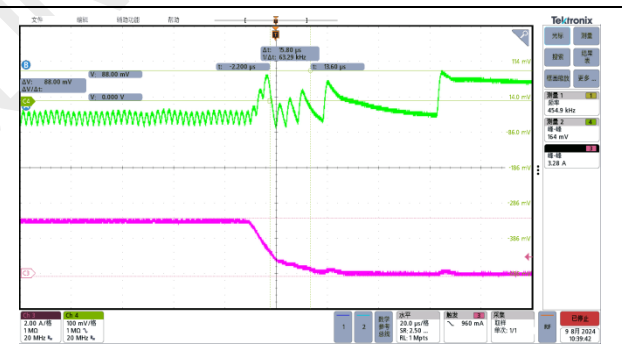
工作波形@ $I_{LOAD}=3A$



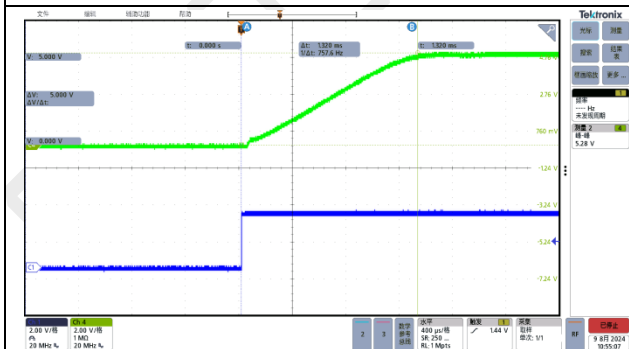
短路波形



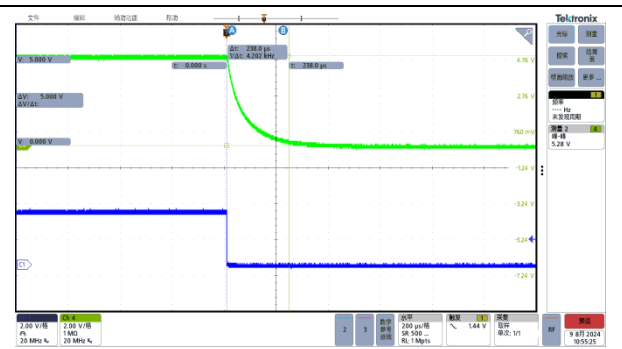
负载跳变@ $I_{LOAD}=0A$ 至 $3A$



负载跳变@ $I_{LOAD}=3A$ 至 $0A$



启动波形@ $I_{LOAD}=3A$



关断波形@ $I_{LOAD}=3A$

内部框图

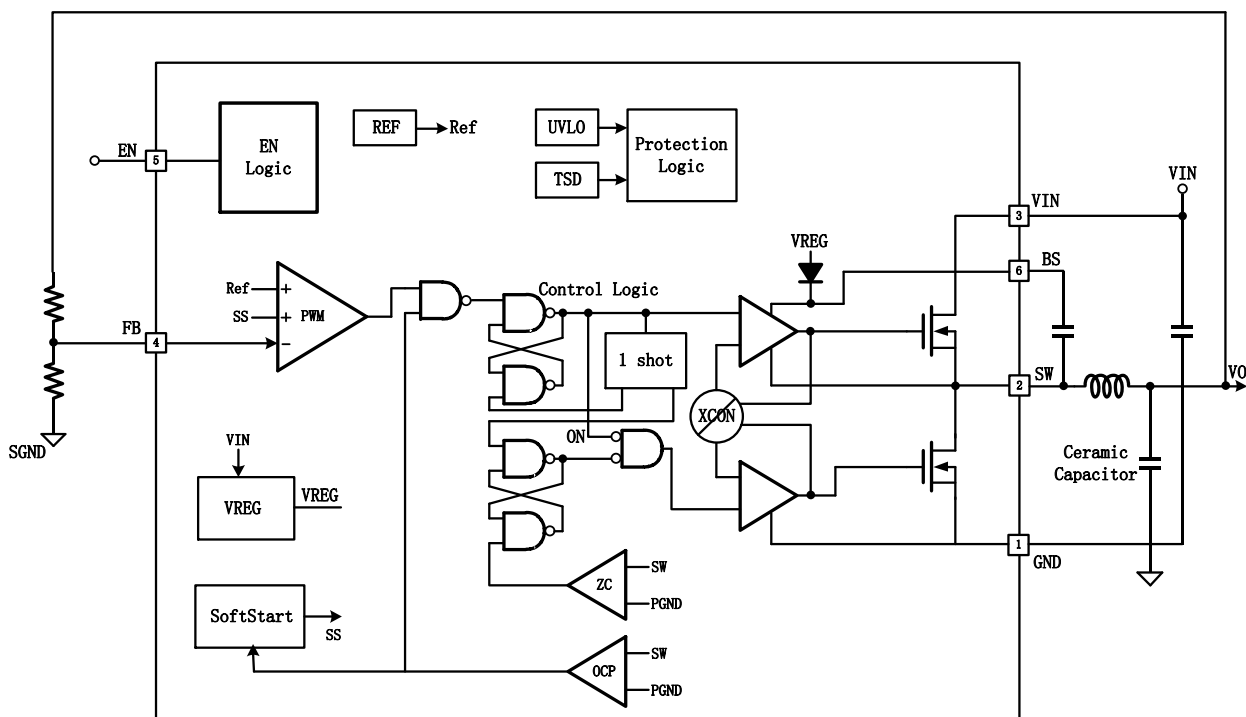


图 2. EA2430 内部框图

功能描述

EA2430 是一种 COT 模式的 3A 同步降压转换器，内部集成了两个 N 型 MOSFET，COT 控制模式具有极优秀的瞬态响应能力，同时芯片不需要额外的外部补偿器件。专用的内部电路设计允许外围使用低 ESR 的陶瓷电容。芯片采用伪恒定频率控制，工作在近似 500KHz 的工作频率。

EN 控制

EN 引脚是一个数字控制引脚，高电平时芯片启动，低电平时芯片进入关断模式。EN 是一个高压引脚，可以直接与 VIN 连接。

过流保护及短路保护

EA2430 具有过流保护和短路保护功能，具有峰值、谷值电流限制两种控制方式。在上、下管 MOSFET 打开的情况下，分别监控电感电流，当电感电流达到设定值时，器件进入过电流保护模式。同时，输出电压下降，当 V_{FB} 电压低于参考值的 75% 时，芯片进行短路保护状态，即进入打嗝模式，芯片将禁用输出功率级，软启动重启。

输出电压设定

输出电压可利用如下公式 2 进行设定，可参考表 1，为保证输出精度，电阻精度需选用 1%。

$$V_{OUT} = 0.923 \times \left(1 + \frac{R1}{R2}\right) \quad (2)$$

外围器件建议值

EA2430的输出电路是一个 LC 滤波器。该 COT 控制模式在 LC 处具有双极点：

$$F_P = \frac{1}{2\pi\sqrt{L_{out} \cdot C_{out}}} \quad (3)$$

在双极点处，增益以-40dB 的速率下降，相位极速下降。为了保证环路的稳定性，提供足够的相位裕度。建议使用表 1 中的数值：

表1. 外围器件建议值

V _{OUT} (V)	R1 (kΩ)	R2 (kΩ)	C1(pF)	L1 (μH)	C8 + C9 (μF)
1	2	22		1.0 - 1.5	22 - 68
1.05	3	22		1.0 - 1.5	22 - 68
1.2	6.7	22		1.0 - 1.5	22 - 68
1.5	14	22		1.5	22 - 68
1.8	21	22	22 (Opt.)	1.5	22 - 68
2.5	38	22	22 (Opt.)	2.2	22 - 68
3.3	57	22	22 (Opt.)	2.2	22 - 68
5	98	22	22 (Opt.)	3.3	22 - 68

自举电容选择

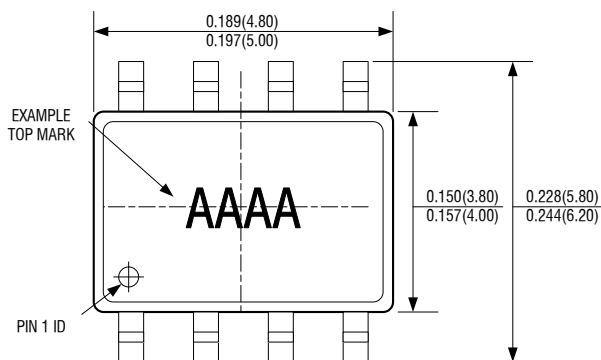
VBST 至 SW 引脚之间必须连接一个 0.1μ F 陶瓷电容器，以便正常工作。

PCB 布局

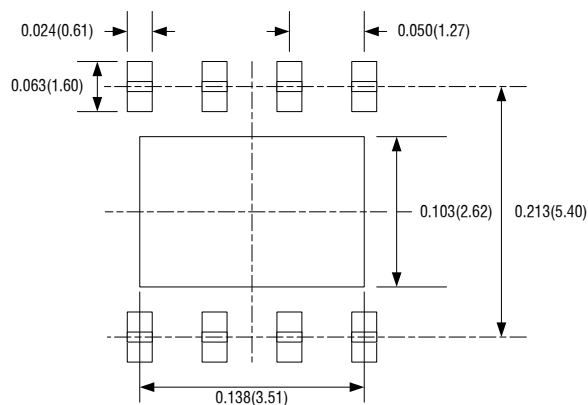
1. 输入输出电容地必须靠近 IC 的 GND 引脚以减小电流环路面积。
2. 大的交流电流会流过 VIN, SW 和 VOUT 走线，所以要保证这些走线短且宽。
3. SW 脚处铜皮，因其上有交变电压，为预防 EMI，需要控制在一个比较小的面积。
4. FB 引脚是一个高阻抗节点，应当使 FB 走线足够短以避免拾取噪声导致输出电压波动，将反馈电阻尽可能靠近 IC 放置，同时 R2 的 GND 应尽量靠近 IC 的 GND 引脚放置，VOUT 到 R1 的布线应该远离电感和开关节点。

封装信息

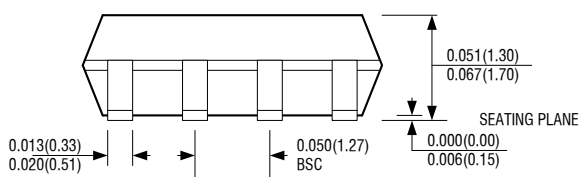
SOP8(EXPOSED PAD)



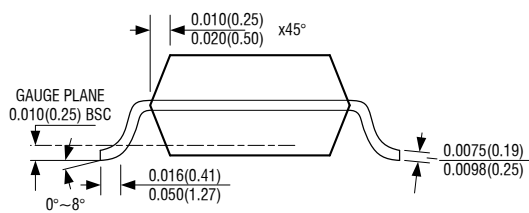
TOP VIEW



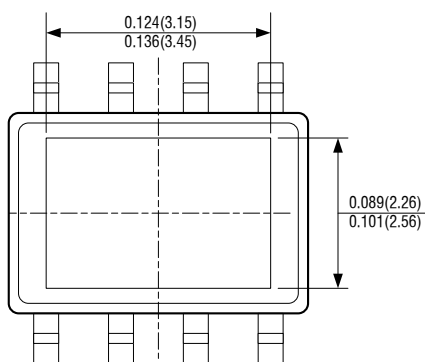
RECOMMENDED SOLDER PAD LAYOUT



FRONT VIEW



SIDE VIEW



BOTTOM VIEW