



具有温度补偿的过流保护和可编程热关机功能的同步 Buck 降压控制器

Check for Samples: [LGS51403](#)

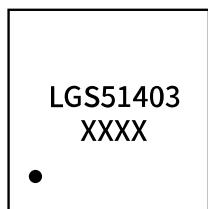
特性

- 宽输入电压范围：3V 到 20V
- 开关频率范围：100KHz-1.2MHz
- 高达 97% 的效率和 93% 的最大占空比
- 具有温度补偿的电感 DCR 为基础的过流保护
- 0.6V 内部基准电压，±1% 的反馈精度
- 低输出电压下的 30ns Minimum T_{ON}
- 集成大电流功率 MOSFET 控制
 - 自适应死区时间
- 超快的线性和负载瞬态响应
- 集成 VDD 偏置电压 LDO 稳压器
- 具有迟滞的使能信号 Enable
- 频率同步功能
- 可编程的软起动功能
- 单调预偏置启动
- 输出标识 PG 信号
- 输出电压 Sense 遥感监测
- 结温范围为 -40°C 至 +125°C
- 4mm X 4mm QFN-24 封装

订购信息

Part Num	Package	Top Mark
LGS51403	QFN 4x4-24	见下方示意图

TOP MARK



注：

LGS51403 :产品名称

XXXX : 棱晶内部编码，不同批次可能会有所不同

描述

LGS51403 是一款功能丰富的同步降压控制器，可在高功率密度、负载点 (POL) 中实现卓越的效率。稳定的性能和宽输入输出电压范围使 LGS51403 可提供多种 DC-DC 稳压器解决方案。100 kHz 至 1.2 MHz 的电阻可编程开关频率和具有自适应死区时间的集成大电流 MOSFET 栅极驱动器为优化解决方案尺寸和实现最大化转换效率提供了灵活性。0.6V 基准电压和±1% 的反馈电压精度以及 30ns 的高侧功率 MOSFET 最小导通时间很容易获得高精度、低输出的电压。LGS51403 使用无损耗电感器 DCR 电流检测和低成本的 BJT 远程检测电感器温度，支持精确的热补偿过流保护。

LGS51403 具有传统的电压模式控制环路，具有高增益带宽误差放大器和 PWM 输入电压前馈，可简化补偿设计并实现出色的环路瞬态响应。FPWM 模式消除了频率变化，最大限度地减少敏感应用中的 EMI 干扰。PG 电路提供输出良好显示功能和故障反馈。其他特性包括具有自恢复功能的可编程系统级热关断、输出电压 Sense 遥感、可配置软启动、预偏置启动、集成低压差 (LDO) 稳压器、具有可定制滞后的高精度使能 Enable，用于可编程线路欠压锁定 (UVLO)，以及用于拍频敏感和多稳压器应用的同步功能。LGS51403 提供小尺寸 24 引脚 QFN4X4 封装。

应用

- 通用 DC-DC 控制器
- POL 模块
- 工业计算机、笔记本电脑、台式电脑
- 电信基础设施
- 计算、存储模块

典型应用电路

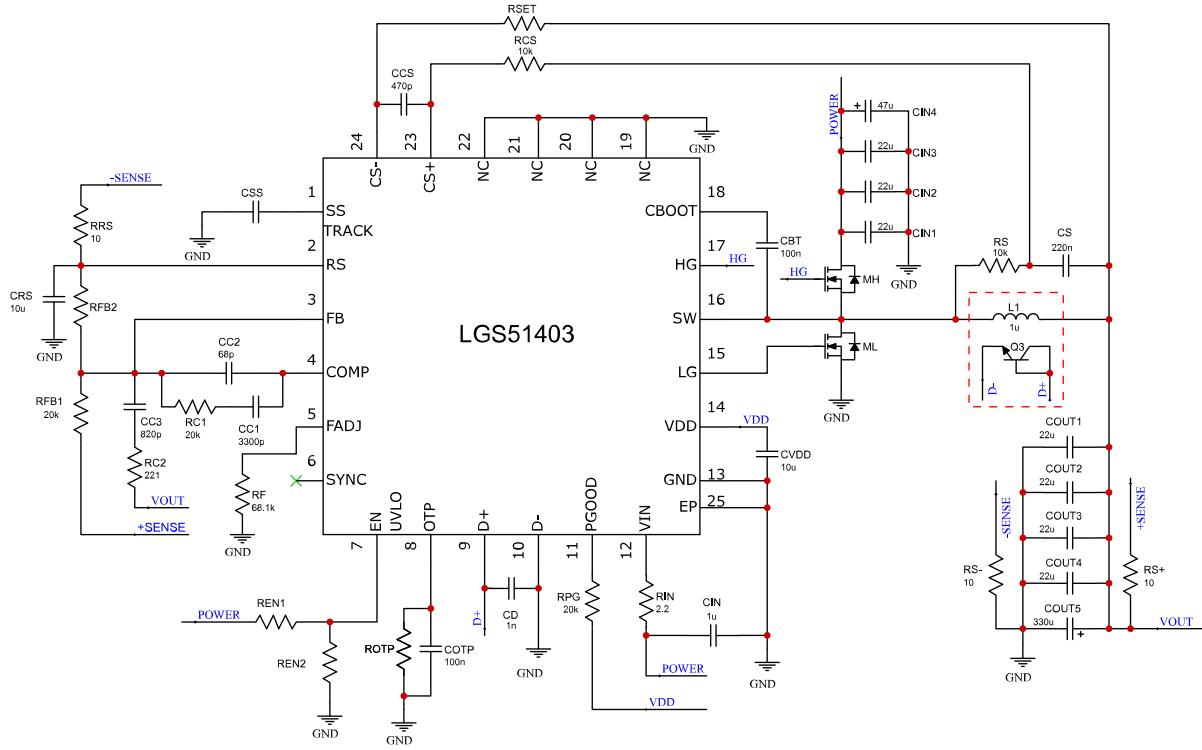


图 1 典型应用拓扑 VIN=3-20V,VO=0.6-5V,IO_MAX=30A

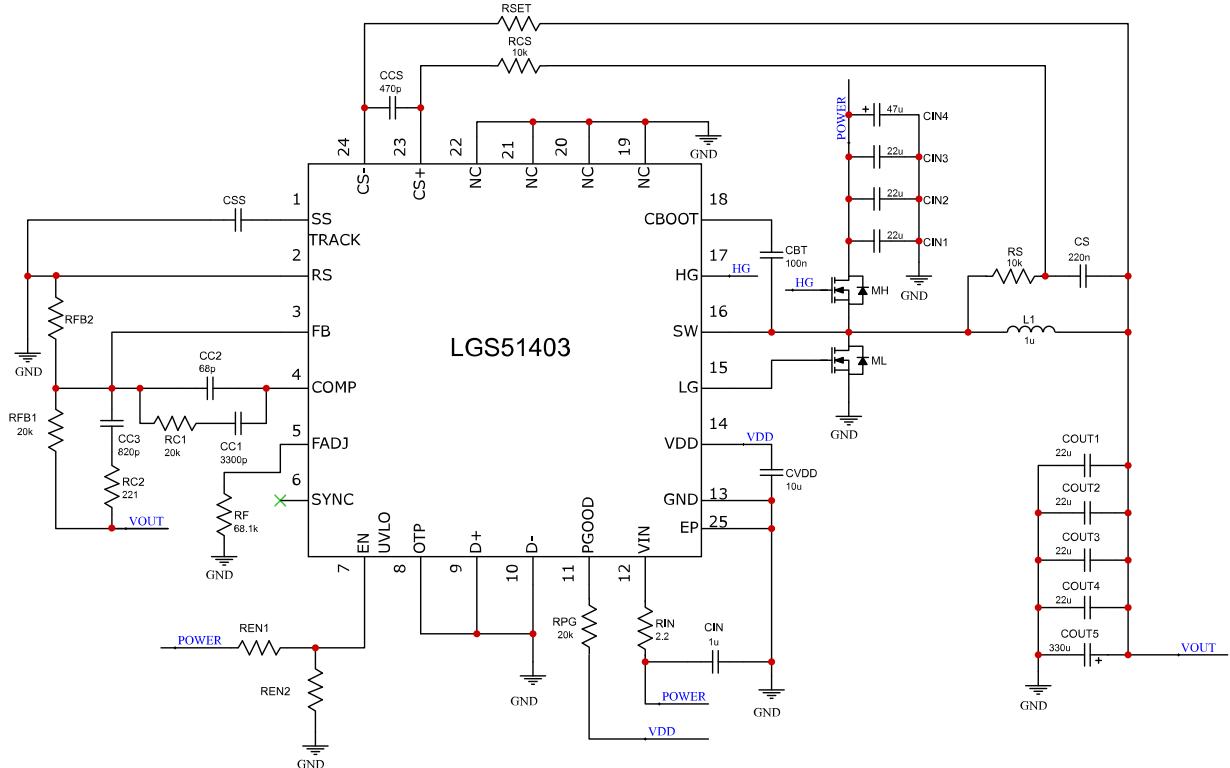


图 2 典型应用拓扑（功能简化版）

封装与引脚排列

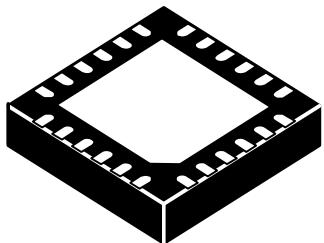


图 2 QFN4X4-24L Package

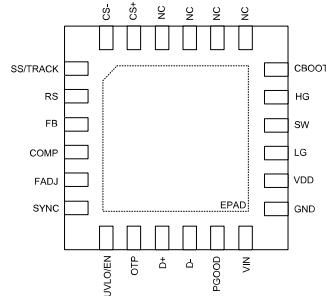


图 3 PACKAGE REFERENCE TOP VIEW

引脚功能

表 1 引脚功能描述

引脚编号	引脚名称	I/O/P ⁽¹⁾	说明
1	SS/TRACK	I/O	软启动或追踪功能引脚。允许连接一个电容器到 GND 进行软启时间配置，也可用外部电压源进行控制实现追踪功能。
2	RS	I	负遥感输入引脚。该引脚可以消除 GND 和与负载相邻的板级接地之间的电压降。在噪声比较多的环境下工作时，可以在 RS 和 GND 之间连接一个 RC 滤波器进行滤波。如果不使用该引脚功能，请将 RS 引脚直接连接到 GND。
3	FB	I	反馈输入引脚。FB 是电压模式控制环路中误差放大器的反相输入端，可以检测输出电压波动反馈回 IC 内部，同时用于配置输出电压。
4	COMP	O	补偿网络的输出引脚。COMP 是输出电压控制环路中误差放大器的输出端，该引脚通过补偿网络连接到 FB 引脚以确保稳定性。
5	FADJ	I	频率调节输入引脚。LGS51403 开关频率可在 200 kHz 和 1.2 MHz 之间通过该引脚连接到 GND 电阻的大小进行调节。
6	SYNC	I	同步输入引脚。该引脚连接外部时钟可使 PLL 与之频率同步。如果不设置 SYNC 信号输入，则开关频率默认为 FADJ 引脚设置的频率。如果不使用该引脚功能，请将 SYNC 引脚直接连接到 GND。
7	UVLO/EN	I	高精度的使能和欠压锁定功能。
8	OTP	I	过热保护输入引脚。该引脚与 GND 之间的电阻器和 0.1μF 电容器使用远程连接的热敏二极管检测到的温度来设置降压模块的热关断点。如果不需要该功能，请将 OTP 引脚连接到 GND。
9	D+	I	外部温度感应引脚。应将一个 NPN 型 BJT 配置为基极和集电极短路的远程热敏二极管来检测电感的温度。检测到的温度用于补偿电感器 DCR 的温漂并实现系统级热关断保护。
10	D-	I	外部温度感应返回引脚。该引脚是配置为热敏二极管的外部 NPN 型 BJT 的返回电流路径。连接该引脚的走线应与 D+ 作为差分对来布线，以避免来自外部噪声源的干扰。D-引脚应连接到 GND。
11	PGOOD	O	电源良好显示输出。PGOOD 开漏输出在过流、短路、UVLO、输出过压和欠压、过热或输出未稳压时表现为低电平。PGOOD 功能需要通过上拉电阻连接到 VDD 或外部电源轨上。PGOOD 电压应保持在 5.5 V 以下。

引脚编号	引脚名称	I/O/P ⁽¹⁾	说明
12	VIN	P	输入电压轨。该输入用于为输出电压控制和生成内部偏置电压提供前馈调制。为了抑制噪声，使用 $1\mu F$ 去耦电容连接到 GND，使用 RC 滤波器连接到功率级输入轨。
13	GND	G	模拟信号的公共接地端。
14	VDD	P	偏置电源轨。该引脚是一个次级调节的 4.7V 内部电源轨。VDD 为栅极驱动提供偏置电压，还为 CBOOT 提供电流以使高端功率管正常开关。使用 $10\mu F$ 陶瓷电容将 VDD 本地去耦至 GND。
15	LG	O	低侧功率管栅极驱动输出引脚。外接低侧功率 MOS 管的栅极。
16	SW	P	功率级开关节点引脚。SW 在高端功率管栅极驱动的返回路径上。
17	HG	O	高侧功率管栅极驱动输出引脚。外接高侧功率 MOS 管的栅极。
18	CBOOT	P	自举电路引脚。需要在该引脚和 SW 引脚之间连接 $0.1\mu F$ 电容器使用。该引脚是高侧 MOS 管栅极驱动器的电源。
19-22	NC	G	未使用引脚。请将该引脚直接连到 GND。
23	CS+	I	电流检测比较器的同相输入端。
24	CS-	I	电流检测比较器的反相输入端。提供室温下 $9.9 \mu A$ 的电流来调整 OCP 电流点。
-	EP	P	芯片底部裸漏焊盘。需要使用多个热过孔将此焊盘连接到 PCB 的接地层。

(1) I=Input, O=Output, G=Groun

绝对最大值⁽¹⁾

温度范围: -40°C—+125°C (除非另有说明)

参数		最小值	最大值	单位
电压	VIN,CS+,CS-,SW	-0.3	22	V
	VDD,PGOOD	-0.3	6	
	SS/TRACK,SYNC,FADJ,COMP,FB,RS	-0.3	VDD+0.3	
	UVLO/EN	-0.3	min(VIN+0.3,6)	
	CBOOST	-0.3	24	
	CBOOST to SW	-0.3	6	
	CS+ to CS-	-1	1	
	OTP,D+,D-	-0.3	VDD	
储存温度 (Storage temperature) T _{stg}		- 65	- 150	°C
结温 (Junction Temperature) T _J		- 40	+ 125	

- (1) 如果器件工作条件超过上述“绝对最大值”，可能引起器件永久性损坏。这仅是极限参数，不建议器件在极限值或超过极限值的条件下工作，器件长时间工作在极限条件下可能会影响其可靠性。
- (2) 除非另有说明，上述电压值均以 GND 为参考。
- (3) SW 引脚可以承受-10V 和 30V 电压尖峰，持续时间长达 10ns。CBOOT 引脚可承受高达 35V 电压尖峰，持续时间长达 10ns。
- (4) 实际应用中寄生电感的存在可能会使 SW 节点产生负电压振铃。

ESD 等级⁽¹⁾

			VALUE	UNIT
V _{ESD}	静电放电测试	Human-body model (HBM)	±2000	V
		Charged-device model (CDM)	±500	V

- (1) 带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专有保护电路，但在遇到高能量 ESD 时，器件可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。

推荐工作条件⁽¹⁾

参数			最小值	最大值	单位
VIN	输入电压	VIN 与 VDD 两路电源轨	3	20	V
		VIN 与 VDD 同一电源轨	3	5.5	V
SW	SW 引脚至 GND 电压	-0.3	20	V	
VDD	VDD 引脚至 GND 电压	2.6	5.5	V	
PGOOD	PGOOD、SYNC 引脚至 GND 电压	0	5.5	V	
UVLO/EN	UVLO/EN 引脚至 GND 电压	0	min(VIN,5.5)	V	
SS/TRACK	SS/TRACK 引脚至 GND 电压	0	VDD	V	
RS	RS 引脚至 GND 电压	-0.1	0.1	V	
结温	T _J	- 40	+ 125	°C	
工作温度	T _A	- 40	+ 125	°C	

- (1) 推荐工作条件旨在让 IC 可以正常工作，但不保证具体参数性能，详细请参考后文的技术规格。
- (2) VDD 是内部线性稳压器偏置电源的输出。在正常工作条件下，VIN 大于 5.5 V 时，VDD 不得连接到任何外部电压源。在 VIN 介于 3.0 V 和 5.5 V 之间的应用中，将 VIN 连接到 VDD 可使 VDD 电压最大化。

技术规格

如无特殊说明, $V_{IN} = 12V$, $TA=25^{\circ}C$, 最大值与最小值适用于 $-40^{\circ}C\sim+125^{\circ}C$ 范围。

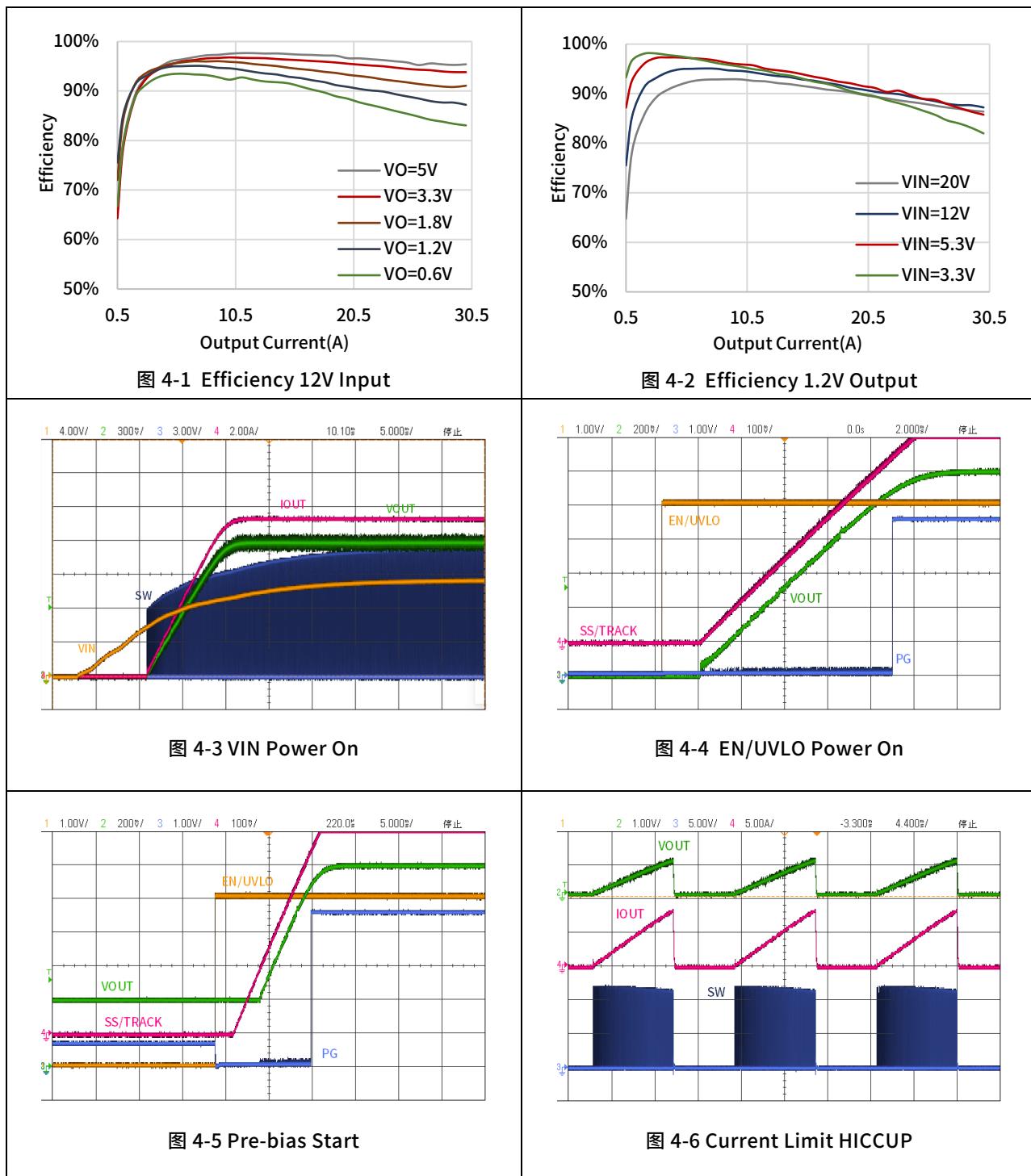
参数	测试条件	最小值	典型值	最大值	单位	
输入特性						
I_{Q_VIN}	静态工作电流 $V_{FB}=0.7V$ (No Switching)		1	1.6	mA	
I_{SD_VIN}	关机电流 $V_{UVLO/EN}=0V$		5	12	μA	
UVLO	输入欠压保护 V_{IN} rising, V_{DD} rising	2.6	2.7	2.85	V	
UVLO_hys	欠压保护阈值		250		mV	
UVLO 及使能特性 (UVLO/EN)						
V_{UVLO/EN_R}	上升阈值 UVLO/EN Rising	1.11	1.15	1.18	V	
V_{UVLO/EN_F}	下降阈值 UVLO/EN Falling		0.975		V	
V_{UVLO/EN_HYS}	UVLO/EN 迟滞	139	165	190	mV	
$I_{UVLO/EN1}$	UVLO/EN 上拉电流, Enable $UVLO/EN=1.25V$	5.5	10.5	15.5	μA	
$I_{UVLO/EN2}$	UVLO/EN 上拉电流, Disable $UVLO/EN=0V$	0.8	1.8	2.7	μA	
输出电压标识 (PGOOD)						
I_{PG_LL}	PGOOD 置低灌电流 $V_{PGOOD}=0.2V, V_{FB}=0.75V$	370	480		μA	
I_{PG_HL}	PGOOD 置高漏电流 $V_{PGOOD}=5V$		0.1	1	μA	
OVT	过压阈值 V_{FB} rising, RS tied to GND	104	111	123	%	
OVT_{HYS}	过压迟滞 V_{FB} falling, RS tied to GND		1.1		%	
UVT	欠压阈值 V_{FB} rising, RS tied to GND	85	91	98	%	
UVT_{HYS}	欠压迟滞 V_{FB} falling, RS tied to GND		1.15		%	
T_{PG_D}	抗尖峰脉冲时间 ⁽¹⁾ PGOOD rising and falling		20		μs	
功率级特性						
F_{SW}	开关频率	$R_{FADJ}=4.12K$	895	1000	1165	kHz
		$R_{FADJ}=20K$	430	500	560	
		$R_{FADJ}=95.3K$	180	220	255	
		Open	95	110	130	
		Short	1150	1425	1650	
D_{MAX}	功率管最大占空比 ⁽¹⁾	$F_{SW}=500KHz$		93		%
T_{OFF_MIN}	功率管最小关断时间 ⁽¹⁾	$V_{FB}=0.5V, F_{SW}=500KHz$		150		ns
T_{ON_MIN}	功率管最小开启时间 ⁽¹⁾	$V_{FB}=0.7V, F_{SW}=500KHz$		30		ns
R_{HG_H}	上管上拉驱动	$I_{BST_GH}=100mA$		1.2		Ω
R_{HG_L}	上管下拉驱动	$I_{GH_SWN}=100mA$		0.8		Ω
I_{HG_SOURCE}	上管最大上拉驱动电流 ⁽¹⁾	$C_{LOAD}=3nF$		1.5		A
I_{HG_SINK}	上管最大下拉驱动电流 ⁽¹⁾			2		A
R_{LG_H}	下管上拉驱动	$I_{PVDD_GL}=100mA$		1.2		Ω
R_{LG_L}	下管下拉驱动	$I_{GL_PGND}=100mA$		0.8		Ω
I_{LG_SOURCE}	下管最大上拉驱动电流 ⁽¹⁾	$C_{LOAD}=3nF$		1.5		A
I_{LG_SINK}	下管最大下拉驱动电流 ⁽¹⁾	$C_{LOAD}=3nF$		2		A

参数		测试条件	最小值	典型值	最大值	单位
T _{SD}	自适应死区时间 ⁽¹⁾			15		ns
软启动过程						
I _{SS}	软启动充电电流	V _{SS/TRACK} =0V	0.85	3	5	μA
R _{SS_PD}	软启动下拉电阻	V _{SS/TRACK} =0.6V		300		Ω
反馈回路						
I _{FB}	FB 漏电电流	V _{FB} =0.65V	-120	0	120	nA
V _{FB}	反馈电压		594	600	606	mV
VDD 和 CBOOT						
V _{DD}	VDD 电压精度	I _{VDD} =25mA	4.15	4.7	5.1	V
V _{DD_DROP}	跌落电压压差	I _{VDD} =15mA,VIN=3V		95		mV
V _{DD_CL}	VDD 电流限制	VDD=4V		58		mA
I _{BST_LKG}	CBOOT 漏电流	V _{CBOOT} -V _{SW} =4.5V		5		nA
过流保护(OCP)						
V _{CS_OFFSET}	Current Limit 比较器电压偏差		-3.5	0	3.5	mV
I _{CS}	Current Limit 电流限制偏差	V _{CS} =3V,ΔV _{BE} =59.4mV	9.3	9.9	10.5	μA
		V _{CS} =3V,D+ short to D-	3.4	5	6.6	μA
V _{CS_CV1}	I _{CS} 电压	V _{IN} -V _{CS} ,	V _{IN} =12V		2	mA
V _{CS_CV2}		ΔI _{CS} <5%	V _{IN} =3V		100	μA
T _{CL_DELAY}	Hiccup Delay ⁽¹⁾			5		ms
误差放大器						
BW-3dB	开环带宽 ⁽¹⁾			6		MHz
A _V	直流增益 ⁽¹⁾			70		dB
I _{SOURCE}	COMP 漏电流	V _{FB} =0.5V		2		mA
I _{SINK}	COMP 反向电流	V _{FB} =0.7V		100		μA
同步时钟(SYNC)						
V _{IH_SYNC}	SYNC pin V _{IH}		2			V
V _{IL_SYNC}	SYNC pin V _{IL}				0.8	V
F _{SW_L}	最小 SYNC 时钟频率		100			KHz
F _{SW_H}	最大 SYNC 时钟频率				1.2	MHz
I _{SYNC_IN}	SYNC 漏电流			6		μA
外部温度检测及热关断						
I _{D+1}	D+ 状态 1 电流			10		μA
I _{D+2}	D+ 状态 2 电流			100		μA
I _{OTP}	远程监测电流	ΔV _{BE} =79.3mV	13.5	14.6	15.5	μA
V _{Re_T}	温度监测阈值电压点			1.15		V
V _{Re_T_HYS}	温度监测电压迟滞			100		mV
T _{SD}	热关断	Rising		150		°C
T _{SD_H}	热关断的迟滞			25		°C

(1)该数据来源于设计参数

应用信息：高效率同步降压开关控制器

如无特殊说明, $V_{IN}=12V$, $V_{OUT}=1.2V$, $T_A=25^\circ C$



LGS51403

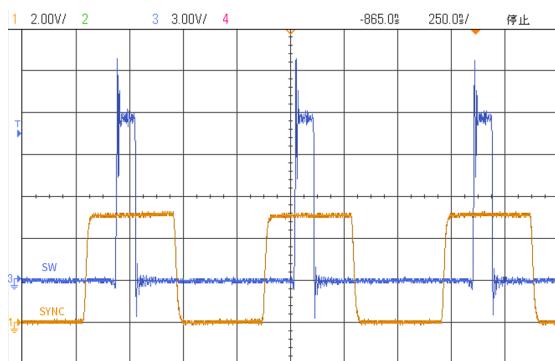


图 4-7 SYNC=1200KHz Plot

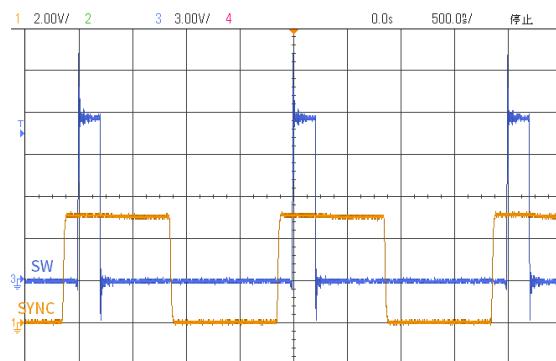


图 4-8 SYNC=500KHz Plot

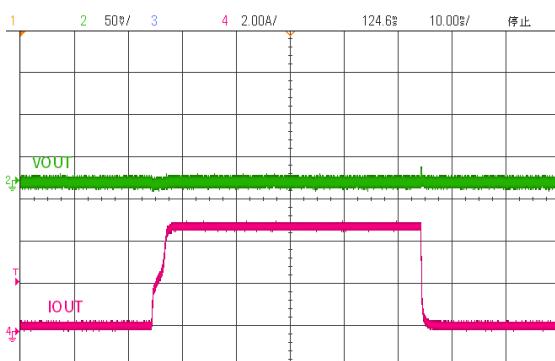


图 4-9 0-5A Load Transient

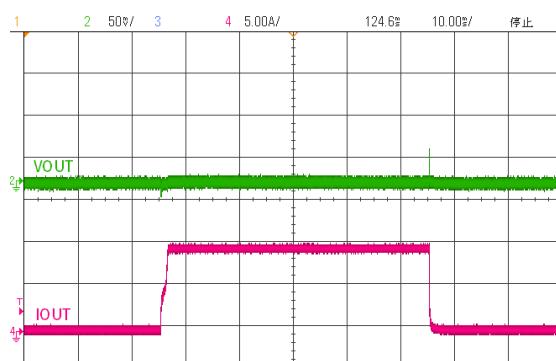


图 4-10 0-10A Load Transient

特性说明

概述

分布式电源架构普遍使用中间总线和多个下游 DC-DC 稳压器应用于通信基础设施设备和计算系统中。作为负载的 ASIC、FPGA 和微处理器要求电压电平在一定范围内维持稳定。POL DC-DC 稳压器的优势在于效率、尺寸、负载瞬态响应和成本。LGS51403 是功能丰富、易于使用的同步 PWM DC-DC 降压控制器，能够为要求苛刻的高功率密度 POL 应用提供超高电流输出。3 - 20 V 的输入电压范围与各种中间总线电源轨和电池兼容（典型 3.3V、5V、12V 电源轨）。输出电压可在 0.6 V - 93%VIN 范围内进行调节，在整个结温范围内具有±1%的反馈系统调节精度。借助基于电流限制设置点的精确、可调节和热补偿电感器 DCR，可以指定具有低 DCR 和小尺寸的铁氧体和复合磁芯电感器，以最大限度地提高效率并降低功率损耗。具有自适应死区时间控制的大电流栅极驱动器用于高侧和低侧 MOSFET，以进一步提高效率。

LGS51403 采用电压模式控制环路，具有输出电压远程遥感、输入电压前馈调制和高增益带宽误差放大器，可在相当大的负载、线路和温度范围内准确调节输出电压。开关频率可通过电阻器或外部同步时钟信号在 100 kHz 和 1.2 MHz 之间进行编程。LGS51403 通过配置为热敏二极管的外部 NPN 型 BJT 检测电感器温度，对电感器绕组电阻的温度系数(T_c)进行热补偿。同时热二极管还监测 PCB 的温度，以在检测到温度超过热关断设定点时启动热关断功能。

LGS51403 采用 4mm×4mm、24 引脚 QFN 封装。该器件通过包括 MOSFET 栅极驱动器、LDO 偏置电源线性稳压器和全面的故障保护功能提供高集成度，以实现高度灵活、可靠、节能和高功率密度的稳压器解决方案。LGS51403 降压模块适应多种故障条件，包括过压、欠压、过流和过热。

VIN 电压范围

LGS51403 工作输入电压范围为 3V-20V，它使用内部 LDO 稳压器为栅极驱动和控制电路提供 4.7V 偏置电源轨。在 VIN 电压不超过 5.5V（绝对最大值 6V）时可以将 VDD 直接连接到 VIN，这种短路绕过 LDO 稳压器并消除了 LDO 压差和功耗，可提供更大的栅极驱动电压，从而获得固有的效率优势。从输入轨到 VIN 引脚的 RC 滤波器可以在 VIN 引脚上提供补充滤波电路。VIN=3V 时，VDD 电压为 2.8 V，直流工作电流 I_{VDD} 为 40mA 时，MOSFET 导通电阻 $R_{DS(on)}$ 在如此低的栅极驱动电平时会增大，导致导通损耗增加，同时在低 V_{GS} 下运行时，开关速度变缓，死区时间会更长，开关损耗会增加。对于这种配置，推荐使用低栅极阈值电压 MOSFET。MOSFET 结温的增加也会加剧导通电阻的增加，需要注意功率 MOSFET 阈值电压的负温度系数特性。

软启动: SS/TRACK

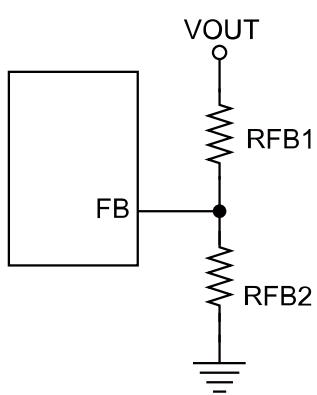
LGS51403 具有可调节软启动（由 SS/TRACK 引脚到 GND 之间的电容设置），可确定输出的充电时间。一个 3 μ A 电流源为该软启动电容器充电。软启动可以限制高输出电容导致的浪涌电流，从而避免启动过流，同时使得输入电源轨上的应力降低。软启动时间 t_{ss} 由以下公式设置：

$$t_{ss} = \frac{C_{SS}V_{REF}}{I_{SS}}$$

如果不使用软启电容，则 LGS51403 默认的最小内部软启动时间为 1.28ms。因此，内部软启动决定了电路的最快启动时间。当 SS/TRACK 电压超过参考电压的 91% 时，PGood 标志变为高电平。相反，当 SS/TRACK 电压低于参考电压的 87% 时，PGood 标志变为低电平。

输出电压设置：FB 及其电压精度

FB 的参考电压为 0.6 V，并且在整个结温范围内满足±1%的反馈精度。LGS51403 的结温范围为−40°C 至+125°C。虽然输出电压在某种程度上取决于频率和负载电流水平，但 LGS51403 通常能够提供 0.6 V- 93% VIN 的输出电压。正常工作时，输出电压由连接到 VOUT 的反馈电阻网络 RFB1 和 RFB2 进行设置。



输出电压计算公式：

$$V_{OUT} = \frac{R_{FB1} + R_{FB2}}{R_{FB2}} * 0.6V$$

输出电压设置参考：

VOUT(V)	RFB1(kΩ)	RFB2(kΩ)
1.2	20	20
3.3	20	4.42
5	20	2.7

图 5 输出电压设置

高精度使能功能：UVLO/EN

UVLO/EN 引脚提供高精度使能功能，当输入电压已经确定时，可以通过该引脚控制输出电压的开启和关闭。在 UVLO/EN 引脚和 GND 之间增加一个电容，可以在具有定时排序要求的电源系统中实现固定时间延迟。

设定 $V_{IN(on)}$ 和 $V_{IN(off)}$ 分别是输入电压开启和关闭阈值，使用以下表达式选择 UVLO 电阻：

$$R_{10} = \frac{V_{IN(on)} \frac{V_{UVLO1}}{V_{UVLO2}} - V_{IN(off)}}{I_{UVLO2} - I_{UVLO1} \frac{V_{UVLO1}}{V_{UVLO2}}}$$

$$R_{11} = R_{UV1} \frac{V_{UVLO2}}{V_{IN(on)} - V_{UVLO2} + R_{UV1} I_{UVLO1}}$$

开关频率：F_{sw}

在 LGS51403 的 FADJ 引脚对 GND 放置一个电阻可以调节开关频率，可调开关频率范围为 100 kHz 至 1.2 MHz。FADJ 引脚开路会使开关频率降至最小运行；FADJ 引脚短路会使开关频率以最大值运行。

开关频率设置电阻值 RFADJ 由以下公式计算：

$$R_{FADJ}[k\Omega] = \frac{10000}{F_{SW}[kHz]^{0.99} - 100} - 7$$

下表给出常见开关频率的电阻设定值：

开关频率(kHz)	频率设置电阻(kΩ)
215	95.3
250	68.1
300	47.5
500	20
600	15
800	7.5
1050	4.12
1200	2.87

同步时钟: SYNC

LGS51403 的 SYNC 引脚允许与外部时钟同步信号连接，使 IC 开关频率与外部时钟以同步频率和相位切换。时钟信号频率可调范围是 100 kHz 至 1.2 MHz。

在外部时钟未应用于 LGS51403 时，使用 FADJ 引脚的电阻 R_{FADJ} 设置最小开关频率。当应用外部时钟时，只有当外部时钟频率大于 FADJ 电阻设置的频率时，LGS51403 才会以外部时钟频率进行开关切换。为防止 IC 运行过程中电感纹波电流急剧增加，当外部时钟断开时，LGS51403 的开关频率不会降低到电阻设置的频率以下。如果不需要 SYNC 的同步功能，可将 SYNC 直接连接到 GND。

温度传感: D+、D-

LGS51403 通过使用远程热二极管温度测量来提供低成本的可编程热保护，通过二极管在不同电流下工作时正向偏置电压的不同实现温度测量。充当热敏二极管的是一个位于功率电感附近的分立小信号 NPN 型的 BJT。

LGS51403 采用开关电容技术，用于采样和测量由从 D+到 D-引脚的相应 10- μ A 和 100- μ A 偏置电流产生的基极-发射极电压。测试的压差被称为 ΔV_{BE} ，可以计算出感测到的温度（注意 ΔV_{BE} 与温度成正比）如下所示：

$$V_{BE(high)} - V_{BE(low)} = \frac{\eta kT}{q} \ln \left(\frac{I_{high}}{I_{low}} \right)$$

K=玻尔兹曼常数， $1.3806488 \times 10^{-23}$ J/K

T=开尔文绝对温度，K

q=电荷量， 1.602176×10^{-19} C

η =二极管理想因子，1.004

I_{low} =状态 1 偏置电流，10uA

I_{high} =状态 2 偏置电流，100uA

在状态 1 和状态 2 期间来自 D+引脚的源电流分别为 10 μ A 和 100 μ A。开尔文的感测温度变为：

$$T = \frac{q\Delta V_{BE}}{\eta k \ln(10)}$$

热关断:OTP

当使用 D+和 D-引脚对系统温度进行测量时，会在 OTP 引脚产生一个与测量温度成比例的电流，在 OTP 引脚与 GND 之间放置一个电阻。OTP 引脚上会产生一个变化的电压。该电压与 1.15 V 的内部电压进行比较。当超过阈值时，触发系统 OTP 保护，芯片进入 shutdown 状态，直到芯片重新检测到 OTP 引脚电压降至重启阈值之下。

将 OTP 引脚直接接到 GND 上可以关闭 OTP 保护功能。

OTP 配置电阻可以由如下公式来进行配置：

$$R_{OTP} = R_{OTP(125^\circ C)} \frac{398}{T_{OTP} + 273}$$

注：1. $R_{OTP(125^\circ C)}$ 的值为 80.7KΩ

2. 需要使用一个 100nF 电容器与 R_{OTP} 并联

请注意，在制造过程中防止水溶性助焊剂残留物污染 PCB 非常重要。诸如此类的污染物会导致意外的泄漏电流和随之而来的温度测量误差。

基于电感器 DCR 的过流保护

LGS51403 利用功率电感 DCR 来检测过流事件。该技术使用与电感器并联的 RC 感应网络来实现，可以对输出电流进行无损耗和连续监测。DCR 电流检测允许用户使用具有低容差 DCR 的电感器来改善电流限制设定点精度。

使用具有低 DCR 容差的电感器可以轻松实现 10% 至 15% 范围内的直流电流限制设定点精度。

电流检测:CS+和 CS-

LGS51403 采用电感 DCR 无损电流检测方案，旨在提供准确的过载（电流限制）和短路保护。RS 和 CS 在电感器两端创建一个低通滤波器，以实现电感器 DCR 压降的差分检测。当 $R_s C_s$ 等于 L/R_{dcr} 时，感应电容 C_s 上产生的电压波形即是电感 DCR 电压的波形。尽量选择大于 $0.1 \mu F$ 的 C_s 电容以保持检测网络的低阻抗，从而降低开关节点对噪声拾取的敏感性。使用远程二极管感测温度自动提供电感器 DCR 温度补偿。电感绕组电阻的温度系数 (T_c) 通常为 $3720 \text{ ppm}/^\circ\text{C}$ 。电流限制设定点在整个温度范围内通过 C_s -引脚电流的斜率在整个温度范围内保持基本恒定。与电感绕组温度升高相关的感测 DCR 电压升高与电流限制比较器参考电压的升高相匹配。电感器温度的测量方法是将一个外部二极管连接的 2N3904 分立 NPN 晶体管靠近电感器（有关详细信息，请参见温度感应：D+和 D-部分）。

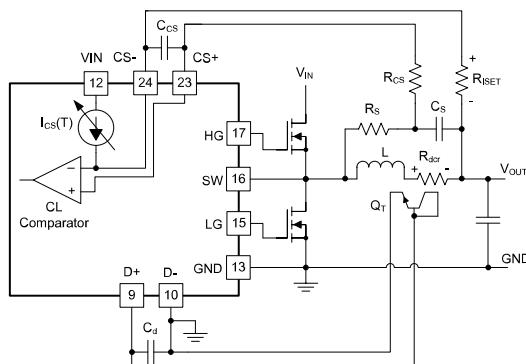


图 6 电流检测

限流电阻 R_{ISET} 的值可由以下公式计算：

$$R_{ISET} = \frac{R_{dcr}(I_{OCP} + \frac{\Delta I_l}{2})}{I_{CS}}$$

注：1. I_{CS} 是 C_S -引脚的电流， 25°C 下值恒为 $9.9\mu\text{A}$

2. I_{OCP} 是输出端负载电流的 DC 值

3. ΔI_l 是电感电流纹波

电流限制处理

LGS51403 在触发过流保护时会进入 HICCUP 模式以降低损耗与发热。在此期间，不允许有负电感电流，输出不能为负电压。LGS51403 在正常启动程序中以由内部软启动功能或外部软启动电容器（如果使用）确定的输出电压爬升速率启动。每次检测到电流限制事件时高端 MOSFET 关闭，低端 MOSFET 开启。

追踪: Tracking

当需要主从电源跟踪时, SS/TRACK 引脚还兼作跟踪引脚。这种跟踪是通过简单的电阻网络对主输出电压进行分压来实现的。如果外部电压源连接到 SS/TRACK 引脚, 则 LGS51403 的外部软启动功能被禁用 (内部软启动仍然启用)。当 SS/TRACK 引脚达到 0.6V 参考电压电平时, 达到稳压输出电压电平。请确定是否需要外部软启动电容器来防止设备在启动期间芯片进入电流限制。

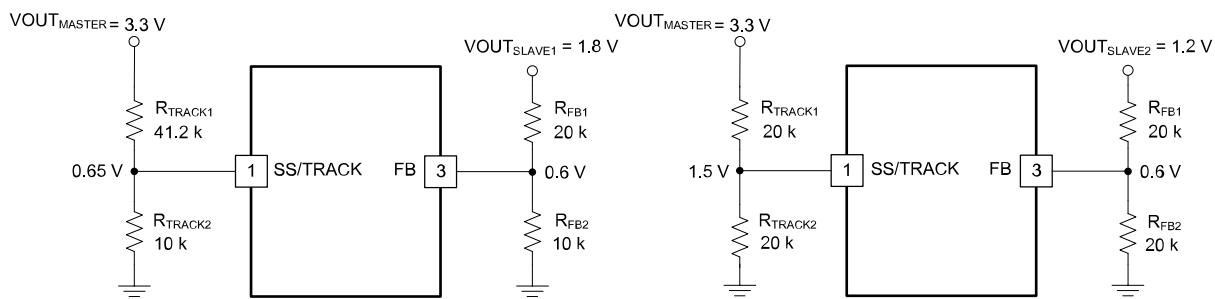


图 7 比例追踪与同步追踪示意

单调预启动

LGS51403 具有单调预启动能力, 在启动 (包括预偏置启动) 和故障恢复期间输出电压波形中没有骤降或平台。在软启动间隔期间, FB 跟随 SS/TRACK, 输出电压线性增加至标称输出设定点。启动时间取决于在 SS/TRACK 引脚上使用外部软启动电容, 该电容由内部产生的 $3\mu\text{A}$ 恒流源充电。如果不使用软启动电容, 器件会自动启用内部 7 位 (128 步) 数字软启动。当 FB 达到其 91% 阈值时, PGOOD 标志变为高电平。

电压模式控制

LGS51403 结合了电压模式控制环路实施和输入电压前馈, 以消除 PWM 调制器增益的输入电压依赖性。这种配置允许控制器在整个输入电压工作范围内保持稳定性, 并提供对输入电压瞬态干扰的最佳响应。控制器提供的恒定增益极大地简化了反馈环路设计, 因为环路特性在输入电压变化时保持恒定, 这与没有电压前馈的降压转换器不同。输入电压的增加与斜坡电压幅度的增加相匹配, 以保持恒定的调制器增益。

输出电压远程检测: RS

大电流开关电源通常使用输出电压远程感应来在负载点实现最高精度。在 LGS51403 中实现远程接地感测, 方法是在器件封装外部引入另一个放大器输入 (指定为 RS), 以充当开尔文接地感测。该电路是通过 PWM 环路中使用的标准误差放大器替换为具有两对差分输入的新放大器而创建的。如果不需要远程感测, RS 可以直接短接到 GND。

电源良好指示: PGOOD

PGOOD 漏极开路 MOSFET 在电流限制、UVLO、输出欠压和过压期间或输出未稳压时被拉低。此功能可由多个事件触发, 包括输出电压超过过压阈值 (117% VREF) 或低于欠压阈值 (91% VREF)、严重过流、软启动电压 (内部和外部) 低于 91% VREF、UVLO、热关断、启用延迟或禁用状态。为防止 PGOOD 引脚出现瞬时毛刺, LGS51403 中内置了一个 $20\mu\text{s}$ 去毛刺滤波器, 以防止多次触发标志。PGOOD 的主要目标是向系统发出信号, 表明软启动期已过, 并且输出电压在额定限值内的负载处于调节状态。这可用于对下游调节器进行测序。

栅极驱动器：LG 和 HG

LGS51403 栅极驱动器阻抗足够低，可在使用大芯片尺寸或具有相应大栅极电荷的并联 MOSFET 的高输出电流应用中使用。在 $VDD = 4.5V$ 时进行测量，LGS51403 的低侧驱动器具有 0.9Ω 的低阻抗下拉，以最大限度地减少 dv/dt 感应导通的影响，特别是对于低栅极阈值电压 MOSFET。同样，高端驱动器分别具有 1.5Ω 和 1.0Ω 的上拉和下拉阻抗，以实现更快的开关转换时间、更低的开关损耗和更高的效率。在两个开关边沿都有专有的自适应死区时间控制，以防止击穿和交叉传导，最大限度地减少体二极管导通时间，并减少体二极管反向恢复相关的损耗。

Sink 和 Source 能力

基于 LGS51403 的 DC/DC 稳压器能够吸收和提供电流，但基于电感器 DCR 的过流保护仅在正电流下运行。仅当器件处于过压状态时，才会通过低端 MOSFET 检测负电流，预偏置启动仍然正常运行。

PCB 布局布线指南

正确的 PCB 布局对于 LGS51403 控制器所在的大电流、快速开关电路（具有大电流和高电压转换速率）模块是至关重要的，可以确保降压模块适当运行和稳定输出。较差的布局会影响 LGS51403 的性能，造成电流采样偏差、电磁干扰(EMI)、电磁兼容性(EMC)差、地跳以及电压损耗，进而影响使用的稳定性。

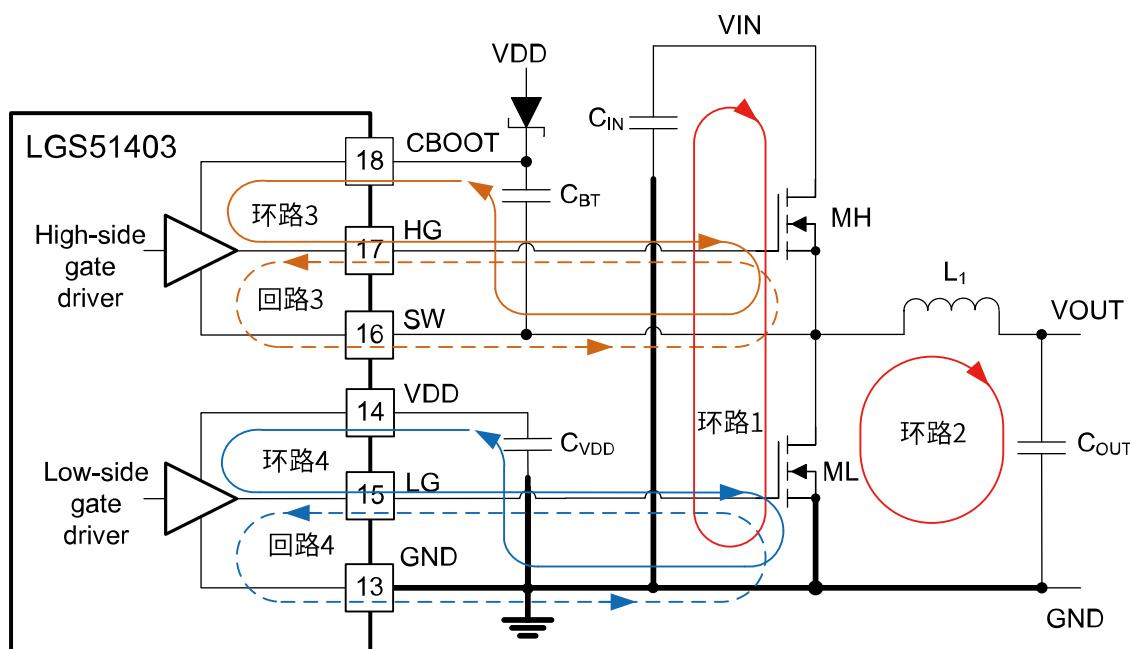


图 8 功率回路

Power Stage Layout

VIN 输入电容、输出电容和高低侧 MOSFET 是 BUCK 变换器的功率级部分，通常要放在 PCB 的顶部，可以最大化对流散热。可以将小信号元件放置在背面，并在顶、底层中间至少增加一个与 GND 直接相连的内电层，以屏蔽和隔离小信号与噪声。

- 环路 1 是功率级主开关循环电路，BUCK 变换器的拓扑结构决定了有特别高的 di/dt 电流流经。因此，必须最小化该部分的回路面积来尽可能减小寄生电感，并尽量保持 VIN 的输入电容靠近高侧 MOSFET 的漏极(D 端)。环路 2 是从低

侧 MOSFET 通过电感和输出电容的 GND 端回到低侧 MOSFET 源极 (S 端) 的回路，尽可能将低侧 MOSFET 的 S 端和输出电容的负极尽可能靠近 GND 连接。虽然流过电感和 VOUT 输出电容的电流会受到电感的限制，但是回路 2 的面积也要设计尽可能小。

- SW 引脚作为 BUCK 降压模块的开关节点，连接高侧 MOSFET 的源极、低侧 MOSFET 的漏极和电感的高压一侧，SW 节点作为一个干扰源在 PCB 上的设计面积不应过大，该部分设计可以参考 MOSFET 制造商提供的布局考虑。输出电容和功率管产生的寄生电感组成谐振回路所产生的高频振铃会直接反映在 SW 节点上，该振铃的电压峰值如果不加以控制，可能会超过输入电压的值。为了确保振铃的峰值不超过 SW 引脚的绝对最大电压值，可以在驱动端加阻值较小的电阻（一般 1-3Ω）或者在 SW 节点到 GND 之间串联电阻电容构成的缓冲器来降低振铃的峰值。

Gate Drive Layout

LGS51403 的高、低侧栅极驱动包括短控制延迟和自适应死区时间，能够对大电流快速上升或下降有很快的响应速度，如果 PCB 设计不佳，大电流的冲击下会造成不可接受的振铃。优化栅极驱动的关键是减小回路的寄生电感，包括栅极的串联谐振电感和共源电感。

- 环路 3 是高侧 MOSFET 的驱动电路，高侧 MOSFET 开启时，大电流从 BST 引脚的自举电容（图 8 中的 CBT）流经高侧 MOSFET 的栅极驱动，经由 SW 节点返回电容 CBT 的负极；相反的，回路 3（图 8 中与环路 3 同色虚线回路）高侧 MOSFET 关闭时，大电流从高侧 MOSFET 的栅极流经 SW 返回高侧 MOSFET 的源极。环路 4 是低侧 MOSFET 驱动回路。低侧 MOSFET 开启时，大电流从 VDD 引脚对地的电容（图 8 中的 CVDD）流经低侧 MOSFET 的栅极驱动，经由 GND 返回电容 CVDD 的负极；相反的，回路 4（图 8 中与环路 4 同色虚线回路）低侧 MOSFET 关闭时，大电流从低侧 MOSFET 的栅极流经 GND 返回低侧 MOSFET 的源极。
- 从栅极驱动器 HG、LG 到高低侧 MOSFET 的栅极路径要尽可能短，以减少串联寄生电感，尽量使用 25mil 或更宽的走线。
- 电容 CBT 应靠近 BOOT 和 SW 引脚，以尽可能减小高侧 MOSFET 驱动的环路面积；电容 CVDD 应靠近 VDD 和 GND 引脚，以尽可能减小低侧 MOSFET 驱动的环路面积。
- 在环路 3 的电容 CBT 旁增加 0Ω-5Ω 的电阻，来减缓高侧 MOSFET 的开启速度，从而以高侧 MOSFET 的开关损耗为代价，减小在 SW 节点的振铃峰值。

Controller Layout

LGS51403 所在的整个降压模块的模拟信号、反馈信号、限流设置电路的 PCB 布局考虑需要非常慎重：

- 一般来说需要使用一个接地平面将功率级和信号层分开，以提供良好的噪声屏蔽。
- 所有敏感的模拟信号和元件(如 COMP,FB,CSN,CSP)要远离高压开关节点(SW,GH,GL,BOOT)，避免产生耦合。
- 反馈电阻以直接连接到输出电压 VOUT 检测点或者输出大电容上。
- 差分检测 CSN 和 CSP 需要并排在同一 PCB 层或者在相邻层互相重叠。OCP 设置电阻 RSET 连接在 CSP 和 VOUT 之间，要保证该电阻尽可能靠近 LGS51403 控制器。
- 尽量最小化 VDD 和 VIN 通过各自去耦电容到 GND 的电流回路，即这些去耦电容尽量靠近 IC 放置。

Thermal Layout

对于 LGS51403 这样的开关电源控制器来说，工作温度范围受很多因素的影响，如功率 MOSFET 的平均栅极驱动电流、开关频率、输入电压、封装的特性和工作环境等。

- 为了使 LGS51403 在规定温度范围内稳定工作，必须要求封装可以有效散热，同时要保持结温在额定范围内。LGS51403 使用 4mm × 4mm 的 QFN-24L 封装，该封装提供底部散热 PAD，可以有效去除一部分封装内的热量。在 PCB 设计上应具有热屏蔽、散热通孔、接地平面，从而辅助封装散热 PAD 完成散热。
- 高侧 MOSFET 漏极连接到 VIN 平面进行散热，低侧 MOSFET 漏极连接到 SW 平面上，但是相对于 VIN 平面，SW 区域面积故意设计得相对较小，用来缓解电磁干扰问题。

PCB 布局参考

如图 12 提供了一种 LGS51403 应用的参考 PCB 的画法。如需要更多关于推荐应用方案的信息，请查看 LGS51403 EVM Board 用户手册进行了解。

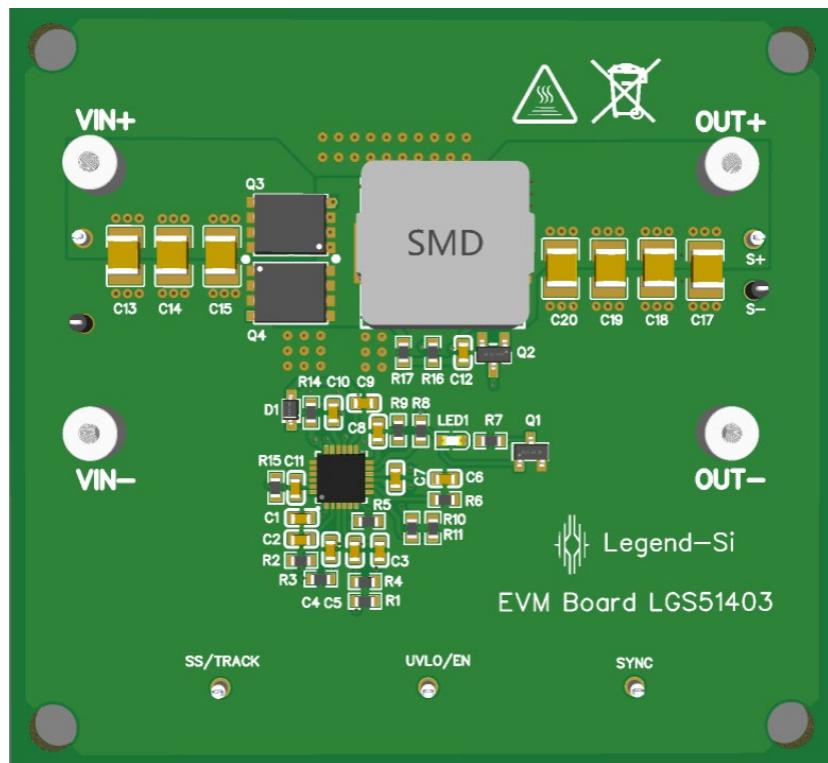
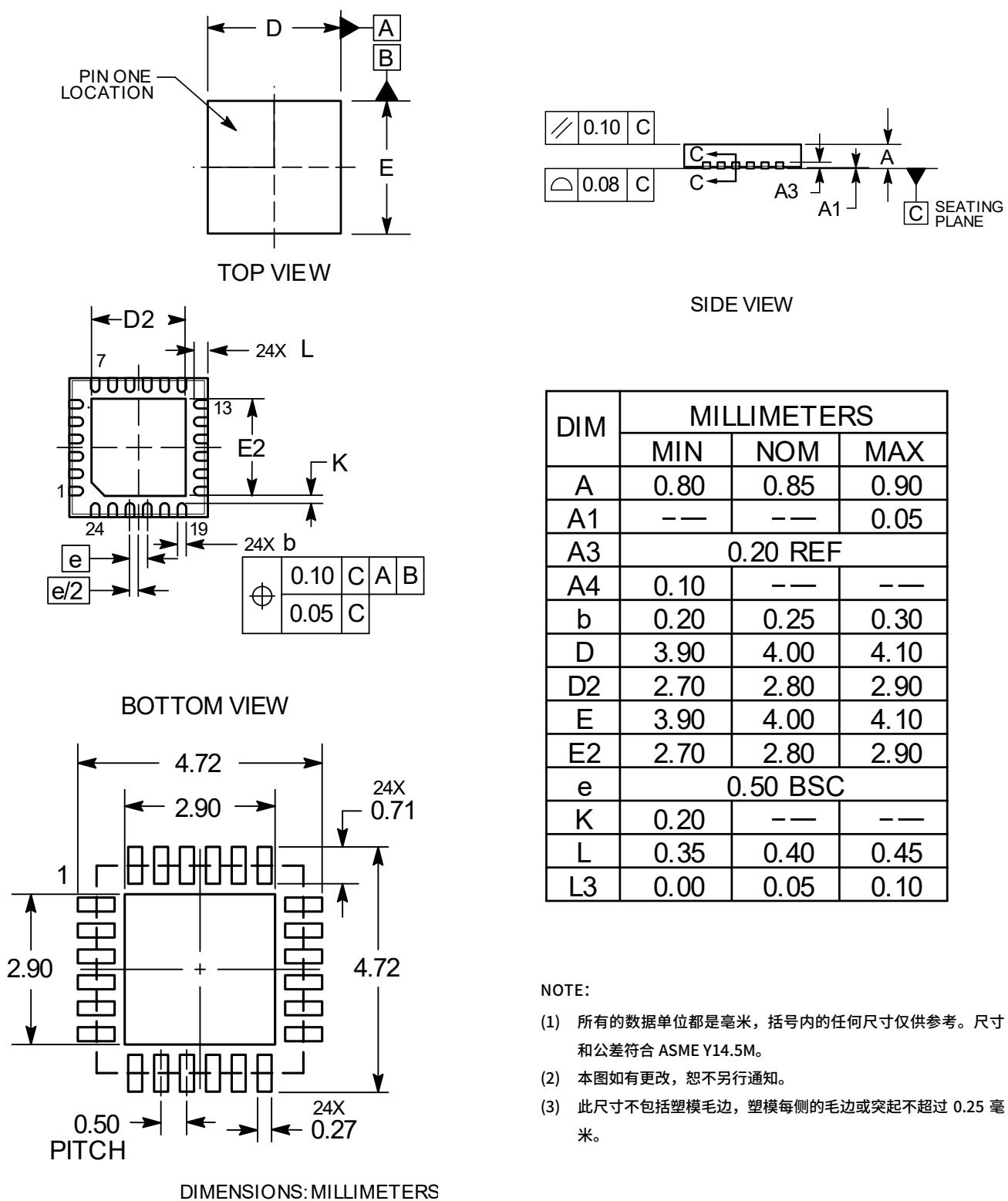


图 9 PCB 设计参考

封装外形描述



RECOMMENDED SOLDERING FOOTPRINT

免责声明

 和 Legend-si 是棱晶半导体有限公司的商标，Legend-si 拥有多项专利、商标、商业机密和其他知识产权。Legend-si 对公司产品提供可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、技术支持和其他资源，但不就本公司任何产品用于任何特定目的做出担保。Legend-si 不承担任何因产品的使用产生的责任，包括使用方须遵守的法律法规和安全使用标准。

对于在规格书中提到的产品参数，在不同的应用条件下实际性能可能会产生变化。任何参数的配置和使用必须经由客户的技术支持进行验证，对本文档所涉及的内容进行变更，恕不另行通知。Legend-si 对您的使用授权仅限于产品的应用，除此之外不得复制或展示所述资源，Legend-si 也不提供任何人或第三方机构的知识产权授权许可。如因使用所述资源而产生任何索赔、赔偿、成本、债务及任何损失，Legend-si 对此概不负责，并且您须赔偿由此对 Legend-si 造成的损害。

Legend-si 所提供产品均受 Legend-si 的销售条款以及 www.Legend-si.com 上或随附 Legend-si 产品提供的其他可适用条款的约束。Legend-si 提供所述资源并不扩展或以其他方式更改 Legend-si 针对 Legend-si 产品所发布的可适用的担保范围或担保免责声明。

Legend-si 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：江苏省南京市浦口区江淼路 88 号腾飞大厦 C 座 1403 室 电话：025-58196091

棱晶半导体（南京）有限公司