

用户手册

GHD3440

三相 **200V** 栅极驱动器

版本: V1.0

目录

1	产品概述	3
1.1	简介	3
1.2	产品型号及封装	3
1.3	主要特征	3
1.4	应用范围	3
2	引脚信息	4
2.1	引脚分布	4
2.2	引脚功能描述	5
3	框图逻辑	6
3.1	内部框图	6
3.2	逻辑真值	7
4	电气特性	8
4.1	推荐安全工作范围	8
4.2	绝对最大额定值	9
4.3	电气特性参数	10
5	应用说明	12
5.1	推荐应用电路图	12
5.2	PCB LAYOUT 建议	13
5.3	外围器件选取	13
6	测试说明	14
6.1	时间参数测试	14
6.2	VCC、VBS 欠压测试	14
6.3	直通保护和死区时间测试	15
7	封装信息	16
7.1	TSSOP20 封装图	16
7.2	QFN24 封装图	18
8	订货信息	20
9	版本历史	24

1 产品概述

1.1 简介

GHD3440 是一款三相中压高速栅极驱动 IC，专为桥式电路中驱动双 N 型沟道 VDMOS 功率管或者 IGBT 而设计，适合用于电池供电的直流无刷机等应用方案。它的内嵌典型死区时间为 250ns，当单片机输出信号死区时间小于内嵌死区时间时，实际死区时间为内嵌死区时间，反之，当单片机输出信号死区时间大于内嵌死区时间时，实际死区时间为单片机输出死区时间。内嵌 VCC、VBS 欠压保护功能可以防止系统在低驱动电压开启外部功率管。通过输入信号控制高侧驱动电路输出和低侧驱动电路输出。

1.2 产品型号及封装

GHD3440 有两种封装。

表格 1 产品型号及封装

产品型号	产品封装
GHD3440PF	TSSOP20
GHD3440QE	QFN24

1.3 主要特征

- 电源电压工作范围：5.5~18V
- 悬浮偏移电压：+200V
- 内嵌最小死区时间：250ns
- 内嵌 VCC、VBS 欠压保护
- 内嵌直通防止功能
- 内嵌输入下拉电阻
- 内嵌输出下拉电阻
- 匹配高低端通道传输时间
- 高 dv/dt 噪声抑制能力
- 输入与输出同相位
- 兼容 3.3V/5V 逻辑输入
- 峰值输入电流 1.0A@12V，3.3nF 负载下降时间 60ns
- 峰值输出电流 0.8A@12V，3.3nF 负载上升时间 90ns

1.4 应用范围

- 电池供电系统下基于直流无刷电机的各类工具
- 电动工具，如电动扳手、电动螺丝刀、电钻和电锤等
- 园林工具、如割草机、剪枝机、绿篱机和链锯等
- 清洁工具、如电动清洁刷和吸尘器等

2 引脚信息

2.1 引脚分布

图 1 TSSOP20 引脚分布图

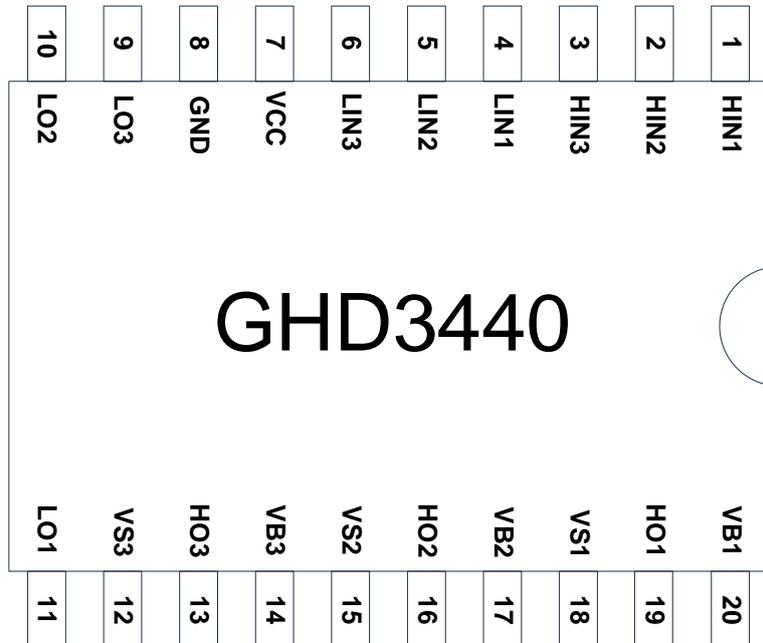
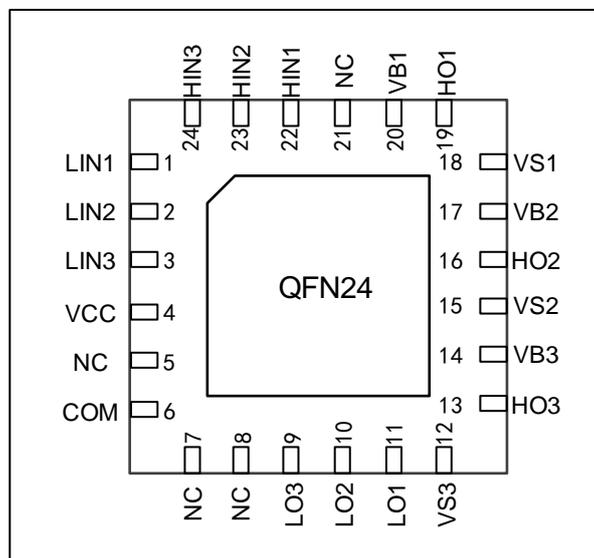


图 2 QFN24 引脚分布图



2.2 引脚功能描述

表格 2 输出引脚表中使用的图例/缩写

名称	缩写	定义
引脚名称	除非引脚名称下方的括号中另有规定，否则复位期间和复位后的引脚功能与实际引脚名称相同	
引脚类型	P	电源引脚
	I	仅输入引脚
	I/O	I/O 引脚

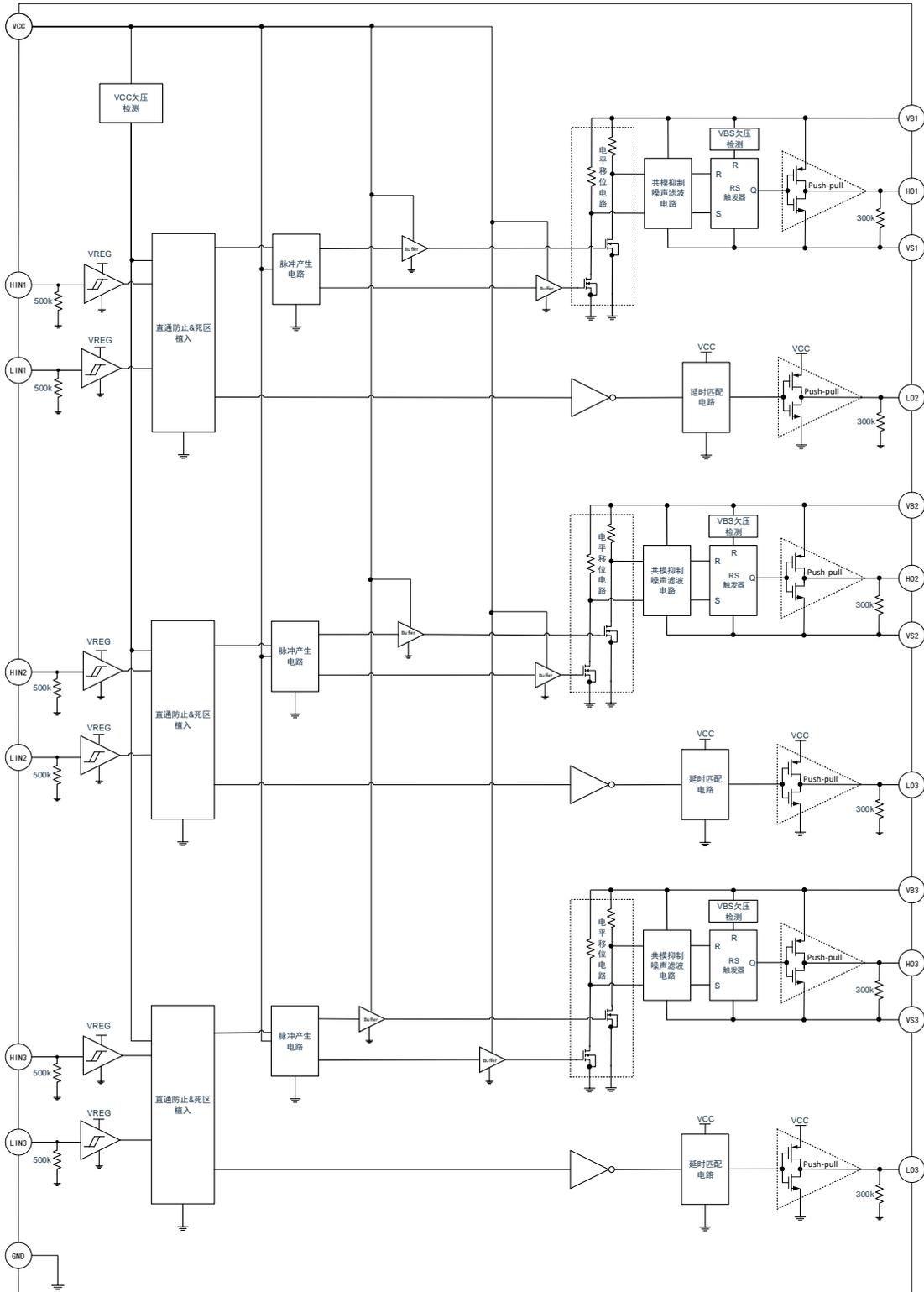
表格 3 GHD3440 按引脚序号排序描述

名称	类型	功能描述	TSSOP20 管脚编号	QFN24 管脚编号
HIN1	I	1 相高侧输入	1	22
HIN2	I	2 相高侧输入	2	23
HIN3	I	3 相高侧输入	3	24
LIN1	I	1 相低侧输入	4	1
LIN2	I	2 相低侧输入	5	2
LIN3	I	3 相低侧输入	6	3
VCC	P	电源	7	4
GND	P	地	8	6
LO3	O	3 相低侧输出	9	9
LO2	O	2 相低侧输出	10	10
LO1	O	1 相低侧输出	11	11
VS3	P	3 相高侧浮地端	12	12
HO3	O	3 相高侧输出	13	13
VB3	P	3 相高侧自举电源端	14	14
VS2	P	2 相高侧浮地端	15	15
HO2	O	2 相高侧输出	16	16
VB2	P	2 相高侧自举电源端	17	17
VS1	P	1 相高侧浮地端	18	18
HO1	O	1 相高侧输出	19	19
VB1	P	1 相高侧自举电源端	20	20
NC	-	-	-	5,7,8,21

3 框图逻辑

3.1 内部框图

图 3 GHD3440 内部框图



3.2 逻辑真值

表格 4 逻辑真值

VCCUV	VBSUV	LIN	HIN	LO	HO
normal	normal	L	H	L	H
		H	L	H	L
		L	L	L	L
		H	H	L	L
under vccuv		L	H	L	L
		H	L	L	L
		L	L	L	L
		H	H	L	L
normal	under vbsuv	L	H	L	L
		H	L	H	L
		L	L	L	L
		H	H	L	L

4 电气特性

4.1 推荐安全工作范围

$T_A=25^{\circ}\text{C}$ ，除非另有规定，否则所有管脚均以 GND 作为参考点。

表格 5 通用工作条件

符号	参数	最小值	典型值	最大值	单位
T_A	环境温度	-40	-	105	$^{\circ}\text{C}$
$V_{HO1,2,3}$	高侧输出电压	$VS_{1,2,3}$	$VS_{1,2,3}+12$	$VB_{1,2,3}$	V
$V_{LO1,2,3}$	低侧输出电压	0	12	VCC	V
$VB_{1,2,3}$	高侧浮动偏移绝对电压	$VS_{1,2,3}+5$	$VS_{1,2,3}+12$	$VS_{1,2,3}+18$	V
$VS_{1,2,3}$	高侧浮动偏移相对电压	GND-5	-	140	V
VCC	电源电压	5.5	12	18	V
V_{IN}	输入电压 (HIN1,2,3/LIN1,2,3)	0	-	5	V

注意:

- (1) 当 $VB_{1,2,3}=VS_{1,2,3}+10$ ， $VS_{1,2,3}$ 为 (COM-5V) ~ (COM-VBS) 时，HO 逻辑状态保持。
 $VS_{1,2,3}$ 为 (COM-5V) ~ 140V 时，HO 正常工作。
- (2) 长时间在推荐条件之外工作，可能影响其可靠性。

4.2 绝对最大额定值

$T_A=25^{\circ}\text{C}$ ，除非另有规定，否则所有管脚均以 GND 作为参考点。

表格 6 功耗

符号	描述	最小值	最大值	单位
P_D	最大功耗	-	1.25	W

注意：在任何时候，功耗不能超过 P_D ，不同环境温度下的最大功耗计算公式为： $P_D=(150^{\circ}\text{C}-T_A)/\theta_{JA}$ ， 150°C 为电路的最高工作结温， T_A 为电路工作的环境温度， θ_{JA} 为封装的热阻。

表格 7 温度特性

符号	描述	最小值	最大值	单位
T_s	储存温度	-55	150	$^{\circ}\text{C}$
θ_{JA}	结到环境热阻	-	100	$^{\circ}\text{C}/\text{W}$
T_J	结温	-	150	$^{\circ}\text{C}$
T_L	引脚焊接温度（持续时间 10s）	-	260	$^{\circ}\text{C}$

表格 8 最大额定电压特性

符号	描述	最小值	最大值	单位
$V_{HO1,2,3}$	高侧输出电压	$V_{S1,2,3}-0.3$	$V_{B1,2,3}+0.3$	V
$V_{LO1,2,3}$	低侧输出电压	-0.3	$V_{CC}+0.3$	V
$V_{B1,2,3}$	高侧浮动偏移绝对电压	-0.3	220	V
$V_{S1,2,3}$	高侧浮动偏移相对电压	$V_{B1,2,3}-25$	$V_{B1,2,3}+0.3$	V
VCC	最大电源电压	-0.3	20	V
V_{IN}	最大输入电压 ($HIN1,2,3/LIN1,2,3$)	-0.7	10	V
dVS/dt	偏移电压最大压摆率	-	50	V/ns

表格 9 ESD 特性

符号	描述	最小值	最大值	单位
$V_{ESD(HBM)}$	静电放电电压（人体模型）	-	1000	V

注意：JEDEC 文档 JEP155 指出：1000V HBM 能够在标准 ESD 控制流程下安全生产。

4.3 电气特性参数

$T_A=25^{\circ}\text{C}$, $V_{CC}=V_{BS1,2,3}=12\text{V}$, $V_{S1,2,3}=\text{GND}$, 除非另有规定, 否则所有管脚均以 GND 作为参考点。

表格 10 电源电压参数

符号	参数	最小值	典型值	最大值	单位
V_{BSHY+}	VBS 欠压高电平电位	4.1	4.4	4.9	V
V_{BSHY-}	VBS 欠压低电平电位	3.8	4.1	4.6	V
V_{BSHY}	VBS 欠压迟滞电平	0.2	0.3	0.4	V
V_{CCHY+}	VCC 欠压高电平电位	4.3	4.6	5.1	V
V_{CCHY-}	VCC 欠压低电平电位	4.0	4.3	4.7	V
V_{CCHY}	VCC 欠压迟滞电平	0.2	0.3	0.4	V

表格 11 电源电流参数

符号	参数	条件	最小值	典型值	最大值	单位
I_{CCQ}	VCC 静态电流	$V_{IN}=0\text{V}$	120	165	250	μA
I_{BSQ}	VBS 静态电流	$V_{HIN}=0\text{V}$	35	50	70	μA
I_{CCD}	VCC 动态电流	$f_{LIN1,2,3}=20\text{kHz}$	300	500	800	μA
I_{BSD}	VBS 动态电流	$f_{HIN1,2,3}=20\text{kHz}$	120	170	300	μA
I_{LK}	VB 浮动电源漏电流	$V_B=220\text{V}$	0	0.1	5	μA

表格 12 时间参数

符号	参数	条件	最小值	典型值	最大值	单位
t_{ON}	输出上升沿传输时间	No Load	160	200	350	ns
t_{OFF}	输出下降沿传输时间	No Load	160	200	350	ns
t_r	输出上升时间	$C_L=3.3\text{nF}$	60	90	150	ns
t_f	输出下降时间	$C_L=3.3\text{nF}$	40	60	90	ns
DT	死区时间	No Load	200	250	400	ns
MT	高低侧匹配时间	No Load	0	30	50	ns

表格 13 输入端参数

符号	参数	条件	最小值	典型值	最大值	单位
V_{IN+}	输入高电平电位		1.70	2.15	2.40	V
V_{IN-}	输入低电平电位		0.65	1.45	1.85	V
I_{IN+}	输入高电平电流	$V_{IN}=5\text{V}$	8	11	15	μA
I_{IN-}	输入低电平电流	$V_{IN}=0\text{V}$	-1	0	1	μA
$V_{INH Y}$	输入迟滞电平		0.45	0.7	1.1	V

表格 14 输出端参数

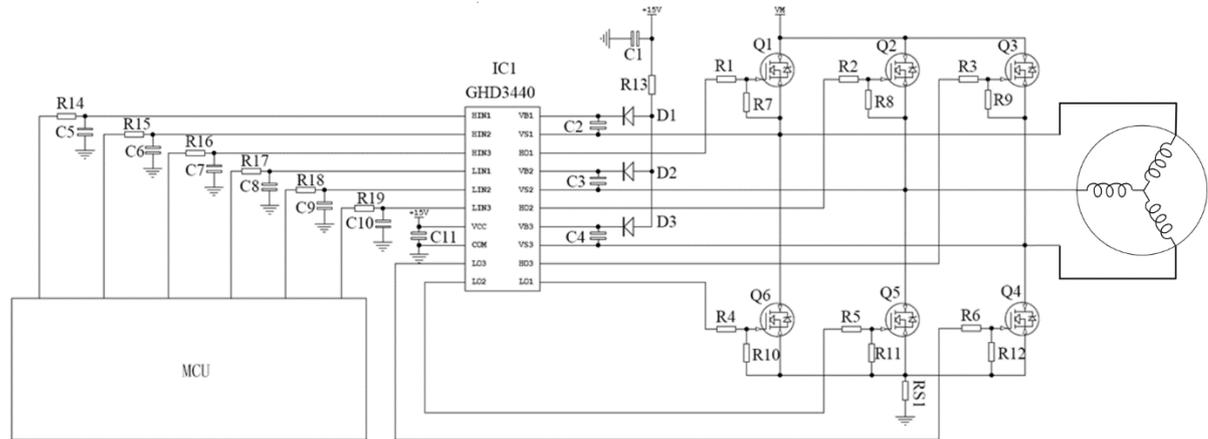
符号	参数	条件	最小值	典型值	最大值	单位
V_{OUT+}	高电平输出电压	$I_{OUT}=100\text{mA}$	0.5	0.64	1.0	V

符号	参数	条件	最小值	典型值	最大值	单位
		15V- V_{OUT}				
V_{OUT-}	低电平输出电压	$I_{OUT}=100mA$ $V_{OUT-GND}$	0.2	0.28	0.48	V
V_{OUT-}	低电平输出电压	$I_{OUT}=10mA$ 12V- V_{OUT}	0.05	0.07	0.1	V
V_{OUT-}	低电平输出电压	$I_{OUT}=10mA$ $V_{OUT-GND}$	0.02	0.04	0.08	V
I_{OUT+}	高电平短路脉冲电流	$V_{IN}=5V$ $V_O=0V$ $PWD\leq 10\mu s$	0.60	0.8	1.4	A
I_{OUT-}	低电平短路脉冲电流	$V_{IN}=0V$ $V_O=15V$ $PWD\leq 10\mu s$	0.75	1.0	1.75	A

5 应用说明

5.1 推荐应用电路图

图 4 应用电路

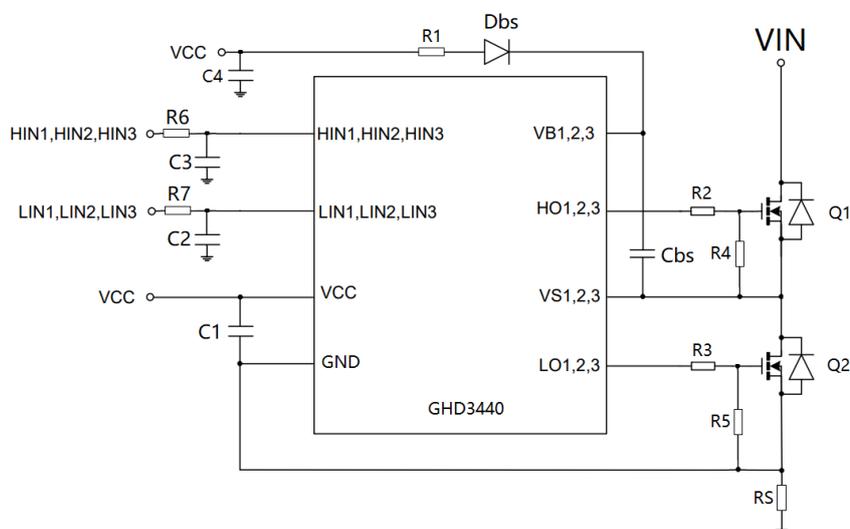


表格 15 推荐参数

位号	典型应用值	备注
C11	10uF/25V/X7R/1206	选取较大容值的电容保证电源稳定
C1	4.7uF/25V/X7R/1206	结合实际应用选取
R14、R15、R16、R17、R18、R19	100Ω/0603	结合实际应用实测信号波形选取
C5、C6、C7、C8、C9、C10	100pF/X7R/0603	结合实际应用实测信号波形选取
C2、C3、C4	10uF/25V/X7R/1206	结合实际功率管和开关频率等情况选取
R1、R2、R3、R4、R5、R6	10Ω/0603	结合实际功率管与 Vgs 驱动波形选取
R7、R8、R9、R10、R11、R12	30KΩ/0603	结合实际应用需求判断是否保留输出偏置电阻
R13	10Ω/0805	结合自举电容值和开关频率等情况选取
D1、D2、D3	根据实际应用而定	结合实际应用，考虑电压余量和过电流能力，需选取恢复时间短的二极管。
Q1、Q2、Q3、Q4、Q5、Q6	根据实际应用而定	结合实际应用，考虑电压余量和过电流能力选取。
RS1	根据实际应用而定	结合实际应用，考虑误差、温漂、功率余量选取。

5.2 PCB Layout 建议

图 5 pcb layout 示意电路



- (1) 芯片供电滤波电容 C1 就近放置于 GHD3440 VCC 脚与 GND 脚之间，自举限流电阻 R1、自举二极管 Dbs、自举电容 Cbs 就近放置于 GHD3440 相应引脚，尽量减小回路面积。
- (2) 尽量减小 MCU PWM 输出与 GHD3440 PWM 输入之间的走线，R6、C3、R7、C2 滤波阻容靠近 GHD3440 引脚放置。
- (3) 驱动栅级电阻 R2、R3 以及栅极下拉电阻 R4、R5 靠近 Q1、Q2 栅极放置，减小走线电感对驱动信号引起的震荡。
- (4) 功率回路面积尽量小，功率地、电源地、信号地分开走线。
- (5) 如果电路中有使用 DC-DC 开关电源，DC-DC 电路部份工作频率较高，回路面积也应尽量小，这部份最好按所使用的 DC-DC 芯片 Layout 建议进行布局。

5.3 外围器件选取

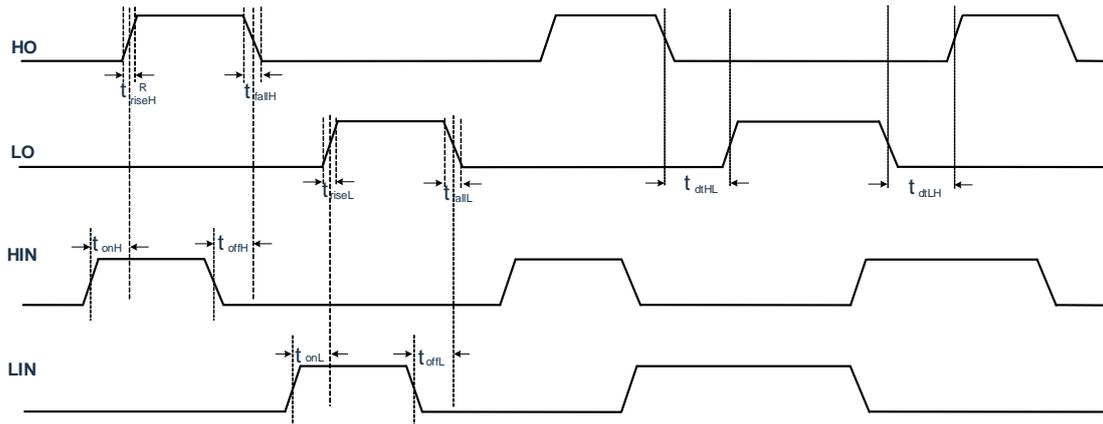
- (1) 自举电容，推荐低 ESR 电容，耐压选取 $2 \times V_{CC}$ 以上，容值推荐 $1\mu\sim 100\mu\text{F}$ 之间，最好结合实际观测的纹波选取，搭配钳位二极管最佳。
- (2) 自举二极管，推荐快恢复二极管，耐压选取 $2 \times V_{IN}$ 以上，瞬时电流值大于 1A ，搭配限流电阻，结合实上电以及充电的时间。
- (3) 驱动电阻，结合被驱动器件参数、死区时间、MOSFET 功耗、电磁兼容而定，推荐使用反向二极管快关或 PNP 三极管快关电路。

6 测试说明

6.1 时间参数测试

时间参数主要包括输出上升时间 t_{rise} ，输出下降时间 t_{fall} ，上升沿传输时间 t_{on} ，下降沿传输时间 t_{off} ，以及死区时间 t_{dt} 。

图 6 时间参数



6.2 VCC、VBS 欠压测试

VCC、VBS 分别为低/高电路电源供应端。

为了防止由于低驱动电压造成异常工作，保证芯片在合适的电源电压范围内工作，内嵌一个欠压锁定电路。VCC 欠压高低值属于电平触发类型，VBS 欠压高值属于边沿触发类型，需要 HIN 边沿重新触发，而 VBS 欠压低值属于电平触发类型。

图 7 VCC 欠压时序图（忽略传输延迟）

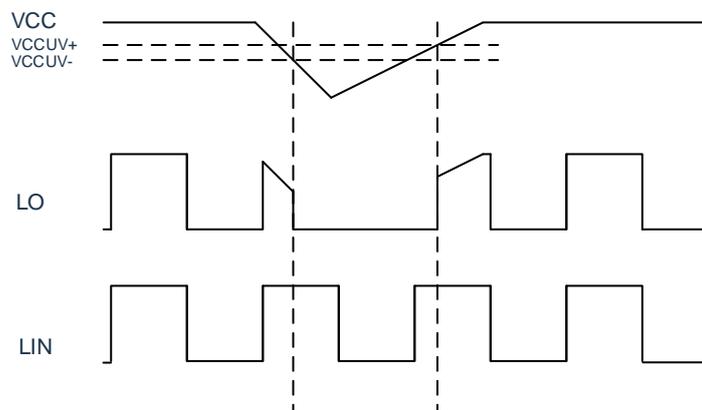
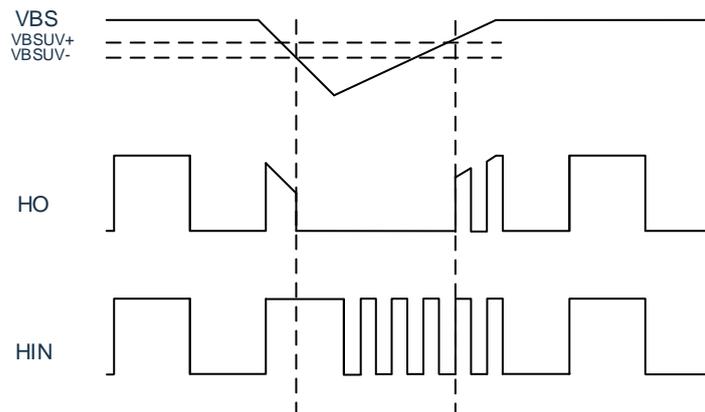


图 8 VBS 欠压时序图（忽略传输延迟）

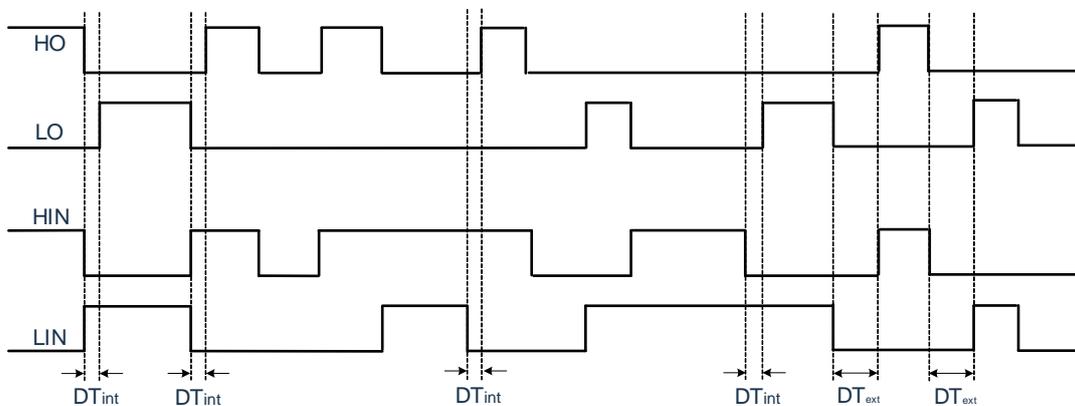


6.3 直通保护和死区时间测试

芯片内嵌了基于输入信号的直通保护和死区时间保护电路，输入逻辑上的双高电平会被判定为直通信号，对应的输出将会全部置低，而且保证任何输入条件下输出高电平之间最少嵌入一个死区时间，外部即输入端给定的死区时间 DT_{ext} 与嵌入的死区时间 DT_{int} 逻辑如下：

- 如 $DT_{ext} > DT_{int}$ ， $DT = DT_{ext}$
- 如 $DT_{ext} < DT_{int}$ ， $DT = DT_{int}$

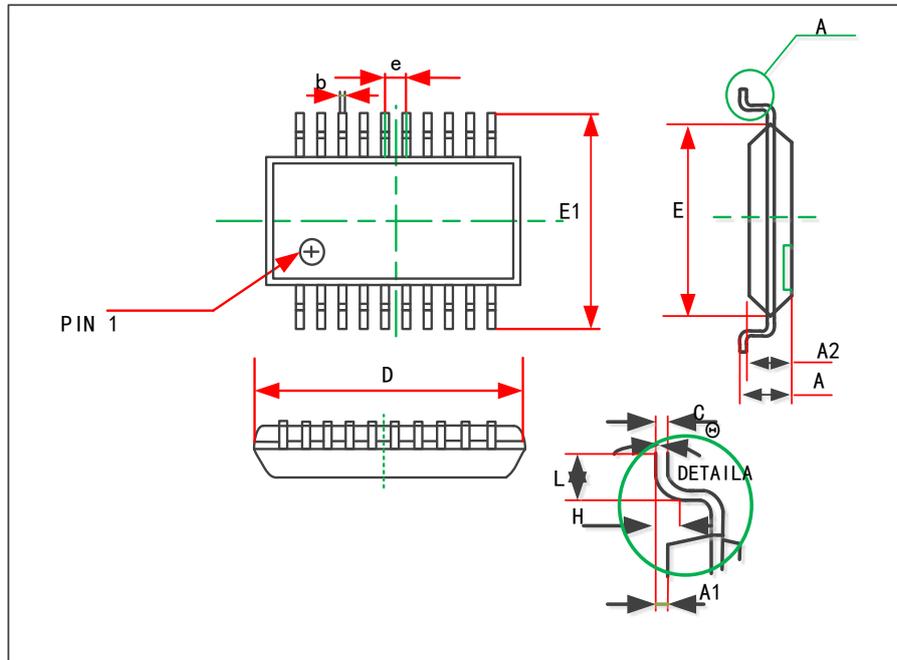
图 9 逻辑时序图（忽略传输延迟）



7 封装信息

7.1 TSSOP20 封装图

图 10 TSSOP20 封装图



表格 16 TSSOP20 封装数据

SYMBOL	Dimensions IN Millimeters		Dimensions IN Inches	
	MIN	MAX	MIN	MAX
D	6.400	6.600	0.252	0.259
E	4.300	4.500	0.169	0.177
b	0.190	0.300	0.007	0.012
c	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A	-	1.200	-	0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65(BSC)		0.026(BSC)	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	7.	7°

注意:

(1) 尺寸以毫米表示

(2) BSC 为没有误差的单位，此处指毫米

图 11 TSSOP20 焊接 Layout 建议

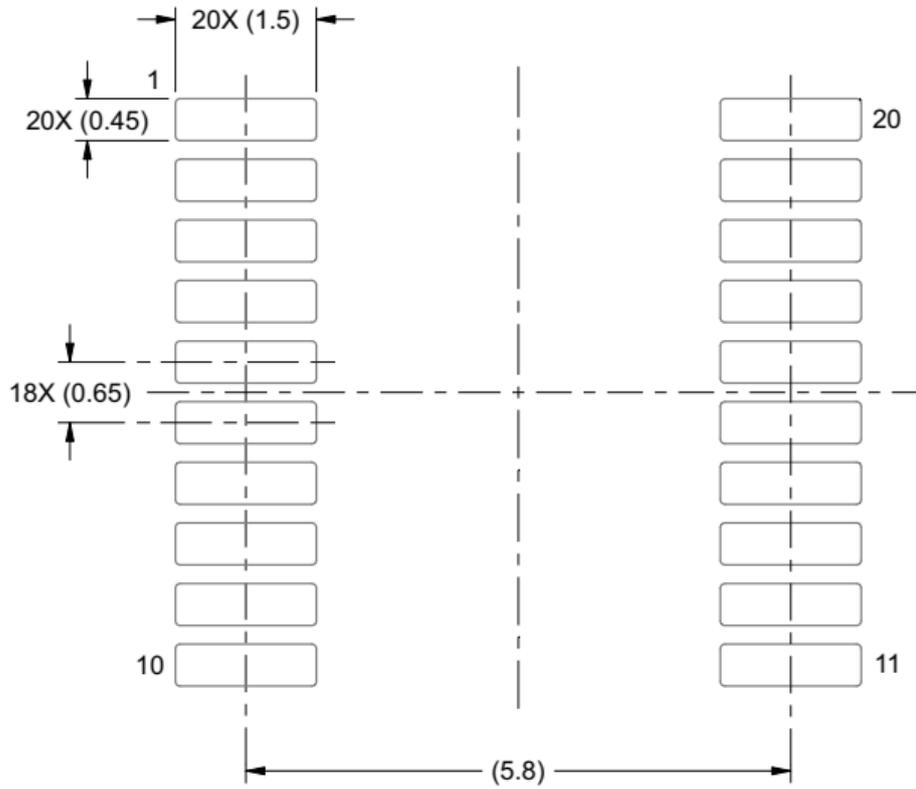
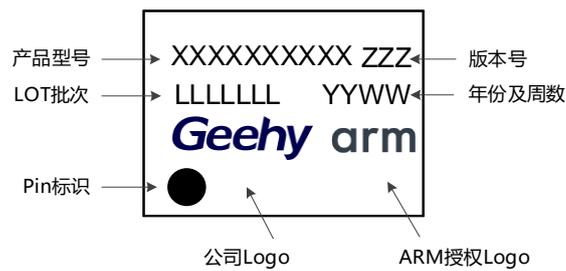


图 12 标识图



7.2 QFN24 封装图

图 13 QFN24 封装图及数据

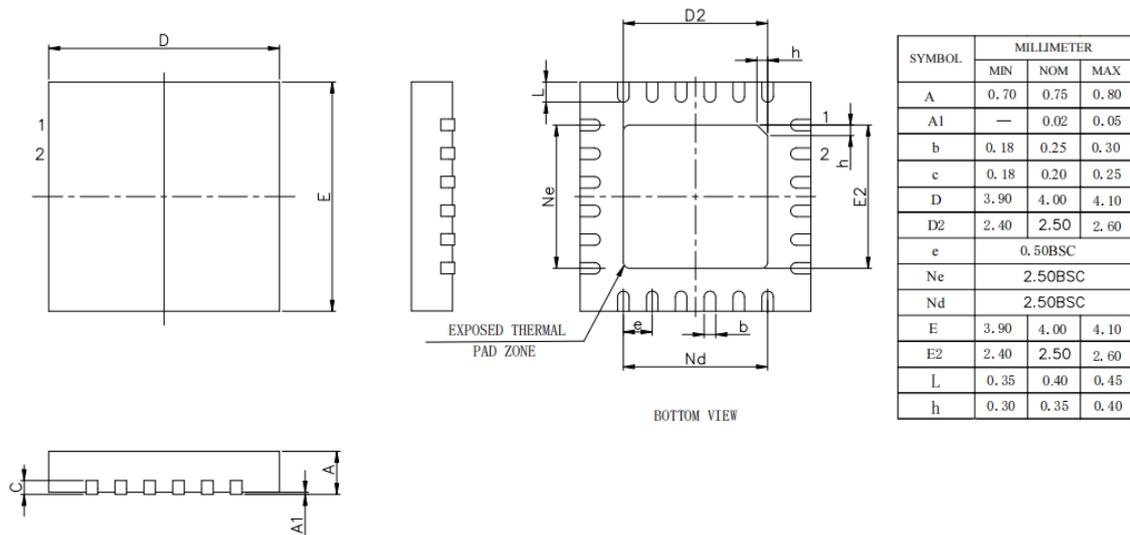


图 14 QFN24 焊接 Layout 建议

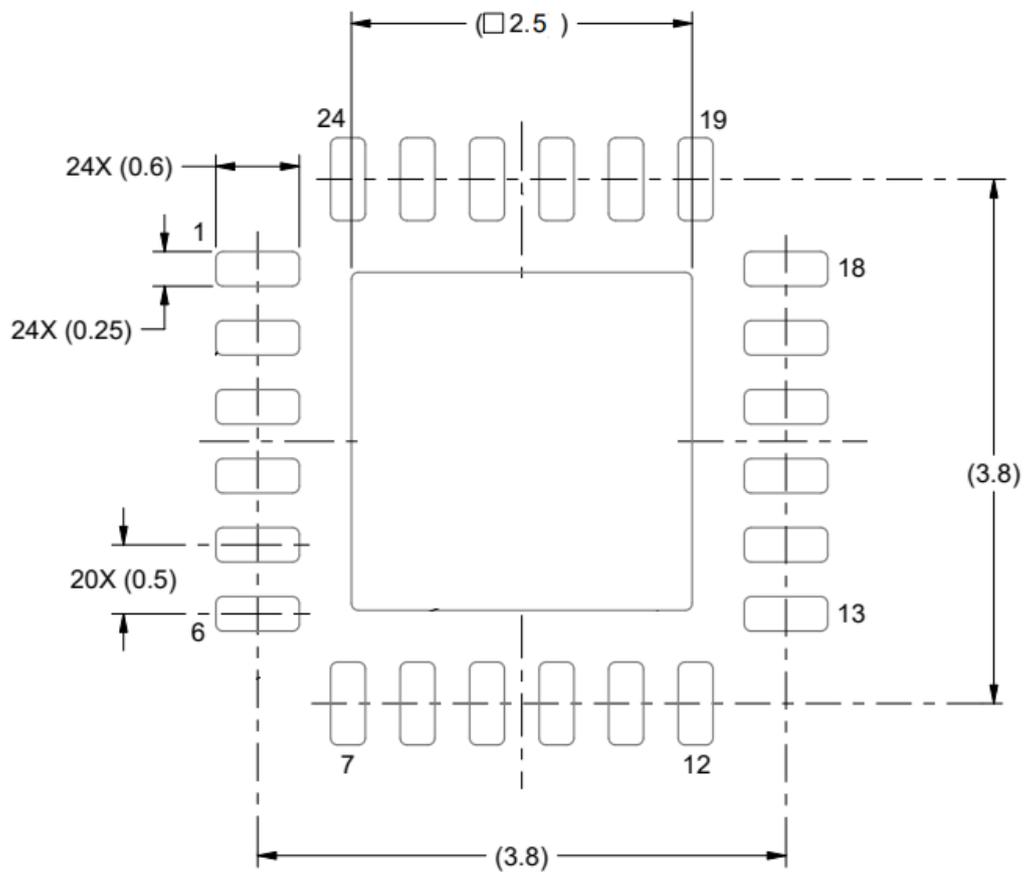
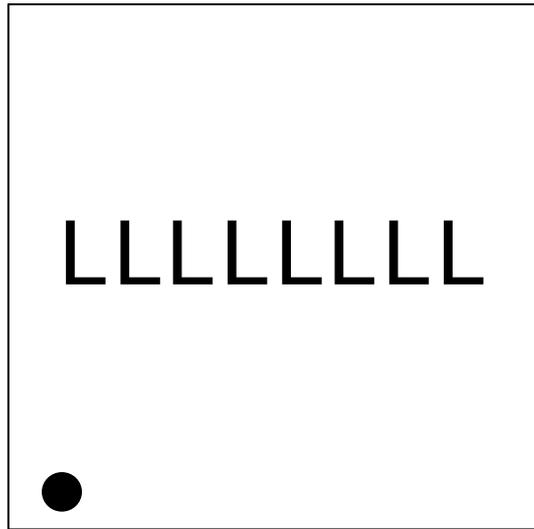


图 15 标识图

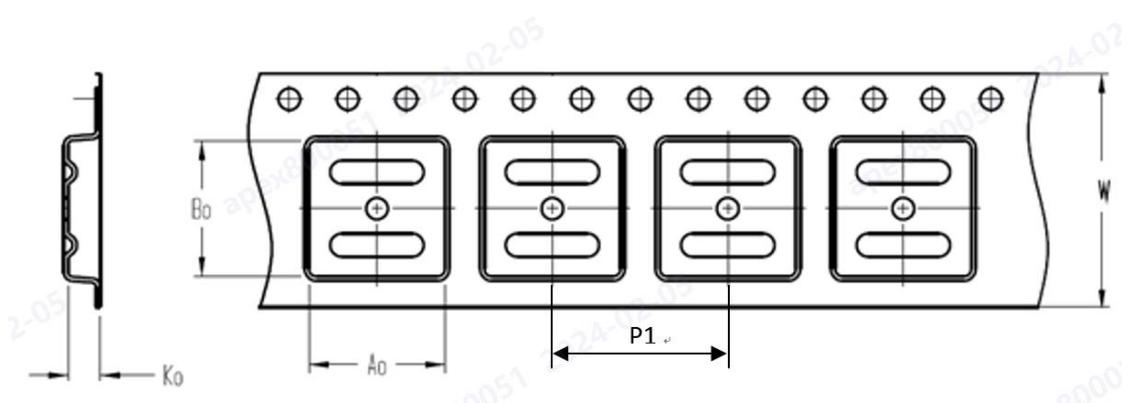
批次号 →



8 包装信息

8.1 卷带包装

图 16 带状包装规格图



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
P1	Dimension designed to accommodate the component pitch
W	Overall width of the carrier tape

图 17 卷带中 PIN1 方向的象限分配

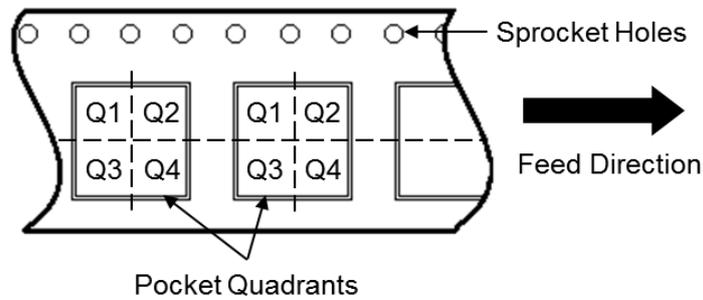
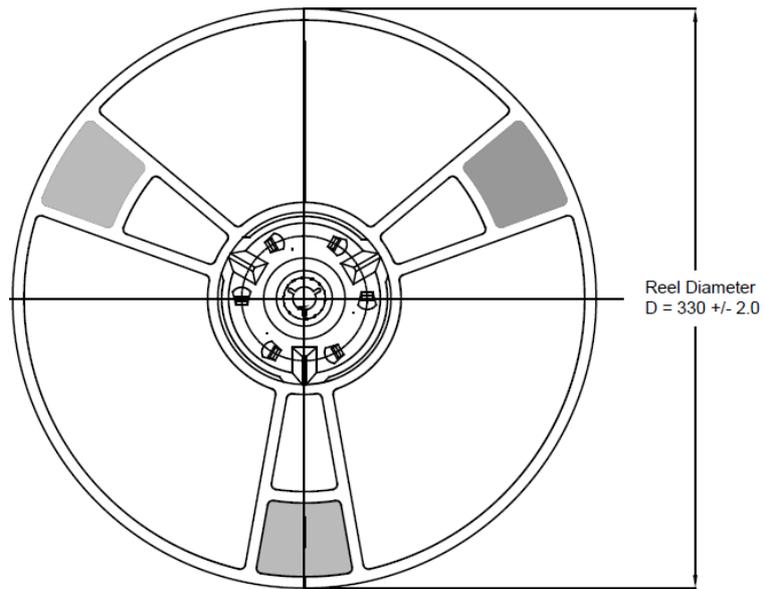


图 18 卷盘尺寸

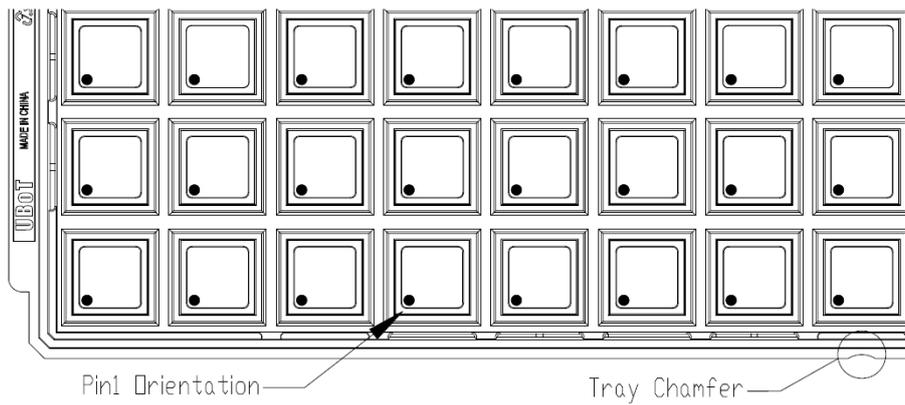


表格 17 带状包装参数规格表

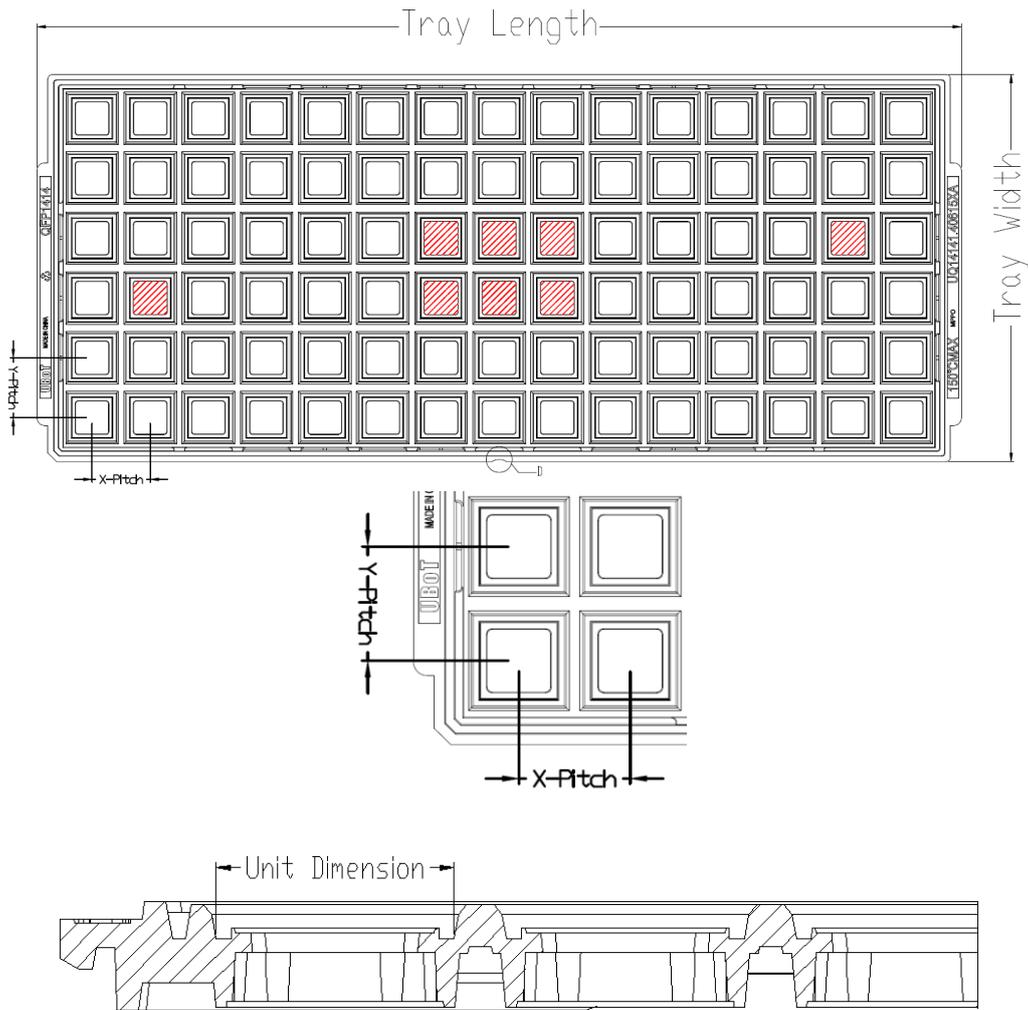
Device	Package Type	Pins	SPQ	Reel Diameter (mm)	A0 (mm)	B0 (mm)	P1 (mm)	K0 (mm)	W (mm)	Pin1 Quadrant
GHD3440PF	TSSOP	20	9000	330	6.8	6.9	8	1.5	16	Q1

8.2 托盘包装

图 19 托盘包装示意图



Tray Dimensions



所有照片仅供参考，外观以产品为准

表格 18 托盘包装参数规格表

Device	PKG Type	Pin s	SPQ	X- Dimension	Y- Dimension	X- Pitch	Y- Pitch	Tray Length	Tray Width
GHD3440QE	QFN	24	4900	4.2	4.2	8.8	9.2	322.6	135.9

9 订货信息

表格 19 订货信息列表

产品型号	封装	包装
GHD3440PF	TSSOP20	卷带
GHD3440QE	QFN24	托盘

10 版本历史

表格 20 文件版本历史

日期	版本	变更历史
2024.7	V1.0	新建

声明

本手册由珠海极海半导体有限公司（以下简称“极海”）制订并发布，所列内容均受商标、著作权、软件著作权相关法律法规保护，极海保留随时更正、修改本手册的权利。使用极海产品前请仔细阅读本手册，一旦使用产品则表明您（以下称“用户”）已知悉并接受本手册的所有内容。用户必须按照相关法律法规和本手册的要求使用极海产品。

1、权利所有

本手册仅应当被用于与极海所提供的对应型号的芯片产品、软件产品搭配使用，未经极海许可，任何单位或个人均不得以任何理由或方式对本手册的全部或部分内容进行复制、抄录、修改、编辑或传播。

本手册中所列带有“®”或“™”的“极海”或“Geehy”字样或图形均为极海的商标，其他在极海产品上显示的产品或服务名称均为其各自所有者的财产。

2、无知识产权许可

极海拥有本手册所涉及的全部权利、所有权及知识产权。

极海不应因销售、分发极海产品及本手册而被视为将任何知识产权的许可或权利明示或默示地授予用户。

如果本手册中涉及任何第三方的产品、服务或知识产权，不应被视为极海授权用户使用前述第三方产品、服务或知识产权，除非在极海销售订单或销售合同中另有约定。

3、版本更新

用户在下单购买极海产品时可获取相应产品的最新版的手册。

如果本手册中所述的内容与极海产品不一致的，应以极海销售订单或销售合同中的约定为准。

4、信息可靠性

本手册相关数据经极海实验室或合作的第三方测试机构批量测试获得，但本手册相关数据难免会出现校正笔误或因测试环境差异所导致的误差，因此用户应当理解，极海对本手册中可能出现的该等错误无需承担任何责任。本手册相关数据仅用于指导用户作为性能参数参照，不构成极海对任何产品性能方面的保证。

用户应根据自身需求选择合适的极海产品，并对极海产品的应用适用性进行有效验证和测试，以确认极海产品满足用户自身的需求、相应标准、安全或其它可靠性要求；若因用户

未充分对极海产品进行有效验证和测试而致使用户损失的，极海不承担任何责任。

5、合规要求

用户在使用本手册及所搭配的极海产品时，应遵守当地所适用的所有法律法规。用户应了解产品可能受到产品供应商、极海、极海经销商及用户所在地等各国有关出口、再出口或其它法律的限制，用户（代表其本身、子公司及关联企业）应同意并保证遵守所有关于取得极海产品及 / 或技术与直接产品的出口和再出口适用法律与法规。

6、免责声明

本手册由极海“按原样”（as is）提供，在适用法律所允许的范围内，极海不提供任何形式的明示或暗示担保，包括但不限于对产品适销性和特定用途适用性的担保。

对于用户后续在针对极海产品进行设计、使用的过程中所引起的任何纠纷，极海概不承担责任。

7、责任限制

在任何情况下，除非适用法律要求或书面同意，否则极海和/或以“按原样”形式提供本手册的任何第三方均不承担损害赔偿责任，包括任何一般、特殊因使用或无法使用本手册相关信息而产生的直接、间接或附带损害（包括但不限于数据丢失或数据不准确，或用户或第三方遭受的损失）。

8、适用范围

本手册的信息用以取代本手册所有早期版本所提供的信息。

©2024 珠海极海半导体有限公司 – 保留所有权利