

特点

- 开关电源同步整流应用
- 内置 60V 耐压功率管
- 兼容 DCM /QR/CCM 多种工作模式
- 专利的整流管开通技术
- 集成 VCC 供电技术
- 芯片供电欠压保护
- 外围元器件少

概述

AS72112CP是一款用于替代反激变换器中副边肖特基二极管的高性能同步整流功率开关，内置60V超低导通阻抗功率 MOSFET 以提升系统效率。支持 “High Side 浮地” 和 “Low Side 共地” 同步整流两种架构，同时支持系统断续工作模式 (DCM)、准谐振工作模式 (QR) 和连续工作模式 (CCM) 等多种工作模式。

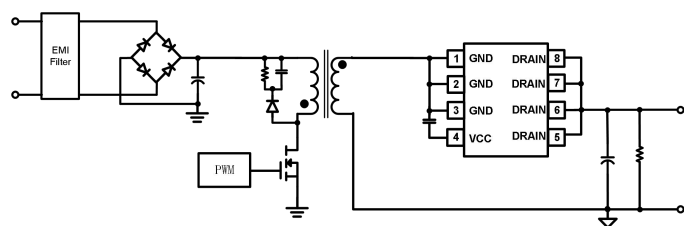
AS72112CP 采用特有的 VCC 供电技术，可以保证芯片不会欠电工作。另外 AS72112CP 还集成了 VCC 欠压保护，过压钳位，以及驱动脚去干扰等技术。

AS72112CP 采用紧凑型SOP-8 封装。

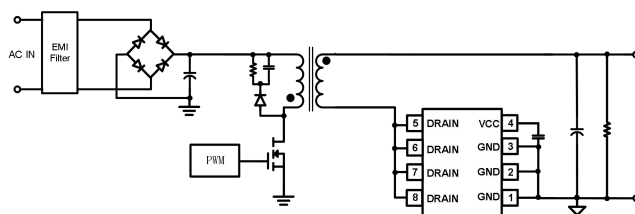
应用领域

- 快充
- 适配器

典型应用电路图



High SR 浮地应用



Low Side 实地应用

订货信息

型号	描述
AS72112CP	SOP-8, 无卤、编带盘装, 4,000颗/盘

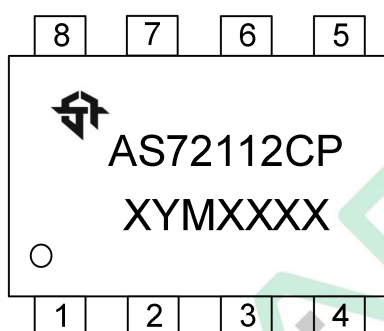
产品标记

X: 内部识别码

Y: 年份代码

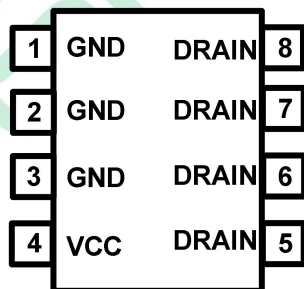
M: 月份代码

XXXX: 追溯码



脚位信息

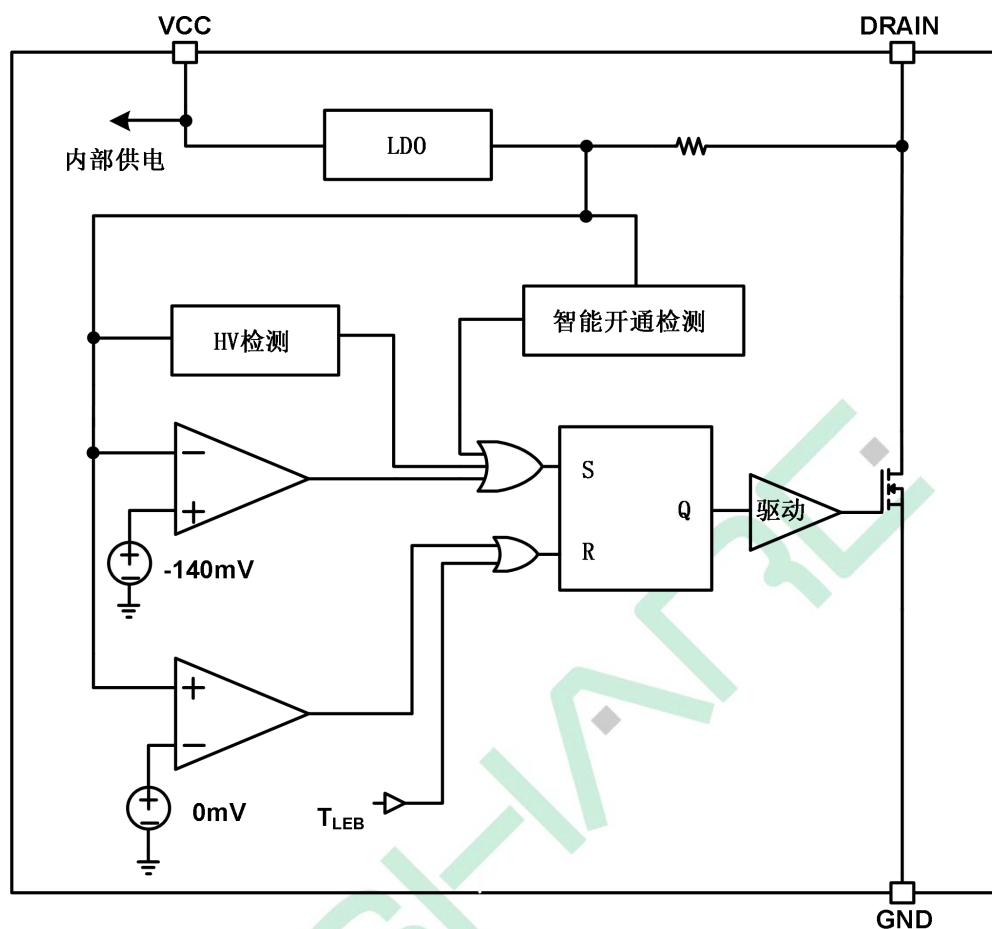
管脚定义



管脚描述

管脚号	管脚名称	描述
1,2,3	GND	芯片地, 内接同步整流管源极。
4	VCC	芯片电源
5,6,7,8	DRAIN	芯片高压供电以及信号检测脚, 内接同步整流管漏极

功能框图



极限参数

参数	数值	单位
VCC脚工作电压范围	-0.3~7	V
DRAIN脚工作电压范围	-1.5~60	V
封装热阻---结到环境 (SOP-8)	165	°C/W
最大结温	175	°C
储藏温度范围	-40 to 150	°C
焊接温度 (焊接, 10 s)	260	°C
ESD人体模型HBM	2	kV
ESD充电器件模型CDM	500	V

电气参数

若无特殊说明, $T_a=25^{\circ}\text{C}$, $V_{CC}=5.3\text{V}$ 。

符号	描述	测试条件	最小	典型	最大	单位
供电部分 (VCC脚)						
I_Q	静态工作电流	$V_{VCC}=6.5\text{V}$	190	265	310	μA
I_{OP}	VCC工作电流		610	750	930	μA
V_{CC_ON}	VCC启动电压		3.85	4.4	4.75	V
V_{CC_OFF}	VCC关断电压		2.9	3.3	3.5	V
V_{CC_REG}	VCC调制电压	$HV=60\text{V}$	4.75	5.3	5.85	V
控制部分 (内部引脚)						
V_{th_off}	SR MOSFET 关断阈值			0		mV
V_{th_on}	SR MOSFET 开启阈值			-140		mV
T_{d_on}	SR MOSFET 总开启延迟	$\text{Gate}=1\text{nF}$		20		nS
T_{d_off}	SR MOSFET 总关断延迟	$\text{Gate}=1\text{nF}$		15		nS
T_b	比较器屏蔽时间	同步最小开通时间	1.08	1.3	1.5	μS
T_{off_min}	同步最小关断时间	同步关断到再次开通		600		nS
内部 MOSFET						
AS72112CP	BVdss	内置功率管击穿电压	60			V
	Rds(on)	功率管导通阻抗		12.5	15	$\text{m}\Omega$

备注1: 超出列表中极限参数可能会对芯片造成永久性损坏。极限参数为额定应力值。在超出推荐的工作条件和应力的情况下, 器件可能无法正常工作, 所以不推荐让器件工作在这些条件下。过度暴露在高于推荐的最大工作条件下, 会影响器件的可靠性。

备注2: 超出上述工作条件不能保证芯片正常工作。

备注3: 参数取决于设计, 批量生产制造时通过功能性测试。

功能描述

AS72112CP是一款用于替代反激变换器中副边肖特基二极管的高性能同步整流功率开关，内置60V超低导通阻抗功率 MOSFET 以提升系统效率。支持“High Side 浮地”和“Low Side 共地”同步整流两种架构，同时支持系统断续工作模式 (DCM)、准谐振工作模式 (QR)和连续工作模式(CCM)等多种工作模式。

AS72112CP 采用特有的 VCC 供电技术，可以保证芯片不会欠电工作。另外 AS72112CP 还集成了 VCC 欠压保护以及驱动脚去干扰等技术。

1. 启动

当系统上电后，通过内置 MOS 的体二极管对输出电容充电，输出电压上升。AS72112CP 通过 D 脚连接输出电压。当输出电压上升时，经过芯片内部供电电路，给 VCC 电容充电，当 VCC 的电压充到开启阈值电压时，芯片内部控制电路开始工作，MOS 正常的导通和关断。MOS 正常的导通时，电流不再从体二极管流过，而从 MOS 的沟道流过。芯片正常工作时，所需的工作电流仍然通过 D 脚，给VCC供电。

2. 开通阶段

变压器副边续流阶段开始时，同步整流内置 MOSFET 的沟道处于关闭状态，副边电流 I_s 经 MOSFET 体二极管实现续流，同时在体二极管两端形成一负向 V_{ds} 电压 ($<-500mV$)。

当负向 V_{ds} 电压小于 AS72112CP 内置 MOSFET 开启检测阈值 V_{th_on} (典型值 -140mV)，经过开通延迟 T_{d_on} (典型值 20ns)，内置 MOSFET 的沟道开通(如图1)。

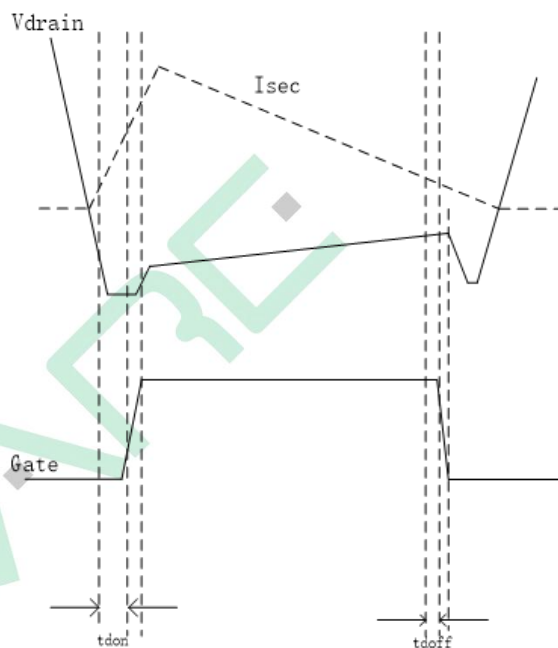


图1

3. 同步最小开通时间

AS72112CP 控制电路可以控制同步管具有最小导通功能。在功率管开启时，次级寄生元件会产生高频噪声，而这些高频噪声可能会引起功率管被误关断，而此最小导通时间可以有效屏蔽误关断信号，保证功率管可以维持 1.3uS 的最小开通时间。

4. 最小关断时间

次级电感电流续流结束后，电感和同步管漏端的寄生电容会产生谐振，而此谐振电压波形振幅较大，可能会引起同步管被再次错误打开。AS72112CP 在同步管关断之后设置了最

小关断时间(T_{off_min} , 典型值 600ns), 用来避免错误开启。从而可以保证系统正常工作。

5. 关断阶段

在同步整流内置 MOSFET 导通期间, AS72112CP 采样 MOSFET 漏 - 源两端电压 (V_{ds})。当 V_{ds} 电压高于 MOSFET 关断阈值 V_{th_off} (典型值 0mV), 经过关断延迟 T_{d_off} (典型值 15ns), 内置 MOSFET 的沟道关断。

6. DRAIN 和 GND 之间 RC 吸收回路

与肖特基应用一样, AS72112CP 的 D 和 GND 之间可以加适当的 RC 吸收回路, 改善 EMI 和尖刺电压。

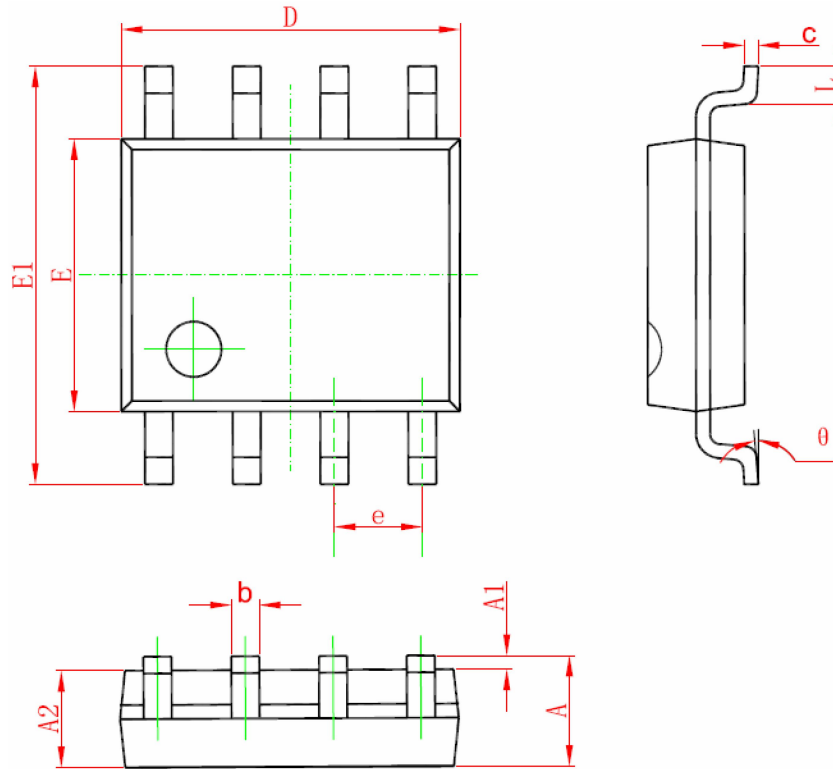
7. 保护功能

AS72112CP 集成了 VCC 欠压保护, 以及驱动脚去干扰等技术。



封装信息

SOP-8



符号	尺寸 (毫米)		尺寸 (英寸)	
	最小	最大	最小	最大
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

修订记录

日期	版本	描述
2024-10-8	1.0	首次发行

声明

众享确保以上信息准确可靠，同时保留在不发布任何通知的情况下对以上信息进行修改的权利。使用者在将众享的产品整合到任何应用的过程中，应确保不侵犯第三方知识产权；未按以上信息所规定的应用条件和参数进行使用所造成的损失，众享不负任何法律责任。