



USB2.0 HUB 控制器集成电路

USB 2.0 HIGH SPEED 4-PORT HUB CONTROLLER

数据手册

Data Sheet

修订记录

版本号	修订日期	修订内容	作者
V1.0	2025-01-17	第一版	zmj
V1.1	2025-03-12	修改笔误，更新功耗表	Ljl
V1.2	2025-03-20	更新包装数量	zmj
V1.3	2025-06-20	更新晶振电路匹配参数说明	Zmj



内容目录

第一章 综述	4
芯片框架图	5
第二章 管脚排列	6
SL6243Q 管脚图	6
管脚定义	7
第三章 功能叙述	8
3.1 电源	8
3.2 复位	8
3.3 时钟	9
3.4 过流保护	9
3.5 指示灯	9
3.5.1 单灯方案	10
3.5.2 四灯方案	10
3.5.3 五灯方案	10
3.5.4 LED 与 DRV 时序	11
3.5.5 LED 指示定义	11
3.6 充电支持	11
3.7 I2C 接口	11
第四章 电气特性	12
4.1 极限工作条件	12
4.2 工作范围	12
4.3 直流电特性	12
4.4 功耗特性总结	13
4.5 HS/FS/LS 电气特性	13
4.6 ESD 特性	14
附录 封装	14
第五章 应用电路	15
5.1 SL6243Q 应用	15

表格目录

表格 1: 下行端口 LED 定义	11
表格 2: 上行端口 LED 定义	11
表格 3: 最大额定值	12
表格 4: 工作范围	12
表格 5: 直流电特性	12
表格 7: 功耗总结	13



插图目录

图 1: 框架图	5
图 2: QFN28 管脚图	6
图 3: 复位信号连接	8
图 4: OSC 方案配置	9
图 5: 电源管理应用	9
图 6: 单灯方案配置	10
图 7: 4 灯方案配置	10
图 8: 5 灯方案配置	10
图 9: LED1 时序图	11
图 10: EEPROM 连接	11
图 11: QFN28 封装尺寸图	14
图 12: SL6243Q 参考电路	15

第一章 综述

SL6243Q 是一颗高集成度,高性能,低功耗的 USB2.0 集线器主控芯片;该芯片采用 MTT 技术,单电源供电方式,芯片供电电压为 5V,内部集成 5V 转 3.3V、3.3V 转 1.2V,只需在外部电源添加滤波电容;芯片自带的复位电路,低功耗技术让他更加出众。

- 完美支持 USB2.0 高速(480MHz), USB1.1 全速(12MHz) 和 USB1.0 低速模式(1.5MHz)
- 集成一个支持 HS/FS 模式的上行端口和四个支持 HS/FS/LS 模式的下行端口
- 集成 12MHz-to-480MHz PPL(Phase Lock Loop)
- 采用 Multiple Transaction Translators (MTT)技术,每一个下行口都具有一个 TT, 当它接上 Full speed 设备时候,每个 port 的带宽为: 12Mbps
- 内置上行口 1.5Kohm 的上拉电阻 (Rpu); 内置下行口 15Kohm 下拉电阻 (Rpd); 内置 45 ohm 高速终端电阻 (Rs)
- HUB 实现了 1 个控制端点 (wMaxPktSize=64Bytes) 和 1 个中断端点 (wMaxPktSize=1Byte)
- 支持自供电和总线供电
- 支持使用外部 EEPROM 自定义 VID/PID 信息
- 支持 BC1.2 充电协议
- 支持 GANG 模式过流检测与对应的电源输出控制
- 支持 5 个指示灯及单个指示灯的选择
- 工作温度范围: -40℃至+85℃

产品封装形式

产品型号	描述	封装类型	包装	单量
SL6243Q	USB2.0 4 Port MTT HUB 控制器	QFN28 (4*4mm,0.4mm)	编带	5000

芯片框架图

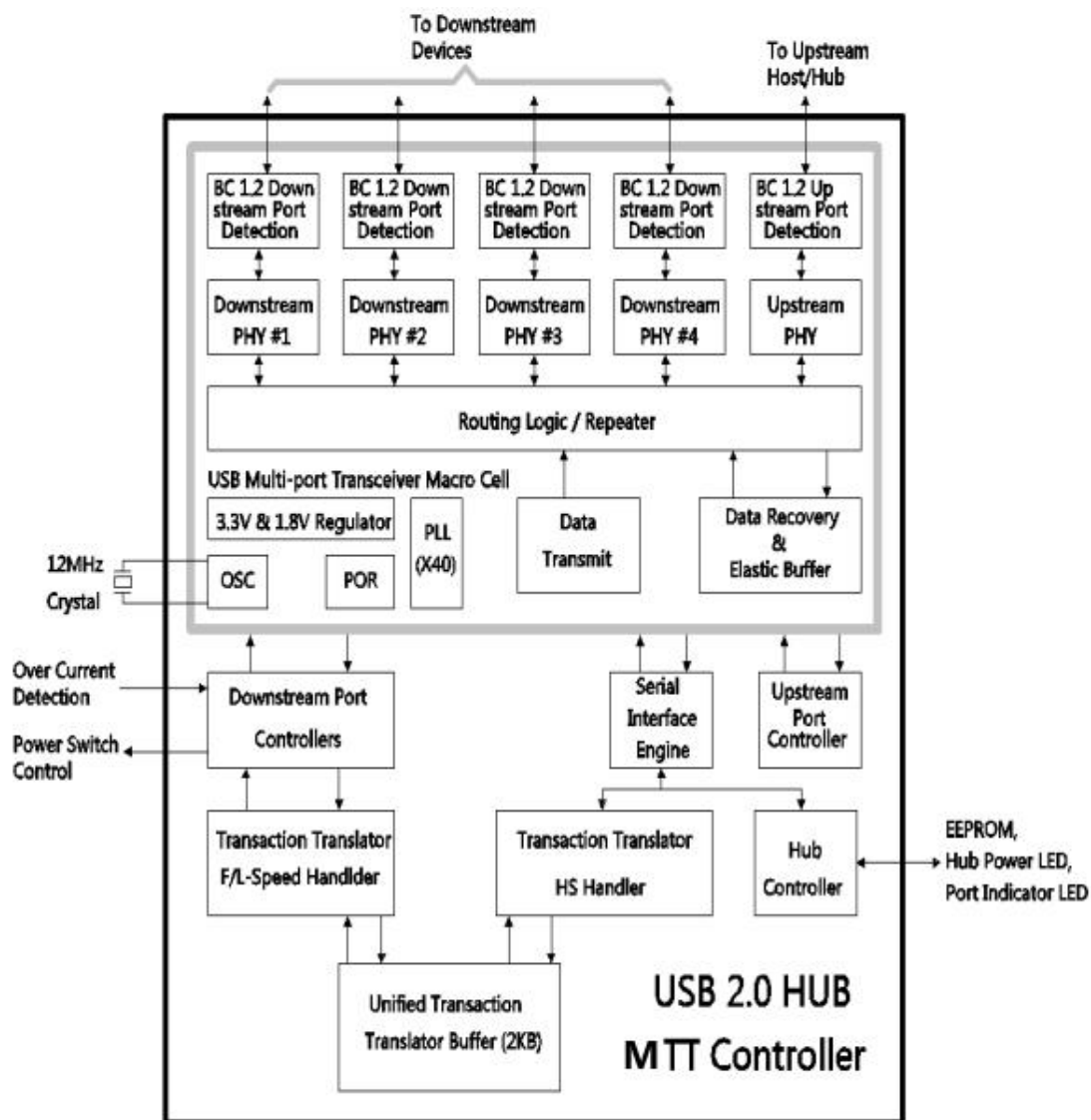


图 1：框架图

第二章 管脚排列

SL6243Q 管脚图

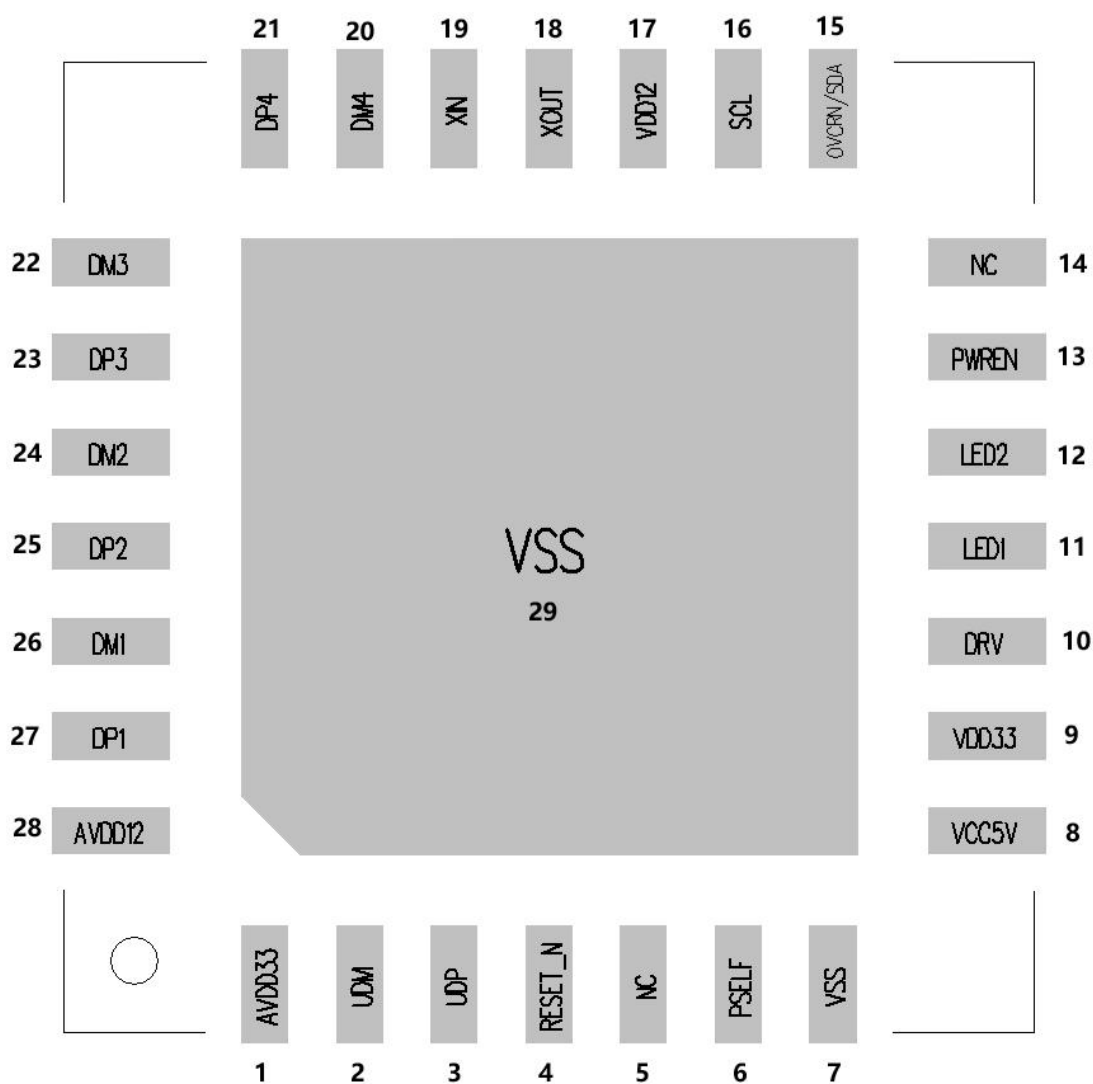


图 2: QFN28 管脚图

管脚定义

管脚名称	SL6243Q	IO类型	定义
AVDD33	1	P	模拟 3.3v输入
UDM	2	B	上行口的USB信号线
UDP	3	B	
RESET_N	4	I,Pu	芯片外部复位输入，低有效
NC	5	-	NC
PSELF	6	I,Pu	默认为自供电，低为总线供电
VSS	7	P	芯片地
VCC5	8	P	5v输入，作为内置LDO 3.3V的输入
VDD33	9	P	LDO 3.3v输出,外接 4.7uF电容到地
DRV	10	B,Pu	LED灯驱动信号 上电时作为BC1.2 配置输入脚，低有效 0=启用BC1.2 1=关闭BC1.2 默认关闭BC1.2
LED1	11	B,Pu	LED灯驱动信号
LED2	12	B,Pu	LED灯驱动信号
PWREN	13	B,Pd	下行口电源输出控制，高有效
NC	14	-	NC
OVCRN/SDA	15	B,Pu	I2C SDA数据线，内部上拉；芯片初始化完成后作为过流保护输入脚，低有效
SCL	16	B,Pu	I2C SCL时钟输出
VDD12	17	P	LDO 1.2v输出，数字 1.2v输入，外接 4.7uF电容到地
XOUT	18	O	外接时钟晶体，12Mhz
XIN	19	I	
DM4	20	B	下行口Port4,USB信号线
DP4	21	B	
DM3	22	B	下行口Port3,USB信号线
DP3	23	B	
DM2	24	B	下行口Port2,USB信号线
DP2	25	B	
DM1	26	B	下行口Port1,USB信号线
DP1	27	B	
AVDD12	28	P	模拟 1.2v输入
EPAD	29	P	芯片地

注释： O=输出； I=输入； B=双向； P=电源/接地； Pu=上拉； Pd=下拉；
NC=悬空；

第三章 功能叙述

3.1 电源

SL6243Q 采用单电源供电方式，供电电压为 5V，芯片内置有 LDO，实现了 5V 转 3.3V 与 3.3V 转 1.2V 的电压转换功能，所有 IO 口工作在 3.3V。

LDO 的 3.3V 与 1.2V 需外挂一个 4.7uF 电容到地以保电源的稳定性，尽量靠近 PIN 脚布局；3.3V 电容靠近 SL6243Q 的 PIN9，1.2V 电容靠近 SL6243Q 的 PIN17。

AVDD33（PIN1）模拟 3.3V 输入需外部走线连接到 LDO3.3V 输出；1.2V 芯片内部已全部内连一起。

3.2 复位

芯片内嵌POR（power on reset），可以在不需要外部reset信号的情况下正常工作；同时也提供了外部reset管脚，可以提供外部reset功能；这两个reset功能是“线与”的关系；如果外部复位脉冲宽度大于15mS。

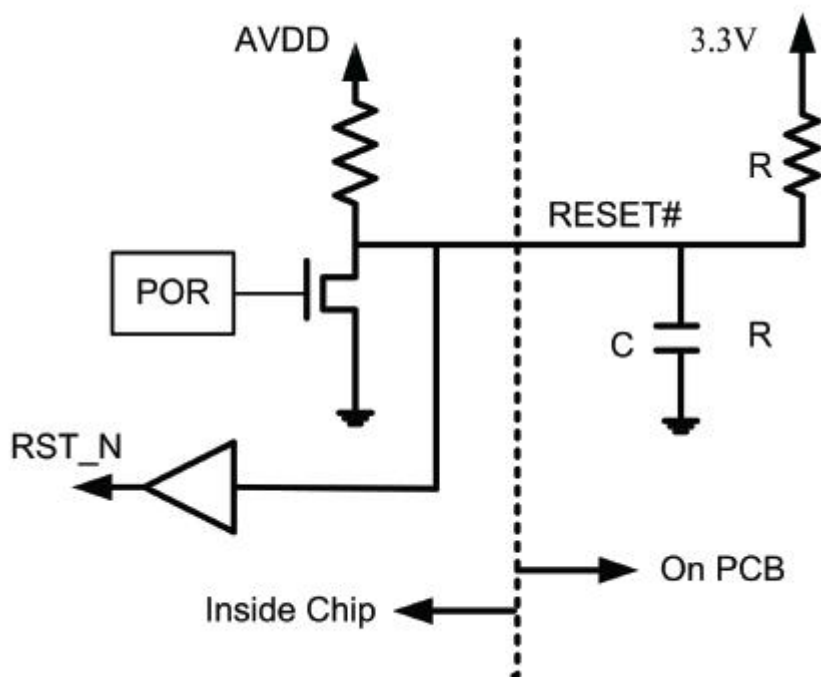


图 3：复位信号连接

3.3 时钟

振荡电路两个关键参数要求 $ESR_{max}=80\Omega$, $CL=12pF$; 晶体规格使用 12MHz/12pF/20PPM; 匹配电容一般使用 18-22pF。

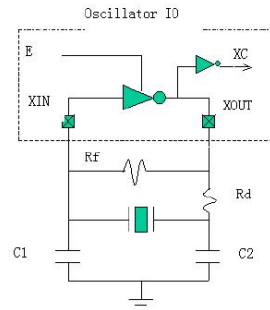


图 4: OSC 方案配置

R_f 反馈电阻默认标准为 1Mohm; CL 调节频偏精度, $CL=(C1*C2)/(C1+C2)$; R_d 为驱动功率调节, 以确保 IO 与晶体使用寿命, 大部份晶体要求为 $max=300\mu W$, 例如实测一款晶体 (XL2-R4D20I-111-12M) 为 203.96 μW , R_d 可以忽略。

3.4 过流保护

SL6243Q 支持 Ganged 模式过流保护, 使用 OVCRN 检测和 PWREN 配合 Power Siwtch 芯片控制下行口电源。

当HUB过流引脚检测到下行口Power Siwtch芯片电源过流信号下降沿时, 通过PWREN关闭下行口设备供电并保持, 上报状态给主机, 等待主机的后续命令。

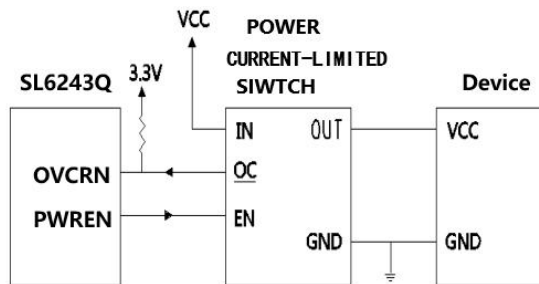


图 5: 电源管理应用

3.5 指示灯

用户根据自己的产品需要, 选择多种 LED 灯指示方案。所有的 LED 灯由 LED1、LED2 和 DRV 三个 PIN 组合驱动。

3.5.1 单灯方案

下图中为单 LED 灯方案，如果不需要 LED 指示灯，直接把 DRV 悬空即可。

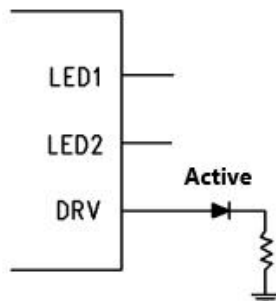


图 6：单灯方案配置

3.5.2 四灯方案

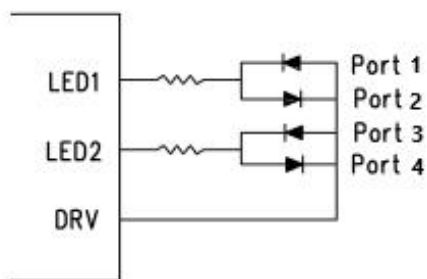


图 7：4 灯方案配置

3.5.3 五灯方案

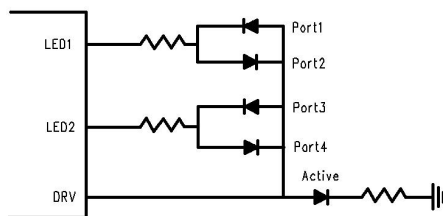


图 8：5 灯方案配置

3.5.4 LED 与 DRV 时序

LED1 与 LED2 时序相同

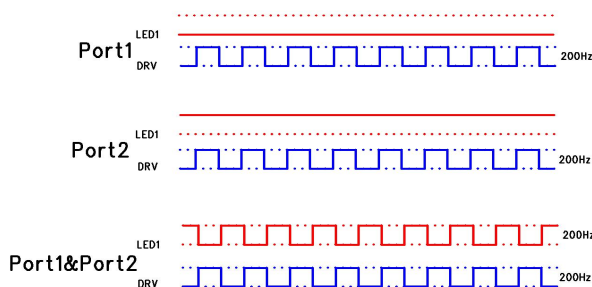


图 9：LED1 时序图

3.5.5 LED 指示定义

表格 1：下行端口 LED 定义

下行端口 LED 状态	定义
关闭	设备无接入或端口suspend
长亮	设备正常工作

表格 2：上行端口 LED 定义

上行端口 LED 状态	定义
关闭	HUB 不工作/休眠
长亮	HUB正常工作

3.6 充电支持

SL6243Q 支持标准的 BC1.2 充电协议。

3.7 I2C 接口

SL6243Q 只支持 I2C Master 模式，可以自主从外部的 EEPROM 读取自定义数据。EEPROM 芯片地址为 0。

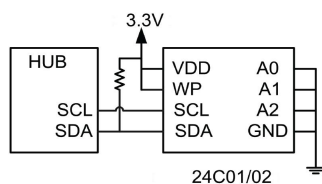


图 10：EEPROM 连接

第四章 电气特性

4.1 极限工作条件

表格 3: 最大额定值

符号	参数	最小值	最大值	单位
V _{DD}	Power Supply	-0.5	+5.5	V
V _{IN}	Input Voltage for digital I/O	-0.5	+5.5	V
V _{INUSB}	Input Voltage for USB signal (DP, DM) pins	-0.5	+5.5	V
T _s	Storage Temperature under bias	-60	+125	°C
F _{OSC}	Frequency	12 MHz ± 0.05%		

4.2 工作范围

表格 4: 工作范围

符号	参数	最小值	典型	最大值	单位
V _{DD}	Power Supply	4.0	5.0	5.25	V
V _{IND}	Input Voltage for digital I/O pins	-0.5	3.3	3.63	V
V _{INUSB}	Input Voltage for USB signal (DP, DM) pins	-0.5	3.3	3.63	V
T _A	Ambient Temperature	-40	-	85	°C

4.3 直流电特性

表格 5: 直流电特性

符号	参数	最小值	典型	最大值	单位
I _{DD}	Supply Current	50	-	120	mA
I _{SUS}	Suspend Current	-	-	2.5	mA

4.4 功耗特性总结

表格 7:功耗总结

	Condition			SL6243A
	ActivePorts	Host	Device	Unit:mA
Icc	Suspend	FS	no	2.4
		HS	no	2.4
	1	FS	1LS	23.6
		FS	1FS	23.8
		HS	1LS	49
		HS	1FS	29.4
		HS	1HS	58.2
	2	FS	2LS	23.7
		FS	2FS	24.9
		HS	2LS	49.3
		HS	2FS	30
		HS	2HS	78.6
	3	FS	3LS	24.3
		FS	3FS	25.8
		HS	3LS	49.8
		HS	3FS	30.7
		HS	3HS	99.5
	4	FS	4LS	24.8
		FS	4FS	26.5
		HS	4LS	49.9
		HS	4FS	50.5
		HS	4HS	118

注意:

- 以上测试都是基于 VBUS=5.0V 测量值
- Device=HS 时采用固态硬盘测量, 稳定值
- Device=FS 时采用 2 个鼠标 2 个键盘测量, 稳定值
- 数值为 0 时, 并不是真正是 0, 只是更小的数值, 要更精仪器测试
- 以上数据只是芯片本身功耗表现, 不包函 Device 功耗
- 以上数据采用 windows 环境测量所得

4.5 HS/FS/LS 电气特性

参看 USB2.0 标准。

4.6 ESD 特性

本芯片端口 ESD 能力为 $\pm 2\text{KV}$ (HBM)。

附录 封装

SL6243Q QFN28 (Bodysize:4*4mm Pitch:0.4mm)

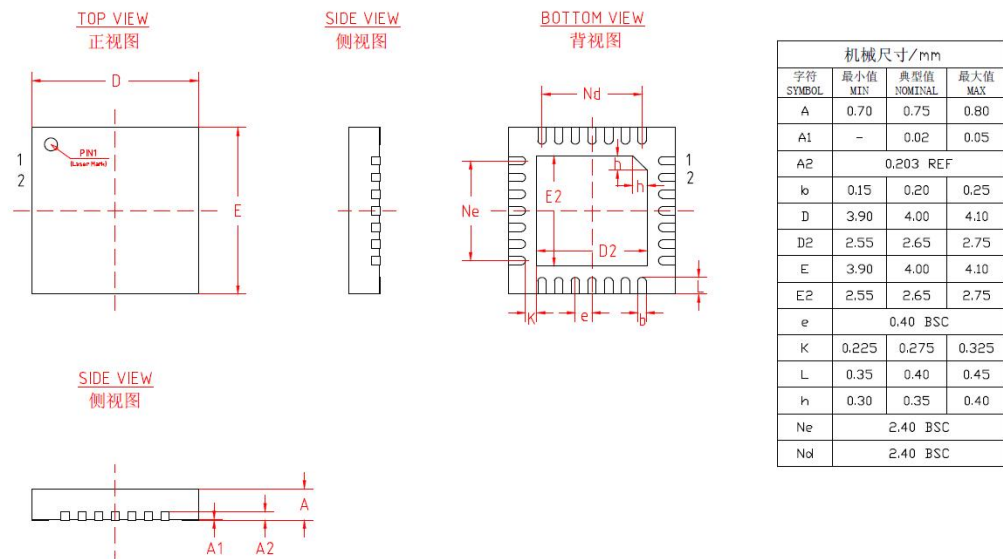


图 11: QFN28 封装尺寸图

第五章 应用电路

5.1 SL6243Q 应用

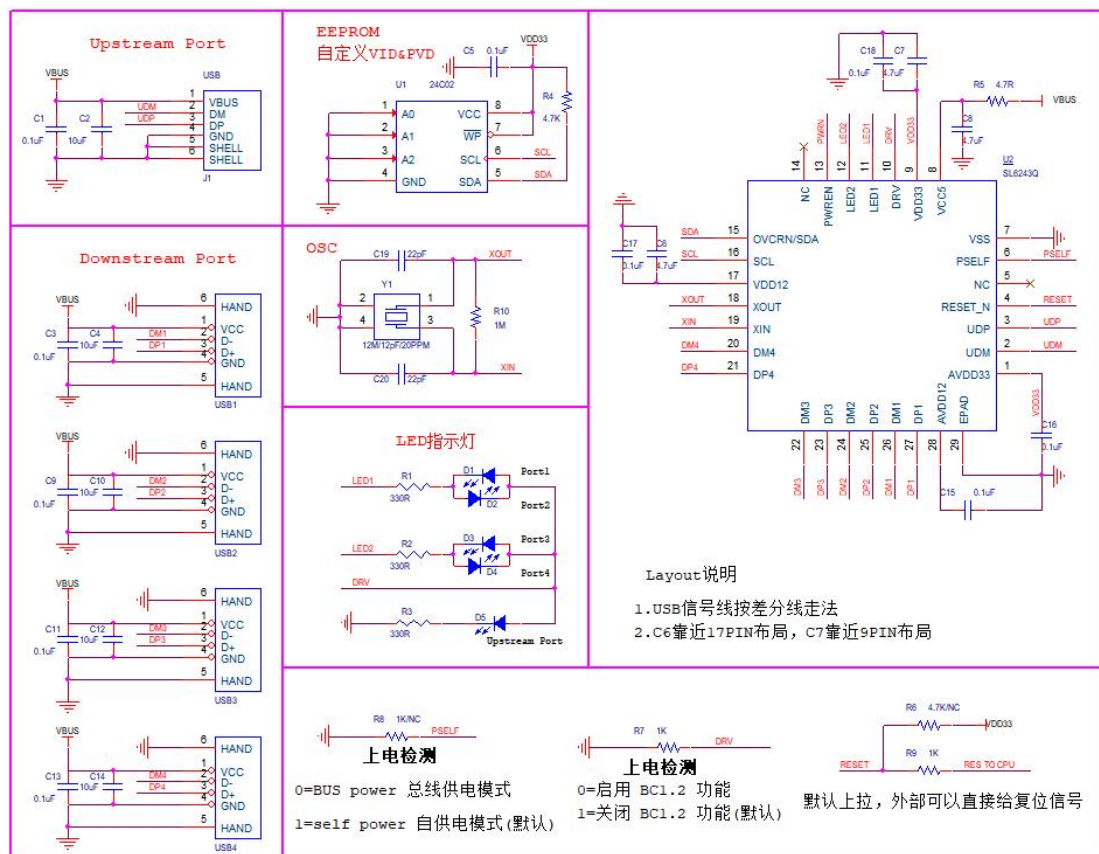


图 12: SL6243Q 参考电路