



AiP74LVC/LVCH8T245

双电源带三态控制的8路总线收发器

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2017-02-A1	2017-02	新制
2023-04-B1	2023-04	更换模板
2023-11-B2	2023-11	订购信息修改



目 录

1、概 述.....	3
2、功能框图及引脚说明.....	5
2.1、功能框图.....	5
2.2、引脚排列图.....	6
2.4、功能表.....	7
3、电特性.....	7
3.1、极限参数.....	7
3.2、推荐使用条件.....	8
3.3、电气特性.....	8
3.3.1、直流参数 1.....	8
3.3.2、直流参数 2.....	9
3.3.3、直流参数 3.....	11
3.3.4、交流参数 1.....	14
3.3.5、交流参数 2.....	15
4、测试线路.....	16
4.1、交流测试波形.....	16
4.2、测试点.....	16
4.3、交流测试线路.....	17
4.4、测试数据.....	17
5、特性曲线.....	18
6、典型应用线路与说明.....	24
6.1、应用线路 1.....	24
6.2、应用线路 2.....	25
6.3、上电注意事项.....	25
7、封装尺寸与外形图.....	26
7.1、TSSOP24 外形图与封装尺寸.....	26
7.2、DHVQFN24 外形图与封装尺寸.....	27
8、声明及注意事项.....	28
8.1、产品中有毒有害物质或元素的名称及含量.....	28
8.2、注意.....	28



1、概述

AiP74LVC/LVCH8T245 是一款具有三态输出的 8 位双电源转换收发器, 可实现双向电平转换。它们具有两组数据输入和输出端口 (引脚 An 和 Bn), 一个方向控制输入 (DIR), 一个输出使能输入 (\overline{OE}) 和双电源 ($V_{CC(A)}$ 和 $V_{CC(B)}$)。 $V_{CC(A)}$ 和 $V_{CC(B)}$ 均可在 1.2V 和 5.5V 之间的任何电压下供电, 从而使该器件适合在任何低压节点之间转换 (1.2V, 1.5V, 1.8V, 2.5V, 3.3V 和 5.0V)。端口 An, \overline{OE} 和 DIR 由 $V_{CC(A)}$ 供电, 端口 Bn 由 $V_{CC(B)}$ 供电。DIR 为高电平时, 数据从 An 到 Bn 的传输, DIR 为低电平时, 数据从 Bn 到 An 的传输。输出使能输入 (\overline{OE}) 可用于禁用输出, 以便于有效隔离总线。

I_{OFF} 使得该电路完全适用于具有局部掉电的应用。 I_{OFF} 电路禁止输出, 以防止在断电时流经该器件的任何有害回流电流。在挂起模式下, 当 $V_{CC(A)}$ 或 $V_{CC(B)}$ 处于 GND 电平时, A 端口和 B 端口都处于高阻态。

AiP74LVCH8T245 具有总线保持电路, 使得未使用或悬空的输入口保持在有效逻辑电平。

其主要特点如下:

- 电源电压范围:
 $V_{CC(A)}$: 1.2V~5.5V
 $V_{CC(B)}$: 1.2V~5.5V
- 最大数据传输率:
420Mbps (3.3V~5.0V 转换)
210Mbps (转换为 3.3V)
140Mbps (转换为 2.5V)
75Mbps (转换为 1.8V)
60Mbps (转换为 1.5V)
- 挂起模式
- $\pm 24mA$ 输出驱动 ($V_{CC}=3.0V$)
- 输入可接受高达 5.5V 的电压
- 低功耗: 30uA 最大 I_{CC}
- I_{OFF} 电路可兼容局部掉电工作方式
- 工作环境温度范围: $-40^{\circ}C \sim +125^{\circ}C$
- 封装形式: TSSOP24/DHVQFN24



订购信息:

管装:

产品料号	封装形式	打印标识	管装数	盒装管	盒装数	备注说明
AiP74LVC8T245 TA24.TB	TSSOP24	74LVC8T245	62 PCS/管	200 管/盒	12400 PCS/盒	塑封体尺寸: 7.8mm×4.4mm 引脚间距: 0.65mm
AiP74LVCH8T245 TA24.TB	TSSOP24	74LVCH8T245	62 PCS/管	200 管/盒	12400 PCS/盒	塑封体尺寸: 7.8mm×4.4mm 引脚间距: 0.65mm

编带:

产品料号	封装形式	打印标识	编带盘装数	编带盒装数	备注说明
AiP74LVC8T245 QE24.TR	DHVQFN24	74LVC8T245	3000 PCS/盘	3000 PCS/盒	塑封体尺寸: 5.5mm×3.5mm 引脚间距: 0.5mm
AiP74LVCH8T245 QE24.TR	DHVQFN24	74LVCH8T245	3000 PCS/盘	3000 PCS/盒	塑封体尺寸: 5.5mm×3.5mm 引脚间距: 0.5mm
AiP74LVC8T245 TA24.TR	TSSOP24	74LVC8T245	4000 PCS/盘	8000 PCS/盒	塑封体尺寸: 7.8mm×4.4mm 引脚间距: 0.65mm
AiP74LVCH8T245 TA24.TR	TSSOP24	74LVCH8T245	4000 PCS/盘	8000 PCS/盒	塑封体尺寸: 7.8mm×4.4mm 引脚间距: 0.65mm

注: 如实物与订购信息不一致, 请以实物为准。



2、功能框图及引脚说明

2.1、功能框图

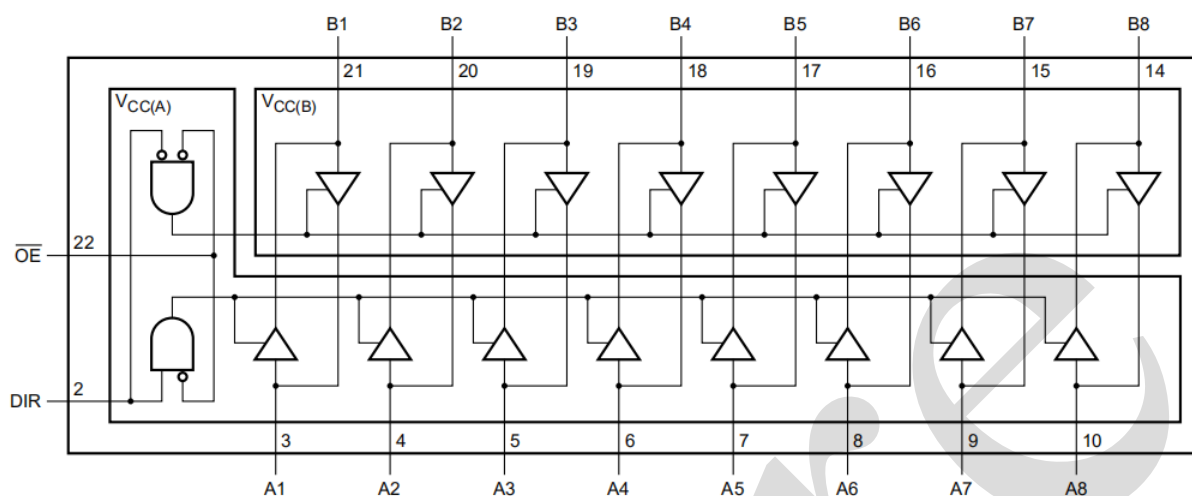


图 1 逻辑符号

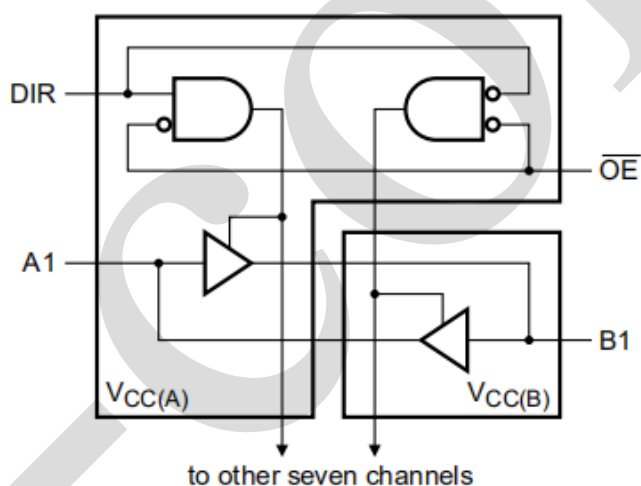
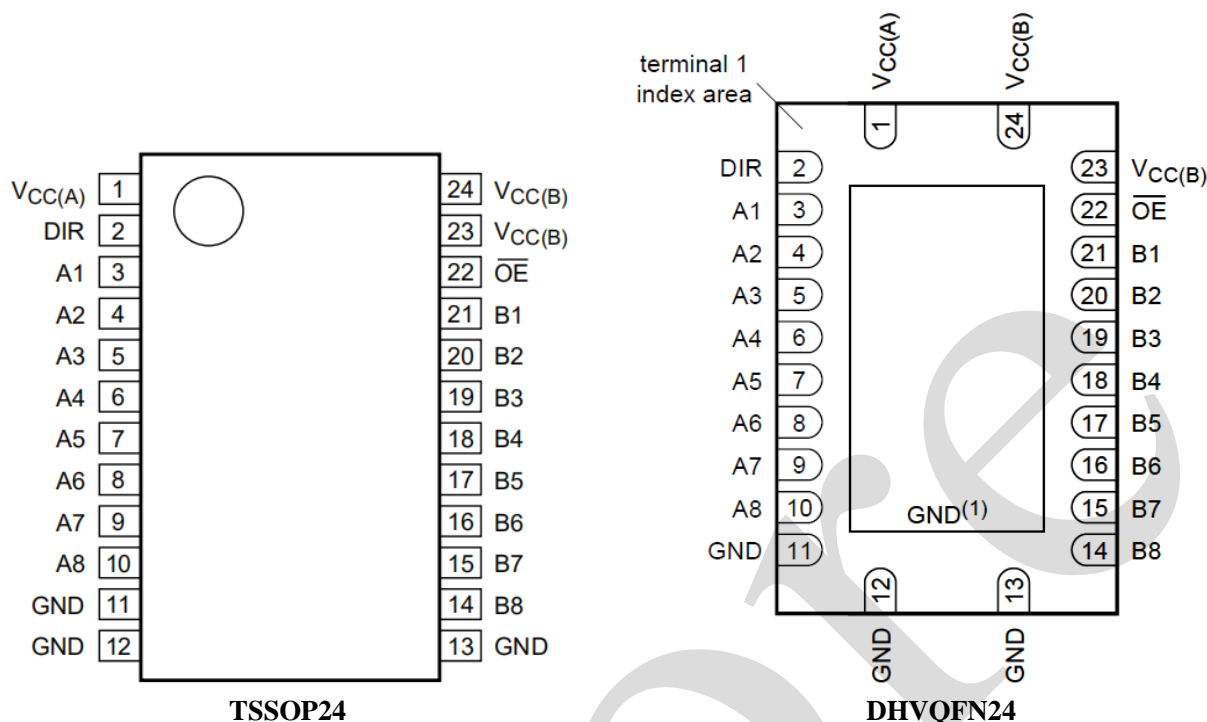


图 2 逻辑图（单路）



2.2、引脚排列图



注:

- (1) 这不是电源引脚, 使用导电管芯附着材料将基板附着在其焊盘上。没有电气或机械要求来焊接该焊盘, 但是, 如果焊接该焊盘, 则焊盘应保持悬空或连接至 GND。

2.3、引脚说明

引脚	符 号	功 能
1	V _{CC(A)}	电源电压 A (A _n 输入/输出, $\overline{\text{OE}}$ 和 DIR 输入由 V _{CC(A)} 供电)
2	DIR	方向控制
3, 4, 5, 6, 7, 8, 9, 10	A1~A8	数据输入/输出
11	GND ^[1]	地 (0V)
12	GND ^[1]	地 (0V)
13	GND ^[1]	地 (0V)
21, 20, 19, 18, 17, 16, 15, 14	B1~B8	数据输入/输出
22	$\overline{\text{OE}}$	输出使能输入 (低电平有效)
23	V _{CC(B)}	电源电压 B (B _n 输入/输出由 V _{CC(B)} 供电)
24	V _{CC(B)}	电源电压 B (B _n 输入/输出由 V _{CC(B)} 供电)

注: [1] 所有 GND 引脚都必须接地 (0V)



2.4、功能表

电源电压	输入		输入/输出	
$V_{CC(A)}, V_{CC(B)}$	\overline{OE}	DIR	An ^[2]	Bn
1.2V~5.5V	L	L	An=Bn	输入
1.2V~5.5V	L	H	输入	Bn=An
1.2V~5.5V	H	X	Z	Z
GND	X	X	Z	Z

注:

[1] H=高电压电平; L=低电压电平; X=无关; Z=高阻态。

[2] An 输入/输出, DIR 和 \overline{OE} 输入电路由 $V_{CC(A)}$ 供电; Bn 输入/输出电路由 $V_{CC(B)}$ 供电。

[3] 如果 $V_{CC(A)}$ 或 $V_{CC(B)}$ 中至少有一个处于 GND 电平, 设备进入挂起模式。

3、电特性

3.1、极限参数

除非另有规定, $T_{amb}=25^{\circ}\text{C}$

参数名称	符号	条件	最小	最大	单位
电源电压 A	$V_{CC(A)}$	—	-0.5	+6.5	V
电源电压 B	$V_{CC(B)}$	—	-0.5	+6.5	V
输入钳位电流	I_{IK}	$V_I < 0\text{V}$	-50	—	mA
输入电压	V_I	— ^[1]	-0.5	+6.5	V
输出钳位电流	I_{OK}	$V_O < 0\text{V}$	-50	—	mA
输出电压	V_O	工作模式 ^{[1][2][3]}	-0.5	$V_{CCO}+0.5$	V
		挂起或三态模式 ^[1]	-0.5	+6.5	V
输出电流	I_O	$V_O=0\text{V} \sim V_{CCO}$ ^[2]	—	± 50	mA
电源电流	I_{CC}	$I_{CC(A)}$ 或 $I_{CC(B)}$; 每个 V_{CC} 引脚	—	100	mA
地电流	I_{GND}	每个 GND 引脚	-100	—	mA
贮存温度	T_{stg}	—	-65	+150	$^{\circ}\text{C}$
总功耗	P_{tot}	—	—	500	mW
焊接温度	T_L	10 秒	260		$^{\circ}\text{C}$

注: [1] 如果遵守输入和输出电流额定值, 则可能会超过最小输入电压额定值和输出电压额定值。

[2] V_{CCO} 是与输出端口关联的电源电压。

[3] $V_{CCO}+0.5\text{V}$ 不应超过 6.5V。



3.2、推荐使用条件

参数名称	符号	条件	最小	最大	单位
电源电压 A	$V_{CC(A)}$	—	1.2	5.5	V
电源电压 B	$V_{CC(B)}$	—	1.2	5.5	V
输入电压	V_I	—	0	5.5	V
输出电压	V_O	工作模式 ^[1]	0	V_{CCO}	V
		挂起或三态模式	0	5.5	V
工作环境温度	T_{amb}	—	-40	+125	°C
输入上升和下降转换速率	$\Delta t/\Delta V$	$V_{CCI}=1.2V^{[2]}$	—	20	ns/V
		$V_{CCI}=1.4V\sim 1.95V$	—	20	ns/V
		$V_{CCI}=2.3V\sim 2.7V$	—	20	ns/V
		$V_{CCI}=3V\sim 3.6V$	—	10	ns/V
		$V_{CCI}=4.5V\sim 5.5V$	—	5	ns/V

注: [1] V_{CCO} 是与输出端口关联的电源电压。[2] V_{CCI} 是与输入端口关联的电源电压。

3.3、电气特性

3.3.1、直流参数 1

(除非另有规定, $T_{amb}=25^{\circ}C$)

参数名称	符号	测试条件		最小	典型	最大	单位
高电平输出电压	V_{OH}	$V_I=V_{IH}$ 或 $V_{IL}^{[1]}$	$I_O=-3mA$; $V_{CCO}=1.2V$	—	1.09	—	V
低电平输出电压	V_{OL}	$V_I=V_{IH}$ 或 V_{IL}	$I_O=3mA$; $V_{CCO}=1.2V^{[1]}$	—	0.07	—	V
输入漏电流 ^[2]	I_I	DIR, OE 输入; $V_I=0V\sim 5.5V$; $V_{CCI}=1.2V\sim 5.5V^{[2]}$		—	—	± 1	μA
总线保持低电流	I_{BHL}	A 或 B 端口; $V_I=0.42V$; $V_{CCI}=1.2V^{[2]}$		—	19	—	μA
总线保持高电流	I_{BHH}	A 或 B 端口; $V_I=0.78V$; $V_{CCI}=1.2V^{[2]}$		—	-19	—	μA
总线保持低过载电流	I_{BHLO}	A 或 B 端口; $V_{CCI}=1.2V^{[2][3]}$		—	19	—	μA
总线保持高过载电流 ^{[4][6]}	I_{BHHO}	A 或 B 端口; $V_{CCI}=1.2V^{[2][3]}$		—	-19	—	μA
截止状态输出电流	I_{OZ}	A 或 B 端口; $V_O=0V$ 或 V_{CCO} ; $V_{CCO}=1.2V\sim 5.5V^{[1]}$		—	—	± 1	μA
		挂起模式 A 端口; $V_O=0V$ 或 V_{CCO} ; $V_{CC(A)}=5.5V$; $V_{CC(B)}=0V^{[1]}$		—	—	± 1	μA
		挂起模式 B 端口; $V_O=0V$ 或 V_{CCO} ; $V_{CC(A)}=0V$; $V_{CC(B)}=5.5V^{[1]}$		—	—	± 1	μA
掉电漏电流	I_{OFF}	A 端口; V_I 或 $V_O=0V\sim 5.5V$; $V_{CC(A)}=0V$; $V_{CC(B)}=1.2V\sim 5.5V$		—	—	± 1	μA
		B 端口; V_I 或 $V_O=0V\sim 5.5V$; $V_{CC(B)}=0V$; $V_{CC(A)}=1.2V\sim 5.5V$		—	—	± 1	μA
输入电容	C_I	DIR, OE 输入; $V_I=0V$ 或 $3.3V$; $V_{CC(A)}=3.3V$		—	3	—	pF
输入/输出电容	$C_{I/O}$	A 和 B 端口; $V_O=3.3V$ 或 $0V$; $V_{CC(A)}=V_{CC(B)}=3.3V$		—	6.5	—	pF



注:

[1] V_{CCO} 是与输出端口关联的电源电压。[2] V_{CCI} 是与数据输入端口关联的电源电压。[3] 为了保证电平切换, 当输入在 V_{IL} 至 V_{IH} 范围内时, 外部驱动必须至少灌/拉 I_{BHLO}/I_{BHHO} 。

3.3.2、直流参数 2

(除非另有规定, $T_{amb} = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

参 数 名 称	符号	测 试 条 件		最小	最大	单位
高电平输入电压	V_{IH}	数据输入 ^[1]	$V_{CCI}=1.2\text{V}$	$0.8V_{CCI}$	—	V
			$V_{CCI}=1.4\text{V} \sim 1.95\text{V}$	$0.65V_{CCI}$	—	V
			$V_{CCI}=2.3\text{V} \sim 2.7\text{V}$	1.7	—	V
			$V_{CCI}=3.0\text{V} \sim 3.6\text{V}$	2.0	—	V
			$V_{CCI}=4.5\text{V} \sim 5.5\text{V}$	$0.7V_{CCI}$	—	V
		DIR, $\overline{\text{OE}}$ 输入	$V_{CCI}=1.2\text{V}$	$0.8V_{CC(A)}$	—	V
			$V_{CCI}=1.4\text{V} \sim 1.95\text{V}$	$0.65V_{CC(A)}$	—	V
			$V_{CCI}=2.3\text{V} \sim 2.7\text{V}$	1.7	—	V
			$V_{CCI}=3.0\text{V} \sim 3.6\text{V}$	2.0	—	V
			$V_{CCI}=4.5\text{V} \sim 5.5\text{V}$	$0.7V_{CC(A)}$	—	V
低电平输入电压	V_{IL}	数据输入 ^[1]	$V_{CCI}=1.2\text{V}$	—	$0.2V_{CCI}$	V
			$V_{CCI}=1.4\text{V} \sim 1.95\text{V}$	—	$0.35V_{CCI}$	V
			$V_{CCI}=2.3\text{V} \sim 2.7\text{V}$	—	0.7	V
			$V_{CCI}=3.0\text{V} \sim 3.6\text{V}$	—	0.8	V
			$V_{CCI}=4.5\text{V} \sim 5.5\text{V}$	—	$0.3V_{CCI}$	V
		DIR, $\overline{\text{OE}}$ 输入	$V_{CCI}=1.2\text{V}$	—	$0.2V_{CC(A)}$	V
			$V_{CCI}=1.4\text{V} \sim 1.95\text{V}$	—	$0.35V_{CC(A)}$	V
			$V_{CCI}=2.3\text{V} \sim 2.7\text{V}$	—	0.7	V
			$V_{CCI}=3.0\text{V} \sim 3.6\text{V}$	—	0.8	V
			$V_{CCI}=4.5\text{V} \sim 5.5\text{V}$	—	$0.3V_{CC(A)}$	V
高电平输出电压	V_{OH}	$V_I = V_{IH}$	$I_O = -100\mu\text{A};$ $V_{CCO} = 1.2\text{V} \sim 4.5\text{V}^{[2]}$	$V_{CC} - 0.1$	—	V
			$I_O = -6\text{mA}; V_{CCO} = 1.4\text{V}$	1.0	—	V
			$I_O = -8\text{mA}; V_{CCO} = 1.65\text{V}$	1.2	—	V
			$I_O = -12\text{mA}; V_{CCO} = 2.3\text{V}$	1.9	—	V
			$I_O = -24\text{mA}; V_{CCO} = 3.0\text{V}$	2.4	—	V
			$I_O = -32\text{mA}; V_{CCO} = 4.5\text{V}$	3.8	—	V
低电平输出电压	V_{OL}	$V_I = V_{IL}^{[2]}$	$I_O = 100\mu\text{A};$ $V_{CCO} = 1.2\text{V} \sim 4.5\text{V}$	—	0.1	V
			$I_O = 6\text{mA}; V_{CCO} = 1.4\text{V}$	—	0.3	V
			$I_O = 8\text{mA}; V_{CCO} = 1.65\text{V}$	—	0.45	V
			$I_O = 12\text{mA}; V_{CCO} = 2.3\text{V}$	—	0.3	V
			$I_O = 24\text{mA}; V_{CCO} = 3.0\text{V}$	—	0.55	V
			$I_O = 32\text{mA}; V_{CCO} = 4.5\text{V}$	—	0.55	V
输入漏电流	I_I	DIR, $\overline{\text{OE}}$ 输入; $V_I = 0\text{V} \sim 5.5\text{V};$		—	± 2	μA



$V_{CC1}=1.2V\sim 5.5V$						
总线保持低电流	I_{BHL}	A 或 B 端口 [1]	$V_I=0.49V$; $V_{CC1}=1.4V$	15	—	μA
			$V_I=0.58V$; $V_{CC1}=1.65V$	25	—	μA
			$V_I=0.70V$; $V_{CC1}=2.3V$	45	—	μA
			$V_I=0.80V$; $V_{CC1}=3.0V$	100	—	μA
			$V_I=1.35V$; $V_{CC1}=4.5V$	100	—	μA
总线保持高电流	I_{BHH}	A 或 B 端口 [1]	$V_I=0.91V$; $V_{CC1}=1.4V$	-15	—	μA
			$V_I=1.07V$; $V_{CC1}=1.65V$	-25	—	μA
			$V_I=1.70V$; $V_{CC1}=2.3V$	-45	—	μA
			$V_I=2.00V$; $V_{CC1}=3.0V$	-100	—	μA
			$V_I=3.15V$; $V_{CC1}=4.5V$	-100	—	μA
总线保持低过载 电流	I_{BHL0}	A 或 B 端口 [1][3]	$V_{CC1}=1.6V$	125	—	μA
			$V_{CC1}=1.95V$	200	—	μA
			$V_{CC1}=2.7V$	300	—	μA
			$V_{CC1}=3.6V$	500	—	μA
			$V_{CC1}=5.5V$	900	—	μA
总线保持高过载 电流	I_{BHH0}	A 或 B 端口 [1][3]	$V_{CC1}=1.6V$	-125	—	μA
			$V_{CC1}=1.95V$	-200	—	μA
			$V_{CC1}=2.7V$	-300	—	μA
			$V_{CC1}=3.6V$	-500	—	μA
			$V_{CC1}=5.5V$	-900	—	μA
截止状态输出电 流	I_{OZ}	A 或 B 端口; $V_O=0V$ or V_{CC0} ; $V_{CC0}=1.2V\sim 5.5V^{[2]}$		—	± 2	μA
		挂起模式 A 端口; $V_O=0V$ or V_{CC0} ; $V_{CC(A)}=5.5V$; $V_{CC(B)}=0V^{[2]}$		—	± 2	μA
		挂起模式 B 端口; $V_O=0V$ or V_{CC0} ; $V_{CC(A)}=0V$; $V_{CC(B)}=5.5V^{[2]}$		—	± 2	μA
掉电漏电流	I_{OFF}	A 端口; V_I or $V_O=0V\sim 5.5V$; $V_{CC(A)}=0V$; $V_{CC(B)}=1.2V\sim 5.5V$		—	± 2	μA
		B 端口; V_I or $V_O=0V\sim 5.5V$; $V_{CC(B)}=0V$; $V_{CC(A)}=1.2V\sim 5.5V$		—	± 2	μA
静态电流	I_{CC}	A 端口; $V_I=0V$ or V_{CC1} ; $I_O=0A^{[1]}$	$V_{CC(A)}, V_{CC(B)}=1.2V\sim 5.5V$	—	15	μA
			$V_{CC(A)}=5.5V$; $V_{CC(B)}=0V$	—	15	μA
			$V_{CC(A)}=0V$; $V_{CC(B)}=5.5V$	-2	—	μA
		B 端口; $V_I=0V$ or V_{CC1} ; $I_O=0A$	$V_{CC(A)}, V_{CC(B)}=1.2V\sim 5.5V$	—	15	μA
			$V_{CC(B)}=0V$; $V_{CC(A)}=5.5V$	-2	—	μA
			$V_{CC(B)}=5.5V$; $V_{CC(A)}=0V$	—	15	μA
		A 加 B 端口 ($I_{CC(A)}+I_{CC(B)}$) ; $I_O=0A$;		—	25	μA



		$V_I=0V$ or V_{CCI}				
串通电流	ΔI_{CC}	每个输入; $V_{CC(A)}, V_{CC(B)}=3.0V\sim 5.5V$	DIR 和 \overline{OE} 输入; DIR 或 \overline{OE} 输入在 $V_{CC(A)}-0.6V$ 上; A 端口在 $V_{CC(A)}$ 或 GND 上; B 端口 =open	—	50	μA
			A 端口; A 端口在 $V_{CC(A)}-0.6V$ 上; DIR 在 $V_{CC(A)}$ 上; B 端口=open ^[4]	—	50	μA
			B 端口; B 端口在 $V_{CC(B)}-0.6V$ 上; DIR 在 GND 上; A 端口=open ^[4]	—	50	μA

注:

[1] V_{CCI} 是与数据输入端口关联的电源电压。[2] V_{CCO} 是与输出端口关联的电源电压。[3] 为了保证电平切换, 当输入在 V_{IL} 至 V_{IH} 范围内时, 外部驱动必须至少灌/拉 I_{BHL0}/I_{BH0} 。

[4] 仅适用于无总线保持的 AiP74LVC8T245。

3.3.3、直流参数 3

(除非另有规定, $T_{amb}=-40^{\circ}C\sim +125^{\circ}C$)

参 数 名 称	符号	测 试 条 件		最小	最大	单位
高电平输入电压	V _{IH}	数据输入 ^[1]	V _{CCI} =1.2V	0.8V _{CCI}	—	V
			V _{CCI} =1.4V~1.95V	0.65V _{CCI}	—	V
			V _{CCI} =2.3V~2.7V	1.7	—	V
			V _{CCI} =3.0V~3.6V	2.0	—	V
			V _{CCI} =4.5V~5.5V	0.7V _{CCI}	—	V
		DIR, \overline{OE} 输入	V _{CCI} =1.2V	0.8V _{CC(A)}	—	V
			V _{CCI} =1.4V~1.95V	0.65V _{CC(A)}	—	V
			V _{CCI} =2.3V~2.7V	1.7	—	V
			V _{CCI} =3.0V~3.6V	2.0	—	V
			V _{CCI} =4.5V~5.5V	0.7V _{CC(A)}	—	V
低电平输入电压	V _{IL}	数据输入 ^[1]	V _{CCI} =1.2V	—	0.2V _{CCI}	V
			V _{CCI} =1.4V~1.95V	—	0.35V _{CCI}	V
			V _{CCI} =2.3V~2.7V	—	0.7	V
			V _{CCI} =3.0V~3.6V	—	0.8	V
			V _{CCI} =4.5V~5.5V	—	0.3V _{CCI}	V
		DIR, \overline{OE} 输入	V _{CCI} =1.2V	—	0.2V _{CC(A)}	V
			V _{CCI} =1.4V~1.95V	—	0.35V _{CC(A)}	V
			V _{CCI} =2.3V~2.7V	—	0.7	V
			V _{CCI} =3.0V~3.6V	—	0.8	V
			V _{CCI} =4.5V~5.5V	—	0.3V _{CC(A)}	V



高电平输出电压	V_{OH}	$V_I = V_{IH}$	$I_O = -100\mu A$; $V_{CC0} = 1.2V \sim 4.5V^{[2]}$	$V_{CC} - 0.1$	—	V
			$I_O = -6mA$; $V_{CC0} = 1.4V$	1.0	—	V
			$I_O = -8mA$; $V_{CC0} = 1.65V$	1.2	—	V
			$I_O = -12mA$; $V_{CC0} = 2.3V$	1.9	—	V
			$I_O = -24mA$; $V_{CC0} = 3.0V$	2.4	—	V
			$I_O = -32mA$; $V_{CC0} = 4.5V$	3.8	—	V
低电平输出电压	V_{OL}	$V_I = V_{IL}^{[2]}$	$I_O = 100\mu A$; $V_{CC0} = 1.2V \sim 4.5V$	—	0.1	V
			$I_O = 6mA$; $V_{CC0} = 1.4V$	—	0.3	V
			$I_O = 8mA$; $V_{CC0} = 1.65V$	—	0.45	V
			$I_O = 12mA$; $V_{CC0} = 2.3V$	—	0.3	V
			$I_O = 24mA$; $V_{CC0} = 3.0V$	—	0.55	V
			$I_O = 32mA$; $V_{CC0} = 4.5V$	—	0.55	V
输入漏电流	I_I	DIR, OE 输入; $V_I = 0V \sim 5.5V$; $V_{CCI} = 1.2V \sim 5.5V$		—	± 10	μA
总线保持低电流	I_{BHL}	A 或 B 端口 [1]	$V_I = 0.49V$; $V_{CCI} = 1.4V$	10	—	μA
			$V_I = 0.58V$; $V_{CCI} = 1.65V$	20	—	μA
			$V_I = 0.70V$; $V_{CCI} = 2.3V$	45	—	μA
			$V_I = 0.80V$; $V_{CCI} = 3.0V$	80	—	μA
			$V_I = 1.35V$; $V_{CCI} = 4.5V$	100	—	μA
总线保持高电流	I_{BHH}	A 或 B 端口 [1]	$V_I = 0.91V$; $V_{CCI} = 1.4V$	-10	—	μA
			$V_I = 1.07V$; $V_{CCI} = 1.65V$	-20	—	μA
			$V_I = 1.70V$; $V_{CCI} = 2.3V$	-45	—	μA
			$V_I = 2.00V$; $V_{CCI} = 3.0V$	-80	—	μA
			$V_I = 3.15V$; $V_{CCI} = 4.5V$	-100	—	μA
总线保持低过载 电流	I_{BHLO}	A 或 B 端口 [1][3]	$V_{CCI} = 1.6V$	125	—	μA
			$V_{CCI} = 1.95V$	200	—	μA
			$V_{CCI} = 2.7V$	300	—	μA
			$V_{CCI} = 3.6V$	500	—	μA
			$V_{CCI} = 5.5V$	900	—	μA
总线保持高过载 电流	I_{BHHO}	A 或 B 端口 [1][3]	$V_{CCI} = 1.6V$	-125	—	μA
			$V_{CCI} = 1.95V$	-200	—	μA
			$V_{CCI} = 2.7V$	-300	—	μA
			$V_{CCI} = 3.6V$	-500	—	μA
			$V_{CCI} = 5.5V$	-900	—	μA
截止状态输出电 流	I_{OZ}	A 或 B 端口; $V_O = 0V$ or V_{CC0} ; $V_{CC0} = 1.2V \sim 5.5V^{[2]}$		—	± 10	μA
		挂起模式 A 端口; $V_O = 0V$ or V_{CC0} ; $V_{CC(A)} = 5.5V$; $V_{CC(B)} = 0V^{[2]}$		—	± 10	μA
		挂起模式 B 端口; $V_O = 0V$ or V_{CC0} ; $V_{CC(A)} = 0V$; $V_{CC(B)} = 5.5V^{[2]}$		—	± 10	μA
掉电漏电流	I_{OFF}	A 端口; V_I or $V_O = 0V \sim 5.5V$; $V_{CC(A)} = 0V$; $V_{CC(B)} = 1.2V \sim 5.5V$		—	± 10	μA
		B 端口; V_I or $V_O = 0V \sim 5.5V$;		—	± 10	μA



		$V_{CC(B)}=0V$; $V_{CC(A)}=1.2V\sim 5.5V$				
静态电流	I_{CC}	A 端口; $V_I=0V$ or V_{CCI} ; $I_O=0A^{[1]}$	$V_{CC(A)}, V_{CC(B)}=1.2V\sim 5.5V$	—	20	μA
			$V_{CC(A)}=5.5V$; $V_{CC(B)}=0V$	—	20	μA
			$V_{CC(A)}=0V$; $V_{CC(B)}=5.5V$	-4	—	μA
		B 端口; $V_I=0V$ or V_{CCI} ; $I_O=0A$	$V_{CC(A)}, V_{CC(B)}=1.2V\sim 5.5V$	—	20	μA
			$V_{CC(B)}=0V$; $V_{CC(A)}=5.5V$	-4	—	μA
			$V_{CC(B)}=5.5V$; $V_{CC(A)}=0V$	—	20	μA
		A 加 B 端口 ($I_{CC(A)}+I_{CC(B)}$); $I_O=0A$; $V_I=0V$ or V_{CCI}	$V_{CC(A)}, V_{CC(B)}=1.2V\sim 5.5V$	—	30	μA
串通电流	ΔI_{CC}	每个输入; $V_{CC(A)}, V_{CC(B)}=3.0V\sim 5.5V$	DIR 和 OE 输入; DIR 或 OE 输入在 $V_{CC(A)}-0.6V$ 上; A 端口在 $V_{CC(A)}$ 或 GND 上; B 端口 =open	—	75	μA
			A 端口; A 端口在 $V_{CC(A)}-0.6V$ 上; DIR 在 $V_{CC(A)}$ 上; B 端口=open ^[4]	—	75	μA
			B 端口; B 端口在 $V_{CC(B)}-0.6V$ 上; DIR 在 GND 上; A 端口=open ^[4]	—	75	μA

注:

[4] V_{CCI} 是与数据输入端口关联的电源电压。[5] V_{CCO} 是与输出端口关联的电源电压。[6] 为了保证电平切换, 当输入在 V_{IL} 至 V_{IH} 范围内时, 外部驱动必须至少灌/拉 I_{BHL0}/I_{BHH0} 。

[4] 仅适用于无总线保持的 AiP74LVC8T245。



3.3.4、交流参数 1

(除非另有规定, $T_{amb} = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$)

参 数 名 称	符 号	测 试 条 件	V _{CC(B)}										单 位
			1.5V ±0.1V		1.8V ±0.15V		2.5V ±0.2V		3.3V ±0.3V		5.0V ±0.5V		
			最小	最大	最小	最大	最小	最大	最小	最大	最小	最大	
V _{CC(A)} =1.5V ±0.1V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	17.6	—	15.3	—	13.1	—	12.5	—	12.5	ns
		Bn to An	—	17.5	—	16.3	—	15.2	—	14.4	—	13.8	ns
失能时间	t _{PLZ} , t _{PHZ}	$\overline{\text{OE}}$ to An	—	29.1	—	29.1	—	29.1	—	29.1	—	29.1	ns
		$\overline{\text{OE}}$ to Bn	—	36.4	—	34.5	—	17.3	—	15.5	—	13.6	ns
使能时间	t _{PZL} , t _{PZH}	$\overline{\text{OE}}$ to An	—	33.6	—	33.6	—	33.6	—	33.6	—	33.6	ns
		$\overline{\text{OE}}$ to Bn	—	37.3	—	35.5	—	18.2	—	15.5	—	14.5	ns
V _{CC(A)} =1.8V ±0.15V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	16.4	—	13.1	—	11.1	—	10.1	—	10.0	ns
		Bn to An	—	15.2	—	12.7	—	11.4	—	10.6	—	10.1	ns
失能时间	t _{PLZ} , t _{PHZ}	$\overline{\text{OE}}$ to An	—	29.1	—	28.9	—	28.7	—	28.5	—	28.4	ns
		$\overline{\text{OE}}$ to Bn	—	36.4	—	32.9	—	15.5	—	14.5	—	13.0	ns
使能时间	t _{PZL} , t _{PZH}	$\overline{\text{OE}}$ to An	—	24.5	—	24.5	—	24.4	—	24.3	—	24.3	ns
		$\overline{\text{OE}}$ to Bn	—	35.5	—	34.5	—	18.2	—	14.2	—	13.5	ns
V _{CC(A)} =2.5V ±0.2V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	15.3	—	11.9	—	9.2	—	8.2	—	7.6	ns
		Bn to An	—	13.0	—	10.6	—	8.9	—	7.9	—	7.1	ns
失能时间	t _{PLZ} , t _{PHZ}	$\overline{\text{OE}}$ to An	—	10.9	—	10.9	—	10.9	—	10.9	—	10.9	ns
		$\overline{\text{OE}}$ to Bn	—	33.6	—	30.5	—	13.6	—	13.0	—	9.9	ns
使能时间	t _{PZL} , t _{PZH}	$\overline{\text{OE}}$ to An	—	15.5	—	15.5	—	15.5	—	15.5	—	15.5	ns
		$\overline{\text{OE}}$ to Bn	—	33.6	—	29.5	—	15.9	—	12.3	—	10.0	ns
V _{CC(A)} =3.3V ±0.3V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	14.6	—	11.2	—	8.1	—	7.0	—	6.5	ns
		Bn to An	—	12.3	—	9.8	—	7.9	—	6.8	—	6.0	ns
失能时间	t _{PLZ} , t _{PHZ}	$\overline{\text{OE}}$ to An	—	10.9	—	10.9	—	10.9	—	10.9	—	10.9	ns
		$\overline{\text{OE}}$ to Bn	—	30.9	—	28.2	—	13.2	—	11.4	—	9.5	ns
使能时间	t _{PZL} , t _{PZH}	$\overline{\text{OE}}$ to An	—	12.3	—	12.3	—	12.1	—	12.0	—	12.0	ns
		$\overline{\text{OE}}$ to Bn	—	33.5	—	28.5	—	16.5	—	11.3	—	9.5	ns
V _{CC(A)} =5.0V ±0.5V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	14.1	—	10.6	—	7.3	—	6.3	—	5.6	ns
		Bn to An	—	12.3	—	9.5	—	7.4	—	6.3	—	5.5	ns
失能时间	t _{PLZ} , t _{PHZ}	$\overline{\text{OE}}$ to An	—	8.4	—	8.4	—	8.4	—	8.4	—	8.4	ns
		$\overline{\text{OE}}$ to Bn	—	32.5	—	29.5	—	12.3	—	10.9	—	8.9	ns
使能时间	t _{PZL} , t _{PZH}	$\overline{\text{OE}}$ to An	—	9.7	—	9.7	—	9.7	—	9.7	—	9.7	ns
		$\overline{\text{OE}}$ to Bn	—	33.5	—	28.5	—	16.7	—	12.3	—	9.7	ns



3.3.5、交流参数 2

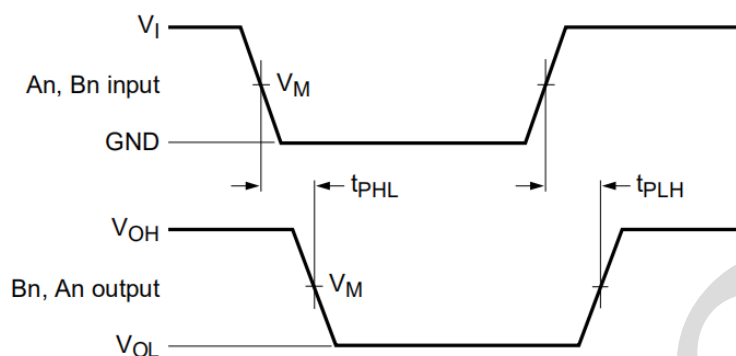
(除非另有规定, $T_{amb} = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$)

参 数 名 称	符 号	测 试 条 件	V _{CC(B)}										单 位
			1.5V ±0.1V		1.8V ±0.15V		2.5V ±0.2V		3.3V ±0.3V		5.0V ±0.5V		
			最小	最大	最小	最大	最小	最大	最小	最大	最小	最大	
V _{CC(A)} =1.5V ±0.1V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	19.4	—	16.8	—	14.4	—	13.8	—	13.8	ns
		Bn to An	—	19.2	—	17.9	—	16.7	—	15.8	—	15.2	ns
失能时间	t _{PLZ} , t _{PHZ}	\overline{OE} to An	—	32	—	32	—	32	—	32	—	32	ns
		\overline{OE} to Bn	—	40	—	38	—	19	—	17	—	15	ns
使能时间	t _{PZL} , t _{PZH}	\overline{OE} to An	—	37	—	37	—	37	—	37	—	37	ns
		\overline{OE} to Bn	—	41	—	39	—	20	—	17	—	16	ns
V _{CC(A)} =1.8V ±0.15V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	18	—	14.4	—	12.2	—	11.1	—	11	ns
		Bn to An	—	16.7	—	14	—	12.5	—	11.7	—	11.1	ns
失能时间	t _{PLZ} , t _{PHZ}	\overline{OE} to An	—	32	—	31.8	—	31.6	—	31.3	—	31.2	ns
		\overline{OE} to Bn	—	40	—	36.2	—	17.1	—	16.0	—	14.3	ns
使能时间	t _{PZL} , t _{PZH}	\overline{OE} to An	—	27	—	27	—	26.8	—	26.7	—	26.7	ns
		\overline{OE} to Bn	—	39	—	38	—	20	—	15.6	—	14.8	ns
V _{CC(A)} =2.5V ±0.2V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	16.8	—	13.1	—	10.1	—	9	—	8.4	ns
		Bn to An	—	14.3	—	11.7	—	9.8	—	8.7	—	7.8	ns
失能时间	t _{PLZ} , t _{PHZ}	\overline{OE} to An	—	12	—	12	—	12	—	12	—	12	ns
		\overline{OE} to Bn	—	37	—	33.6	—	15	—	14.3	—	10.9	ns
使能时间	t _{PZL} , t _{PZH}	\overline{OE} to An	—	17	—	17	—	17	—	17	—	17	ns
		\overline{OE} to Bn	—	37	—	32.5	—	17.5	—	13.5	—	11	ns
V _{CC(A)} =3.3V ±0.3V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	16.1	—	12.3	—	8.9	—	7.7	—	7.2	ns
		Bn to An	—	13.5	—	10.8	—	8.7	—	7.5	—	6.6	ns
失能时间	t _{PLZ} , t _{PHZ}	\overline{OE} to An	—	12	—	12	—	12	—	12	—	12	ns
		\overline{OE} to Bn	—	34	—	31	—	14.5	—	12.5	—	10.4	ns
使能时间	t _{PZL} , t _{PZH}	\overline{OE} to An	—	13.5	—	13.5	—	13.3	—	13.2	—	13.2	ns
		\overline{OE} to Bn	—	36.8	—	31.4	—	18.1	—	12.4	—	10.5	ns
V _{CC(A)} =5.0V ±0.5V													
传输延时	t _{PLH} , t _{PHL}	An to Bn	—	15.5	—	11.7	—	8	—	6.9	—	6.2	ns
		Bn to An	—	13.5	—	10.5	—	8.1	—	6.9	—	6	ns
失能时间	t _{PLZ} , t _{PHZ}	\overline{OE} to An	—	9.2	—	9.2	—	9.2	—	9.2	—	9.2	ns
		\overline{OE} to Bn	—	35.8	—	32.5	—	13.5	—	12	—	9.8	ns
使能时间	t _{PZL} , t _{PZH}	\overline{OE} to An	—	10.7	—	10.7	—	10.7	—	10.7	—	10.7	ns
		\overline{OE} to Bn	—	36.8	—	31.4	—	18.4	—	13.5	—	10.7	ns



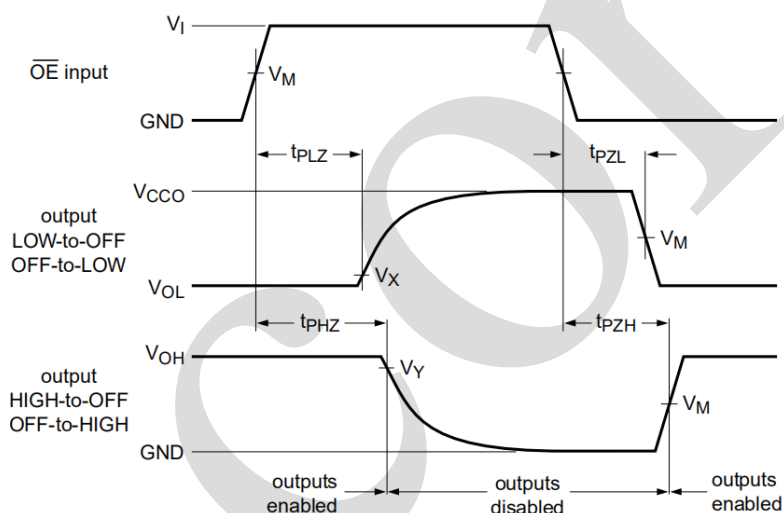
4、测试线路

4.1、交流测试波形



V_{OL} 和 V_{OH} 是带负载时的输出电平电压。

图3 输入 (An, Bn) 到输出 (Bn, An) 传输延迟及输出转换时间



V_{OL} 和 V_{OH} 是带负载时的输出电平电压。

图 4 使能和失能时间

4.2、测试点

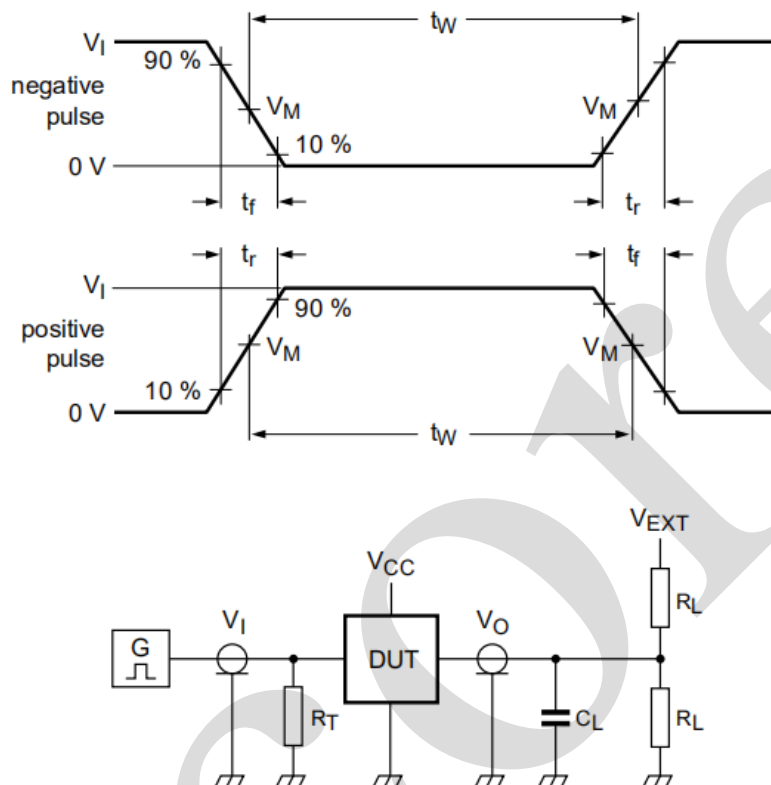
电源电压	输入 ^[1]	输出 ^[2]		
$V_{CC(A)}, V_{CC(B)}$	V_M	V_M	V_X	V_Y
1.2V~1.6V	$0.5V_{CCI}$	$0.5V_{CCO}$	$V_{OL}+0.1V$	$V_{OH}-0.1V$
1.65V~2.7V	$0.5V_{CCI}$	$0.5V_{CCO}$	$V_{OL}+0.15V$	$V_{OH}-0.15V$
3.0V~5.5V	$0.5V_{CCI}$	$0.5V_{CCO}$	$V_{OL}+0.3V$	$V_{OH}-0.3V$



注: [1] V_{CCI} 是与数据输入端口关联的电源电压。

[2] V_{CCO} 是与输出端口关联的电源电压。

4.3、交流测试线路



测试电路的定义:

R_T =终端电阻须与信号发生器的输出阻抗 Z_0 匹配

C_L =负载电容, 包括探针、夹子上的电容

R_L =负载电阻

V_{EXT} =外部电压, 用于测量开关时间

图 5 测试开关时间的测试电路

4.4、测试数据

电源电压	输入		负载		V_{EXT}		
$V_{CC(A)}, V_{CC(B)}$	$V_I^{[1]}$	$\Delta t/\Delta V^{[2]}$	C_L	R_L	t_{PLH}, t_{PHL}	t_{PZH}, t_{PHZ}	$t_{PZL}, t_{PLZ}^{[3]}$
1.2V~5.5V	V_{CCI}	$\leq 1.0\text{ns/V}$	15pF	2k Ω	open	GND	$2V_{CCO}$

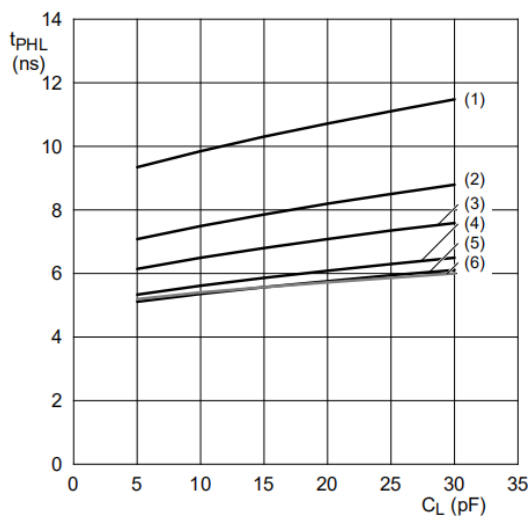
注: [1] V_{CCI} 是与数据输入端口关联的电源电压。

[2] $dV/dt \geq 1.0\text{V/ns}$ 。

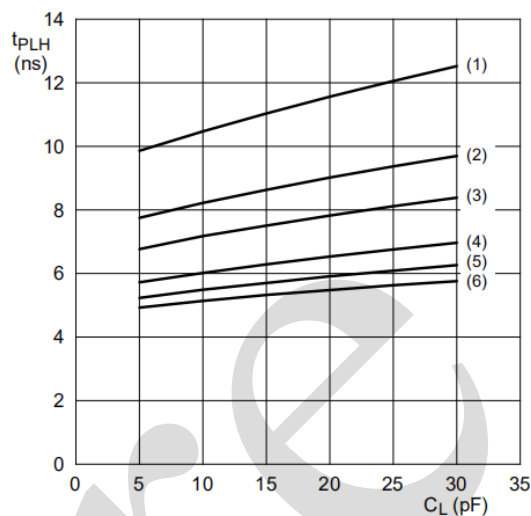
[3] V_{CCO} 是与输出端口关联的电源电压。



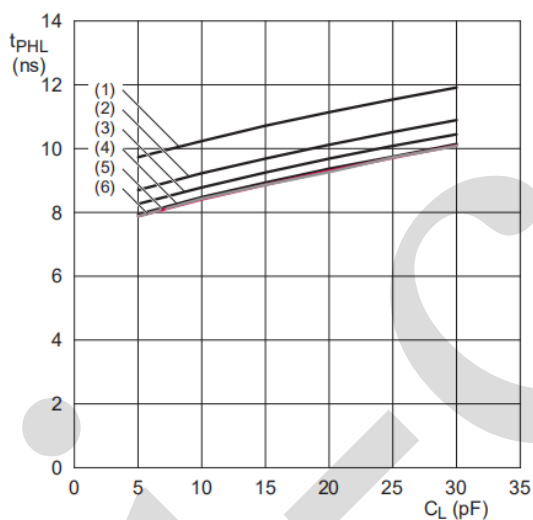
5、特性曲线



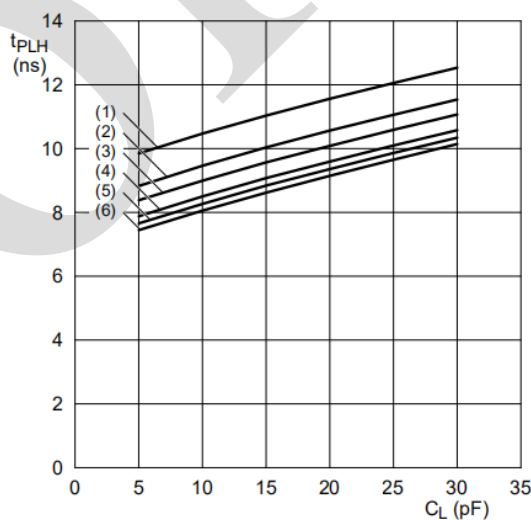
a. 高电平到低电平传输延迟 (A to B)



b. 低电平到高电平传输延迟 (A to B)

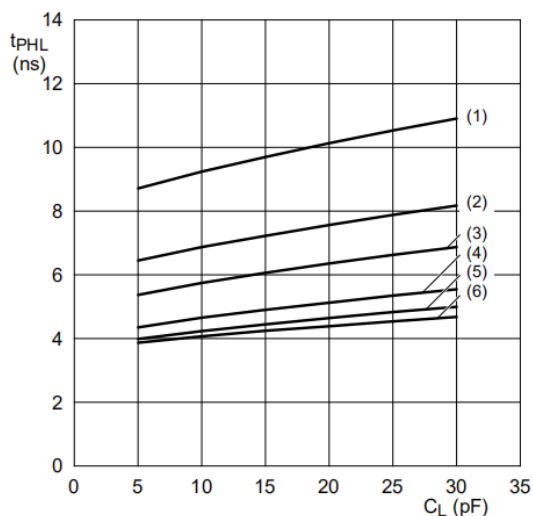


c. 高电平到低电平传输延迟 (B to A)

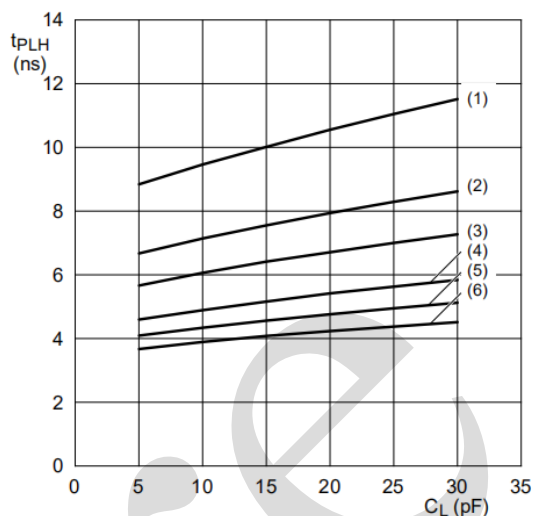


d. 低电平到高电平传输延迟 (B to A)

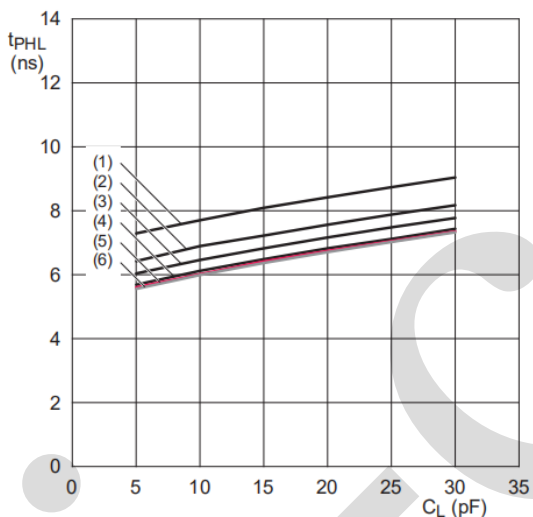
注: (1) $V_{CC(B)}=1.2V$ (2) $V_{CC(B)}=1.5V$ (3) $V_{CC(B)}=1.8V$ (4) $V_{CC(B)}=2.5V$ (5) $V_{CC(B)}=3.3V$ (6) $V_{CC(B)}=5.0V$ 图 6 典型的传输延迟与负载电容的关系; $T_{amb}=25^{\circ}C$; $V_{CC(A)}=1.2V$



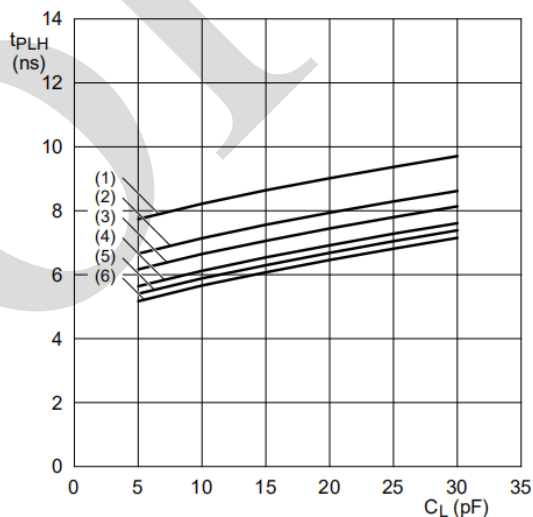
a. 高电平到低电平传输延迟 (A to B)



b. 低电平到高电平传输延迟 (A to B)

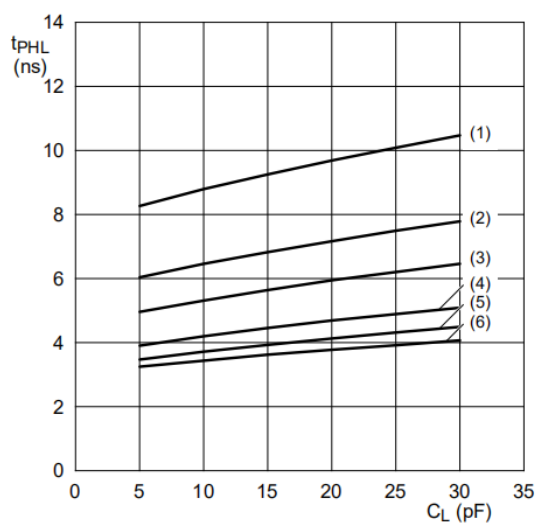


c. 高电平到低电平传输延迟 (B to A)

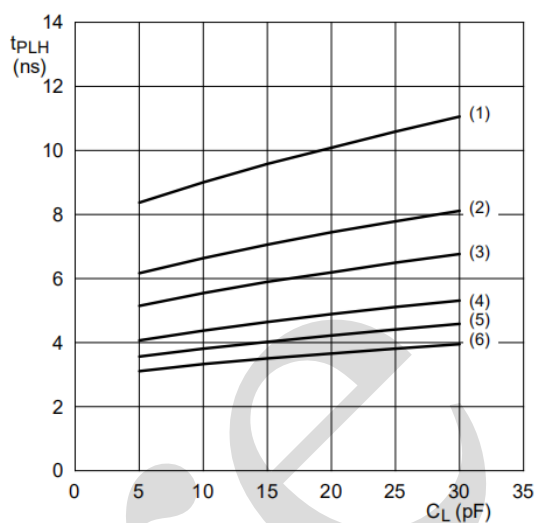


d. 低电平到高电平传输延迟 (B to A)

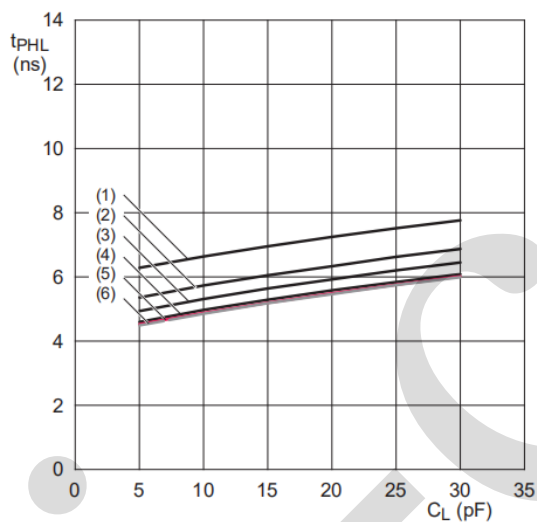
注: (1) $V_{CC(B)}=1.2V$ (2) $V_{CC(B)}=1.5V$ (3) $V_{CC(B)}=1.8V$ (4) $V_{CC(B)}=2.5V$ (5) $V_{CC(B)}=3.3V$ (6) $V_{CC(B)}=5.0V$ 图 7 典型的传输延迟与负载电容的关系; $T_{amb}=25^{\circ}C$; $V_{CC(A)}=1.5V$



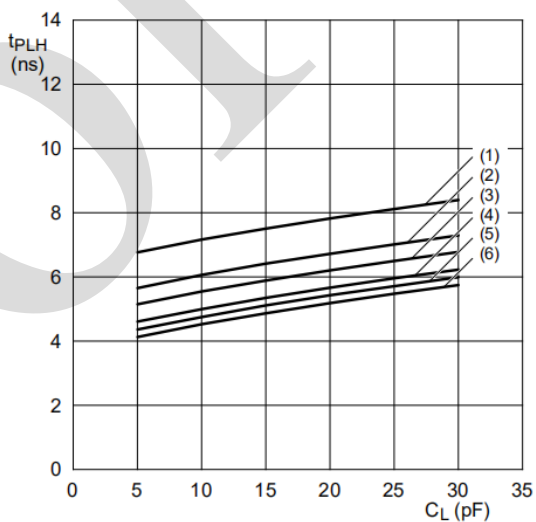
a. 高电平到低电平传输延迟 (A to B)



b. 低电平到高电平传输延迟 (A to B)

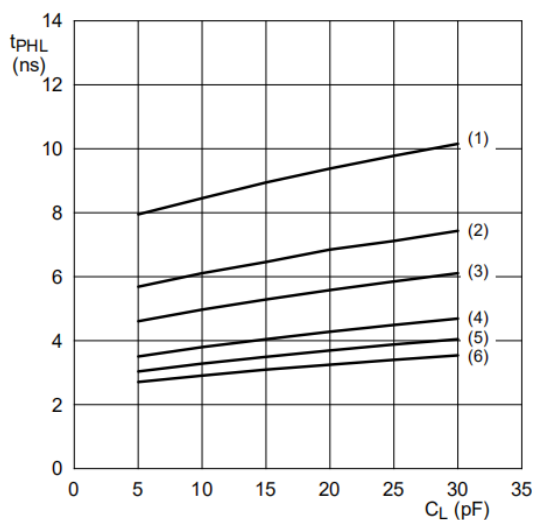


c. 高电平到低电平传输延迟 (B to A)

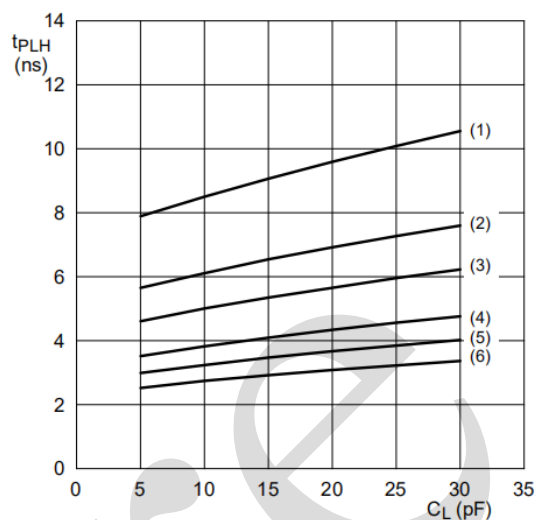


d. 低电平到高电平传输延迟 (B to A)

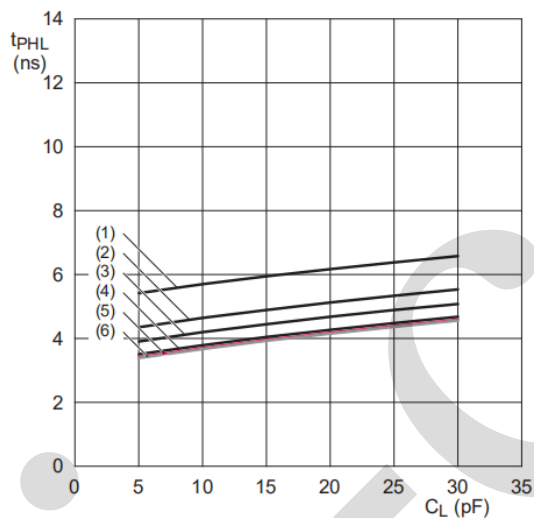
注: (1) $V_{CC(B)}=1.2V$ (2) $V_{CC(B)}=1.5V$ (3) $V_{CC(B)}=1.8V$ (4) $V_{CC(B)}=2.5V$ (5) $V_{CC(B)}=3.3V$ (6) $V_{CC(B)}=5.0V$ 图 8 典型的传输延迟与负载电容的关系; $T_{amb}=25^{\circ}C$; $V_{CC(A)}=1.8V$



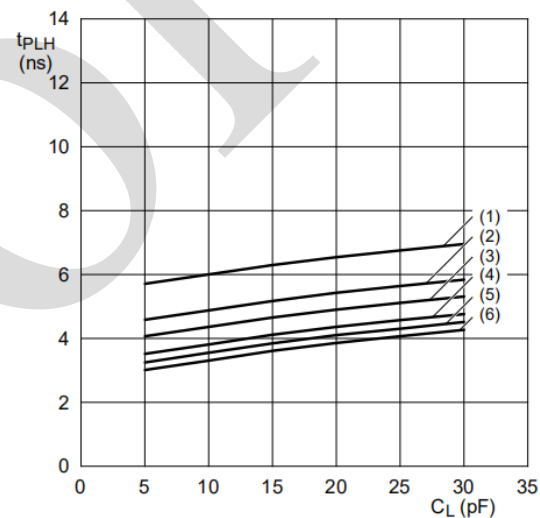
a. 高电平到低电平传输延迟 (A to B)



b. 低电平到 high 电平传输延迟 (A to B)



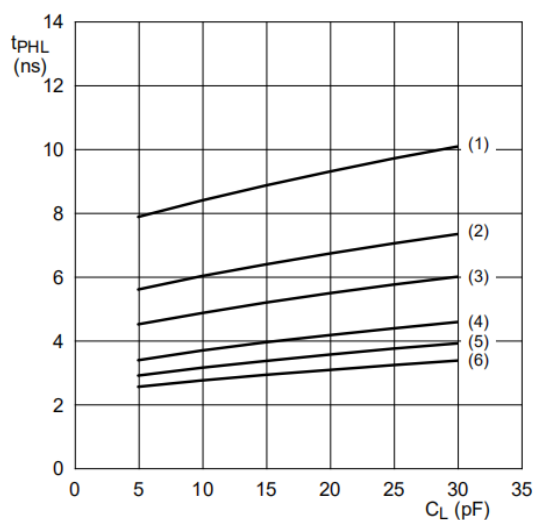
c. 高电平到低电平传输延迟 (B to A)



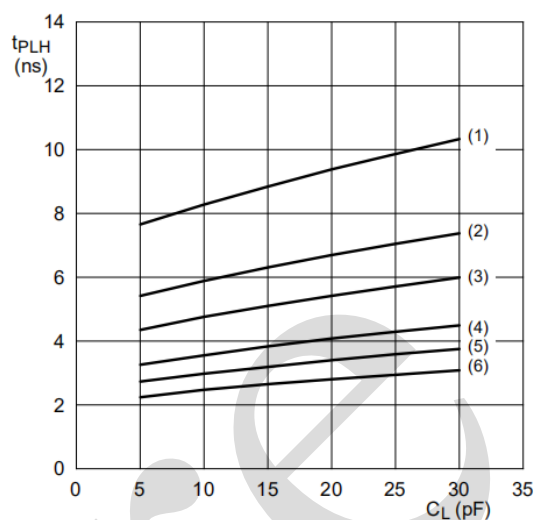
d. 低电平到 high 电平传输延迟 (B to A)

- 注: (1) $V_{CC(B)}=1.2V$
(2) $V_{CC(B)}=1.5V$
(3) $V_{CC(B)}=1.8V$
(4) $V_{CC(B)}=2.5V$
(5) $V_{CC(B)}=3.3V$
(6) $V_{CC(B)}=5.0V$

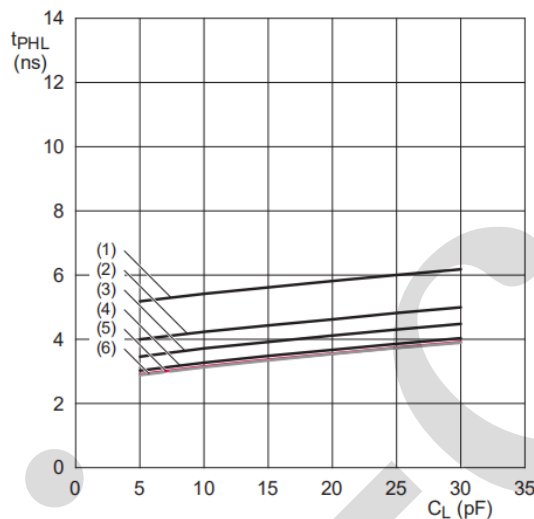
图 9 典型的传输延迟与负载电容的关系; $T_{amb}=25^{\circ}C$; $V_{CC(A)}=2.5V$



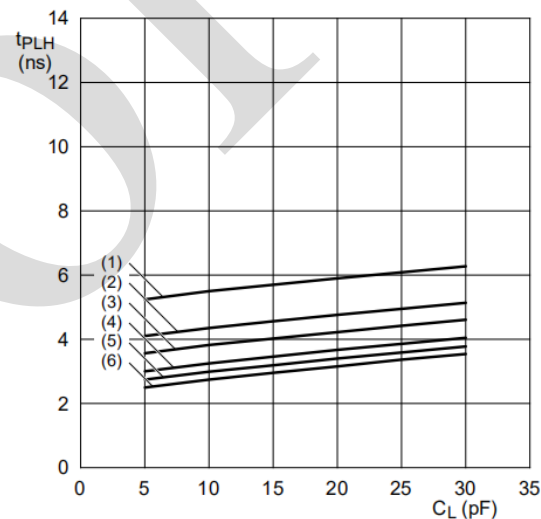
a. 高电平到低电平传输延迟 (A to B)



b. 低电平到高电平传输延迟 (A to B)

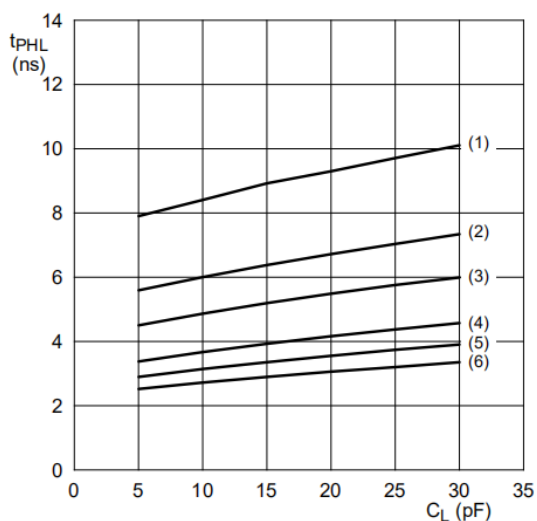


c. 高电平到低电平传输延迟 (B to A)

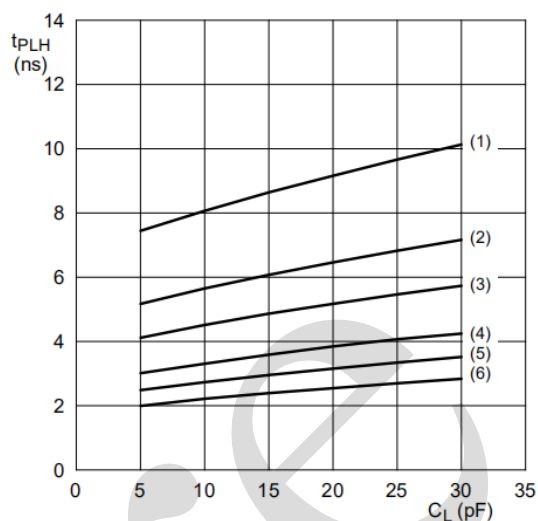


d. 低电平到高电平传输延迟 (B to A)

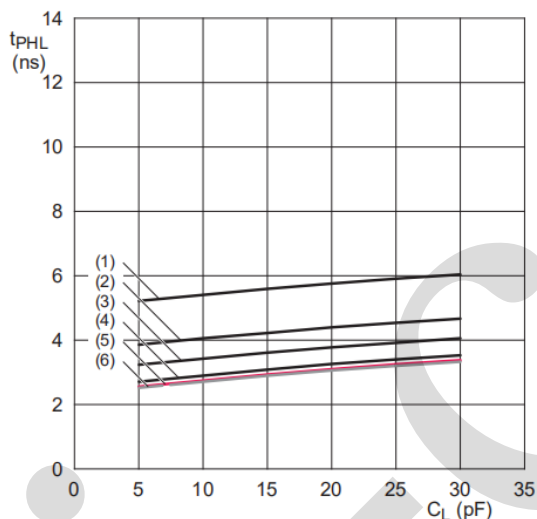
注: (1) $V_{CC(B)}=1.2V$ (2) $V_{CC(B)}=1.5V$ (3) $V_{CC(B)}=1.8V$ (4) $V_{CC(B)}=2.5V$ (5) $V_{CC(B)}=3.3V$ (6) $V_{CC(B)}=5.0V$ 图 10 典型的传输延迟与负载电容的关系; $T_{amb}=25^{\circ}C$; $V_{CC(A)}=3.3V$



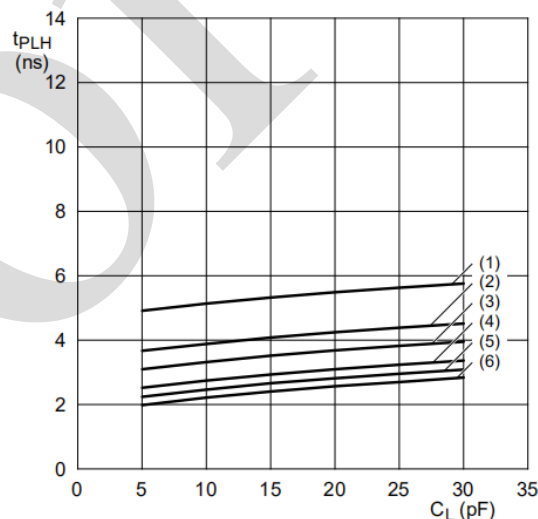
a. 高电平到低电平传输延迟 (A to B)



b. 低电平到高电平传输延迟 (A to B)



c. 高电平到低电平传输延迟 (B to A)



d. 低电平到高电平传输延迟 (B to A)

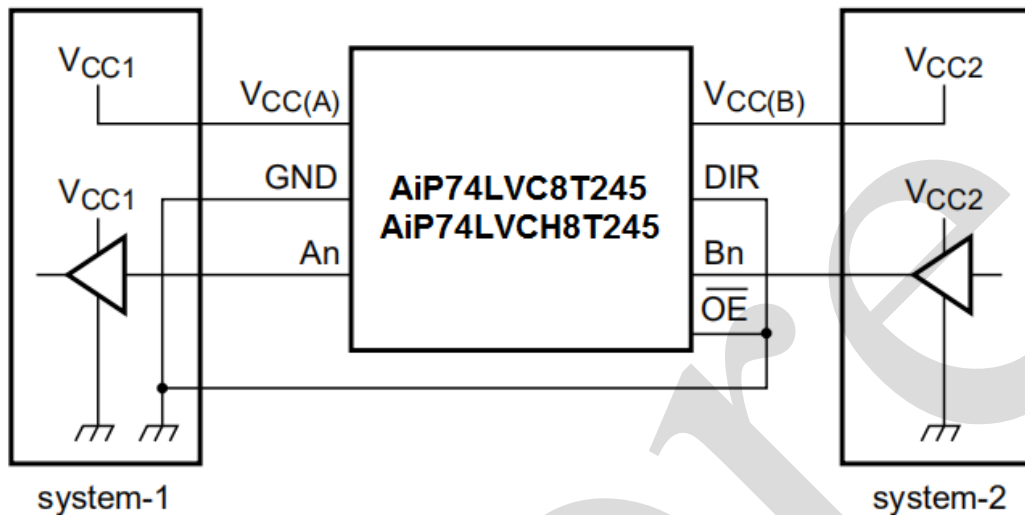
注: (1) $V_{CC(B)}=1.2V$ (2) $V_{CC(B)}=1.5V$ (3) $V_{CC(B)}=1.8V$ (4) $V_{CC(B)}=2.5V$ (5) $V_{CC(B)}=3.3V$ (6) $V_{CC(B)}=5.0V$ 图 11 典型的传输延迟与负载电容的关系; $T_{amb}=25^{\circ}C$; $V_{CC(A)}=5V$



6、典型应用线路与说明

6.1、应用线路 1

图 12 给出的电路是 AiP74LVC8T245 的一个例子。AiP74LVCH8T245 被用于单向逻辑电平转换应用中。



给出了一个通道的示意图

图 12 单向逻辑电平转换应用

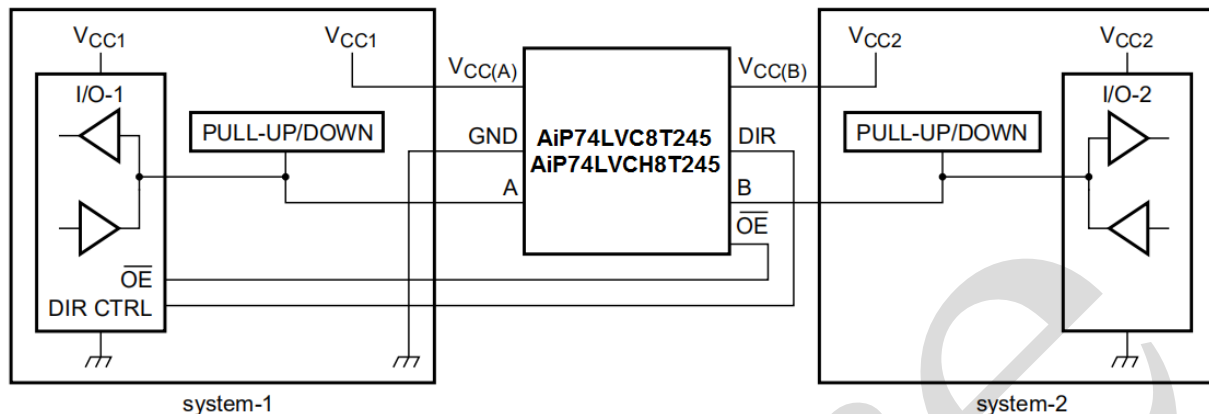
说明单向逻辑电平转换应用

名称	功能	描述
$V_{CC(A)}$	V_{CC1}	系统 1 的电源电压 (1.2V~5.5V)
GND	GND	设备 GND
A	OUT	输出电平取决于 V_{CC1} 电压
B	IN	输入阈值取决于 V_{CC2} 电压
DIR	DIR	GND (低电平) 确定 B 端口到 A 端口的方向
$V_{CC(B)}$	V_{CC2}	系统 2 的电源电压 (1.2V~5.5V)
\overline{OE}	\overline{OE}	GND (低电平) 使能输出端口



6.2、应用线路 2

图 13 显示了 AiP74LVC8T245; AiP74LVCH8T245 用于双向逻辑电平转换应用程序。



给出了一个通道的示意图

仅 AiP74LVC8T245 需要上拉或下拉

图 13 双向逻辑电平转换应用

下表给出了一个系列，该序列将说明从系统 1 到系统 2 的数据传输然后从系统 2 到系统 1。
说明双向逻辑电平转换应用

状态	DIR CTRL	$\overline{\text{OE}}$	I/O-1	I/O-2	描述
1	H	L	输出	输入	系统 1 数据到数据 2
2	H	H	Z	Z	系统 2 准备将数据发送到系统 1。 I/O-1 和 I/O-2 被禁用。总线状态 取决于总线保持时间。
3	L	H	Z	Z	DIR 位置低。I/O-1 和 I/O-2 仍然 被禁用。总线状态取决于总线保 持时间。
4	L	L	输入	输出	系统 2 数据到数据 1

注: H=高电压电平; L=低电压电平; Z=高阻态。

6.3、上电注意事项

该设备的设计使其不需要特殊的上电顺序，除了首先应用 GND。

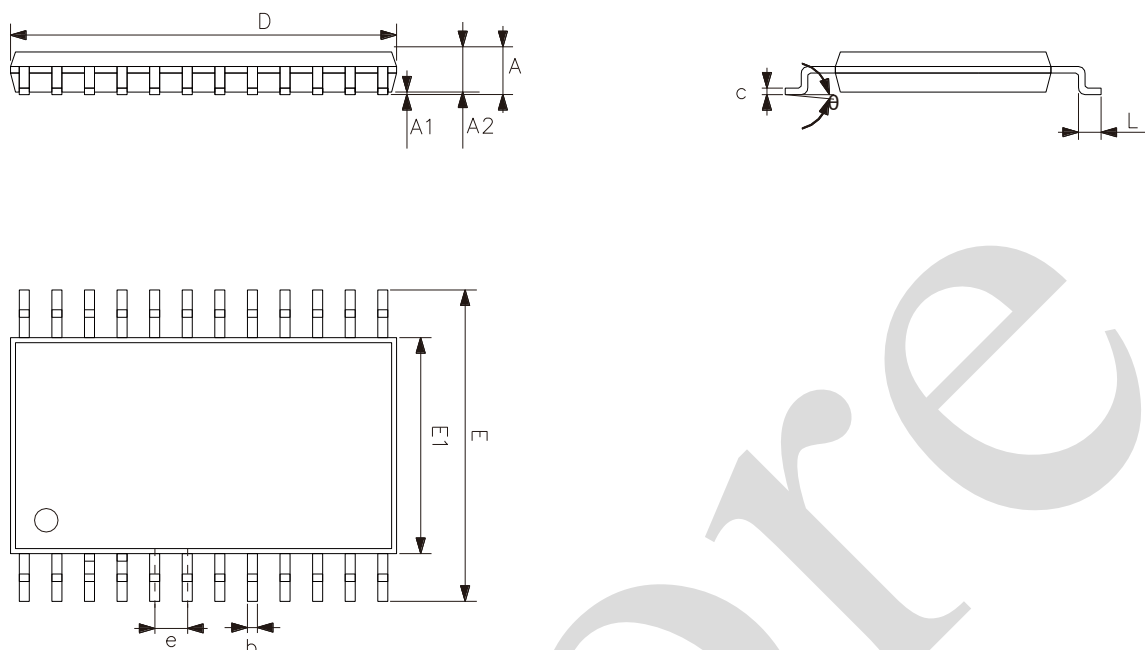
典型总电源电流 ($I_{CC(A)}+I_{CC(B)}$)

$V_{CC(A)}$	$V_{CC(B)}$					单位
	0V	1.8V	2.5V	3.3V	5.0V	
0V	0	<1	<1	<1	<1	uA
1.8V	<1	<2	<2	<2	2	uA
2.5V	<1	<2	<2	<2	<2	uA
3.3V	<1	<2	<2	<2	<2	uA
5.0V	<1	2	<2	<2	<2	uA



7、封装尺寸与外形图

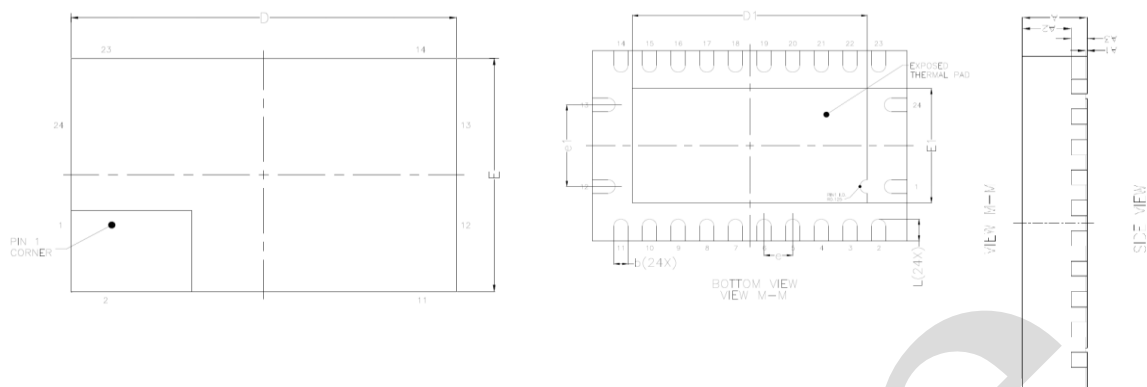
7.1、TSSOP24 外形图与封装尺寸



符 号	尺寸 (mm)	
	最小	最大
A	—	1.20
A1	0.05	0.15
A2	0.80	1.05
b	0.19	0.30
c	0.09	0.20
D	7.70	7.90
E	6.20	6.60
E1	4.30	4.50
e	0.65	
L	0.45	0.75
θ	0°	8°



7.2、DHVQFN24 外形图与封装尺寸



符 号	尺寸 (mm)	
	最小	最大
A	0.80	1.00
A1	0.00	0.05
A2	0.60	0.70
A3	0.20	
D	5.40	5.60
E	3.40	3.60
e	0.50	
e1	1.50	
b	0.18	0.30
L	0.30	0.50
D1	3.95	4.25
E1	1.95	2.25



8、声明及注意事项

8.1、产品中有毒有害物质或元素的名称及含量

部件名称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI)))	多溴联苯 (PBBs)	多溴联苯醚 (PBD Es)	邻苯二甲酸二丁酯 (DBP)	邻苯二甲酸丁苯酯 (BBP)	邻苯二甲酸二(2-乙基己基)酯 (DEHP)	邻苯二甲酸二异丁酯 (DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

8.2、注意

在使用本产品之前建议仔细阅读本资料;

本资料仅供参考, 本公司不作任何明示或暗示的保证, 包括但不限于适用性、特殊应用或不侵犯第三方权利等。

本产品不适用于生命救援、生命维持或安全等关键设备, 也不适用于因产品故障或失效可能导致人身伤害、死亡或严重财产或环境损害的应用。客户若针对此类应用应自行承担风险, 本公司不负任何赔偿责任。

客户负责对使用本公司的应用进行所有必要的测试, 以避免在应用或客户的第三方客户的应用中出现故障。本公司不承担这方面的任何责任。

本公司保留随时对本资料所发布信息进行更改或改进的权利, 本资料中的信息如有变化, 恕不另行通知, 建议采购前咨询我司销售人员。

请从本公司的正规渠道获取资料, 如果由本公司以外的来源提供, 则本公司不对其内容负责。