

## 一、特性描述

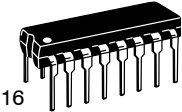
HT7715 是 16 位 A/D 转换芯片，主要用于低频测量，能直接将传感器测量的微小信号进行 A/D 转换。

HT7715 是单通道全差分模拟输入，采用 SPI 三线串行通讯。内置可配置的模拟前端增益、信号极性以及更新速率。具有自校正和系统校正功能，可消除器件本身和系统的增益以及偏移误差。还具有高分辨率、优良的抗噪声性能以及低电压低功耗等特点，非常适合仪表测量、工业控制等应用领域。本产品性能优良，质量可靠。

## 二、功能特点

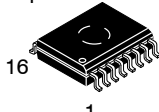
- 单通道全差分输入通道的ADC
- 16位  $\Sigma-\Delta$  模数转换
- 积分非线性小于 0.003%
- 可编程增益：1、2、32、128
- 三线串行通讯
- 对模拟输入有缓冲的能力
- 3V或5V工作电压，范围 $\pm 5\%$
- 3V电压时，最大功耗为1mW
- 掉电模式，电流的最大值为8  $\mu A$

**ORDERING INFORMATION**



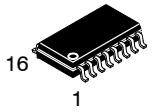
16  
1

**DIP-16  
N  
SUFFIX  
HT7715ANZ**




16  
1

**WSOP-16 W  
SUFFIX  
HT7715ARWZ**



16  
1

**SOP-16  
R SUFFIX  
HT7715ARZ**



16  
1

**TSSOP-16 T  
SUFFIX  
HT7715ARTZ**

&HT7715 = Specific Device Code  
 &A = Version  
 &N,RW,R,RT = Packaging  
 &Z = Pb-Free Package  
 &# = Date Code

$T_A = -40^\circ \text{ to } 85^\circ \text{C}$  for all packages

## 三、结构图

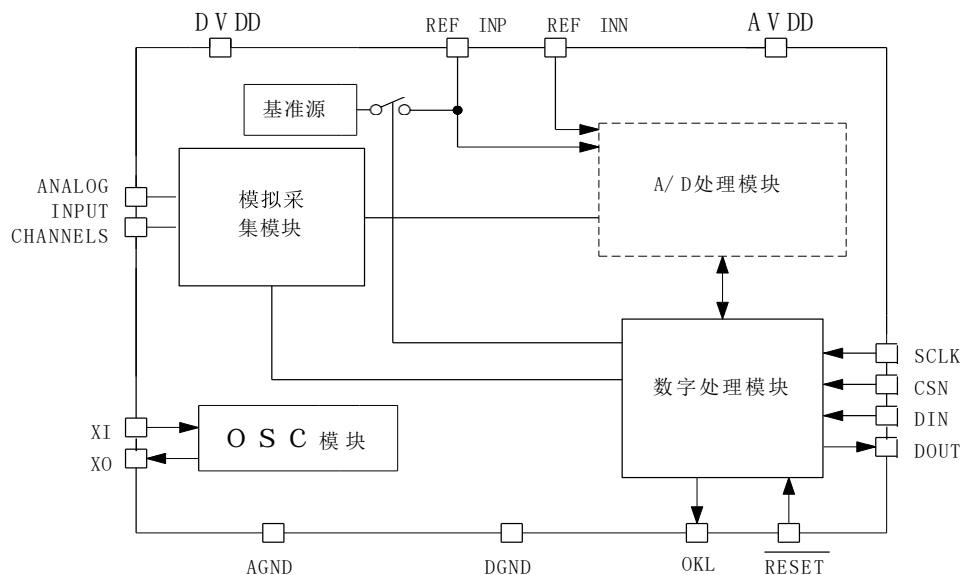


图1

四、管脚定义

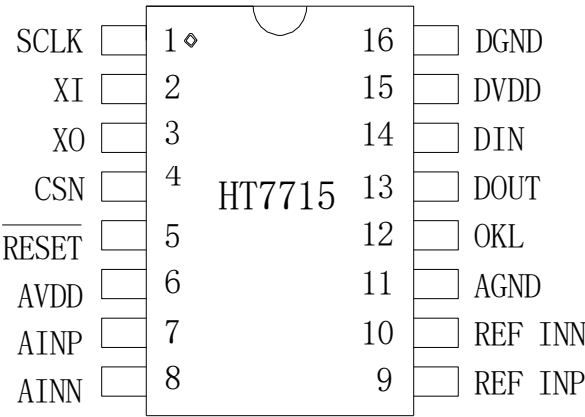


图 2

五、管脚功能定义

引脚名称	引脚序号	I/O	功 能
SCLK	1	I	串行时钟输入
XI	2	I	时钟输入, 晶振或外部时钟
XO	3	O	时钟输出
CSN	4	I	片选, 输入低电平有效
RESET	5	I	复位, 低电平有效
AVDD	6	I	模拟电源
AINP	7	I	通道的差分模拟正输入端
AINN	8	I	通道的差分模拟负输入端
REF INP	9	I	基准的正输入端
REF INN	10	I	基准的负输入端
AGND	11	I	模拟地
OKL	12	O	AD 转换完成逻辑输出标志位
DOUT	13	O	串行数据输出端
DIN	14	I	串行数据输入端
DVDD	15	-	数字电源
DGND	16	-	数字地

## 六、通讯接口

HT7715 采用串行通讯来完成片内寄存器的读/写操作。串行接口包括 5 个信号接口：SCLK、DIN 、DOUT、OKL 和 CSN，数据传输顺序采用高位在前。

DIN ：数据输入口，在时钟上升沿写入数据。

DOUT：数据输出口，在时钟下降沿输出数据。

SCLK：读写串行时钟输入。

OKL：指示信号，指示 ADC 结果寄存器的数据是否更新好。为低电平表示 ADC 数据已经转换完成，此时可已从 ADC 结果寄存器读取 ADC 数据。为高电平，表示 ADC 正在转换或更新中，此时无法读取数据。

CSN：片选信号，只有 CSN 先拉低使能，才能对寄存器进行读写操作，读写完后要把 CSN 拉高。

时序波形图

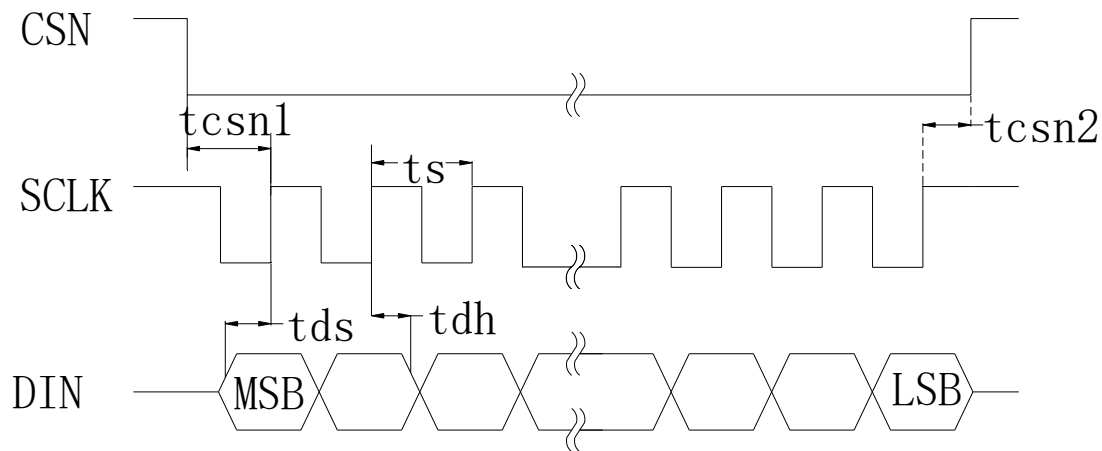


图 3 写时序

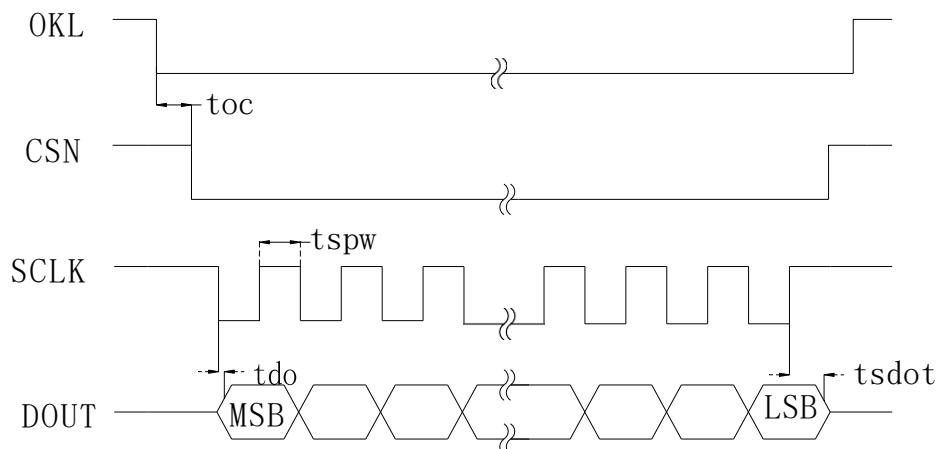


图 4 读时序

### 时序特性

参数名称	参数符号	测试条件	最小值	典型值	最大值	单位
主时钟频率	$f_{CLKIN}$	—	400		2500	kHz
主时钟低电平时间	$T_{low}$	$t_{CLKIN}=1/f_{CLKIN}$	$0.4 \cdot t_{CLKIN}$			ns
主时钟高电平时间	$T_{high}$		$0.4 \cdot t_{CLKIN}$			ns
OKL 高脉冲	$t_0$			$500 \cdot t_{CLKIN}$		ns
RESET 脉冲宽度	$t_R$		100			ns
读写时序						
CSN↓→SLCK 第一个上升沿	$T_{csn1}$		120			ns
Sclk↓→DIN 有效采集间隔时间	$t_{do}$	$V_{DD}=5V$	0	—	80	ns
		$V_{DD}=3V$	0	—	100	ns
SCLK↑→CSN↑时间	$T_{csn2}$		0			ns
Sclk↑后总线撤回时间	$t_{sout}$	$V_{DD}=5V$	10		60	ns
		$V_{DD}=3V$			100	ns
DIN 有效→SCLK↑采集时间	$t_{ds}$		30			ns
DIN 有效→SCLK↑保持时间	$t_{dh}$		20			ns
OKL↓→CSN↓时间	$t_{oc}$		0			ns
Clock 脉冲宽度高（低）电平	$t_{spw}$		100			ns

## 七、寄存器描述

HT7715 内部有 4 个寄存器，首要介绍的是通讯寄存器，因为其他寄存器的任何操作都必需先操作通讯寄存器，才能对其寄存器进行操作。若在 DIN 高电平的写操作再发送大于 32 个脉冲后，芯片将会复位。

表 1 通讯寄存器 8 位描述 上电/复位状态：00 Hex

MSB	B7	O/OKL	芯片保留使用位。默认为“0”，写“0”为写入，不要写“1”			
	B6	ZERO	确保正确操作, 这位上必须写零。否则导致器件的操作非指定。			
	B5	RSAD1	寄存器地址位。		00: 通讯寄存器	
	B4	RSAD0			01: 配置寄存器	
			10: 测试寄存器			
			11: ADC 结果寄存器			
	B3	R/WL	读写选择位，“0”表示操作是写，“1”表示操作是读。			
	B2	PD	写“1”，掉电模式。写“0”，正常工作模式。			
		增益配置		1	2	32
B1	PGA_1	0	0	1	1	
LSB	B0	PGA_1	0	1	0	1

表 2 配置寄存器 8 位描述 上电/复位状态：28 Hex

MSB	B7	MDH	工作模式选择位： 00：为正常工作模式 01：为自校正							
	B6	MDL	10：为零点偏移系统校正 11：为增益系数系统校正							
	OSC 时钟		1MHz				2.4576MHz			
	输出更新速率		20Hz	25Hz	100Hz	200 Hz	50 Hz	60Hz	250 Hz	500 Hz
	滤波器-3dB 截止 频率		5.24Hz	6.55Hz	26.2 Hz	52.4 Hz	13.1 Hz	15.7 Hz	65.5 Hz	131 Hz
	B5	OSC	0	0	0	0	1	1	1	1
	B4	DRH	0	0	1	1	0	0	1	1
	B3	DRL	0	1	0	1	0	1	0	1
	B2	U/BL	单极性“1”+FSR 输出 0xFFFFH, ZERO=0x0000H, -FSR=0x0000H, 双极性“0”+FSR 输出 0xFFFFH, ZERO=0x8000H, -FSR=0x0000H,							
	B1	BUFEN	输入缓冲器使能，“0”禁止，内部缓冲器短路，“1”使能							
LSB	B0	SYNC	滤波同步，默认为 0，若“1”对调制器和数字滤波器进行复位。能从已知时间点开始收集模拟输入的采样，到达系统同步。							

ADC 结果寄存器是 16 位只读寄存器, 用来存放最新的转换结果, 读取数据时, 高位先出。上电/复位状态：0000 Hex。

测试寄存器是 8 位寄存器, 用于测试器件。建议用户不要随意对其更改。(上电或复位时自动置入全 0)。上电/复位状态：00 Hex

## 八、应用电路

HT7715 的基本电路图(图 5), 如图所示, 模拟电压为+5V/3V; 精密的+2.5V/1.225V 基准电压为器件提供参考电压。在数字信号这边, 器件被配置成三线工作, CSN 接地。

石英晶体提供主时钟源。R 的阻值为 1M $\Omega$ , C1 和 C2 的电容值, 这些值一般在 30pF 至 50pF 范围内。

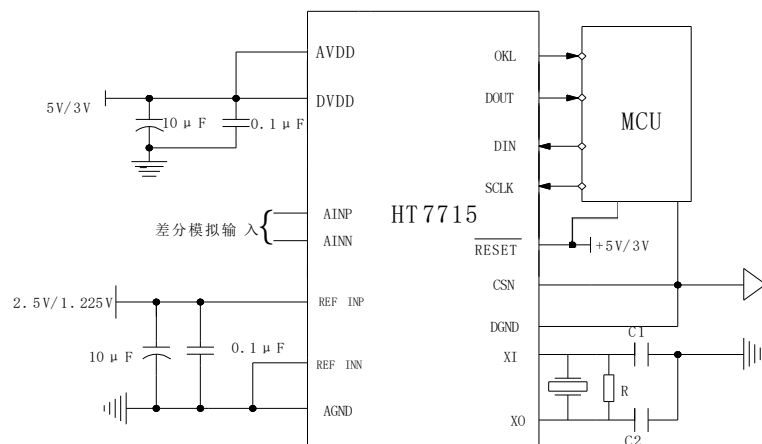


图 5 HT7715 的电路图

## 九、复位和掉电模式

复位输入电路复位所有的逻辑、数字滤波器和模拟调制器，而将所有的片内寄存器设置到其默认状态。复位的方式，将  $\overline{\text{RESET}}$  引脚拉低或发送  $\overline{\text{RESET}}=0$  指令。

通讯寄存器中的 PD 位允许用户将器件设置在掉电模式下工作，减少功耗，脱离掉电模式后，器件进入正常模式，所有寄存器保持掉电模式之前的状态，不需要重新配置。

## 十、外接参考电压

REFINP 和 REFINN 为 HT7715 提供差分参考电压功能，当以 5V/3V 电源电压工作时，参考电压为 +2.5V/1.225V。当参考电压小于 1V 时，器件虽然可以工作，但输出噪声变大，导致性能下降。因此必须保证  $\text{REFINP} > \text{REFINN}$ ，确保器件能工作正常。

## 十一、误差校正

当环境温度、工作电压、选定的增益、滤波器陷波以及单极性/双极性输入范围发生变化时。必须对器件进行校正，以保证模数转换的正确。HT7715 有多种校正选择，可以通过配置寄存器的 MDH 和 MDL 位编程来实现。校正可消除器件上产生的偏置和增益误差。

### 自校正

当发送自校正命令时，芯片在通讯寄存器指定的通道和设定的增益下进行零点偏移校正和增益系数校正，零点偏移校正时，芯片指定的输入通道内部自动短接（零输入）；增益系数校正时，芯片指定的输入通道连接到内部  $V_{\text{ref}}$ /选定增益的电压（满量程）。同时在校正过程中，OKL 保存高电平，当 OKL 拉低时，表明校正完成，并且此时自动恢复到正常工作模式，即 MDH MDL=00 状态。

### 系统校正

系统校正可以校正芯片内部及系统的偏置误差和增益误差，因为系统校正必须输入的输入信号后进行。系统校正包括偏移误差校正和增益误差校正。

零点偏移误差校正时，必须要求输入为差分电压为 0V，配置寄存器中的 MDH 和 MDL 写入（1，0），开始零点偏移。芯片计算出系统的零点偏移误差值，后续工作时给予补偿。

增益系数误差校正时，必须要求输入正满幅度的电压，配置寄存器中的 MDH 和 MDL 写入（1，1），开始增益误差校正。芯片计算出系统的增益误差值，后续工作时给予补偿。

## 十二、输出噪声

表 3、5 显示了分别  $V_{\text{DD}}=5\text{V}$ 、 $V_{\text{DD}}=3\text{V}$  时， $V_{\text{REF}} = +2.5\text{V}/1.225\text{V}$ ，器件工作在缓冲模式或非缓冲模式，以及在 -3dB 频率时可选择更新频率下，模拟输入短路时产生的输出噪声参考值。表 4、6 显示了分别  $V_{\text{DD}}=5\text{V}$ 、 $V_{\text{DD}}=3\text{V}$  时的分辨率。这些数字所表示的分辨率有效位数。

表 3 输出噪声与增益和更新速率的关系（5V 电压）

	OSC 频率 (MHz)	首陷波滤波器和 O/P 数据速率 (Hz)	—3 dB 频率 (Hz)	输出噪声的典型值 (μV)			
				增益			
				1	2	32	128
BUFFEN=0	2.4576	50	13.1	4.1	2.1	0.66	0.6
	2.4576	60	15.72	5.1	2.5	0.7	0.62
	2.4576	250	65.5	110	49	3.6	1.7
	2.4576	500	131	550	285	22	4.7
	1	20	5.24	4.1	2.1	0.66	0.6
	1	25	6.55	5.1	2.5	0.7	0.62
	1	100	26.2	110	49	3.6	1.7
	1	200	52.4	550	285	22	4.7

表 4 分辨率与增益和更新速率的关系（5V 电压）

	OSC 频率 (MHz)	首陷波滤波器和 O/P 数据速率 (Hz)	—3 dB 频率 (Hz)	分辨率 (位数)			
				增益			
				1	2	32	128
BUFFEN=0	2.4576	50	13.1	16	16	16	14
	2.4576	60	15.72	16	16	14	13
	2.4576	250	65.5	13	13	13	12
	2.4576	500	131	10	10	10	10
	1	20	5.24	16	16	16	14
	1	25	6.55	16	16	14	13
	1	100	26.2	13	13	13	12
	1	200	52.4	10	10	10	10

表 5 输出噪声与增益和更新速率的关系（3V 电压）

	OSC 频率 (MHz)	首陷波滤波器和 O/P 数据速率 (Hz)	—3 dB 频率 (Hz)	输出噪声的典型值 (μV)			
				增益			
				1	2	32	128
BUFFEN=0	2.4576	50	13.1	3.8	2.4	1.0	0.9
	2.4576	60	15.72	5.1	2.9	1.0	0.9
	2.4576	250	65.5	50	25	2.6	2.0
	2.4576	500	131	270	135	9.7	3.3
	1	20	5.24	3.8	2.4	1.0	0.9
	1	25	6.55	5.1	2.9	1.0	0.9
	1	100	26.2	50	25	2.6	2.0
	1	200	52.4	270	135	9.7	3.3

表 6 分辨率与增益和更新速率的关系（3V 电压）

	OSC 频率 (MHz)	首陷波滤波器和 O/P 数据速率 (Hz)	—3 dB 频率 (Hz)	分辨率 (位数)			
				增益			
				1	2	32	128
BUFFEN=0	2.4576	50	13.1	16	16	13	12
	2.4576	60	15.72	16	16	13	12
	2.4576	250	65.5	13	13	12	11
	2.4576	500	131	10	10	10	10
	1	20	5.24	16	16	13	12
	1	25	6.55	16	16	13	12
	1	100	26.2	13	13	12	11
	1	200	52.4	10	10	10	10

### 十三、极限参数（TA = +25℃，除非另有说明）

参数名称	参数符号	极限值	单 位
逻辑电源电压	VDD	-0.3V ~7	V
模拟输入电压	Vin	-0.3 ~V <sub>DD</sub> +0.3	V
数字输入电压			
数字输出电压	Vout	-0.3 ~V <sub>DD</sub> +0.3	V
工作温度范围	Topr	-40~85	℃
储存温度范围	Tstg	-65~150	℃
结温	Tj	150	℃
静电 ESD	人体模式 (HBM)	4000	V

### 十四、电特性

表 11

V <sub>DD</sub> =+3V 或+5V, REF INP=+1.225V 或+2.5V; REF INN=GND, XI=2.4576MHz, T <sub>A</sub> =25℃, 除非另有说明)					
参数名称	测试条件	最小值	典型值	最大值	单位
分辨率	保证滤波器陷波<60hz		16		Bits
积分非线性			0	±0.003	%of FSR
单极性失调漂移			0.5		μV/℃
双极性零漂移	PGA=1-4		0.5		μV/℃
	PGA=8-128		0.1		μV/℃
满标度漂移			0.5		μV/℃
增益误差漂移			0.5		ppm of FSR/℃
双极性负满标度误差		0	±0.001	±0.003	%of FSR/℃
双极性负满标度漂移			1		μV/℃

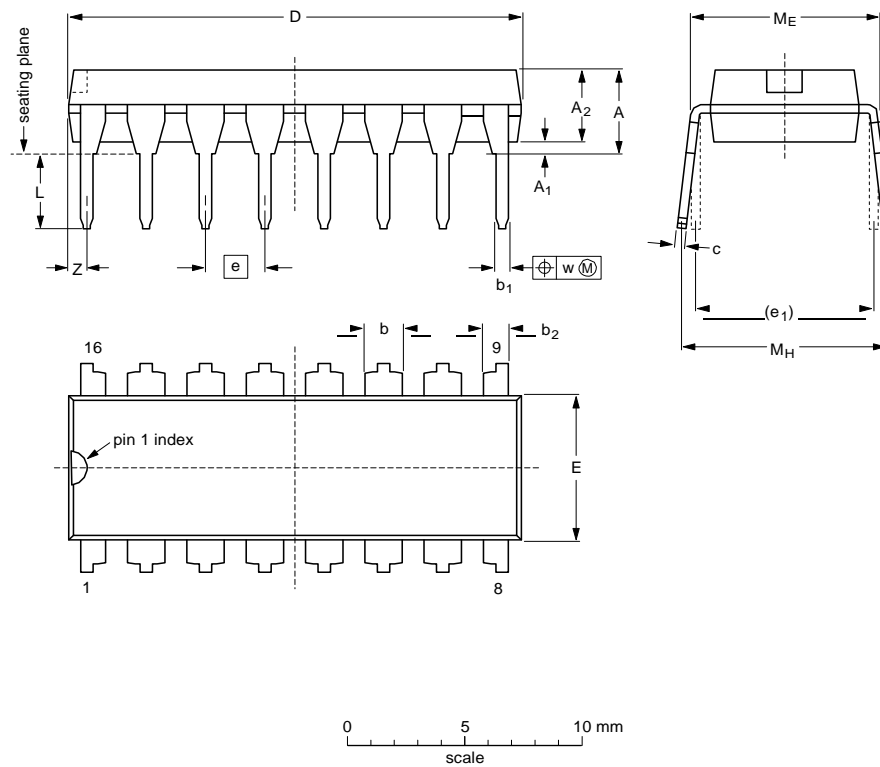
			0.6		$\mu\text{V}/^{\circ}\text{C}$
REF IN 绝对/共模电压		0		$V_{\text{DD}}$	V
AIN 绝对/共模电压	BUFEN=0	-0.03		$V_{\text{DD}}+0.03$	V
	BUFEN=1	0.05		$V_{\text{DD}}-1.5$	V
AIN 输入电流				1	nA
AIN 采集电容				10	pF
AIN 差分电压	单极性输入	0		$V_{\text{REF}}/\text{GAIN}$	
	双极性输入	$-V_{\text{REF}}/\text{GAIN}$		$V_{\text{REF}}/\text{GAIN}$	
AIN 稳定采样率	增益 1~4	$\text{GAIN}\times f_{\text{CLKIN}}/64$			
	增益 8~128	$f_{\text{CLKIN}}/8$			
REFINP—REFINN 差值	VDD=3V, Vref=1.225V	1		1.75	V
	VDD=5V, Vref=2.5V	1		3.5	
REF INN 输入稳定采样率			$f_{\text{CLKIN}}/64$		
输入电压 （除 SCLK and XI）					
VIL	$V_{\text{DD}}=5\text{V}$			0.8	V
	$V_{\text{DD}}=3\text{V}$			0.4	V
VIH		2.0			V
施密特触发输入 SCLK					
$V_{\text{T+}}$	$V_{\text{DD}}=5\text{V}$	1.4		3	V
$V_{\text{T-}}$		0.8		1.4	
$V_{\text{T+}}-V_{\text{T-}}$		0.4		0.8	
$V_{\text{T+}}$	$V_{\text{DD}}=3\text{V}$	1		2.5	
$V_{\text{T-}}$		0.4		1.1	
$V_{\text{T+}}-V_{\text{T-}}$		0.375		0.8	
XI					
输入低电平	$V_{\text{DD}}=5\text{V}$			0.8	V
输入高电平		3.5			
输入低电平	$V_{\text{DD}}=3\text{V}$			0.4	
输入高电平		2.5			
数据输出编码	单极性	二进制			
	双极性	偏置二进制码			

表 12 电源参数特性

参数名称	测试条件			最小值	典型值	最大值	单位
	BUFEN	f <sub>CLKIN</sub> (MHZ)	增益				
电源电压 3V 时，数字 IO 接口或控制端口接地或接 VDD（ XI 和 OSCDIS=1）							
电源电流	0	1	1-128			0.32	mA
	1	1	1-128			0.6	
	0	2.4576	1-4			0.4	
	0	2.4576	8-128			0.6	
	1	2.4576	1-4			0.7	
	1	2.4576	8-128			1.1	
电源电压 5V 时，数字 IO 接口或控制端口接地或接 VDD（ XI 和 OSCDIS=1）							
电源电流	0	1	1-128			0.45	mA
	1	1	1-128			0.7	
	0	2.4576	1-4			0.6	
	0	2.4576	8-128			0.85	
	1	2.4576	1-4			0.9	
	1	2.4576	8-128			1.3	
掉电模式电流	V <sub>DD</sub> =5V， XI=0V /V <sub>DD</sub> .					16	uA
	V <sub>DD</sub> =3V， XI=0V / V <sub>DD</sub> .					8	
电源抑制比	电源电压		增益		86		dB
	VDD=3V		1				
	VDD=3V		2		78		
	VDD=3V		4		85		
	VDD=3V		8-128		93		
	VDD=5V		1		90		
	VDD=5V		2		78		
	VDD=5V		4		84		
	VDD=5V		8-128		91		

## 十五、封装示意图

DIP16: plastic dual in-line package; 16 leads (300mil)




DIMENSIONS (inch dimensions are derived from the original mm dimensions)

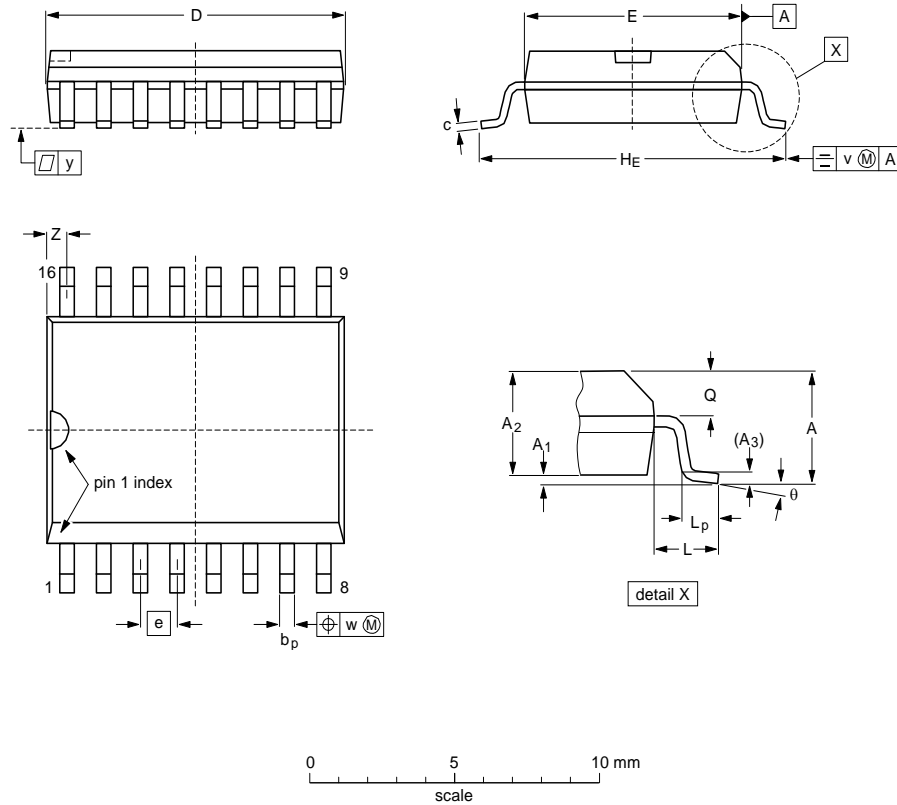
UNIT	A max.	A <sub>1</sub> min.	A <sub>2</sub> max.	b	b <sub>1</sub>	b <sub>2</sub>	c	D <sup>(1)</sup>	E <sup>(1)</sup>	e	e <sub>1</sub>	L	M <sub>E</sub>	M <sub>H</sub>	w	Z <sup>(1)</sup> max.
mm	4.2	0.51	3.2	1.73 1.30	0.53 0.38	1.25 0.85	0.36 0.23	19.50 18.55	6.48 6.20	2.54	7.62	3.60 3.05	8.25 7.80	10.0 8.3	0.254	0.76
inches	0.17	0.020	0.13	0.068 0.051	0.021 0.015	0.049 0.033	0.014 0.009	0.77 0.73	0.26 0.24	0.10	0.30	0.14 0.12	0.32 0.31	0.39 0.33	0.01	0.030

**Note**

1. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT38-4						92-11-17 95-01-14

WSOP16: plastic small outline package; 16 leads; body width 7.5 mm




**DIMENSIONS** (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A <sub>1</sub>	A <sub>2</sub>	A <sub>3</sub>	b <sub>p</sub>	c	D <sup>(1)</sup>	E <sup>(1)</sup>	e	H <sub>E</sub>	L	L <sub>p</sub>	Q	v	w	y	Z <sup>(1)</sup>	$\theta$
mm	2.65	0.30 0.10	2.45 2.25	0.25	0.49 0.36	0.32 0.23	10.5 10.1	7.6 7.4	1.27	10.65 10.00	1.4	1.1 0.4	1.1 1.0	0.25	0.25	0.1	0.9 0.4	8° 0°
inches	0.10	0.012 0.004	0.096 0.089	0.01	0.019 0.014	0.013 0.009	0.41 0.40	0.30 0.29	0.050	0.419 0.394	0.055	0.043 0.016	0.043 0.039	0.01	0.01	0.004	0.035 0.016	

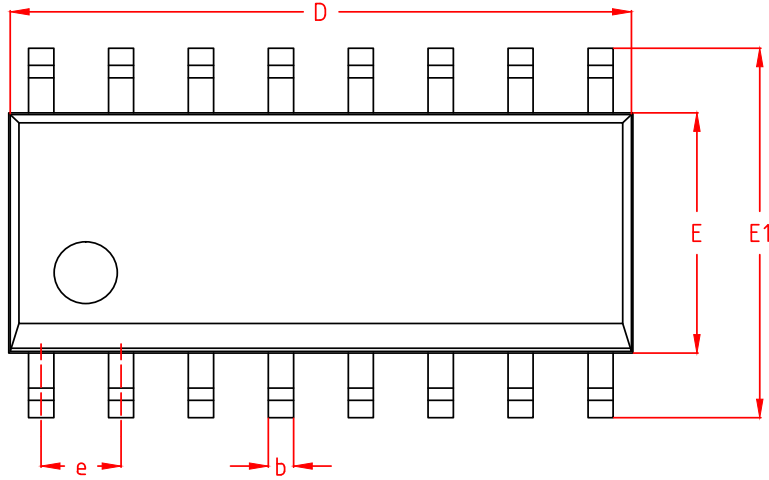
**Note**

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.

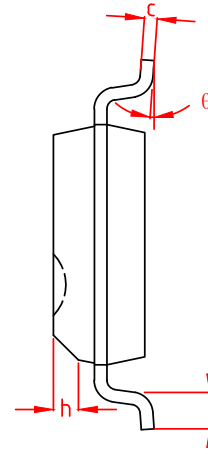
OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT162-1	075E03	MS-013				-97-05-22 99-12-27

SOP16: plastic small outline package; 16 leads; body width 3.9 mm

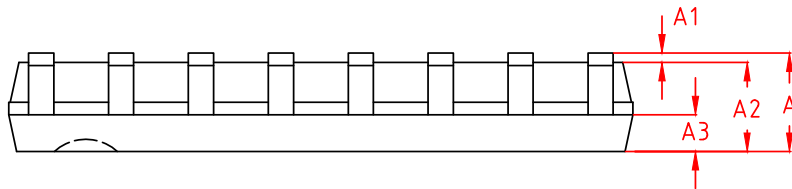
TOP VIEW  
正视图



SIDE VIEW  
侧视图



SIDE VIEW  
侧视图

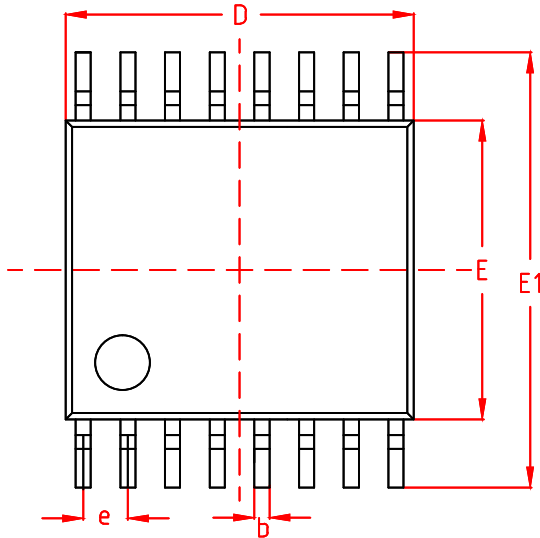


机械尺寸/mm Dimensions			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	—	—	1.75
A1	0.10	—	0.25
A2	1.35	1.45	1.55
A3	0.60	0.65	0.70
b	0.35	—	0.50
c	0.19	—	0.25
D	9.80	9.90	10.00
E	3.80	3.90	4.00
E1	5.80	6.00	6.20
e	1.27 BSC		
h	0.30	—	0.50
L	0.40	—	0.80
θ	0°	—	8°

TSSOP16: plastic small outline package; 16 leads; body width 4.4 mm

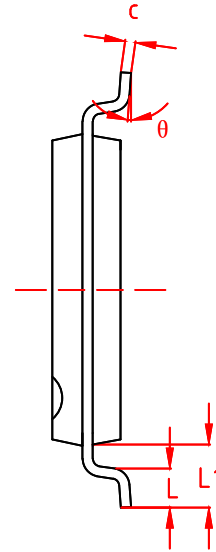
TOP VIEW

正视图



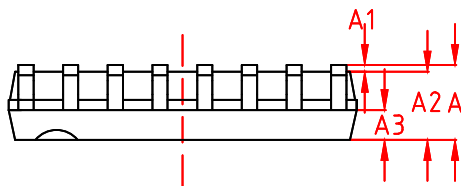
SIDE VIEW

侧视图



SIDE VIEW

侧视图



机械尺寸/mm Dimensions			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	—	—	1.20
A1	0.05	—	0.15
A2	0.90	1.00	1.05
A3	0.39	0.44	0.49
b	0.20	—	0.28
c	0.13	—	0.17
D	4.90	5.00	5.10
E	4.30	4.40	4.50
E1	6.20	6.40	6.60
e	0.65 BSC		
L1	1.00REF		
L	0.45	0.60	0.75
θ	0°	—	8°