

达林顿阵列功率驱动集成电路

产品说明

ULN2003A 是高耐压、大电流达林顿阵列，由七个 NPN 达林顿管组成。所有单元共用发射极，每个单元采用开集电极输出。每一对达林顿都串联一个 2.7K 的基极电阻，直接兼容 TTL 和 5V CMOS 电路，可以直接处理原先需要标准逻辑缓冲器来处理的数据。

ULN2003A 工作电压高，工作电流大，灌电流可达 500mA，并且能够在关态时承受 50V 的电压，输出还可以在高负载电流下并行运行，很好的提供了需要多接口驱动电路的解决方案。

特点

- 工作电压范围宽
- 七路高增益达林顿阵列
- 输出电压高（可达 50V）
- 输出电流大（可达 500mA）
- 可与 TTL、CMOS、PMOS 直接连接
- 内置钳位二极管适应感性负载



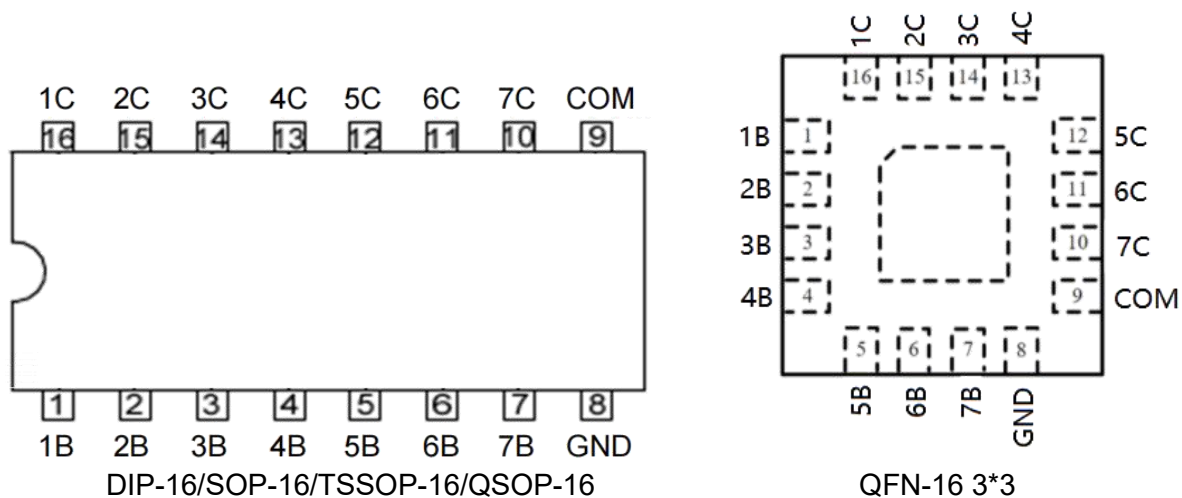
产品订购信息

产品名称	封装	打印名称	包装	包装数量
ULN2003AN	DIP-16	ULN2003A	管装	1000 只/盒
ULN2003AM/TR	SOP-16	ULN2003A	编带	2500 只/盘
ULN2003AMT/TR	TSSOP-16	ULN2003A	编带	2500 只/盘
ULN2003ALQ/TR	QFN-16 3*3	2003A	编带	5000 只/盘
ULN2003AMS/TR	QSOP-16	2003A	编带	2500 只/盘

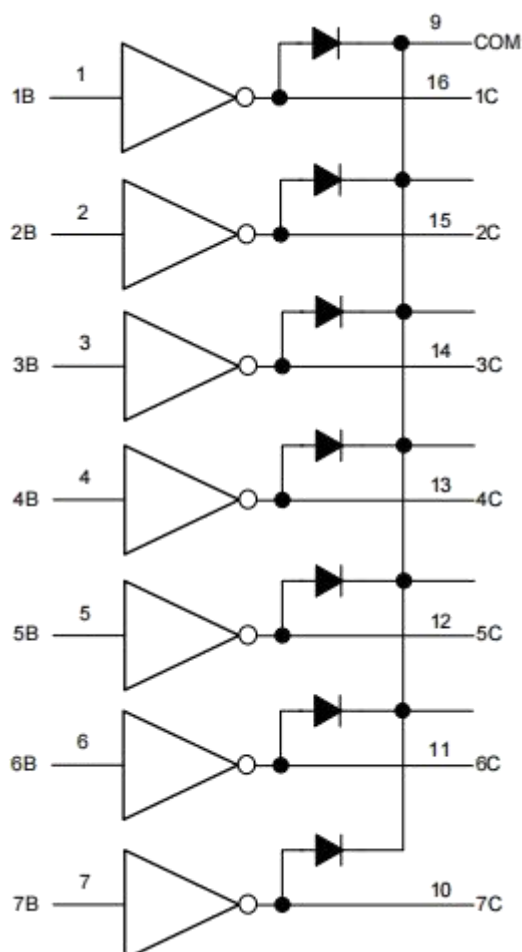
应用

- 继电器驱动
- 直流照明驱动
- 步进电机驱动
- 电磁阀
- 直流无刷电机驱动

管脚排列图



电路框图



极限参数

参数	符号	范围	单位
输入电压	V _{IN}	-0.5~30	V
输出电压	V _{OUT}	-0.5~50	V
钳位二极管反向电压	V _R	50	V
集电极持续工作电流	I _{OUT}	500	mA
钳位二极管正向电流	I _F	25	mA
储藏温度	T _{STG}	-55~150	°C
工作温度	T _{OPR}	-40~85	°C
结温	T _J	-40~150	°C
引脚温度 (焊接 10s)	T _{LEAD}	260	°C

注：极限参数是指无论在任何条件下都不能超过的极限值。万一超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

电气特性参数(除非特别指定 Ta=25°C)

参数	符号	测试条件	最小值	典型值	最大值	单位
输出管漏电流	I _{CEX}	T _A =25°C, V _{CE} =50V(图 1)			20	uA
		T _A =85°C, V _{CE} =50V(图 1)			100	
CE 饱和压降	V _{CE(sat)}	I _{OUT} =350mA, I _{IN} =500 uA(图 3)		1.3	1.6	V
		I _{OUT} =250mA, I _{IN} =350 uA(图 3)		1.1	1.3	
		I _{OUT} =100mA, I _{IN} =250 uA(图 3)		0.9	1.1	
开态输入电流	I _{I(ON)}	V _I =3.85V(图 4)		0.93	1.35	mA
关态输入电流	I _{I(OFF)}	I _C =500uA(图 5)	50	100		uA
		T _A =+25°C	50	100		
		T _A =+85°C	25	50		
开态输入电压	V _{I(ON)}	V _{CE} =2.0V, I _C =200mA(图 6)			2.4	V
		V _{CE} =2.0V, I _C =250mA(图 6)			2.7	
		V _{CE} =2.0V, I _C =300mA(图 6)			3.0	
输入电容	C _I			15	30	pF
导通延迟时间	t _{MH}	V _{OUT} =50V, R _L =130Ω			1.0	μS
关断延迟时间	t _{ML}	V _{OUT} =50V, R _L =130Ω			1.0	
嵌位二极管漏电流	I _R	V _R =50V(图 7)				μA
		T _A =+25°C		5	10	
		T _A =+85°C		10	50	
嵌位二极管正向压降	V _F	I _F =350mA(图 8)		1.7	2.0	V

1. 极限值是指超出该范围，器件有可能被损坏，并非器件的正常工作条件范围。电参数表提供了器件的工作条件范围；
2. 除特别指明外，所有条件适用于达林顿阵列；
3. 通常条件下，每路输出在 70°C、V_{CE} (Sat)= 1.6V 下脉冲宽度为 20ms 的持续工作电流为 350mA。

典型特性曲线

图 1.集电极电流 vs.饱和压降

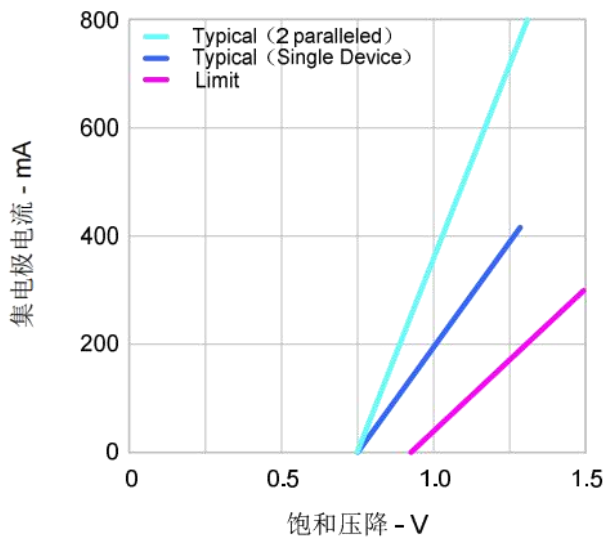


图 2.集电极电流 vs.输入电流

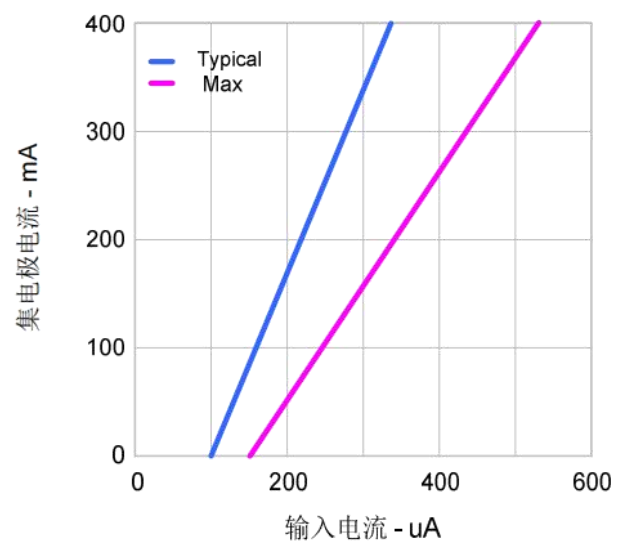


图 3.集电极电流 vs.输入电压

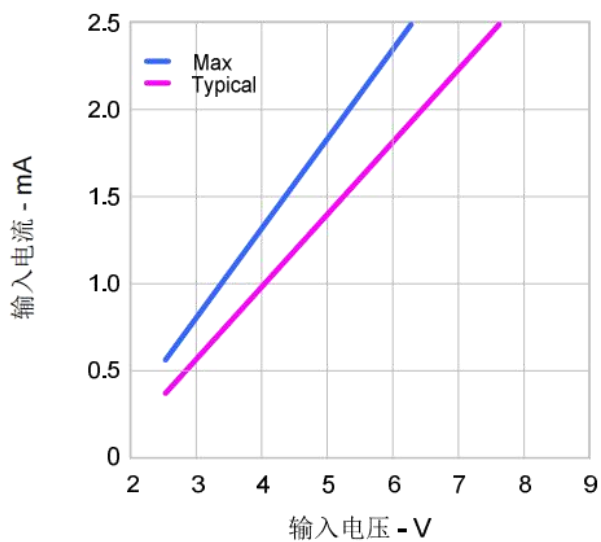
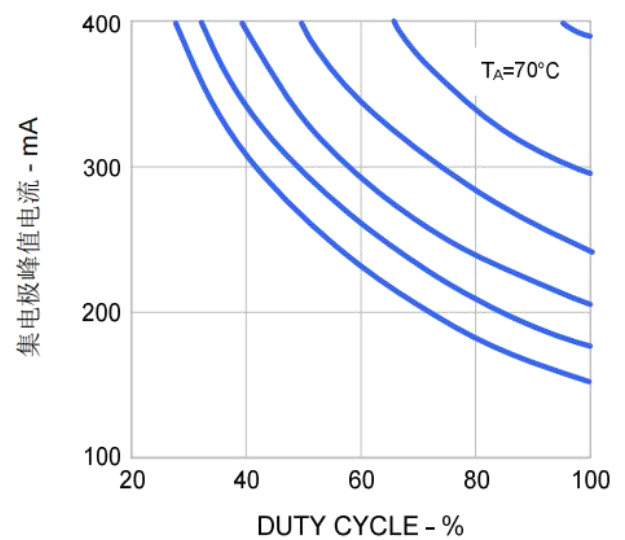
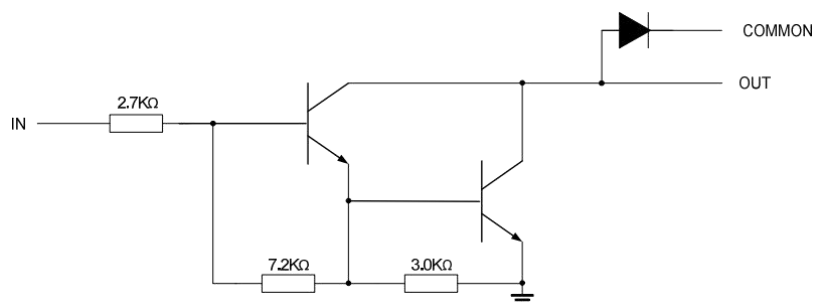


图 4.集电极电流 vs.记录同时导通



内部等效线路图



测试线路图

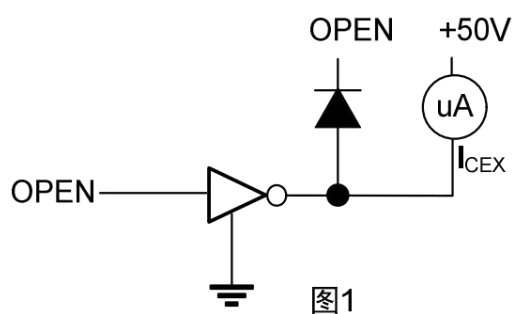


图1

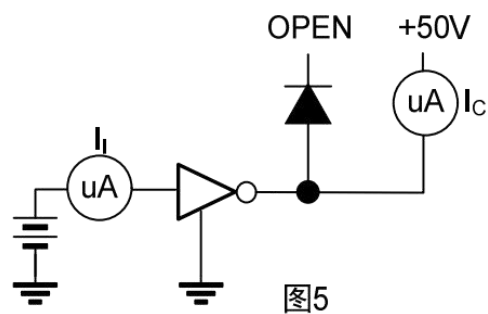


图5

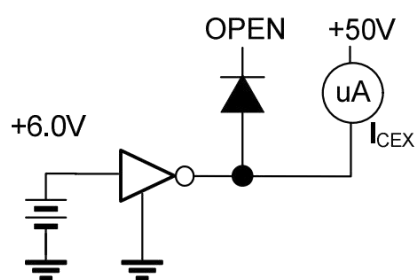


图2

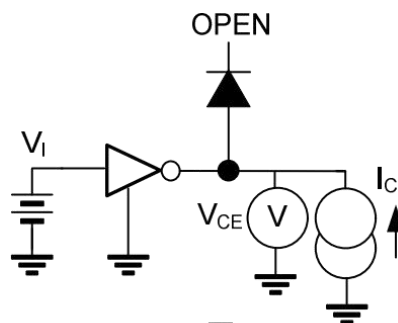


图6

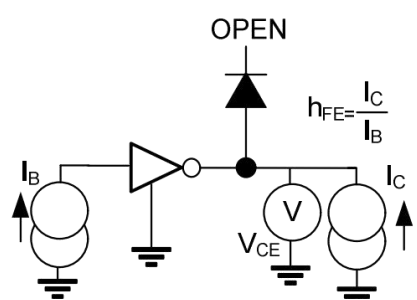


图3

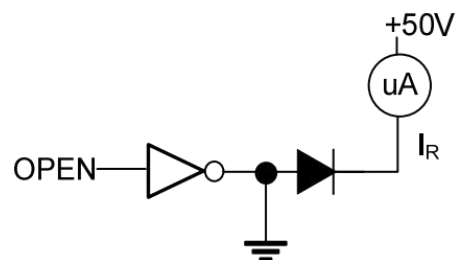


图7

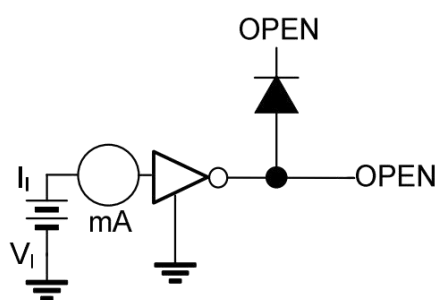


图4

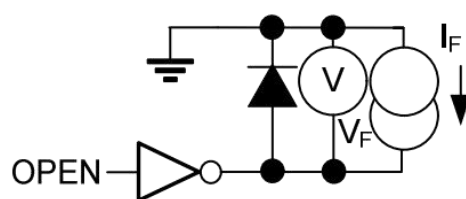
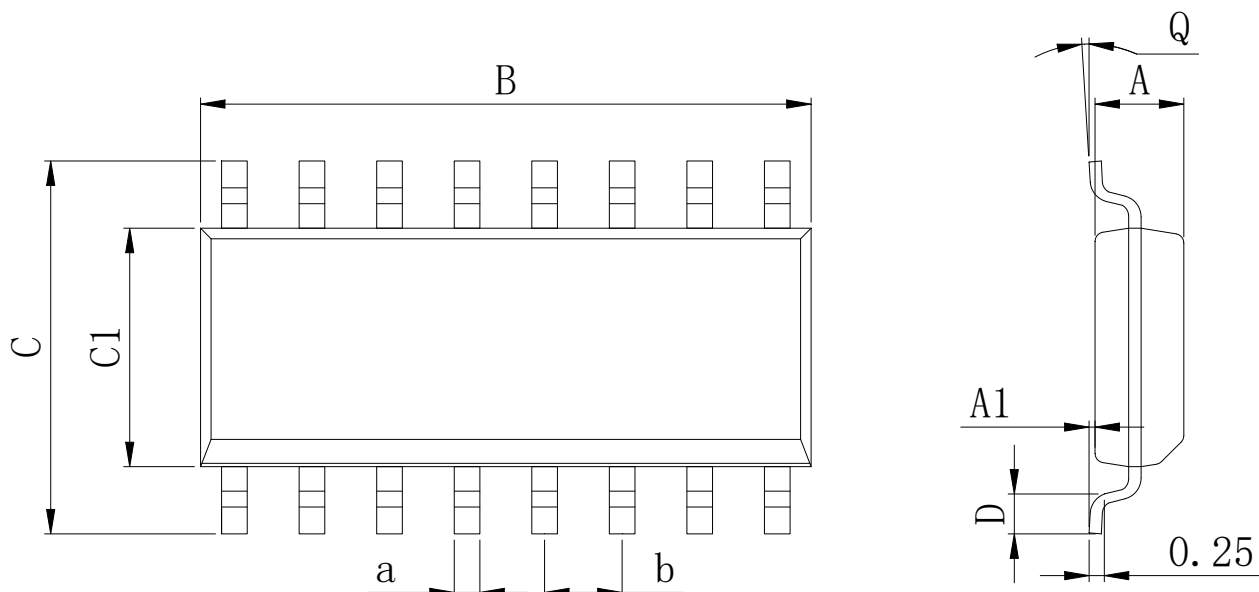


图8

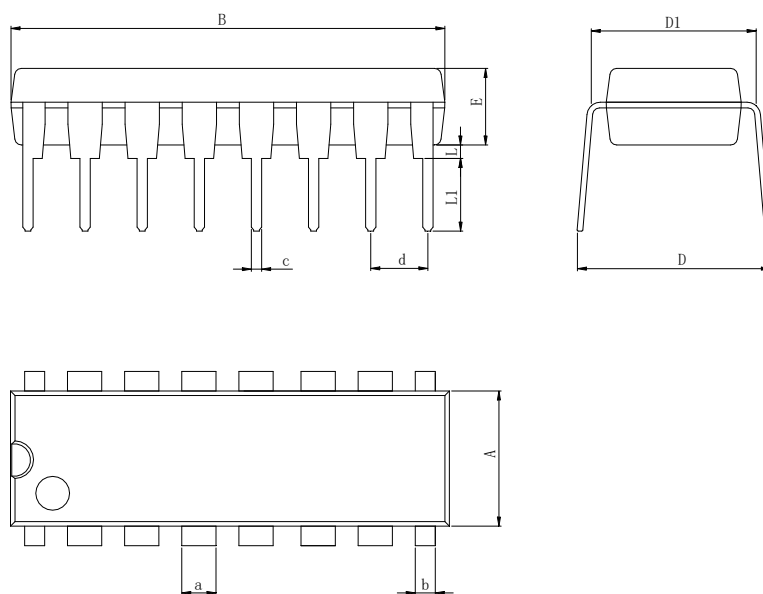
封装外型尺寸

SOP-16



Dimensions In Millimeters(SOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	9.80	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	10.0	6.20	4.00	0.80	8°	0.45	

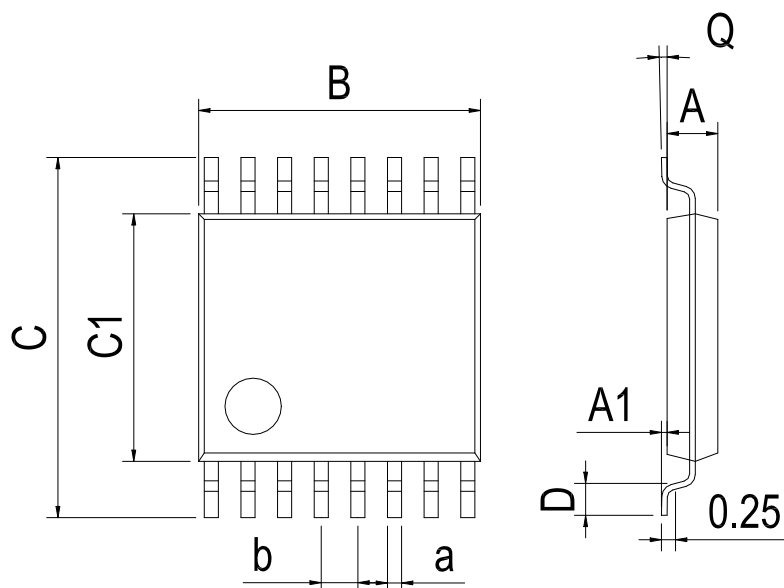
DIP-16



Dimensions In Millimeters(DIP-16)											
Symbol:	A	B	D	D1	E	L	L1	a	b	c	d
Min:	6.10	18.94	8.10	7.42	3.10	0.50	3.00	1.50	0.85	0.40	2.54 BSC
Max:	6.68	19.56	10.9	7.82	3.55	0.70	3.60	1.55	0.90	0.50	

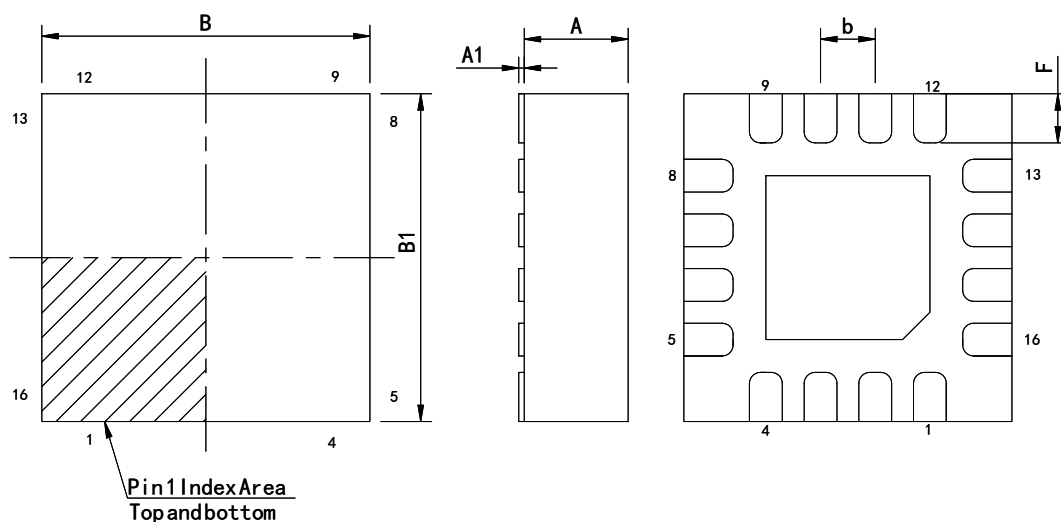
封装外型尺寸

TSSOP-16



Dimensions In Millimeters(TSSOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.85	0.05	4.90	6.20	4.30	0.40	0°	0.20	0.65 BSC
Max:	0.95	0.20	5.10	6.60	4.50	0.80	8°	0.25	

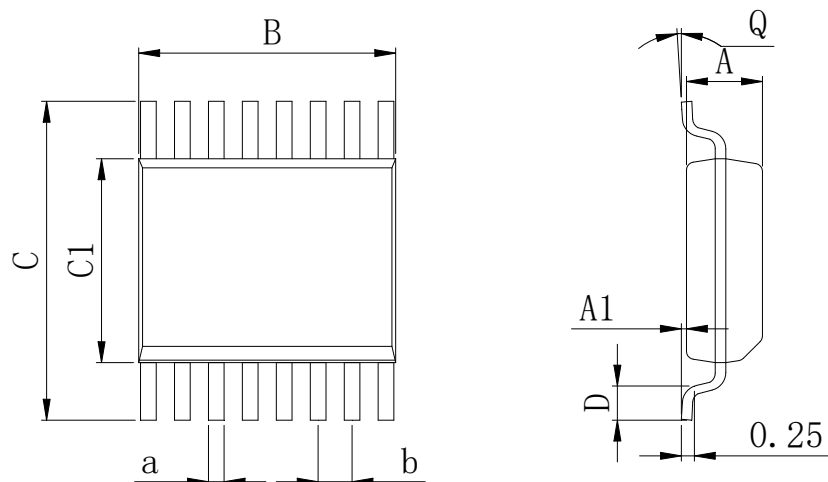
QFN-16 3*3



Dimensions In Millimeters(QFN-16 3*3)								
Symbol:	A	A1	B	B1	E	F	a	b
Min:	0.85	0	2.90	2.90	0.15	0.25	0.18	0.50TYP
Max:	0.95	0.05	3.10	3.10	0.25	0.45	0.30	

封装外型尺寸

QSOP-16



Dimensions In Millimeters(QSOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.80	5.80	3.80	0.40	0°	0.20	0.635 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.25	

修订历史

版本编号	日期	修改内容	页码
V1.0	2019-8	新修订	1-10
V1.1	2020-9	修改封装尺寸图 TSSOP-16、更新封装、更新 DIP-16 尺寸、增加极限参数注释	1、3、6、7
V1.2	2024-11	更新引脚焊接温度	3
V1.3	2025-6	新增 QSOP-16 封装	1
V1.4	2025-8	更新导通关断延时时间的测试条件	3

重要声明:

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。