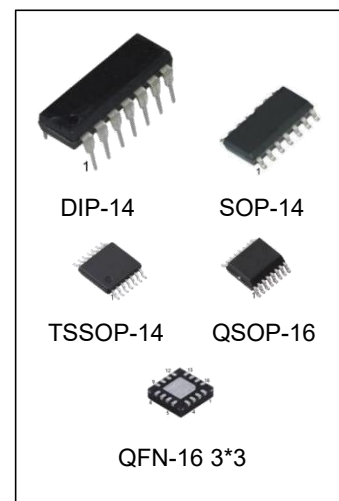


四运放集成电路

主要特点：

- 无需外接相位补偿电路
- 电源电压范围宽：单电源时， $V_{CC}=3\sim 32V$ ，双电源时， $V_{CC}=\pm 1.5V\sim 16V$
- 功耗电流小： $I_{CC}=0.6mA$ （典型）（ $R_L=\infty$ ）
- 输入电压范围可接近地电平



产品订购信息

产品名称	封装	打印名称	包装	包装数量
LM324N	DIP-14	LM324	管装	1000 只/盒
LM324M/TR	SOP-14	LM324	编带	2500 只/盘
LM324MT/TR	TSSOP-14	LM324	编带	2500 只/盘
LM324MS/TR	QSOP-16	LM324	编带	2500 只/盘
LM324LQ/TR	QFN-16 3*3	LM324	编带	5000 只/盘
LM224N	DIP-14	LM224	管装	1000 只/盒
LM224M/TR	SOP-14	LM224	编带	2500 只/盘
LM224MT/TR	TSSOP-14	LM224	编带	2500 只/盘
LM224MS/TR	QSOP-16	LM224	编带	2500 只/盘
LM224LQ/TR	QFN-16 3*3	LM224	编带	5000 只/盘

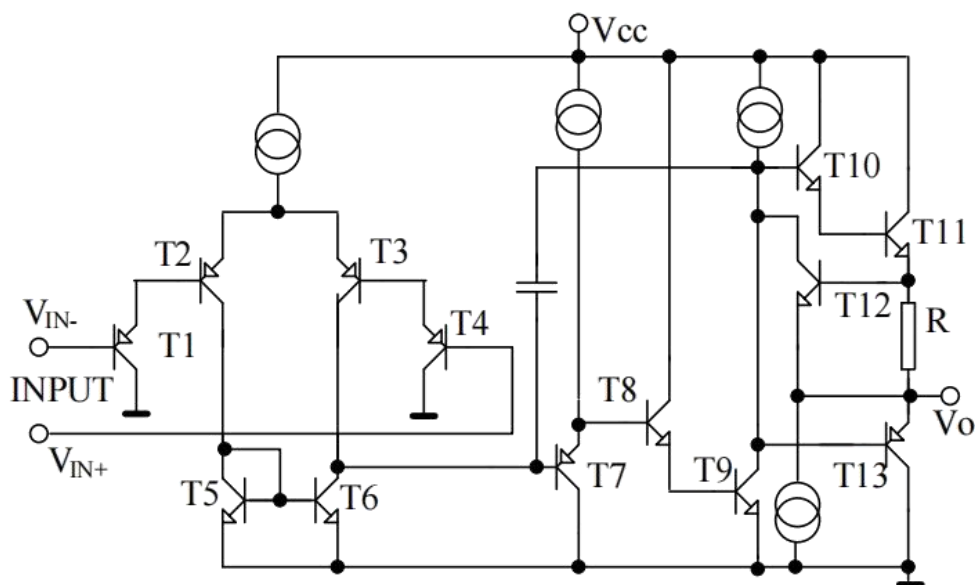
概述:

本电路为高性能、具有四个独立的运算放大器，内含相位补偿电路，适用于收录机和音调系统作音调均衡网络，也用于其他场合。采用 14 引线双列直插式塑料封装 (DIP14)，功耗 720mW，以及贴片 SOP14/ TSSOP-14/ QSOP-16/ QFN-16 封装，功耗 400mW。

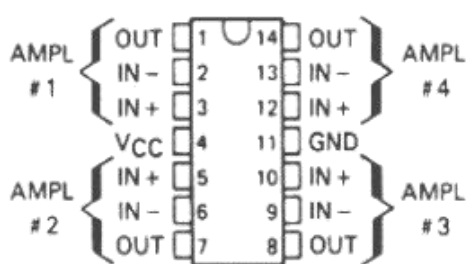
原理简介

LM324/LM224 由四个完全相同的运算放大器组成，单元电路如下图所示，其工作原理简要说明如下：输入信号加到 T_1 、 T_4 基极，经差分放大后； T_8 、 T_9 于复合放大构成中间级；输出级由 $T_{10} \sim T_{13}$ 组成。其中 T_{12} 为保护管，当输出电流过大时， R 上压降增大使 T_{12} 饱和导通， T_{12} 集电极电位下降，接近 $1/2V_{CC}$ ，使得推挽管 T_{10} 、 T_{11} 和 T_{13} 截止，从而起到保护作用。电容 C 为相位补偿电容。

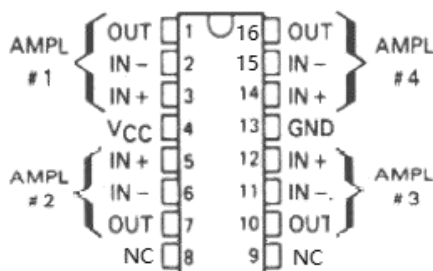
内部电路图



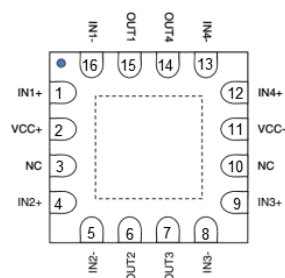
引脚排列



DIP-14/SOP-14/TSSOP-14



QSOP-16



QFN-16 3*3

引出端功能符号

引出端序号			符 号	功 能
DIP/SOP/TSSOP	QSOP	QFN		
1	1	15	OUT (#1)	输出 1
2	2	16	IN- (#1)	反向输入 1
3	3	1	IN+ (#2)	正向输入 1
4	4	2	Vcc	电源
5	5	4	IN+ (#2)	正向输入 2
6	6	5	IN- (#2)	反向输入 2
7	7	6	OUT (#2)	输出 2
8	10	7	OUT (#3)	输出 3
9	11	8	IN- (#3)	反向输入 3
10	12	9	IN+ (#3)	正向输入 3
11	13	11	GND	地
12	14	12	IN+ (#4)	正向输入 4
13	15	13	IN- (#4)	反向输入 4
14	16	14	OUT (#4)	输出 4
-	8,9	3,10	NC	内部无任何连接

极限值

(绝对最大额定值, 若无其它规定, $T_{amb}=25^{\circ}\text{C}$)

参 数	符 号	测 试 条 件	额 定 值	单 位
电源电压	Vcc		32	V
差动输入电压	Vid		32	V
最大输入电压	Vin		-0.3~32	V
允许功耗	Pd	DIP SOP	720 400	mW
工作温度	Topr	LM324	0~+70	$^{\circ}\text{C}$
		LM224	-40~+85	$^{\circ}\text{C}$
贮存温度	Tstg		-55~+125	$^{\circ}\text{C}$
引脚温度 (焊接 10s)	T _{LEAD}		260	$^{\circ}\text{C}$
ESD 静电保护		CDM:器件充电模型	1500	V

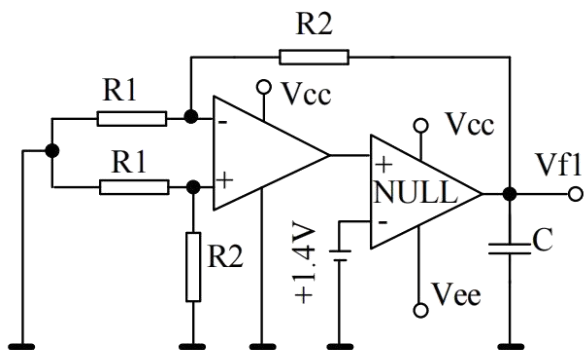
说明: 绝对最大额定值是指超出该工作范围, 器件有可能被损坏。长期工作于绝对最大额定值条件下, 会影响器件的可靠性。绝对最大额定值仅是应力规格值。

电特性

(若无其它规定, $V_{cc}=5\text{V}$, $T_{amb}=25^{\circ}\text{C}$)

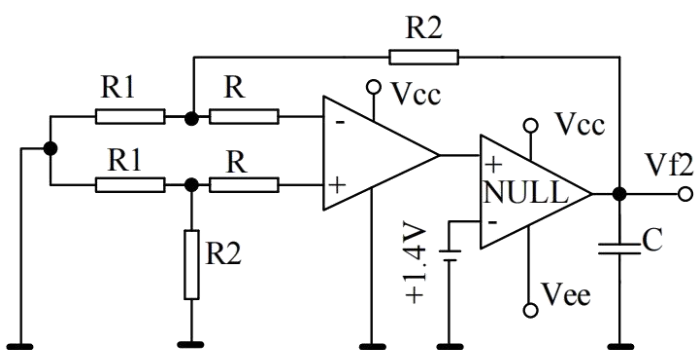
参数	符号	测试条件	最小值	典型值	最大值	单位
失调输入电压	Vio			± 2	± 7	mV
输入失调电流	Iio	lin(+)/lin(-)		± 5	± 50	nA
输入偏置电流	Iba			45	250	nA
共模输入电压范围	Vicm		0		$V_{cc}-1.5$	V
共模抑制比	Kcmr		65	80		dB
强信号电压增益	Gv	$V_{cc}=15\text{V}, R_L \geq 2\text{ k}\Omega$	25	100		V/mV
输出电压范围	Vo		0		$V_{cc}-1.5$	V
电源纹波抑制比	PSRR		65	100		dB
通 道 分 离	Cs	$f=1\text{kHz}\sim 20\text{kHz}$		120		dB
消耗电流 (1)	Icc			0.6	2	mA
消耗电流 (2)	Icc	$V_{cc}=30\text{V}$		1.5	3	mA
输出电流 (1)	I _o	$V_{in+}=1\text{V}, V_{in-}=0\text{V}$	20	35		mA
输出电流 (2)	I _o	$V_{in+}=0\text{V}, V_{in-}=1\text{V}$	10	13		mA

测试原理图 (注: NULL 指零放大器)



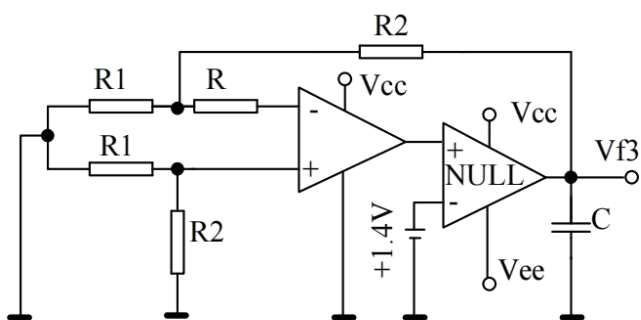
$$V_{io} = V_{f1} / (1 + R_2/R_1)$$

输入失调电压 V_{io} 测试图



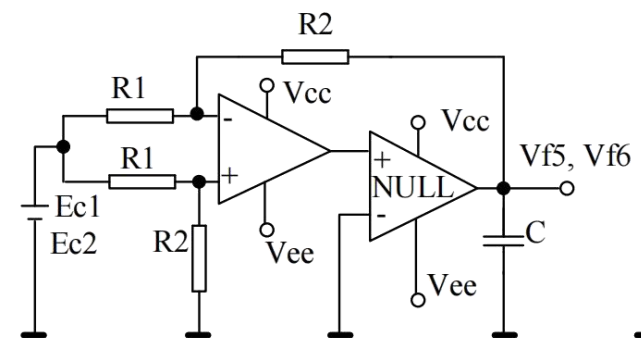
$$I_{io} = (V_{f2} - V_{f1}) / R (1 + R_2/R_1)$$

输入失调电流 I_{io} 测试图



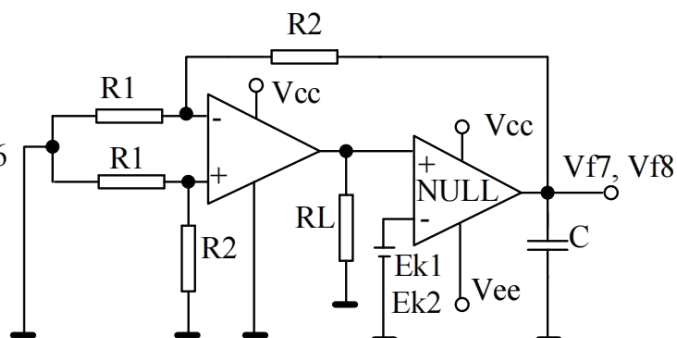
$$I_{BA} = (V_{f4} - V_{f3}) / 2R (1 + R_2/R_1)$$

输入偏置电流 I_{BA} 测试图



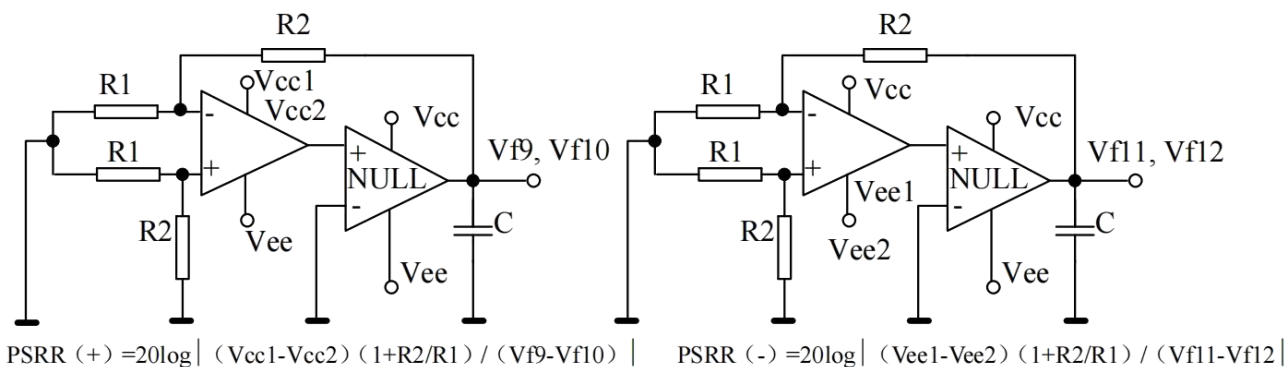
$$CMR = 20 \log \left| (E_{c1} - E_{c2}) (1 + R_2/R_1) / (V_{f5} - V_{f6}) \right|$$

共模抑制比 CMR 及共模输入电压范围 V_{ICM} 测试图

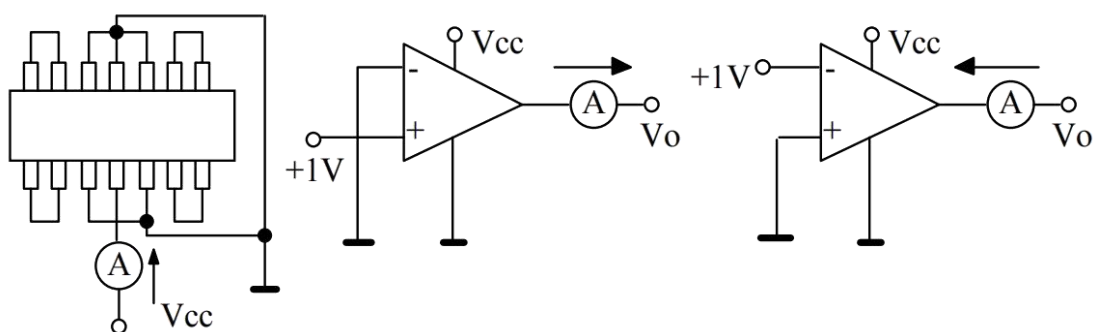


$$G_v = (E_{k1} - E_{k2}) (1 + R_2/R_1) / (V_{f8} - V_{f7})$$

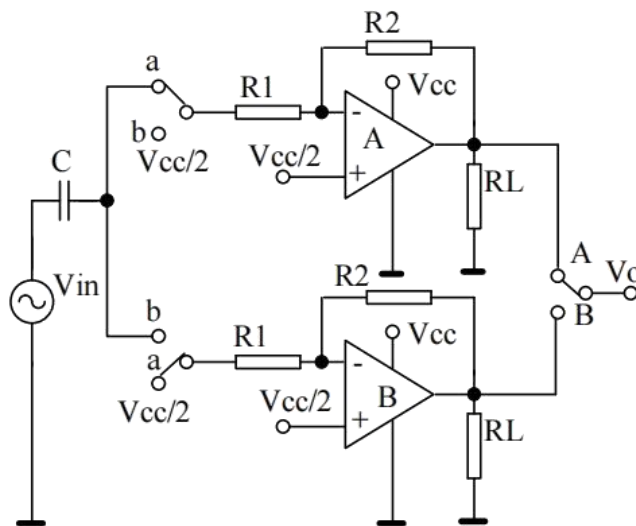
电压增益 G_v 测试图



电源纹波抑制比 PSRR 测试图



消耗电流 I_{cc} 及输出电流 I_o 测试图



通道分离度 C_s 测试图

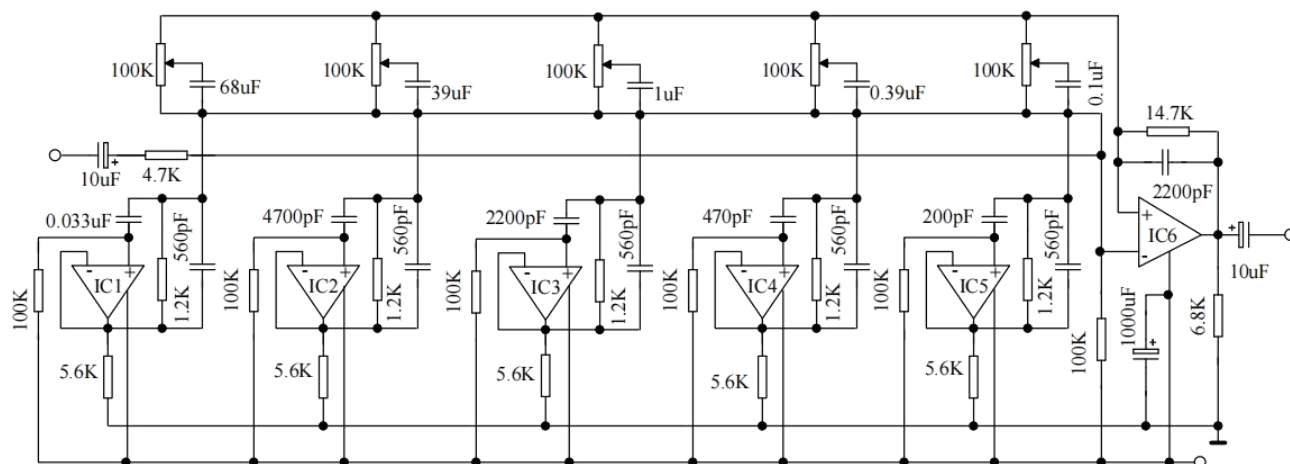
SW: A

$$C_s (A \rightarrow B) = 20 \log \left(\frac{R2 \cdot V_{OA}}{R1 \cdot V_{OB}} \right)$$

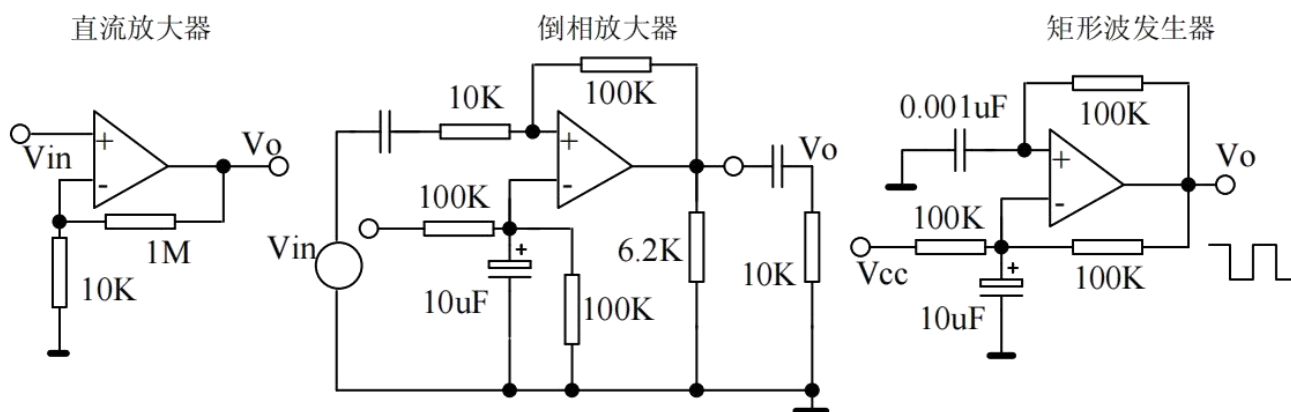
SW: B

$$C_s (B \rightarrow A) = 20 \log \left(\frac{R2 \cdot V_{OB}}{R1 \cdot V_{OA}} \right)$$

应用图

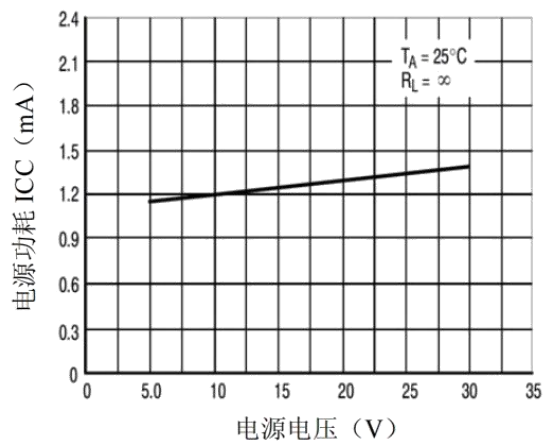
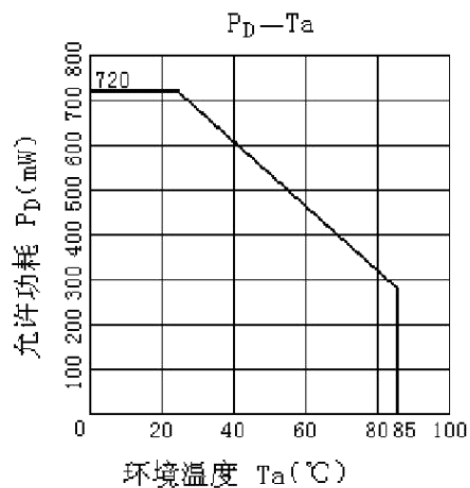


LM324 用于五频率音调控制电路



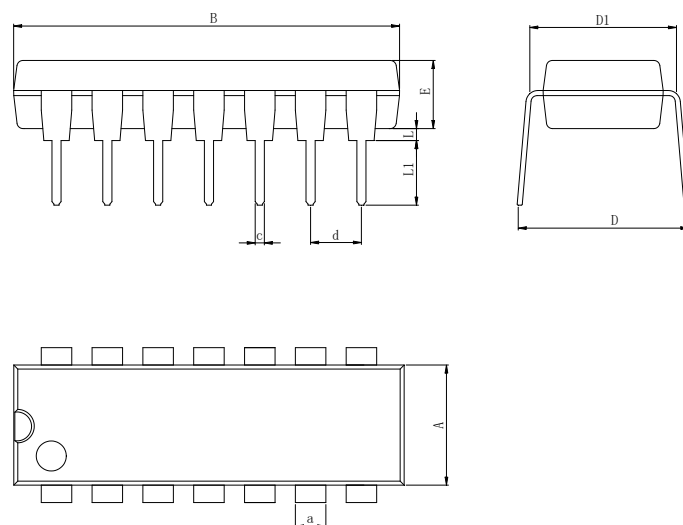
LM324 的其它应用

特性曲线



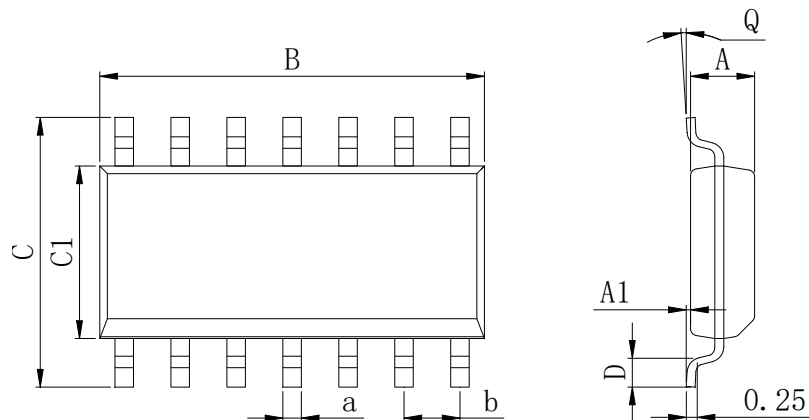
封装外形尺寸

DIP-14



Dimensions In Millimeters(DIP-14)										
Symbol:	A	B	D	D1	E	L	L1	a	c	d
Min:	6.10	18.94	8.10	7.42	3.10	0.50	3.00	1.50	0.40	2.54 BSC
Max:	6.68	19.56	10.9	7.82	3.55	0.70	3.60	1.55	0.50	

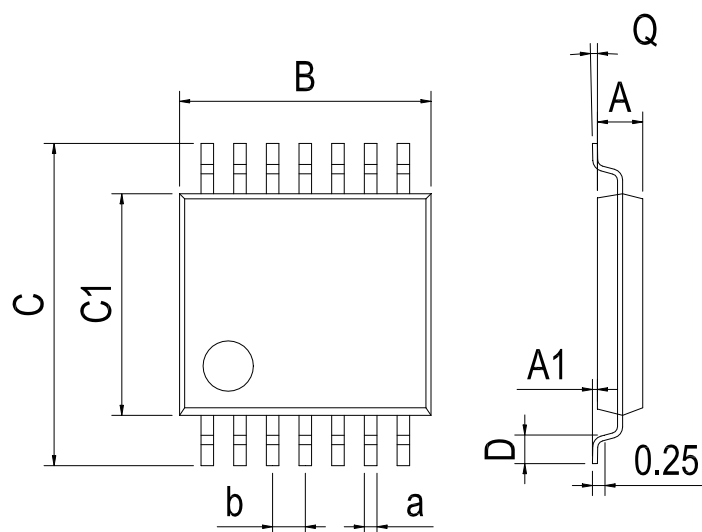
SOP-14



Dimensions In Millimeters(SOP-14)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	8.55	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	8.75	6.20	4.00	0.80	8°	0.45	

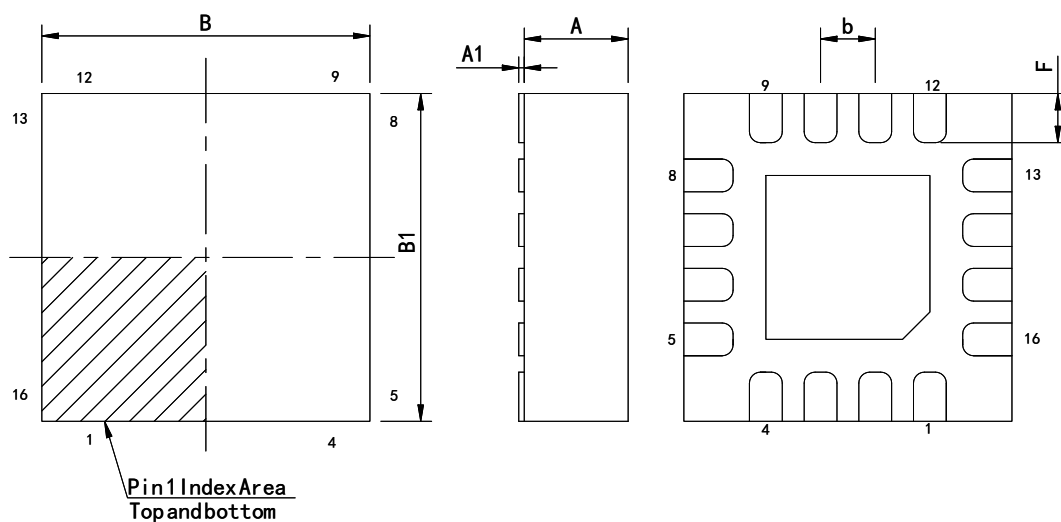
封装外形尺寸

TSSOP-14



Dimensions In Millimeters(TSSOP-14)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.85	0.05	4.90	6.20	4.30	0.40	0°	0.20	0.65 BSC
Max:	0.95	0.20	5.10	6.60	4.50	0.80	8°	0.25	

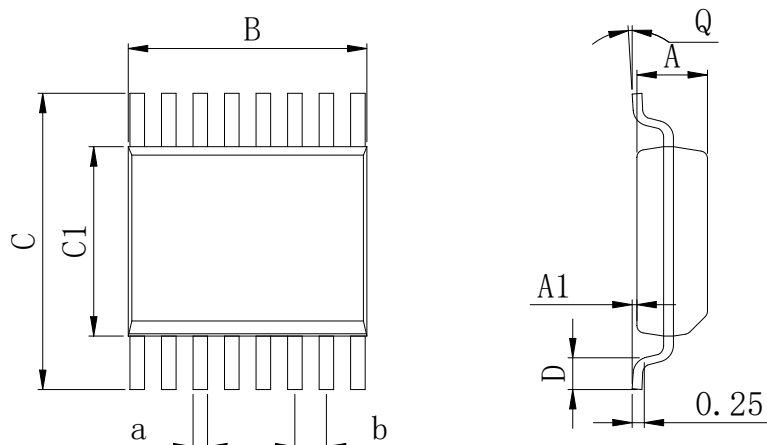
QFN-16 3*3



Dimensions In Millimeters(QFN-16 3*3)								
Symbol:	A	A1	B	B1	E	F	a	b
Min:	0.85	0	2.90	2.90	0.15	0.25	0.18	0.50TYP
Max:	0.95	0.05	3.10	3.10	0.25	0.45	0.30	

封装外形尺寸

QSOP-16



Dimensions In Millimeters(QSOP-16)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.80	5.80	3.80	0.40	0°	0.20	0.635 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.25	

修订历史

版本编号	日期	修改内容	页码
V1.0	2011-8	新修订	1-12
V1.1	2024-7	文档重新格式化	1-12

重要声明：

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。