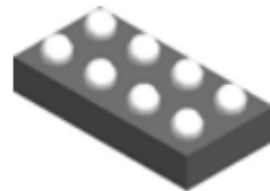




## INS6102B — 1:2 低抖动时钟缓冲器

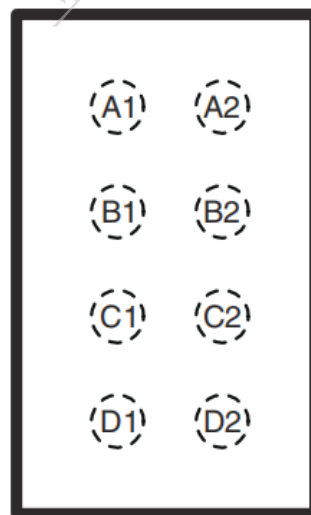
### 特性

- 支持 2 路 LVCMOS 输出 (10MHz~80MHz)
- 支持正弦波和方波输入
  - 最小正弦波为 0.3V 信号 (峰峰值)
  - 内部集成交流耦合
- 低附加相位抖动
  - LVCMOS 输入时: 0.35ps ( $f_{IN} = 26 \text{ MHz}$ ,  $V_{pp} = 0.8V$ ,  $BW=10\text{Hz}\sim 5\text{MHz}$ )
  - 正弦波输入时: 0.40ps ( $f_{IN} = 26 \text{ MHz}$ ,  $V_{pp} = 1.4V$ ,  $BW=10\text{Hz}\sim 5\text{MHz}$ )
- 自适应输出级控制, 限制输出转换速率降低 EMI
- 1.8V LDO 输出
- 高低电平转换功能
- 超小型 8 凸点 YFP 0.4mm, 间距 WCSP(0.8mm × 1.6mm)
- 温度范围:  $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- 符合 RoHS 标准



### 应用

- 手机
- 全球定位系统 (GPS)
- 无线 LAN
- FM 无线电
- WiMAX
- W-BT



### 说明

INS6102B 是一款双通道时钟扇出缓冲器, 适用于需要时钟缓冲且具有最小附加相位噪声和扇出功能的便携式终端设备 (如手机)。该器件将温度补偿晶体振荡器 (TCXO) 等单个主时钟缓冲至多个外设。该器件支持两路时钟请求输入 (CLK\_REQ1 和 CLK\_REQ2), 其中每路输入均支持单个时钟输出, 同时 INS6102B 支持高低电平转换功能。



## 修改记录表

版本	修改内容	起草	修正日期
V1.0	初始规格		2025.04.25
V1.1	1. 勘误，管脚定义 D2 误写 “CLK_OUT1”，纠正回 “CLK_OUT2” 2. MCLKIN 绝对参数，最大值修改成 1.98V		2025.06.04



## 目录

### 目录

1. 产品概述.....	4
2. 原理框图.....	4
3. 管脚定义.....	5
4. 电气参数.....	5
4.1. 绝对参数.....	5
4.2. 额定参数.....	6
4.3. DC 参数.....	6
4.4. 功耗.....	6
4.5. LDO.....	7
4.6. 时钟输入.....	7
4.7. 时钟输出特性.....	8
5. 功能描述.....	8
5.1 支持正弦波和方波输入.....	8
5.2 内部自带 LDO 供电.....	9
5.3 模式切换及芯片使能.....	9
5.4 典型应用.....	10
6. 环境说明.....	11
7. 封装信息.....	12



## 1. 产品概述

INS6102B 是一款双通道时钟输出驱动电路，具有时钟驱动功能、最小附加相位噪声以及极小的通道间偏差的特点，适用于需要将时钟缓冲且具有最小附加相位噪声和扇出功能的便携式终端设备（如手机）。该芯片将温度补偿晶体振荡器（TCXO）等的时钟信号驱动输出到多个外设。该芯片支持两路时钟请求输入 CLK\_REQ1 和 CLK\_REQ2，每路输出有对应的请求信号单独使能。

芯片在主时钟输入(MCLK\_IN)端接收方波或正弦波，可接收的最小正弦波为 0.3V（峰值）信号。

此芯片具有集成的低压稳压器(LDO)，该 LDO 可接受 2.3V 至 5.5V 的输入电压，可输出 1.8 V、50mA 为外围设备提供稳定电源。

此芯片同时还支持电平转换，可以将时钟电平从高电平转换到低电平。（高电平(1.68 ~ 1.98V) / 低电平(1.08 ~ 1.32V)。

此芯片采用 0.4mm 间距晶圆级芯片 (WCSP) 封装 (0.78mm × 1.58mm)。

## 2. 原理框图

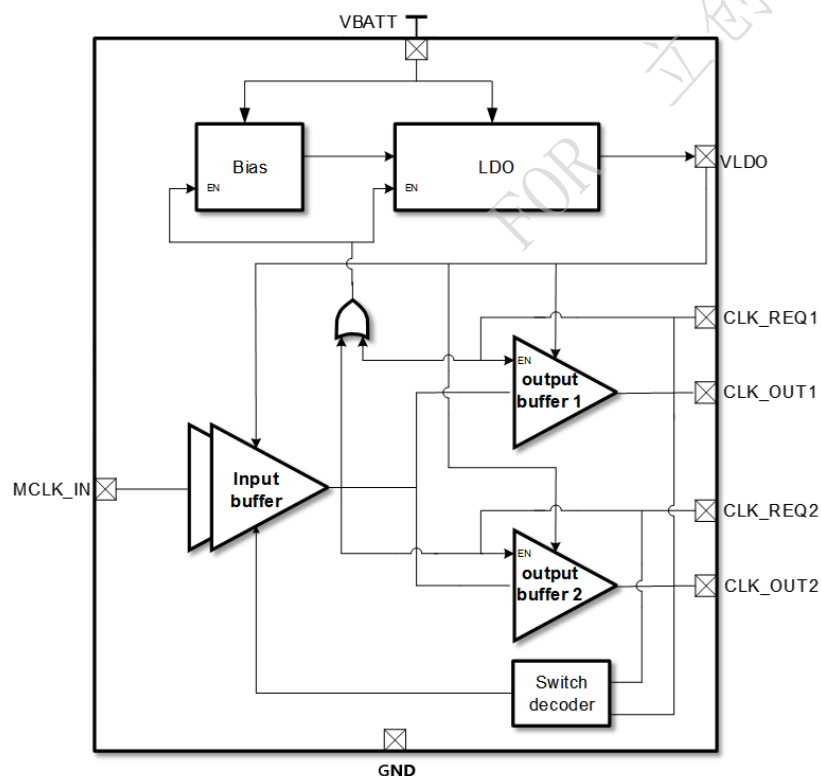


Figure 1 6102B 原理框图



### 3. 管脚定义

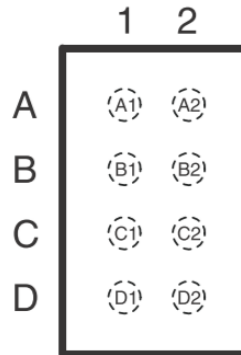


Figure 2 6102B 顶层俯视图

管脚编号	管脚名称	I/O	描述
A1	V <sub>BATT</sub>	I	电源
A2	CLK_OUT1	O	时钟输出 1
B1	V <sub>LDO</sub>	O	LDO 电压 1.8 V 输出（同时给片内其他模块供电）
B2	CLK_REQ1	I	时钟请求信号 1，对应于时钟输出 1
C1	MCLK_IN	I	主时钟输入信号
C2	CLK_REQ2	I	时钟请求信号 2，对应于时钟输出 2
D1	GND	/	地
D2	CLK_OUT2	O	时钟输出 2

图表 1 芯片引脚功能说明

### 4. 电气参数

#### 4.1. 绝对参数

当芯片的工作条件超过下表中规定的最大绝对值时，可能导致芯片永久损坏，长时间在最大绝对值条件下工作，可能会影响芯片的寿命和可靠性。

参数	记号	最小	最大	单位	备注
供电电压	V <sub>BATT</sub>	-0.3	7	V	/
输入电压	CLK_REQ_1/2	-0.3	V <sub>BATT</sub> + 0.3	V	/
	MCLK_IN	-0.3	1.98	V	/
输出电压	V <sub>LDO</sub> , CLK_OUT_1/2	-0.3	1.98	V	/
输入电流	GND, V <sub>BATT</sub> , V <sub>LDO</sub>		±50	mA	/
输出电流	CLK_OUT1/2		±20	mA	/
储存温度	T <sub>stg</sub>	-55	150	°C	/



工作温度	T <sub>A</sub>	-40	85	°C	/
结温	T <sub>J</sub>	-40	150	°C	/

图表 2 绝对参数图表

## 4.2. 额定参数

测试条件:  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ , 推荐芯片在下表标明的额定电气范围内工作。

参数	记号	数值			单位	备注
		最小值	典型值	最大值		
供电电压	V <sub>BATT</sub>	2.3	3.3	5.5	V	/
输出时钟电压	CLK_OUT1/2	0	/	1.89	V	/
MCLK_IN 电压	MCLK_IN	0	/	1.89	V	/
输入控制电压	CLK_REQ_1/2	0	/	3.6	V	/
输出电流	I <sub>OH</sub>	-8	/	/	mA	/
	I <sub>OL</sub>	/	/	8	mA	/

图表 3 额定参数图表

## 4.3. DC 参数

测试条件:  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$

参数	记号	数值			单位	备注
		最小值	典型值	最大值		
CLK_OUT1/2 输出高低电平	VOH1	1.44	1.8	/	V	Mode1, IOH = -8 mA
	VOH2	0.96	1.2	/	V	Mode2, IOH = -8 mA
	VOL	/	0	0.6	V	IOL = 8 mA
CLK_REQ_1/2 输入高低电平	VIH1	1.44	1.8	/	V	Mode1
	VIH2	2.7	3.3	/	V	Mode2
	VIL	/	0	0.36	V	/
MCLK_IN SWING	SW <sub>CLKIN</sub>	0.3	1.8	1.89	V	内部集成交流耦合, 可选用正弦波输入或 方波输入

图表 4 DC 参数图表

## 4.4. 功耗

参数	测试条件	最小值	典型值	最大值	单位	备注
----	------	-----	-----	-----	----	----



$I_{SB}$	MCLK_IN=0Hz,CLK_REQ_1/2=0V	/	0.2	1	$\mu A$	/
$I_{CCS}$	MCLK_IN=0Hz,CLK_REQ_1/2=1.8V	/	0.4	1	mA	/
$I_{OB}$	$f_{IN} = 26 \text{ MHz}$ $C_{Load} = 50 \text{ pF}$ CLK_REQ_1=0V, CLK_REQ_2=1.8V 或 者 CLK_REQ_1=1.8V, CLK_REQ_2=0V	/	3.6	/	mA	/
$C_{PD}$	$f_{IN} = 26 \text{ MHz}$	/	/	20	pF	Power dissipation capacitance

图表 5 典型场景功耗

## 4.5. LDO

参数	测试条件	Min	Typ	Max	单位	备注
$V_{OUT}$	$I_{OUT} = 50 \text{ mA}$	1.71	1.8	1.89	V	/
$V_{LDO}$	Mode2 状态	1.08	1.2	1.32	V	外灌电源
		1.62	1.8	1.98	V	
$C_{LDO}$	/	1	2.2	10	$\mu F$	外部负载电容
$I_{OUT(SC)}$	$R_L = 0 \Omega$	/	100	/	mA	输出短路电流
$I_{OUT(pk)}$	$V_{BATT} = 2.3 \text{ V}$ , $V_{LDO} = V_{OUT} - 5\%$	/	/	100	mA	输出峰值电流
$PSR$	$V_{BATT} = 2.3 \text{ V}$ $I_{OUT} = 2 \text{ mA}$	$f_{IN} = 217 \text{ Hz and } 1 \text{ KHz}$	56	/	/	电源抑制
		$f_{IN} = 3.27 \text{ MHz}$	38	/	/	
$t_{su}$	$V_{BATT} = 2.3 \text{ V}$ , $C_{LDO} = 1 \mu F$ CLK_REQ_n to $V_{IH} = 1.71 \text{ V}$	/	0.2	/	ms	LDO 启动时间
	$V_{BATT} = 5.5 \text{ V}$ , $C_{LDO} = 10 \mu F$ CLK_REQ_n to $V_{IH} = 1.71 \text{ V}$	/	/	1	ms	

图表 6 LDO 特性

## 4.6. 时钟输入

参数	测试条件	Min	Typ	Max	单位	备注
$I_I$	$V_I = 0$ 或 $V_I = V_{IH}$	/	/	1	$\mu A$	MCLK_IN, CLK_REQ1/2 漏电流
$C_I$	$f_{IN} = 26 \text{ MHz}$	/	0.9	/	pF	输入电容
$R_I$	$f_{IN} = 26 \text{ MHz}$	/	4.8	/	k $\Omega$	输入阻抗
$f_{IN}$	/	10	26	80	MHz	输入频率范围

图表 7 时钟输入特性



## 4.7. 时钟输出特性

测试条件： 正弦波时钟源输入

参数	测试条件		Min	Typ	Max	单位	备注
附加相位噪声	$f_{IN} = 26 \text{ MHz}$ $t_r/t_f \leq 1 \text{ ns}$	1KHz offset	/	-139	/	dBc/Hz	/
		10KHz offset	/	-148	/		
		100KHz offset	/	-155	/		
		1MHz offset	/	-155	/		
附加抖动	$f_{IN} = 26 \text{ MHz}$ $V_{pp} = 1.4V$ $BW = 10 \text{ Hz} - 5 \text{ MHz}$		/	0.31	/	ps (rms)	Mode1
附加抖动	$f_{IN} = 26 \text{ MHz}$ $V_{pp} = 1.4 \text{ V}$ $BW = 12 \text{ KHz} - 5 \text{ MHz}$		/	0.25	/	ps (rms)	Mode2
$t_{DL}$	/		/	11	/	ns	传输延时： 由 Buffer 的 输入到输出
$DC_L$	$f_{IN} = 26 \text{ MHz}$ $DC_{IN} = 50\%$		45%	50%	55%	/	输出占空比
$t_r$	$C_L = 10 \text{ pF} - 50 \text{ pF}$		1	/	5.2	ns	20% to 80% 上升时间
$t_f$	$C_L = 10 \text{ pF} - 50 \text{ pF}$		1	/	5.2	ns	20% to 80% 下降时间
$t_{sk}$	$C_{L1} = C_{L2} = 10 \text{ pF} - 50 \text{ pF}$		-0.5	/	0.5	ns	通道间偏斜

图表 8 时钟输出特性

## 5. 功能描述

### 5.1 支持正弦波和方波输入

时钟信号 MCLK\_IN 支持正弦波或者方波输入， $C_{MCLK}$ 为内部交流耦合电容，允许从 TCXO 直接连接到芯片输入，无需外部电容。在时钟信号的串联路径中添加的任何外部组件均可能增加相位噪声和抖动。

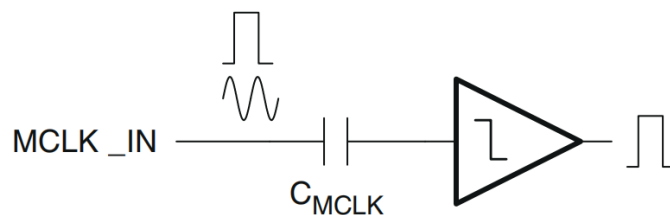


Figure 3 芯片内置 AC 耦合电容





## 5.2 内部自带 LDO 供电

本芯片具有集成的低压降 (LDO) 稳压器, 该稳压器可接受 2.3V 至 5.5V 的输入电压, 输出为 1.8 V、50mA。当芯片工作在模式 1 时, 芯片 Core 电压使用内部集成 LDO 供电。当芯片工作在模式 2 时, 芯片 Core 电压需外部供电, 通过芯片  $V_{LDO}$  PIN 输入。

## 5.3 模式切换及芯片使能

模式 1: 芯片 Core 电压使用内部集成 LDO 输出 1.8V 供电。

模式 2: 芯片 Core 电压使用外部供电,  $V_{LDO}$  PIN 作为外灌电源为芯片供电, 输入电压一般为 1.2V 或 1.8V, 取决于用户需求。当 CLK\_REQ\_1/2 其中有一个管脚输入电平为  $V_{IH2}$  时候, 芯片就会进入模式 2。

待机模式: 当外部两个请求时钟信号为低电平的时候, 芯片内部关闭 LDO, 此时芯片进入待机低功耗模式, 芯片待机电流 0.2uA, 可大大减小应用系统的功耗。

可以根据外部请求信号的输入电压值来控制芯片内部的输出 BUFFER、LDO 模块。

类型	信号	Min	Max	单位
$V_{H1}$	CLK_REQ_1/2	1.44	1.89	V
$V_{H2}$		2.7	3.6	V
$V_L$			0.36	V

图表 9 请求信号的高低电平定义:

INPUTS			OUTPUTS		VLDO	Note
MCLK_IN	CLK_REQ1	CLK_REQ2	CLK_OUT1	CLK_OUT2		
X	$V_L$	$V_L$	L	L	X	待机模式
CLK	$V_L$	$V_{H1}$	L	CLK	1.8V	芯片工作在 模式 1
CLK	$V_{H1}$	$V_L$	CLK	L	1.8V	
CLK	$V_{H1}$	$V_{H1}$	CLK	CLK	1.8V	
CLK	$V_L$	$V_{H2}$	L	CLK	Input VIO	芯片工作在 模式 2
CLK	$V_{H2}$	$V_L$	CLK	L	Input VIO	
CLK	$V_{H2}$	$V_{H2}$	CLK	CLK	Input VIO	

图表 10 工作状态:



## 5.4 典型应用

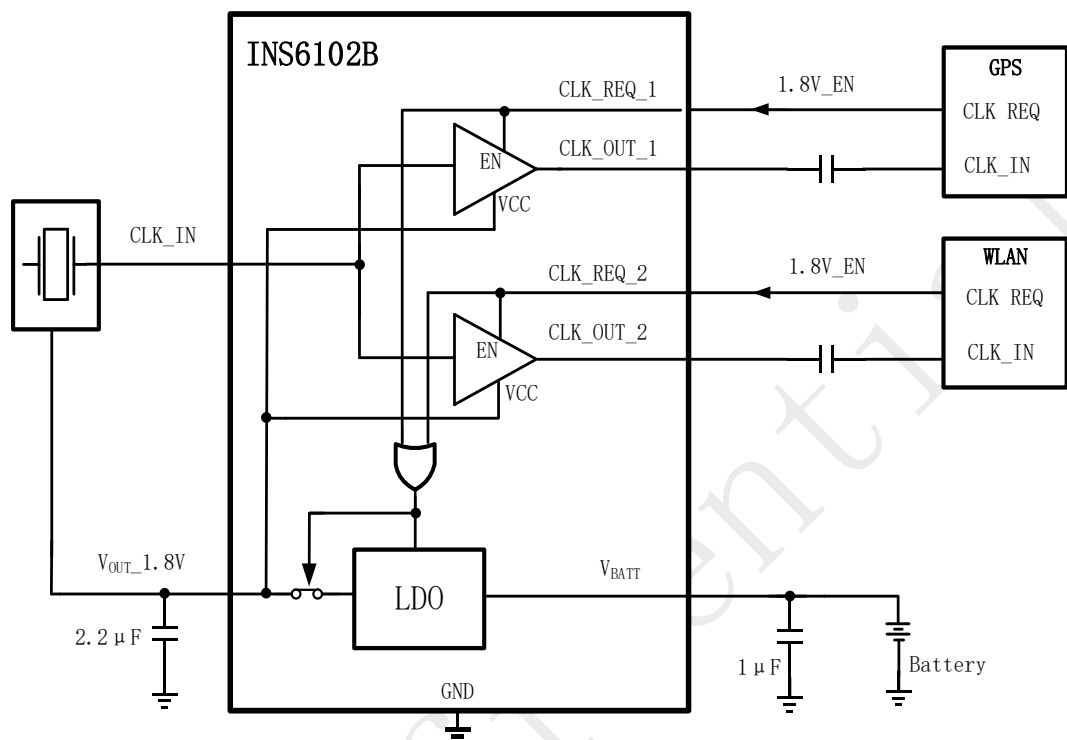


Figure 4 移动设备-典型应用 1

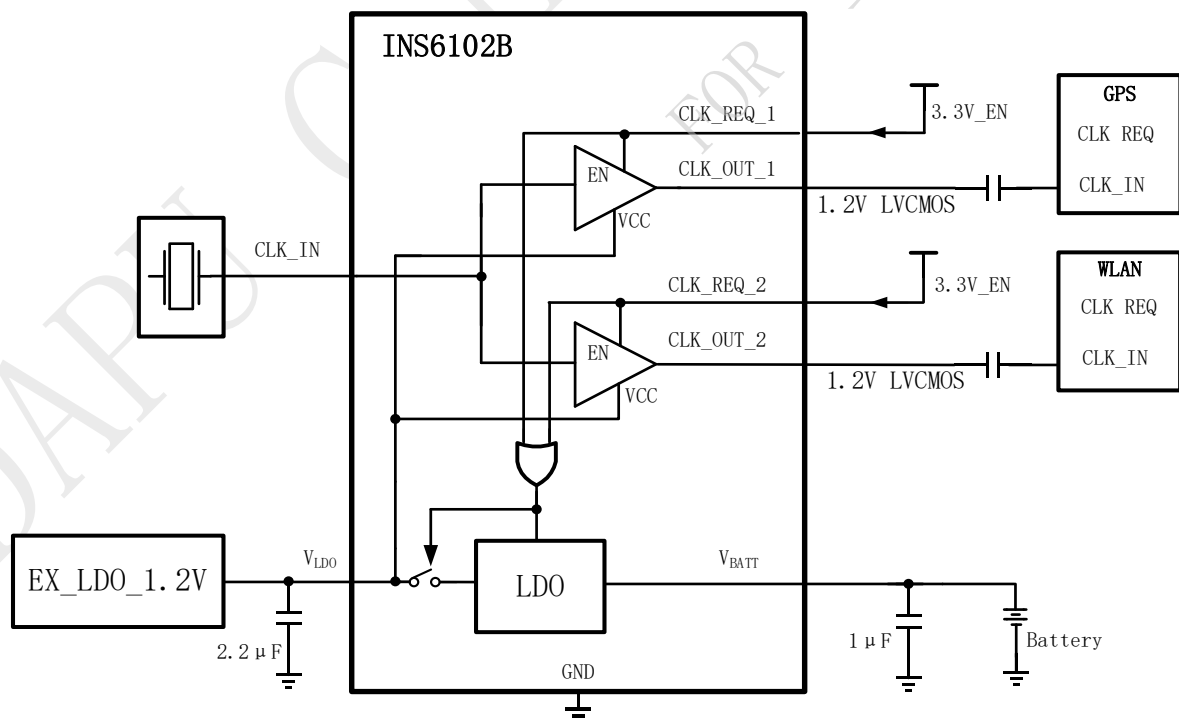


Figure 5 移动设备-典型应用 2



芯片的应用场景非常广泛，主要应用场景有手机，全球定位系统（GPS），无线 LAN，FM 无线电、WiMAX、W-BT 等。如图 4 和图 5 所示在手持移动设备中的典型应用图。在这个应用中，一个 TCXO 时钟源经过芯片处理后用于驱动移动 GPS 接收器或 WLAN 收发器。每个 CLK 输出通道由单独的时钟请求信号（CLK\_REQ\_1 或 CLK\_REQ\_2）来独立控制时钟输出。

当芯片进入待机模式时 CLK\_OUT\_1 和 CLK\_OUT\_2 关闭，芯片进入低功耗状态。

典型应用 1 原理图输出可参考 5.3 章节图表 10 中模式 1 输出。

典型应用 2 原理图输出可参考 5.3 章节图表 10 中模式 2 输出。

当任何一个外围设备请求时钟时，INS6102B 将启用 LDO 并为 TCXO 供电。TCXO 输出（方波、正弦波或削顶正弦波）被转为方波并缓冲到请求的输出端。

## 6. 环境说明

属性	值	单位	备注
静电等级	±2000V	V	HBM, 参照 ANSI/ESDA/JEDEC JS-001
	±1000V	V	CDM, 参照 JEDEC specification JESD22-C101
湿敏等级	Level 3	/	/
RoHS	RoHS2.0	/	/

图表 11 异常极限工作环境等级

\* HBM: Human body model

CDM: Charged-device model



## 7. 封装信息

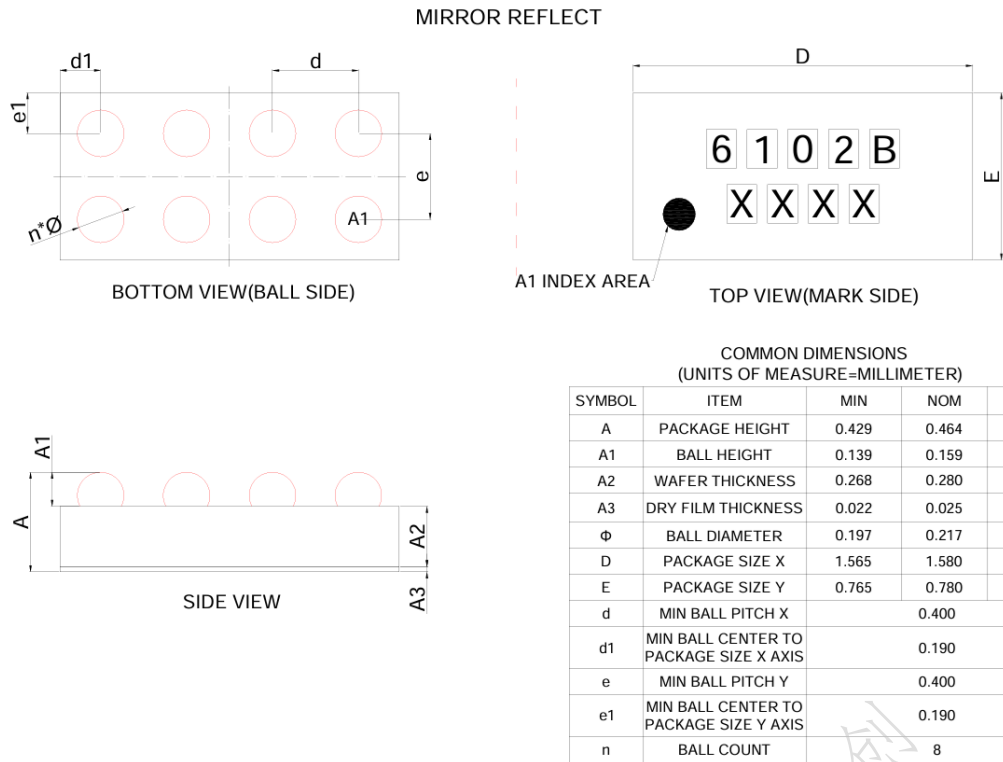


Figure 6 封装信息