

概述

XPS3500是一种高度集成的数模混合，模拟电压输出的传感器信号处理器，可用于优化工业和过程控制中采用阻性元件的传感器。

XPS3500具有放大、校准和温度补偿功能，其综合工作特性可以逼近传感器所固有的可重复能力。其全模拟信号通道在输出信号中不会引入量化噪声，并利用集成的16位数模转换器

(DAC)实现数字化校正。利用16位DAC对信号的偏移量和跨度校准，赋予了传感器产品真正的可互换性。XPS3500结构包含一个可编程传感器激励、一个16级可编程增益放大器

(PGA)、一个512字节(16384位)内部EEPROM、四个16位DAC以及一个内嵌的温度传感器。除此而外还有一个可以外接温度传感器的接口，可用以远程监测及信号处理。

XPS3500通过外部补偿算法校准可灵活支持客户端不同特性传感器，并且校准精度可以达到0.1%以内。XPS3500支持比例电压和固定参考电压两种不同工作模式，并且模拟输出电压具有4档可编程限幅功能以防止输出电压的过冲。

除失调电压和灵敏度(或称FSO，满量程输出)补偿外，XPS3500还通过检测线性温度系数(TC)提供独特的温度补偿，在提供更好的温度补偿的同时降低了检测成本。XPS3500为8或16引脚封装，提供商业级、工业级和汽车级温度范围。同时提供支持客户端的校准系统(包括上位机及接口软硬件)。

应用

- 压阻式压力传感器，变送器
- 应变仪
- 压力校准和控制器
- 负压救护车
- 呼吸机
- 仪器仪表

支持的输出

- 可选择比例电压和固定参考电压输出模式
- 8档可编程输出电压限幅

特性

- 具有放大、校准和温度补偿功能
- 支持客户端传感器补偿算法校准
- 输入等效的满幅度输出灵敏度范围：10mV/V到60mV/V
- 单线串口数字编程
- 无需外部调整元件
- 16位的偏移量和灵敏度校准精度
- 信号增益可达256倍
- 全模拟信号通道，通过内嵌EEPROM查表支持多点校准的温度修正
- 支持对桥连接传感器的电压和电流激励模式。
- Unlock机制防止数据破坏
- 宽工作电压范围：3.0V~5.5V
- 可调节输出电压限幅
- 可选择芯片内置或外置温度检测
- 1.1mA低电流功耗
- 输入至输出响应时间小于0.72ms

订购信息

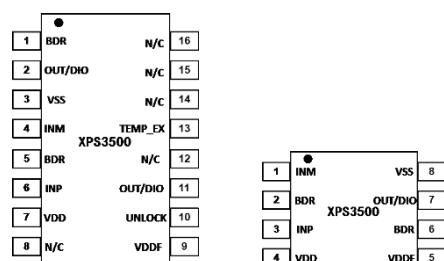
型号	温度范围	封装类型
XPS3500AN08E	-40°C to +125°C	MSOP8*
XPS3500AB16E	-40°C to +125°C	SSOP16*
XPS3500AB	-40°C to +125°C	裸片*

*温度范围设计保证，在室温下测试

校准系统

校准系统型号	通道	备注
XPS3500/E/C/MM/PS/HJ15	64	RS485接口 可以实现多 级级联

封装引脚配置图



SSOP16 俯视图

MSOP8 俯视图

目录

1. 极限额定值.....	3
2. 电气特性.....	3
3. 引脚说明.....	4
4. 功能介绍.....	5
4.1. IRO、ODAC 失调电压修正.....	6
4.2. PGA、FSODAC 灵敏度修正.....	6
4.3. 线性与非线性温度补偿.....	6
4.4. 比例/非比例输出.....	6
4.5. 温度测量模块.....	7
4.6. 输出限幅（钳位）.....	7
5. 数字逻辑与寄存器.....	8
5.1. 工作模式/通讯模式切换.....	8
5.1.1. 工作模式进入校准模式	8
5.1.2. 上电初始化进入工作模式	8
5.1.3. 工作模式下连续刷新	8
5.1.4. UNLOCK	8
5.2. 指令寄存器表.....	9
5.2.1. IRSA 译码表.....	9
5.2.2. CRIL 译码表.....	9
5.2.3. ICRA 译码表	10
5.2.4. IRSP 译码表	10
5.3. 配置寄存器表.....	10
5.3.1. CONFIG 寄存器.....	11
5.3.2. EXTRA_CONFIG(EXTRA_CFG)寄存器	12
5.3.3. TRIM 寄存器	13
5.4. 内部 EEPROM.....	14
6. DIO 通讯.....	15
6.1. 基础协议.....	15
6.1.1. 初始化序列	15
6.1.2. 重新初始化序列	15
6.1.3. 切换模式序列	16
6.2. 通讯指令.....	16
6.2.1. 串行通讯模式	16
6.2.2. 特殊命令序列	16
6.3. 写举例.....	16
6.4. 串行数字输出	16
6.5. 多路复用的模拟输出	17
6.6. 擦写 EEPROM	18
7. 应用参考电路.....	19
8. 封装信息.....	20
9. Revision History	22

1. 极限额定值

参数	符号	范围	单位
模拟电源电压	V _{DD}	-0.3至6.0	V
数字电源电压	V _{DDF}	-0.3至2.2	V
工作温度范围		-50至+150	℃
存储温度范围		-50至+150	℃
结温		+150	℃
ESD范围	HBM	4KV	V

注：1. 超过绝对极限额定值可能会造成永久损伤，长时间工作在上述绝对极限额定值会影响到器件的可靠性。

2. 不适用于电源电压极度不稳定的场合或电源剧烈热拔插的应用

2. 电气特性

(如果没有特别标出, 工作条件是: VDD = +5V, VSS = 0V, TA = +25℃)
(TMIN=-40℃, TMAX=150℃)

参数	符号	条件	最小值	典型值	最大值	单位
整体性指标						
电源电压	V _{DD}	需要外接一个0.1uF的电容（注1）	3.0	5.0	5.5	V
工作电流	I _{DD}	（注2）		1.1	1.5	mA
内部振荡器频率	f _{osc}		1.97	2.0	2.03	MHz
UNLOCK下拉电阻	R _{UNLK}			500		kΩ
模拟输入						
输入阻抗	R _{IN}				1.0	MΩ
折算到输入的失调电压可调节范围		Offset TC = 0 在最小增益		±150		mV
放大器增益的非线性		+4V 范围的百分比, VOUT = +0.5V to 4.5V		0.01		%
折算到输入的灵敏度 (FSO) 调节范围				4~60		mV/V
模拟输出						
差动信号增益范围		256档可选择（详见PGA增益配置表）		20~113 4		
最大输出电压范围		与VDD和VSS的电压差, VOUT空载		0.01		
输出低电平		IOUT = 1mA sinking, TA = TMIN to TMAX		0.05	0.10	
输出高电平		IOUT = 1mA sourcing, TA = TMIN to TMAX	4.9	4.95		
OUT短路电流	I _{OUT_{MAX}}	OUT与VDD短路,		40	60	mA
		OUT与VSS短路,		30	55	mA
-3dB带宽	f _{-3dB}	Cload=100nF, Rload=100k Ω		1.6		kHz
输出限幅设置	V _{OUT_{LT}}	最大限幅有8个档位和最低限幅有5个档位可调节（详见输出限幅配置表）	0		VDD-1.25	VDD
Sensor电桥驱动						
桥电流	I _{BDR}	RL = 1.7kΩ, V _{BDR} =1.5~3.5V	0.1	2	4.0	mA
镜像电流比例	AA	R _{ISOURCE} = 内设	11	12	13	A/A
VSPAN范围		TA = TMIN to TMAX	2700		D900	Hex
DAC						
DAC分辨率				16		Bits
ODAC比特数权重	ΔV _{out} /ΔCode	DAC reference = VDD = +5.0V		76		μV/bit
OTCDAC比特数权重	ΔV _{out} /ΔCode	DAC reference = V _{BDR} = +2.5V		38		μV/bit

FSODAC比特数权重	$\Delta V_{out}/\Delta Code$	DAC reference = VDD = +5.0V	76		$\mu V/bit$
失调粗调补偿DAC					
IRODAC分辨率		符号包括在内	5		Bits
IRODAC比特数权重	$\Delta V_{out}/\Delta Code$	Input referred, DAC reference = VDD = +5.0V (注3)	3		mV/bit
温度数字转换器					
温度ADC分辨率			8		Bits
失调			± 3		LSB
增益			1.5		$^{\circ}C/bit$
非线性			± 2		LSB
最低数字输出			00		hex
最高数字输出			AF		hex
外置温度检测电压范围	V_{TEMP}	TEMP_EX外接温度传感器 (Note 5)	0	0.8	V
TEMP_EX输出电流	I_{TEMP}	TA = TMIN to TMAX (注4)	3.5	5	6.5
DIO串行通讯接口					
输入逻辑“0”最高低电平	V_{TLMAX}	TA = TMIN to TMAX		0.8	V
输入逻辑“1”最高高电平	V_{THMIN}	TA = TMIN to TMAX	2.2		V
推荐波特率		DIO/OUT	Cload=100nF	10K	bps
EEPROM					
最小擦除时间		(注5)		220	ms
最小写时间		(注6)		50	us
Program脉冲宽度				4	5
注1：在非稳定的电源环境下需要22uF电容。					
注2：传感器驱动电流和VOUT负载电流不含在内。					
注3：比特权重相对比例于VDD。					
注4：TRIM寄存器可设置外接温度检测。					
注5：建议在室温下读写EEPROM。					
注6：建议容许至少6ms的通讯指令间隔时间。					

3. 引脚说明

TSSOP16 管脚序号	MSOP8 管脚序号	管脚名称	说明
1, 5	2, 6	BDR	电桥驱动。
2, 11	7	OUT/DIO	DIO与OUT复用, OUT为模拟输出接口, DIO为单线通讯串口。 UNLOCK为低电平时, 端口为OUT模拟输出信号。UNLOCK为高电平时, 端口为DIO通讯端口, 需外接一个0.1μF电容。
3	8	VSS	接地端
4	1	INM	电桥负输入端, 通过配置寄存器可与 INP 互换。
6	3	INP	电桥正输入端, 通过配置寄存器可与 INM 互换。
7	4	VDD	5.0V 稳定电源电压, 需外接一个0.1uF电容。如若电源不太稳定, 则需要外接一个10-22uF电容。
8	-	空置端	空置或接地
9	5	VDDF	1.8V EEPROM内置电源, 无需外接电源, 仅需要接一个100nF滤波电容。
10	-	UNLOCK	串口通讯锁定设置管脚, 内置500kΩ下拉电阻, 默认为DIO锁定状态。
12	-	空置端	空置或接地
13	-	TEMP_EX	外接温度传感器
14	-	空置端	空置或接地
15	-	空置端	空置或接地
16	-	空置端	空置或接地

4. 功能介绍

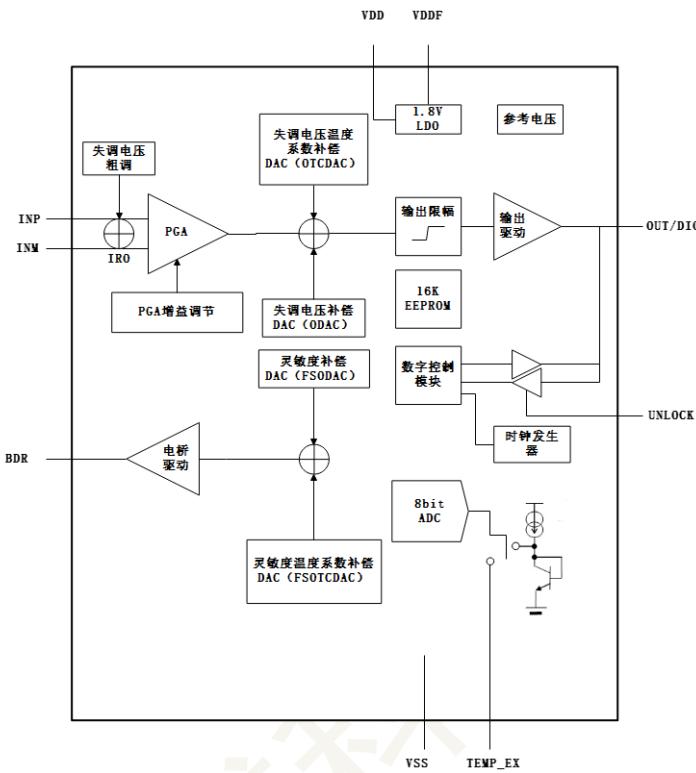


图4.1 XPS3500功能框图

详细说明

XPS3500具有放大、校准和温度补偿功能，使其综合工作特性可以提供趋近传感器所固有的可重复性能力。全模拟信号通道在输出信号中不会引入量化噪声，并利用集成的16位DAC予以数字化校正。失调电压和输出电压灵敏度可以校准在 $\pm 0.02\%$ 满度之内。XPS3500 结构包含一个可编程的传感器电压激励、一个16级可编程增益放大器（PGA）、一个1024 字节（8192 位）内置 EEPROM、四个16位DAC以及一个内置的温度传感器。

- 1) XPS3500可以利用失调电压的线性温度系数（TC）灵敏度的线性温度系数（FSOTC）提供独特的线性温度补偿，在提供灵活性的同时降低了检测成本。
- 2) 全模拟的信号通道使得芯片的响应时间达到720us，在很多应用中非常有利。

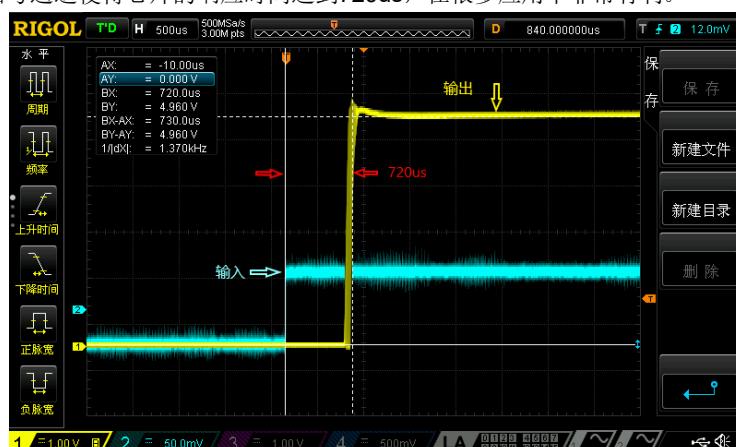


图4.2 XPS3500输入输出响应时间

- 3) 用户可以选择1到147个温度点补偿传感器。允许选择简单的一阶线性修正或者匹配一段特定的温

度曲线来补偿传感器温度特性。对多达147个独立的16位EEPROM单元编程，可在-40°C到+150°C范围内以1.3°C的间隔进行修正。

4) 对于表现出一致性温度特性的传感器，可选择若干校准点并配合一组预先确定的值来确定温度曲线(写温度系数)，并将数据存入EEPROM内。

4.1. IRO、ODAC 失调电压修正

初步失调电压修正在信号放大器输入端粗调失调电压实现(IRO)，调节幅度为3mV，最大调节范围为±45mV。最后的失调电压修正以量化后的温度值为地址，通过寻址对176个16位的ODAC寄存器查表实现。内嵌或外置的温度传感器从该表中确定一个唯一的失调电压校准值ODAC，其在-40°C到+125°C范围内变址精度约为1.3°C。每隔1ms内嵌或外置的温度测量值作为地址查表，结果传至DAC寄存器。所得电压将送入PGA输出端的求和节点，补偿传感器失调电压的分辨率为±76 μV (±0.0019%FSO)。最小寻址地址值00h对应约-69°C。所有低于该值的温度将输出00h地址的系数值。最大寻址地址值为AFh，这是查找表的最高单元。所有高于约184°C的温度将输出查找表中最高变址的索引值，不会产生变址折回错误。

4.2. PGA、FSODAC 灵敏度修正

有两个功能块控制灵敏度校准。其一，粗调增益由寄存器数字选择PGA的增益；其二，FSODAC以温度检测值为地址，将存放在EEPROM中FSODAC区域查表读取的数据转换为传感器电桥电压。结果是利用176个16位单元的温度寻址查找表实现对灵敏度的修正。内嵌温度传感器在-40°C到+125°C范围内按其地址精度每隔1.3°C从该表中取得一个16位的值用于FSODAC调整。

4.3. 线性与非线性温度补偿

失调电压OTC与FSOTC寄存器中写入16位校准系数可以补偿一阶温度误差。由传感器电阻的温度系数(TCR)决定产生一个与温度有关的桥电压。失调电压OTC DAC和FSOTC DAC以这个桥电压为参考电压。当桥电压随着温度发生变化时，这两个DAC的输出跟随桥电压发生变化。桥电压的数值由温度决定，通过改变失调量OTC和FSOTC数字代码，使其与桥电压成比例变化，实现一阶温度误差补偿。

计算所需失调电压OTC和FSOTC的补偿系数，需要两个测试温度。在每个温度至少测量两次以后，校准软件(在主计算机之中)将计算出修正系数并将其写入内部EEPROM。

对于以+5V为基准、设置范围为0000h到FFFFh的系数，DAC的分辨率约为76μV。这两个DAC(失调电压OTC和满幅输出灵敏度FSOTC)采用传感器电桥电压为参考电压。因为传感器电桥电压设置至约+2.5V，所以失调电压OTC和FSOTC表现的步长小于38μV。对于高精度应用(误差小于0.25%)，一阶失调和灵敏度温度误差可以通过失调OTC DAC和FSOTC DAC补偿，而残留的高阶项则需利用查表。由温度确定系数查找表的地址指针，每当温度发生约1.3°C的变化，即为失调补偿DAC和FSO补偿DAC提供一组特定的温度补偿值。改变失调电压不会影响FSO，但由于电桥连接方式，改变FSO将会影响失调。校准时可以测量XPS3500的片内芯片温度和电桥传感器的温度，建议使用电桥传感器的温度补偿一阶温度误差。

4.4. 比例/非比例输出

电压比例输出(Ratiometric)模式：

提供了与电源电压成比例的输出。该模式如果应用于同样的按比例模式型ADC，其将产生一个与电源电压无关的码值。比例模式是电池供电设备、汽车和许多工业场合需考虑的重要因素。XPS3500提供一个高性能的比例输出。

非比例输出(Non-Ratiometric)模式:

能够使传感器工作在更宽范围的电源之中。如若需要工作在高电源电压(>5.5V)，则在该电路中需要一个高性能电压基准的高压LDO为XPS3500工作提供一个稳定电源与基准电压。

比例非比例寄存器配置参考下表:

供电电压		EXTRA_CONFIG[6]	TRIM[3]
5V	比例	0	0
	非比例	1	0
3.3V	比例	0	0
	非比例	1	1

4.5. 温度指数测量模块

XPS3500内置了一个温度传感器和8bit温度ADC，用户可以通过TRIM[2]选择使用内部温度传感器或外部温度传感器。通过读取温度寄存器Temp_index，获取温度参考值（非精确温度值）。选择使用外部温度传感器时，需要外接二极管或者一个温度传感器。

典型的温度寻址函数如下所示：温度地址(TEMP_INDEX) = 0.7689×温度(℃) + 44.55

温度地址TEMP_INDEX将只保留8位整数部分。下表给出了温度地址寄存器取值的典型值。

内部温度变址典型值

温度 (℃)	TEMP-INDEX[7:0]	
	十进制	十六进制
-40	14	E
25	64	40
85	110	6E
125	141	8D

4.6. 输出限幅 (钳位)

XPS3500的输出限幅为固定值可以通过寄存器EXTRA_CFG进行配置，参考下表。

输出限幅设置

EXTRA_CFG[5:3]	高电平限幅输出 (V)	备注
000	VDD	这里的VDD受ratio-metric模式的控制
001	VDD - 0.1	
010	VDD - 0.2	
011	VDD - 0.25	
100	VDD - 0.3	
101	VDD - 0.5	
110	VDD - 1	
111	VDD - 1.25	
EXTRA_CFG[2:0]	低电平限幅输出 (V)	
000	0	
001	0.1	
010	0.2	
011	0.25	
100	0.3	
101	0.5	
110	1	
111	1.25	

5. 数字逻辑与寄存器

5.1. 工作模式/通讯模式切换

控制位置 (CL[15:0])

数据位	名称	描述
15:8	CL[15:8]	保留
7:0	CL[7:0]	控制区.设为FFh时没有影响，在设置为非FFh时，在正常工作模式下将无法刷新数据，在校准模式下没有影响

5.1.1. 工作模式进入校准模式

步骤:

- 接通电源上电
- 完成上电复位功能
- 上电后在80ms内发送一个字节0x24h，此时从正常工作模式转变成校准操作模式。

5.1.2. 上电初始化进入工作模式

步骤:

- XPS3500已被校准，UNLOCK 引脚为低电平；
- 接通电源上电
- 完成上电复位功能
- 等待80ms的通讯指令窗口
- 从EEPROM中刷新CONFIG、OTCDAC 和FSOTCDAC等寄存器
- 以温度为变址从EEPROM单元中刷新ODAC和FSODAC 寄存器

5.1.3. 工作模式下连续刷新

步骤:

- 芯片上电进入工作模式
- 温度ADC每1.0ms刷新一次
- 以温度为变址从EEPROM单元中刷新ODAC 和FSODAC寄存器。

5.1.4. UNLOCK

单引脚、串行数字输入/输出（DIO）通信结构以及与传感器输出信号分时动作的特点，可在单线上实现输出检测和校准编程。XPS3500可以通过设置UNLOCK为逻辑低电平，在传感器校准之后禁止修改传感器系数与用户可定义的EEPROM数据。解锁UNLOCK功能还可进行硬件刷新，以便工厂返修或重新校准。一旦校准系数存入XPS3500，用户可据此选择重新测试，作为常规QA审查的一部分核查其性能或生成单个传感器的最终测试数据(UNLOCK功能也可以切换模式代替，以节省一个控制管脚)。

5.2. 指令寄存器表

5.2.1. IRSA 译码表

IRSA[3:0]	描述
0000	写IRSD[3:0] 到 DHR[3:0] (数据暂存寄存器)
0001	写IRSD[3:0] 到 DHR[7:4] (数据暂存寄存器)
0010	写IRSD[3:0] 到 DHR[11:8] (数据暂存寄存器)
0011	写IRSD[3:0] 到 DHR[15:12] (数据暂存寄存器)
0100	保留
0101	保留
0110	写IRSD[3:0] 到 ICRA[3:0] 或 IEEA[3:0], (内部标定寄存器地址或内部EEPROM地址, nibble 0)
0111	写IRSD[3:0] 到IEEA[7:4] (内部EEPROM地址, nibble 1)
1000	写IRSD[3:0] 到IRSP[3:0] or IEEA[9:8], (内部寄存器指针, IRSP[1:0] 实际是 IEEA[9:8], nibble 2)
1001	写IRSD[3:0] 到CRIL[3:0] (指令寄存器到内部逻辑)
1010	写IRSD[3:0] 到ATIM[3:0] (模拟读取时间)
1011	写IRSD[3:0] 到ALOC[3:0] (模拟指向)
1100 to 1110	保留
1111	写IRSD[3:0] = 1111bin 重新学习波特率

5.2.2. CRIL 译码表

CRIL[3:0]	名称	描述
0000	LdICR	将由DHR[15:0]给出的数据按照由ICRA给出的地址写入内部标定寄存器
0001	EEPW	将DHR[7:0]的内容写入地址为IEEA[9:0]的EEPROM
0010	ERASE	擦除所有EEPROM (之后为 FFhex) .
0011	RdICR	将由ICRA指定的内部标定寄存器内容读入DHR[15:0]
0100	RdEEP	将由IEEA[9:0]指定地址的EEPROM内容读入DHR[7:0]
0101	RdIRS	读出IRSP[3:0].
0110	RdAlg	将模拟信号输出到 OUT/DIO. 模拟信号位置由 ALOC[3:0]给出 (表 16) , 信号延续时间由 ATIM[3:0]给出
0111 to 1111	Reserved	保留

5.2.3. ICRA 译码表

ICRA[3:0]	名称	描述
0000	CONFIG	Configuration寄存器
0001	ODAC	Offset DAC 寄存器
0010	FSODAC	Full Scale Output DAC 寄存器
0011	LINA	非线性校准3阶系数寄存器
0100	LINB	非线性校准2阶系数寄存器
0101	LINC	非线性校准1阶系数寄存器
0110	LIND	非线性校准0阶系数寄存器
0111	EXTRA_CONFIG	EXTRA_CONFIG[15:0]寄存器
1000	TRIM	TRIM[15:0]寄存器
1001 to 1111		保留, 不要写这个位置

5.2.4. IRSP 译码表

IRSP[3:0]	描述
0000	DHR[7:0]
0001	DHR[15:8]
0010	IEEA[7:4], ICRA[3:0] concatenated
0011	CRIL[3:0], IRSP[3:0] concatenated
0100	ALOC[3:0], ATIM[3:0] concatenated
0101	IEEA[7:0] EEPROM address byte
0110	IEED[7:0] EEPROM data byte
0111	TEMP-Index[7:0]
1000	TEMP-Index[9:8], 其余是0
1001	Reserved. Internal flash test data.
1010-1111	11001010 (CAh) . This can be used to test communication.

5.3. 配置寄存器表

寄存器	描述
CONFIG	Configuration Register
ODAC	Offset DAC Register
OTCDAC	Offset Temperature Coefficient DAC Register
FSODAC	Full Span Output DAC Register
FSOTCDAC	Full Span Output Temperature Coefficient DAC Register
EXTRA_CONFIG	Extra Configuration Register
TRIM	TRIM Register

5.3.1. CONFIG 寄存器

配置寄存器位定义表 (CONFIG[15:0])

数据位	名称	描述
15~12	IRO[3:0]	Coarse offset 电压设置。详见表4.
11	IRO Sign	逻辑‘1’为正向
10	REXT	逻辑‘1’选择外接 RISRC 及 RSTC
9	DisChop	逻辑‘1’为取消PGA的chop功能。默认为‘0’
8	PGA Level	逻辑‘1’为高增益选项，逻辑‘0’为低增益选项。
7	PGA Sign	逻辑‘1’反转INM与INP的极性。
6~5	PGA1[1:0]	PGA1增益设置。详见表7.
4~0	PGA2[4:0]	PGA2增益设置。详见表7.

PGA 增益设置表 (总增益为 PGA1 x PGA2)

PGA1[PGA_Level, 1:0]	PGA1 GAIN (V/V)	备注
0,00	3.95	
0,01	8	
0,10	12	
0,11	15.75	
1,00	7.9	
1,01	16	
1,10	24	
1,11	31.5	
PGA2[4:0]	PGA2 GAIN (V/V)	
0,0000	5	
0,0001	6	
0,0010	7	
0,0011	8	
0,0100	9	
0,0101	10	
0,0110	11	
0,0111	12	
0,1000	13	
0,1001	14	
0,1010	15	
0,1011	16	
0,1100	17	
0,1101	18	
0,1110	19	
0,1111	20	
1,0000	21	
1,0001	22	
1,0010	23	
1,0011	24	
1,0100	25	
1,0101	26	
1,0110	27	
1,0111	28	
1,1000	29	
1,1001	30	
1,1010	31	
1,1011	32	
1,1100	33	

1,1101	34	
1,1110	35	
1,1111	36	

折算到输入端的失调粗调参考值表 (IRO[2:0]) : 此电压也随ratio-metric模式变化

IRO SIGN, IRO[3:0]	INPUT-REFERRED OFFSET CORRECTION相对于VDD的百分比(%)	INPUT-REFERRED OFFSET, 在VDD = 5VDC 时CORRECTION (mV)
1,1111	+0.9	+45
1,1110	+0.84	+42
1,1101	+0.78	+39
1,1100	+0.72	+36
1,1011	+0.66	+33
1,1010	+0.6	+30
1,1001	+0.54	+27
1,1000	+0.48	+24
1,0111	+0.42	+21
1,0110	+0.36	+18
1,0101	+0.3	+15
1,0100	+0.24	+12
1,0011	+0.18	+9
1,0010	+0.12	+6
1,0001	+0.06	+3
1,0000	0	0
0,0000	0	0
0,0001	-0.06	-3
0,0010	-0.12	-6
0,0011	-0.18	-9
0,0100	-0.24	-12
0,0101	-0.3	-15
0,0110	-0.36	-18
0,0111	-0.42	-21
0,1000	-0.48	-24
0,1001	-0.54	-27
0,1010	-0.6	-30
0,1011	-0.66	-33
0,1100	-0.72	-36
0,1101	-0.78	-39
0,1110	-0.84	-42
0,1111	-0.9	-45

5.3.2. EXTRA_CONFIG(EXTRA_CFG)寄存器

扩展配置寄存器位定义表 (EXTRA_CONFIG[7:0])

数据位	名称	描述
7	EN_LINDAC	逻辑“1”为开启非线性修调功能。 缺省为“0”
6	EN_FIXED_REF	逻辑‘1’选择非比例电压输出，“0”为比例电压输出。 缺省为“0”
5~3	CLIPH[2:0]	输出高电平限幅值设置码
2~0	CLIPL[2:0]	输出低电平限幅值设置码

5.3.3. TRIM 寄存器

TRIM配置寄存器定义表 (TRIM[15:0])

数据位	名称	描述
15~12	OSC[3:0]	振荡器频率调节
11~9	BG[2:0]	带隙基准电压调节
8~6	REF[2:0]	参考电压调节
5~4	空置	
3	SEL_3P3	选择3.3V电压供电 (非比例输出)
2	SEL_EX_TEMP	选择使用外部温度传感器
1~0	ISEL[1:0]	内部ISRC电流档位调节

TRIM CODE定义

TRIM[15:0]	Register (寄存器)	Bits	描述
TRIM[15]	OSC[3:0]	OSC<3>=1	向+方向增加 (比例)
		OSC<3>=0	向-方向减少 (比例)
TRIM[14]		OSC<2>=1	25%
TRIM[13]		OSC<1>=1	12.5%
TRIM[12]		OSC<0>=1	6.25%
TRIM[11]	BG[2:0]	BG<2>=0	向+方向增加 (步长)
		BG<2>=1	向-方向减少 (步长)
TRIM[10]		BG[1:0]	步长12mV
TRIM[9]	REF[2:0]		给DAC及ADC使用的参考电压 调节 (见表5)
TRIM[8]			
TRIM[7]			
TRIM[6]	空置		
TRIM[5]			
TRIM[4]	SEL_3P3		
TRIM[3]		SLE_3P3<0>=1	配置为Non_ratiometric且电源 电压=3.3V时使用此设置
TRIM[2]	SEL_EX_TEMP	SEL_EX_TEMP<0>=1	选择外部温度传感器时
TRIM[1:0]	ISEL[1:0]	当选择内部电流设置电阻时, default为ISEL[1:0]= 0	
		00	R _{IRSC} =37.5K
		01	R _{IRSC} =60K
		10	R _{IRSC} =30K
		11	R _{IRSC} =15K

REFERENCE CODE定义

REF[2:0]	VREF=1.25V	VREF=1.0V
111	+48.5mV	+37.7mV
110	+32mV	+24.5mV
101	+15.5mV	+11.6mV
100	0mV	0mV
000	0mV	0mV
001	-17mV	-13.3mV
010	-31.5mV	-25.2mV
011	-46.mV	-37mV

5.4. 内部 EEPROM

内部EEPROM由512个16位内存组成。内存结构分布见EEPROM地址分配表。表中同时显示了ODAC（失调电压补偿DAC）、FSODAC（灵敏度补偿DAC）查找表以及对应的温度寻址指针。注意ODAC表占据着从地址000h到15Fh的一个连续段，而FSODAC表则被分成了两部分，一段从200h到2FFh，另一段从1A0h 到1FFh。除了用户通用字节，所有的数据都是以16位字宽的形式存放，每个字由相邻地址的两个字节（高字节和低字节）组成。

通过将补偿值载入内部校准寄存器，XPS3500实现了对传感器失调电压、灵敏度（FSO）和温度误差的补偿。在校准和检测期间可以同时检测和编程，在EEPROM中存入合适的补偿值。上电时这个器件自动将内容从EEPROM加载到寄存器中并准备使阵列构成，因此每个16位寄存器需要按2个8位数存储。配置寄存器，FSOTCDAC，和OTCDAC寄存器由在EEPROM中的预先分配的单元载入。ODAC和FSODAC通过寻址指针（TEMP_INDEX）从EEPROM的查找表中载入，该指针是一个温度的函数。

注意，EEPROM为字节宽，而从EEPROM加载的寄存器为16位宽。因此，每个地址值指向两个EEPROM 中的字节，XPS3500将所有的EEPROM单元写入00h。加密字节（CL[7:0]=00h）写入了00h，配置DIO为用于校准和检测的异步串行输入。

EEPROM地址分配表

PAGE	LOW-BYTE ADDRESS (hex)	HIGH-BYTE ADDRESS (hex)	TEMP-INDEX[7:0] (hex)	CONTENTS
0	000	001	00	ODAC 查表
	03E	03F	1F	
1	040	041	20	
	07E	07F	3F	
2	080	081	40	
	0BE	0BF	5F	
3	0C0	0C1	60	
	0FE	0FF	7F	
4	100	101	80	
	13E	13F	9F	
5	140	141	A0	Configuration 保留 OTCDAC 保留 FSOTCDAC 控制位， CL 52个一般用途用户地址 (Bytes)
	15E	15F	AF to FF	
	160	161		
	162	163		
	164	165		
	166	167		
	168	169		
	16A	16B		
	16C	16D		
	17E	17F		
6	180	181		FSODAC 查表
	19E	19F		
	1A0	1A1	80	
	1BE	1BF	8F	
7	1C0	1C1	90	
	1FE	1FF	AF to FF	
8	200	201	00	
	23E	23F	1F	
9	240	241	20	
	27E	27F	3F	
A	280	281	40	
	2BE	2BF	5F	
B	2C0	2C1	60	
	2FE	2FF	7F	
	3FC			EXTRA_CONFIG[7:0]

F	3FD	3FE	TRIM[15:0]
---	-----	-----	------------

EEPROM ODAC 和 FSODAC 查找表内存分配

TEMP-INDEX[7:0]	EEPROM ADDRESS ODAC LOW BYTE AND HIGH BYTE	EEPROM ADDRESS FSODAC LOW BYTE AND HIGH BYTE
00hex 到 7Fhex	000hex 及 001hex 到 0FEhex 及 OFFhex	200hex 及 201hex 到 2FEhex 及 2FFhex
80hex 到 Fhex	100hex 及 101hex 到 15Ehex 及 15Fhex	1A0hex 及 1A1hex 到 1FEhex 及 1FFhex

6. DIO 通讯

DIO串行接口用于XPS3500与校准检测系统或计算机之间进行的异步串行通讯。当主机发送初始化序列时，XPS3500将自动检测主机的波特率。无论内部振荡器如何设置，使用4800bps与38400bps之间的波特率都可以检测到。数据格式始终为1个起始位、8个数据位、1个停止位，没有奇偶位。只有当加密锁禁止(即 CL[7:0]=00h)或UNLOCK引脚为高电平时(或设置为切换模式)，才允许通讯。

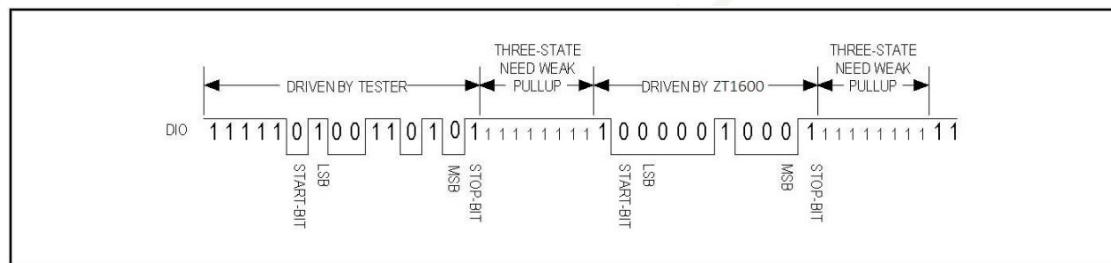


图7. DIO输入输出时序图

6.1. 基础协议

6.1.1. 初始化序列

通过发送下述初始化序列，可设定XPS3500的波特率，即初始化串口。初始化序列为发送一个01h字节，如下：

1111111010000001111111

第一个起始位0(如上所示黑体的0)启动了波特率同步序列。随后是8位数据01h（注意：串行输入，低位在前），然后由停止位结束波特率同步序列，停止位是如上所示黑体的1。在稳定电源给器件供电1ms后，才可以在DIO上进行初始化序列。这主要考虑到了完成上电复位功能和由加密锁或UNLOCK引脚配置DIO引脚的所需时间。

6.1.2. 重新初始化序列

XPS3500允许再重新学习波特率，此时需要先发送一个字节的FFh： 111111101111111111111111。当FFh发送完毕之后，XPS3500会重新置位到刚上电时的状态。所以此时的XPS3500会等待初始化序列。也就是说，当发送完FFh之后，必须再发送一个01h，才算是真正

完成了波特率的重新学习。

6.1.3. 切换模式序列

XPS3500在正常工作模式的前80ms内可以切换成校准模式，此时需要先发送一个字节的 24h:

111111100010010011111111

当24h发送完毕之后，XPS3500切换到校准操作模式。

6.2. 通讯指令

6.2.1. 串行通讯模式

串行接口命令格式通过一个接口寄存器集（IRS），进入XPS3500的所有通讯命令都遵循一个确定的格式。IRS 是一个8位命令格式，包括接口寄存器集数据（IRSD）半字节（4位）和接口寄存器集地址（IRSA）半字节（4位）。通过接口寄存器集，可以对所有校准寄存器和 EEPROM 单元进行读写访问。IRS 命令字节结构如下：

IRS[7:0]=IRSD[3:0],IRSA[3:0]，这里：

- IRSA[3:0]是4位接口寄存器集地址，指出哪个寄存器接收半字节数据IRSD[3:0];
- IRSA[0]是串行接口上在起始位之后的第一位;
- IRSD[3:0]是4位接口寄存器集数据;
- IRSD[0]是串口上在起始位之后的第五位。

6.2.2. 特殊命令序列

在XPS3500之中，一个用于内部逻辑的特殊命令寄存器（CRIL[3:0]）可执行特殊命令序列。CRIL 译码表已将这些命令序列以CRIL命令代码的形式列出。

6.3. 写举例

写任意16位内部校准寄存器的操作如下：

- 利用4个接口寄存器集的字节将16个数据位写入DHR[15:0]
- 将目标内部校准寄存器的地址写入ICRA[3:0]
- 将加载内部校准寄存器（LdICR）命令写入CRIL[3:0]

当LdICR命令发送给了CRIL寄存器，被加载的校准寄存器取决于内部校准寄存器地址（ICRA）中的地址，两次写入数据要有至少5ms的间隔。

6.4. 串行数字输出

当RdIRS 命令写入CRIL[3:0]后，OUT/DIO配置成数字输出DIO，并且发送由IRSP[3:0]指定寄存器的内容，发送形式以一个字节为一帧，带有一个起始、停止位。一旦测试设备发送RdIRS命令完毕，必须

将与DIO的连接端置为三态输出，以便XPS3500驱动DIO线。XPS3500使DIO为三态输出并将其置为高电平一个字节的时间，然后在下一个启始位期间使DIO开始驱动，而后依次输出数据字节和停止位。通过RdIRS命令返回的数据取决于IRSP中指向的地址。

6.5. 多路复用的模拟输出

当CRIL[3:0]寄存器写入RdIRS后，引脚上的给定模拟信号取决于ALOC[3:0]。ATIM[3:0]决定了模拟信号的持续时间，之后引脚又恢复了三态。当模拟信号分配到OUT/DIO引脚上时，此时OUT/DIO已为三态输出。

当OUT/DIO为模拟输出OUT时，在确定停止位后主计算机或校准系统必须将与OUT/DIO置为三态输出。当读取如BDR,FSOTC等内部信号时，切勿在OUT/DIO线路上加载。

如表15所示，模拟信号的持续时间由ATIM[3:0]控制。在OUT/DIO引脚上的给定何模拟信号决定于ALOC的值。

ATIM 定义

ATIM[3:0]	以字节为单位的模拟信号输出持续时间 (8-bit 计时)
0000	$2^0 + 1 = 2$ byte times, i.e. $(2 \times 8) / \text{baud rate}$
0001	$2^1 + 1 = 3$ byte times
0010	$2^2 + 1 = 5$ byte times
0011	$2^3 + 1 = 9$ byte times
0100	$2^4 + 1 = 17$ byte times
0101	$2^5 + 1 = 33$ byte times
0110	$2^6 + 1 = 65$ byte times
0111	$2^7 + 1 = 129$ byte times
1000	$2^8 + 1 = 257$ byte times
1001	$2^9 + 1 = 513$ byte times
1010	$2^{10} + 1 = 1025$ byte times
1011	$2^{11} + 1 = 2049$ byte times
1100	$2^{12} + 1 = 4097$ byte times
1101	$2^{13} + 1 = 8193$ byte times
1110	$2^{14} + 1 = 16385$ byte times

ALOC 定义

ALOC[3:0]	模拟信号	描述
0000	OUT	PGA Output
0001	BDR	Bridge Drive
0010	ISRC	Bridge Drive Current Setting
0011	VDD	Internal Positive Supply
0100	VSS	Internal Ground
0101	Vcom_PGA	Internal Test Node
0110	Vcom	Internal Analog Ground. Approximately half of VDD.
0111	FSODAC	Full Scale Output DAC
1000	VBG	Bandgap voltage
1001	ODAC	Offset DAC
1010	OTCDAC	Offset TC DAC
1011	VREF	1.25V reference voltage
1100	VDD_SC1	Internal Test Node
1101	CLK_2KHZ	Internal Test Node
1110	INP	Sensor's Positive Input
1111	INM	Sensor's Negative Input

6.6. 擦写 EEPROM

内部EEPROM在编程之前需要先擦除（字节置为 00h）。切记当对161h字节（配置寄存器的高字节）编程时，应先保存其最高3位然后再恢复，以防止改变校准振荡器的频率。内部EEPROM可以通过ERASE命令全部擦除。发送 ERASE命令后需等待220ms。EEPROM字节被擦除后（每个字节值=FFh），用户可对其编程，其过程如下：

- 利用2个接口寄存器集的字节将8个数据位
- 写入DHR[7:0]。
- 利用3个接口寄存器集的字节将目标EEPROM的地址写入IEEA[9:0]。
- 将EEPROM写命令（EEPW）写入CRIL[3:0]。

7. 应用参考电路

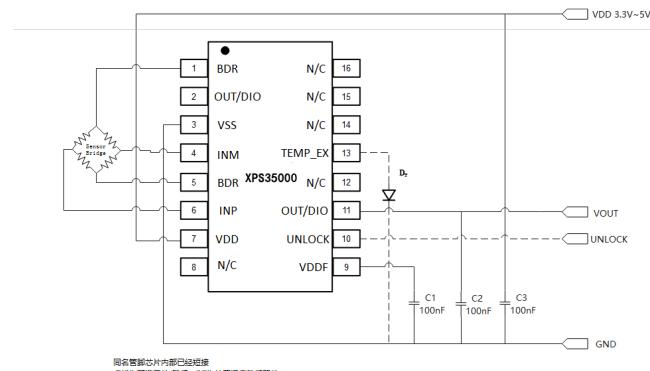


图7.1 SSOP16封装应用举例

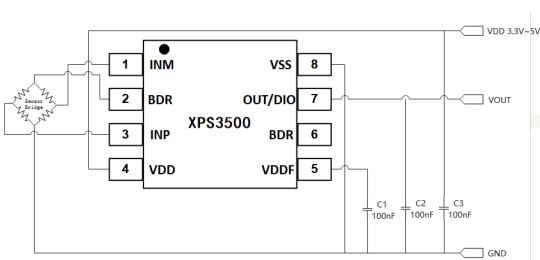


图7.2 MSOP8封装应用举例

8. 封装信息

SSOP16 PACKAGE OUTLINE DIMENSIONS

尺寸 标注	最小 (mm)	最大 (mm)	尺寸 标注	最小 (mm)	最大 (mm)
A	6.15	6.25	C3		0.152
A1		0.30TYP	C4		0.172
A2		0.65TYP	H	0.05	0.15
A3		0.675TYP	θ		12° TYP4
B	5.25	5.35	θ1		12° TYP4
B1	7.65	7.95	θ2		10° TYP
B2	0.60	0.80	θ3		0° ~ 8°
C	1.70	1.80	R		0.20TYP
C1	1.75	1.95	R1		0.15TYP
C2		0.799			

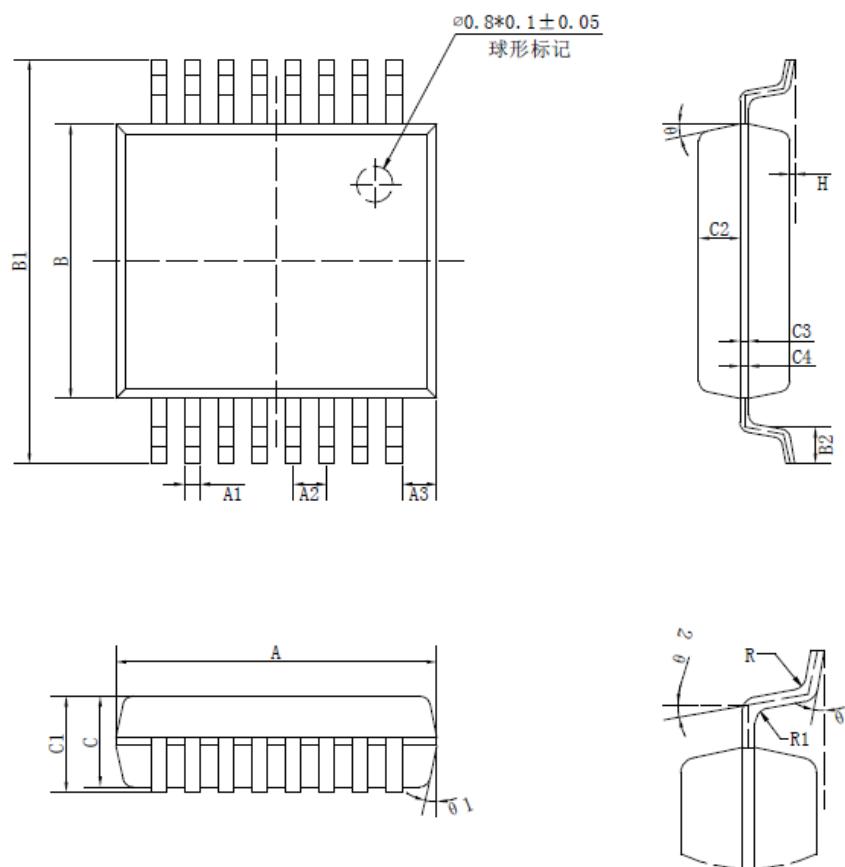


图8.1 SSOP16封装外形图

MSOP8 PACKAGE OUTLINE DIMENSIONS

尺寸标注	最小(mm)	最大(mm)	尺寸标注	最小(mm)	最大(mm)
A	2.90	3.10	C3		0.152
A1	0.28	0.35	C4	0.15	0.23
A2		0.65TYP	H	0.00	0.09
A3		0.375TYP	θ		12° TYP4
B	2.90	3.10	θ1		12° TYP4
B1	4.70	5.10	θ2		14° TYP
B2	0.45	0.75	θ3		0° ~ 6°
C	0.75	0.95	R		0.15TYP
C1	--	1.10	R1		0.15TYP
C2		0.328TYP			

* 注：MSOP8产品共用此图所有数据，Die pad exposure大小是根据引线框架设计。

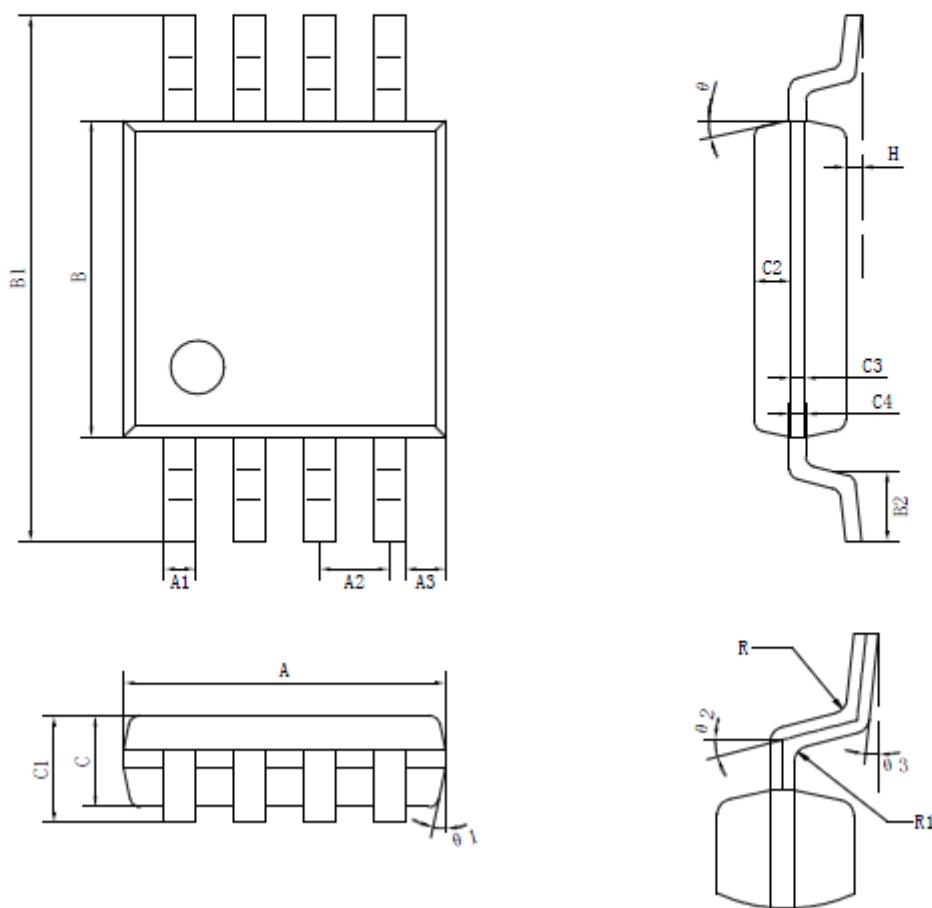


图8.1 MSOP8封装外形图

9. Revision History

版本号	作者	修改内容	时间
5.1	邱波	1. 取消 4-20mA 环路电流相关的描述 2. 取消 Sensor 恒流供电描述 3. 信号增益可达 300 倍 4. 篇章结构重新整理	2024.1.3
5.2	古振刚	修改了订购信息	2025.10.17