

## TD551S485HS SOIC16 封装 RS485 半双工隔离收发器

### 特点

- 超小，超薄，芯片级 SOIC16 封装
- 符合 TIA/EIA-485-A 标准
- 宽供电电源范围 3.0-5.5V
- 集成高效隔离电源，具有过载和短路保护
- I/O 电压范围支持 3.3V 和 5V 微处理器
- 隔离耐压高达 5000Vrms
- 总线静电防护能力高达  $\pm 8\text{kV}$ (HBM)/ $\pm 4\text{kV}$ (接触放电)
- 通讯速率 20Mbps
- 高共模瞬态抗扰度 180kV/ $\mu\text{s}$  (典型值)
- 纳秒级通讯延时
- 1/8 单位负载，总线负载能力高达 256 节点
- 总线失效保护
- 总线驱动短路保护
- 工业级工作温度范围：-40°C to +125°C

### 产品外观



### 应用范围

- 工业自动化
- 楼宇自动化
- 智能电表
- 远距离信号交互、传输

### 功能描述

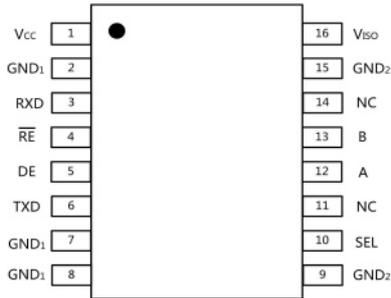
TD551S485HS 是为 RS-485/RS-422 总线网络设计的一款隔离型半双工增强型收发器，具有高电磁抗扰度和低辐射特性，且完全符合 TIA/EIA-485-A 标准。总线接收器采用 1/8 单元负载设计，其总线负载能力高达 256 个节点单元，满足多节点设计需求。总线传输速率可达 20Mbps。

TD551S485HS 器件具有高绝缘能力，有助于防止数据总线或其他电路上的噪声和浪涌进入本地接地端，从而干扰或损坏敏感电路。高 CMTI 能力可以保证数字信号的正确传输。更在传统 IC 基础上重点加强 A、B 引脚可靠性设计，其中包括驱动器过流保护，增强型 ESD 设计等，其 A、B 端口 ESD 承受能力可达  $\pm 8\text{kV}$ (HBM)及  $\pm 4\text{kV}$ (接触放电)。

## 目录

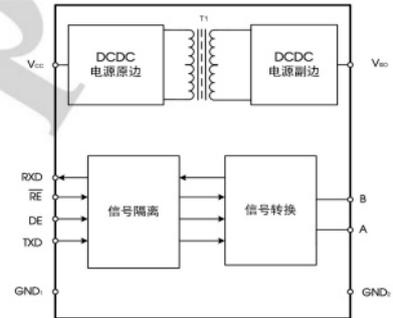
1 首页.....	1	3.4 传输特性.....	5
1.1 特点及外观.....	1	3.5 物理特性.....	6
1.2 应用范围.....	1	4 参数测量电路.....	6
1.3 功能描述.....	1	5 工作描述及功能.....	7
2 引脚封装及描述.....	2	6 应用电路.....	7
3 IC 相关参数.....	3	7 使用建议.....	7
3.1 极限额定值.....	3	8 订购信息.....	8
3.2 推荐工作参数.....	3	9 封装信息.....	9
3.3 电学特性.....	4	10 包装信息.....	10

### 引脚封装



注：所有 GND<sub>1</sub> 内部是相连的；  
所有 GND<sub>2</sub> 内部是相连的；

### 内部框图



### 真值表

字母	描述
H	高电平
L	低电平
X	无关
Z	高阻抗

表 1. 驱动器真值表

TXD	DE	输出	
		A	B
H	H	H	L
L	H	L	H
X	L	Z	Z

表 2. 接收器真值表

差分输入 $V_{ID} = (V_A - V_B)$	$\overline{RE}$	RXD
$-0.02\text{ V} \leq V_{ID}$	L	H
$-0.22\text{ V} < V_{ID} < -0.02\text{ V}$	L	不确定的
$V_{ID} \leq -0.22\text{ V}$	L	L
X	H	Z
开路	L	H

注：  
①驱动状态时 DE、 $\overline{RE}$  引脚接高电平；  
②接收状态时 DE、 $\overline{RE}$  引脚接低电平。

## 引脚描述

引脚编号	引脚名称	功能描述
1	V <sub>CC</sub>	逻辑侧供电引脚。靠近该引脚须接入 0.1uF 和 10uF 陶瓷电容到逻辑侧参考地 (GND <sub>1</sub> )。
2	GND <sub>1</sub>	逻辑侧参考地。
3	RXD	接收器输出引脚
4	$\overline{RE}$	接收器使能引脚。 $\overline{RE}$ 为低电平, 当 (A - B) $\geq$ -10mV, RXD 输出为高电平, 当 (A - B) $\leq$ -210mV, RXD 输出为低电平。
5	DE	驱动器使能引脚。当 DE 为高电平时, 驱动器输出使能; 当 DE 为低电平时, 驱动器输出为高阻抗; 当 DE 为低电平, 且 $\overline{RE}$ 为高电平时, 进入关断模式。
6	TXD	驱动器输入引脚。
7	GND <sub>1</sub>	逻辑侧参考地。
8	GND <sub>1</sub>	逻辑侧参考地。
9	GND <sub>2</sub>	总线侧参考地。
10	SEL	隔离电源 V <sub>ISO</sub> 输出电压选择引脚。
11	NC	无功能引脚, 可悬空。
12	A	RS485 总线 A 线引脚。
13	B	RS485 总线 B 线引脚。
14	NC	无功能引脚, 可悬空。
15	GND <sub>2</sub>	总线侧参考地。应用时需与 Pin9 相连接。
16	V <sub>ISO</sub>	隔离电源输出。靠近该引脚须接入 0.1uF 和 10uF 陶瓷电容到总线侧参考地 (GND <sub>2</sub> )。

注: 当 SEL 接到 V<sub>ISO</sub> 时, V<sub>ISO</sub>=5V。当 SEL 接到 GND<sub>2</sub> 或者悬空时, V<sub>ISO</sub>=3.3V。当 V<sub>CC</sub> 电压为 3.3V 时, SEL 只能接地或者悬空; 当 V<sub>CC</sub> 电压为 5V 时, SEL 不受限制。

## 极限制定值

下列数据是在自然通风, 正常工作温度范围内测得 (除非另有说明)。

参数	单位
供电电压 V <sub>CC</sub>	-0.5V to +6V
输出电压 V <sub>in</sub>	-0.5V to V <sub>CC</sub> +0.5V
输出电流 I <sub>o</sub>	-10mA to +10mA
结温 T <sub>J</sub>	< 150°C
工作温度范围	-40°C to +125°C
存储温度范围	-65°C to +150°C

若超出“极限制定值”表内列出的应力值, 可能会对器件造成永久损坏。长时间工作在极限制定条件下, 器件的可靠性有可能会受到影响。所有电压值都是以参考地(GND)为参考基准。最大电压不得超过 6V。

## 推荐工作参数

符号	推荐工作条件	最小值	典型值	最大值	单位
V <sub>CC</sub>	供电电压	3.0	3.3/5.0	5.5	V
V <sub>I</sub>	A, B 引脚电压	-7	--	12	
V <sub>IH</sub>	高电平输入电压	2	5.0	5.5	
V <sub>IL</sub>	低电平输入电压	0	--	0.8	
T <sub>A</sub>	工作环境温度	-40	25	125	°C
DR	传输速率	--	--	20	Mbps

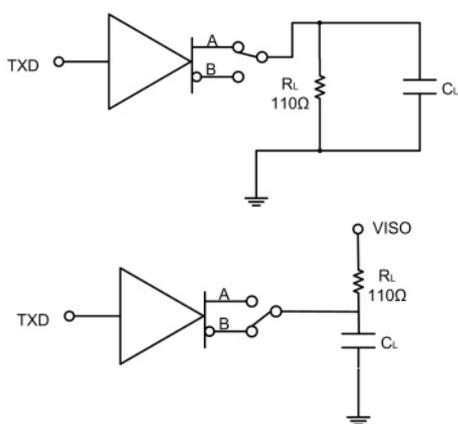
## 电气特性

符号	参数	测试条件	最小值	典型值	最大值	单位
<b>驱动器特性</b>						
V <sub>OC</sub>	共模输出电压	RL=54 Ω	1	--	3	V
V <sub>OD3</sub>	差分输出电压绝对值	空载, SEL 为低电平或 悬空	4.5	--	--	V
		空载, SEL 为高电平	3.0	--	--	
		RL=54 Ω, SEL 为低电平或 悬空	1.5	--	--	
		RL=54 Ω, SEL 为高电平	1.5	--	--	
ΔV <sub>OD</sub>	驱动器差分输出电压变化量	空载, 图 7	-0.2	--	0.2	V
V <sub>IH</sub>	高电平输入电压	TXD, DE	2	5	5.5	V
V <sub>IL</sub>	低电平输入电压	TXD, DE	0	--	0.8	V
I <sub>IH</sub>	输入高电平漏电流	TXD, DE	--	--	20	uA
I <sub>IL</sub>	输入低电平漏电流	TXD, DE	-20	--	--	
I <sub>A</sub>	驱动器短路电流		--	±150	±250	mA
CMTI	共模瞬变抗扰度	V <sub>CM</sub> = 1200V; 图 12	--	180	--	kV/μS
<b>接收器特</b>						
V <sub>IT(+)</sub>	正向差分输入阈值电压	-7 V ≤ V <sub>CM</sub> ≤ +12 V	--	--	-20	mV
V <sub>IT(-)</sub>	负向差分输入阈值电压	-7 V ≤ V <sub>CM</sub> ≤ +12 V	-220	--	--	mV
V <sub>hys</sub>	回滞电压 (V <sub>IT+</sub> - V <sub>IT-</sub> )	-7 V ≤ V <sub>CM</sub> ≤ +12 V	--	30	--	mV
V <sub>OH</sub>	RXD 高电平输出电压		V <sub>CC</sub> - 0.4	4.8	--	V
V <sub>OL</sub>	RXD 低电平输出电压		0	0.2	0.4	V
I <sub>A</sub>	接收器输出电流		--	--	±100	mA
V <sub>IH</sub>	高电平输入电压	RE	0.7V <sub>CC</sub>	--	--	V
V <sub>IL</sub>	低电平输入电压	RE	--	--	0.3V <sub>CC</sub>	V
I <sub>IH</sub>	输入高电平漏电流	RE	--	--	20	uA
I <sub>IL</sub>	输入低电平漏电流 RE	RE	-20	--	--	
R <sub>ID</sub>	差分输入阻抗(A, B)	-7 V ≤ V <sub>CM</sub> ≤ +12 V	96	--	--	kΩ
<b>供电及保护特性</b>						
V <sub>ISO</sub>	隔离电源输出电压	V <sub>CC</sub> =5V或3.3V, SEL 为低电平或悬空	3.1	3.3	3.5	V
		V <sub>CC</sub> =5V, SEL 为高电平	4.8	5.0	5.30	V
I <sub>CC</sub>	逻辑侧供电电流	A 和 B 空载, SEL 为低电平或悬空	--	14	25	mA
		A 和 B 空载, SEL 为高电平	--	17	25	mA
		最大工作电流, SEL 为低电平或悬空	--	87	160	mA
		最大工作电流, SEL 为高电平	--	141	200	mA
ESD	HBM 模式	A、B 端口	--	--	±8	kV
	接触放电模式	A、B 端口	--	--	±4	kV
V <sub>IO</sub>	隔离电压	V <sub>TEST</sub> =V <sub>IO</sub> , t=60s V <sub>TEST</sub> =1.2 x V <sub>IO</sub> , t=1s( 100%生产测试 )	--	--	5000	VAC
R <sub>IO</sub>	绝缘阻抗		1	--	--	GΩ

## 传输特性

符号	参数	测试条件	最小值	典型值	最大值	单位
-	传输速率	占空比 40% ~ 60%	--	--	20	Mbps
T <sub>PHL</sub> , T <sub>PLH</sub>	驱动器传输延时	R <sub>L</sub> =60Ω,	--	45	80	ns
T <sub>PHL</sub> -T <sub>PLH</sub>	驱动器差分输出延时偏移	C <sub>L1</sub> =C <sub>L2</sub> =50pF	--	--	25	ns
T <sub>R</sub> , T <sub>F</sub>	驱动器输出上升延时、下降延时	图 8 图 11	--	8	25	ns





注：CL 包含夹具及仪器寄生电容

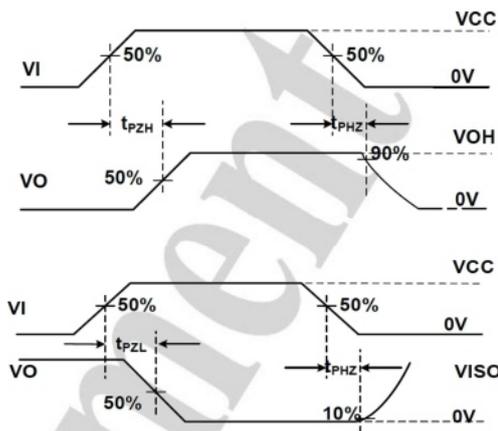


图 11. 驱动开启、关闭时间测试电路

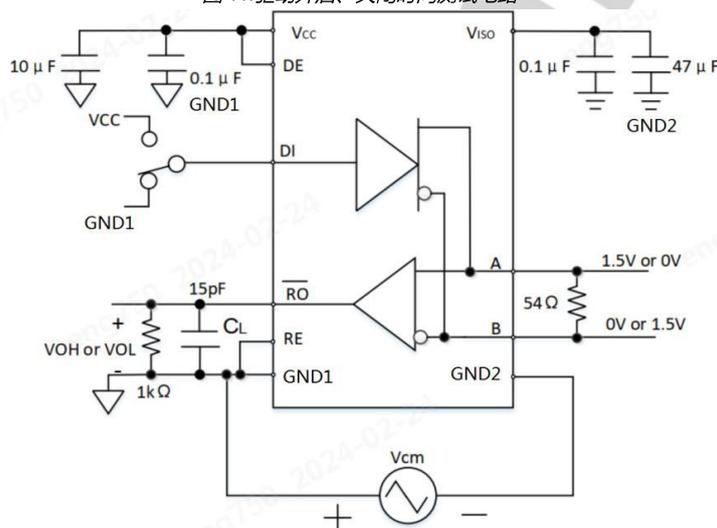


图 12. CMTI 测试电路

## 工作描述及功能

TD551S485HS 是一款带隔离电源的半双工 RS-485 隔离收发器。每个收发器里除了包含一个隔离电源外，还包含一个驱动器和一个接收器。该收发器具备总线失效保护功能，当接收器输入开路、短路或者当总线处于空闲状态时，能保证接收器输出为高电平。具有失效安全，过流保护和过热保护功能。

**总线失效保护：**接收器输入短路或开路，挂在终端匹配线上的所有驱动均处于禁用状态时 (idle)，TD551S485HS 产品可确保接收器输出逻辑高电平。这是通过将接收器输入门限分别设置为  $-220\text{mV}$  和  $-20\text{mV}$  实现的。若差分接收器输入电压  $(A-B) \geq -10\text{mV}$ ，RO 为逻辑高电平；若电压  $(A-B) \leq -210\text{mV}$ ，RO 为逻辑低电平。当挂在终端匹配总线上的所有发送器都禁用时，接收器差分输入电压将通过终端阻抗拉至  $0\text{V}$ 。依据接收器门限，可实现具有  $-10\text{mV}$  最小噪声容限的逻辑高电平。 $-210\text{mV}$  至  $-10\text{mV}$  门限电压是符合 EIA/TIA-485 标准的。

**总线负载能力 (256 节点)：**标准的 RS485 接收器输入阻抗定义为  $12\text{k}\Omega$  (1 个单位负载)。一个标准的 RS485 驱动器可以驱动至少 32 个单位负载。TD551S485HS 的总线接收器按  $1/8$  单位负载设计，其输入阻抗大于  $96\text{k}\Omega$ 。因此，总线能允许接入更多的收发器 (高达 256 个)。TD551S485HS 也可与其他 32 个单位负载的标准 RS485 收发器混合使用 (接收器累计不能超过 32 个单位负载)。

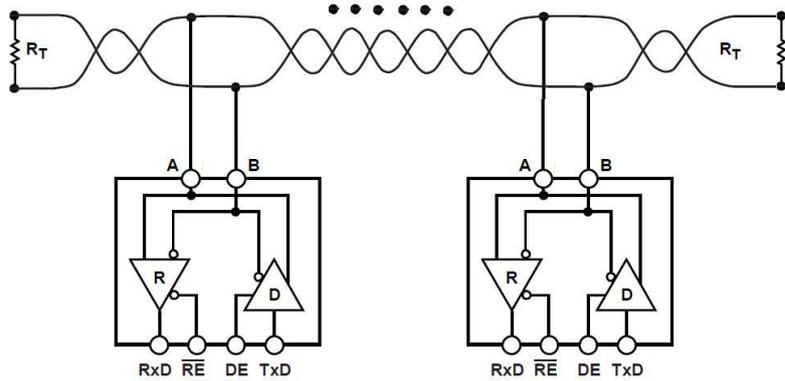


图 13. 典型应用电路 (半双工网络拓扑结构)

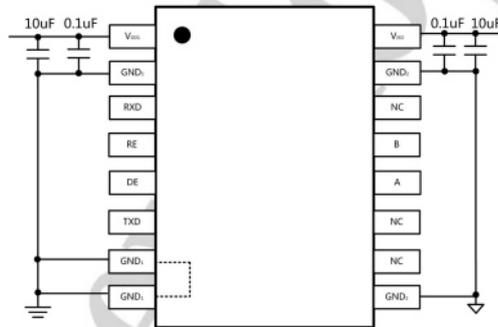


图 14. 典型应用图

PCB 设计说明：

1、VCC 与 GND1、VISO 与 GND2 的去耦电容及储能电容应尽可能摆放在靠近芯片引脚的位置，以减少环路面积和 PCB 走线的寄生电感。一般应控制在 2mm 以内。去耦电容放在靠近芯片的位置，储能电容放在外侧。如下图 17-1 所示。

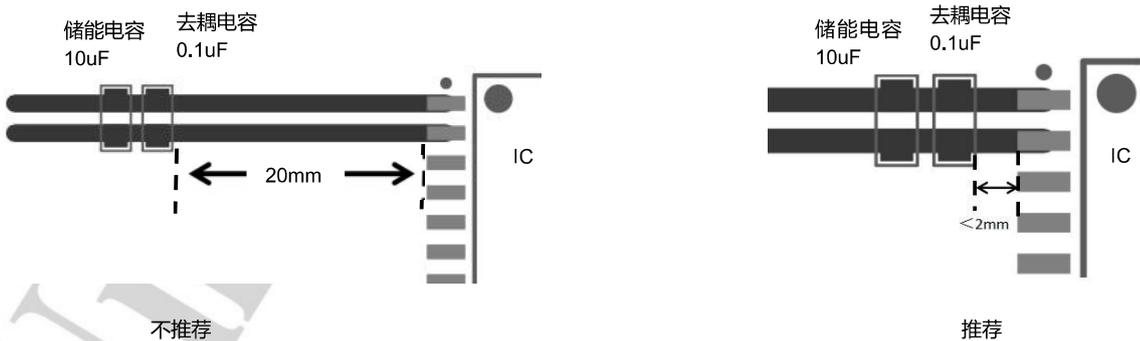


图 17-1

2、布线时应设计电源线宽至少 0.5mm。

3、当需要在供电电源线和地线中放置过孔时，过孔的位置应在电容相对芯片引脚的外侧，而非放置在电容与芯片之间，如下图 17-2 所示，以减少过孔寄生电感的影响。

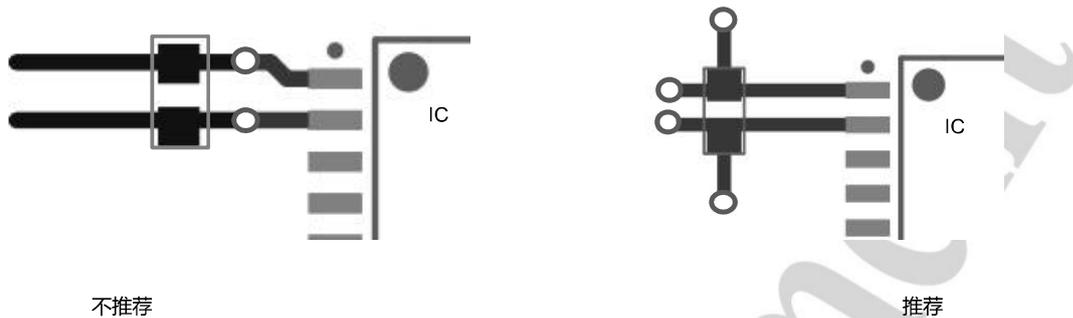


图 17-2

### 使用建议

- ① 产品不支持热拔插。
- ② TXD 外部输入如驱动能力不足应视情况添加上拉电阻。
- ③ 为保持总线空闲稳定性，需要在总线端至少一处节点将 A 上拉至 VISO，将 B 下拉至 GND<sub>2</sub>。

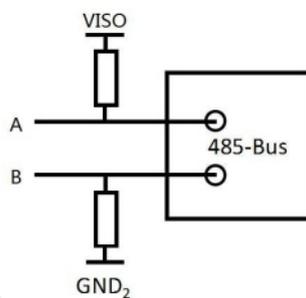
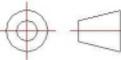


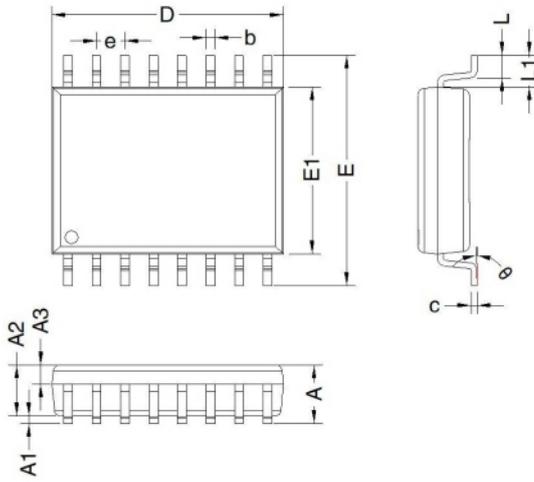
图 18. 上下拉电阻典型接法

- ④ DE 与  $\overline{RE}$  引脚不支持悬空，如该引脚不接入控制器，该引脚推荐通过 30kΩ 的下拉电阻接至 GND，以保持该节点只处于接收状态，不影响总线。
- ⑤ 在任何时候都不应该将控制器连接 DE,  $\overline{RE}$ , TXD 的引脚设置为开漏输出的状态，否则会导致不确定的后果。

### 订购信息

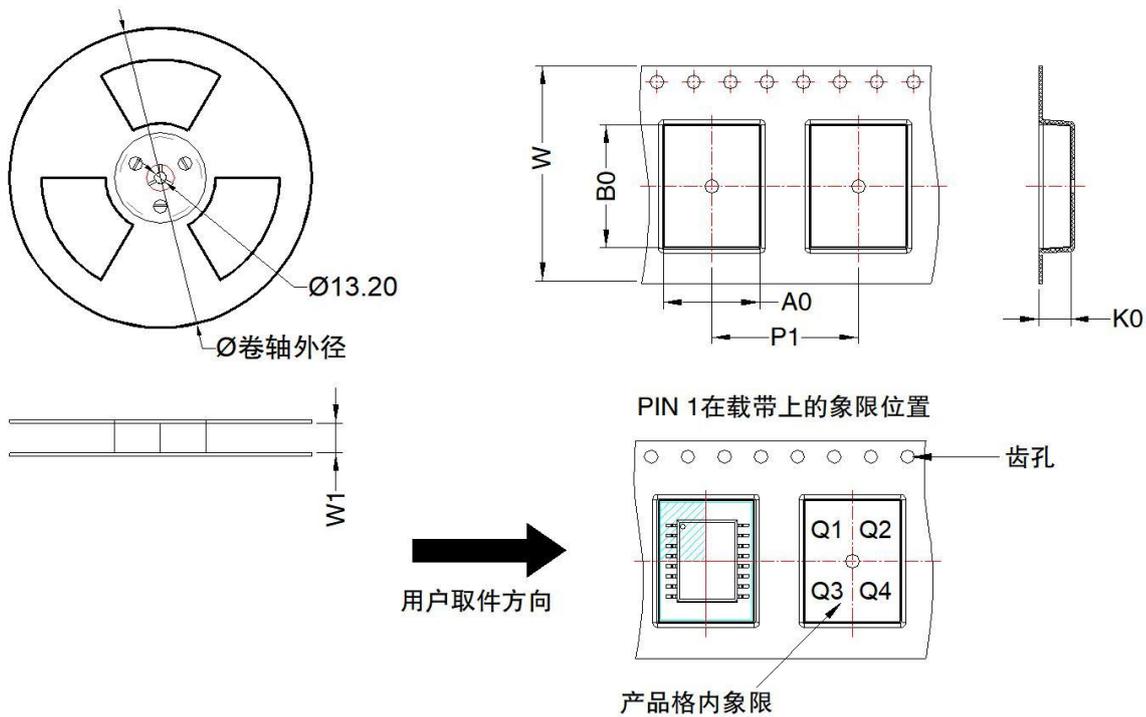
产品型号	封装	引脚数	丝印	包装
TD551S485HS	SOIC	16	TD551S485HS	340/盘

第三角投影 



标识	尺寸(mm)	
	Min	Max
A	-	2.65
A1	0.10	0.30
A2	2.25	2.35
A3	0.97	1.07
b	0.35	0.43
c	0.24	0.29
D	10.20	10.40
e	1.27 BSC	
E	10.10	10.50
E1	7.40	7.60
L	0.55	0.85
L1	1.40 BSC	
$\theta$	0°	8°

Under Dev



器件型号	封装类型	Pin	MPQ	卷轴外径 (mm)	卷轴宽度 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
TD551S485H3	SOIC16	16	340	180	16.4	10.74	10.65	3.5	16.0	16.0	Q1

### 广州金升阳科技有限公司

地址：广东省广州市黄埔区南云四路 8 号  
 电话：86-20-38601850

传真：86-20-38601272

E-mail: [sales@mornsun.cn](mailto:sales@mornsun.cn)