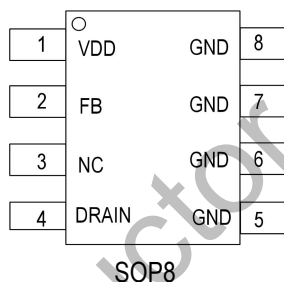


- ◆ 输入电压：85Vac~265Vac
- ◆ 恒压精度 $\leq \pm 3\%$
- ◆ 拓扑结构支持：
BUCK、BUCK-BOOST
- ◆ 可使用贴片电感或棒形电感
- ◆ 内置自恢复输出开短路保护功能
- ◆ 外围元件少
- ◆ 成本低
- ◆ 封装形式：SOP8

- ◆ 小家电应用
- ◆ 待机电源
- ◆ MCU 或功能模组供电电源

KTP7066 是一款恒压控制芯片，内置 CS 电阻。全电压范围恒压精度小于 $\pm 3\%$ ，外围元件少，方案成本低。

管脚图



输入电压范围: 85Vac~265Vac		
封装形式	输出电压	输出电流
SOP8	3.3V~18V	150mA

The diagram illustrates a buck converter circuit using the LM2596 voltage regulator. The input is AC, which is rectified by a bridge rectifier. The output of the rectifier is filtered by a capacitor and then connected to the DRAIN pin (pin 4) of the LM2596. The FB pin (pin 2) is connected to the output of the converter. The output of the converter is filtered by an LC filter and connected to the DC+ output. The GND pins (pins 1, 3, 5, 6, 7, 8) are connected to the common ground. The AC input is connected to the bridge rectifier, and the output is connected to the DC+ output.

The diagram illustrates a motor driver system with feedback. The main components and their connections are as follows:

- VDD and GND:** The top and bottom horizontal lines represent the power supply rails, labeled VDD and GND respectively, with connection points marked by a square with an 'X'.
- Regulator:** A block labeled "Regulator" is connected to VDD and DRAIN. Its output is connected to a "Vdd-reg" block.
- Vdd-reg:** A block labeled "Vdd-reg" that receives input from the Regulator and provides a regulated voltage to the Logic-Control block.
- Logic-Control:** A central block that receives inputs from Vdd-reg, CV, OSC, and OTP. It outputs to the Driver block.
- CV (Current Sense Amplifier):** A block that receives input from the FB (Feedback) signal and outputs to the Logic-Control block.
- OSC (Oscillator):** A block that provides a clock signal to the Logic-Control block.
- OTP (One-Time Programmable Memory):** A block that provides configuration data to the Logic-Control block.
- Driver:** A block that receives input from the Logic-Control block and drives the motor.
- Motor:** Represented by a rectangular block with two transistors (MOSFETs) and a capacitor, connected to the Driver block. The motor's output is connected to the FB (Feedback) signal, which is fed back to the CV block.

管脚序号	管脚名称	管脚说明
1	VDD	芯片电源
2	FB	芯片反馈引脚
3	NC	悬空脚
4	DRAIN	内置高压 MOS 管漏极
5、6、7、8	GND	芯片地

订购型号	封装	包装方式		卷盘尺寸
		管装	编带	
KTP7066	SOP8	100000 只/箱	4000 只/盘	13 寸

极限参数（注 1）

若无特殊说明， $T_A=25^{\circ}\text{C}$ 。

符号	说明	范围	单位
V_{DS}	DRAIN 脚端口电压	-0.3~530	V
VDD	VDD 端口电压	-0.3~7	V
V_{FB}	FB 端口电压	-0.3~7	V
$R_{\theta JA}$	PN 结到环境的热阻（注 2）	130	$^{\circ}\text{C/W}$
P_D	功耗（注 3）	0.5	W
T_J	工作结温范围	-40~150	$^{\circ}\text{C}$
T_{STG}	存储温度	-55~150	$^{\circ}\text{C}$
V_{ESD}	HBM 人体放电模式	2	KV

注 1：最大输出功率受限于芯片结温，最大极限值是指超出该工作范围，芯片有可能损坏。在极限参数范围内工作，器件功能正常，但并不完全保证满足个别性能指标。

注 2： $R_{\theta JA}$ 在 $T_A=25^{\circ}\text{C}$ 自然对流下根据 JEDEC JESD51 热测量标准在单层导热试验板上测量。

注 3：温度升高最大功耗一定会减小，这也是由 T_{JMAX} ， $R_{\theta JA}$ 和环境温度 T_A 所决定的。最大允许功耗为 $P_D = (T_{JMAX} - T_A) / R_{\theta JA}$ 或是极限范围给出的数值中比较低的那个值。

电气工作参数（注 4、5）

若无特殊说明， $T_A=25^{\circ}\text{C}$ 。

符号	说明	条件	范围			单位
			最小	典型	最大	
VDD	VDD 工作电压	$V_{DRAIN}=30V; V_{FB}=0.5V$	5.4	6.0	6.5	V
I_{DD}	芯片静态工作电流	$V_{VDD}=6V; V_{FB}=5V$	250	310	500	μA
V_{FB_CV}	FB 端口恒压阈值	$V_{VDD}=5V; V_{FB}=0V$	1.95	2.01	2.07	V
F_{OSC}	芯片工作频率	$V_{DRAIN}=5V; V_{FB}=0V; V_{VDD}=5V$	37.33	39.3	41.27	kHz
Jitter	抖频范围	$V_{VDD}=6V$	13	15	17	%
T_{LEB}	消隐时间	$V_{VDD}=6V$	200	300	500	nS
I_{LIMIT}	峰值限制电流		-	230	-	mA
BV_{DRAIN}	DRAIN 端耐压	$V_{VDD}=6.5V; I_D=250\mu\text{A}$	530	-	800	V
R_{dson}	内部集成 MOS 管导通电阻	-	-	50	-	Ω
T_{OTP}	过温保护温度（注 6）	-	135	140	145	$^{\circ}\text{C}$
T_{OTP-r}	过温迟滞恢复	-	12	15	18	$^{\circ}\text{C}$

注 4：电气工作参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

注 5：规格书的最小、最大参数范围由测试保证，典型值由设计、测试或统计分析保证。

注 6：过温保护温度为芯片内部设定温度 140°C 。

功能表述

KTP7066 是一款恒压控制芯片，内置 CS 电阻。全电压范围恒压精度小于±3%，外围元件少，方案成本低。

KTP7066 具有自恢复的输出开短路等多重保护功能，以提高系统可靠性。

◆ 内部稳压器

DRAIN 端口通过 JFET 对 VDD 电容充电，利用稳压器的稳压特性稳定 VDD 的电压。

◆ 恒压控制

芯片通过 FB 端口电压进行跳频控制，即当系统输出电压升高时，芯片工作频率降低；当系统输出电压降低时，芯片工作频率升高，从而稳定输出电压，得到高恒压精度。

$$\frac{R_{FBL}}{R_{FBL} + R_{FBH}} = \frac{V_{FB_CV}}{V_{OUT}}$$

其中, R_{FBL} 是反馈网络的下分压电阻

R_{FBH} 是反馈网络的上分压电阻

V_{OUT} 是输出稳压点

V_{FB_CV} 是恒压阈值

◆ 前沿消隐电路

为了消除高压功率管在开启瞬间产生的尖峰造成的干扰，内置前沿消隐电路，避免芯片在功率管开启瞬间产生误动作。

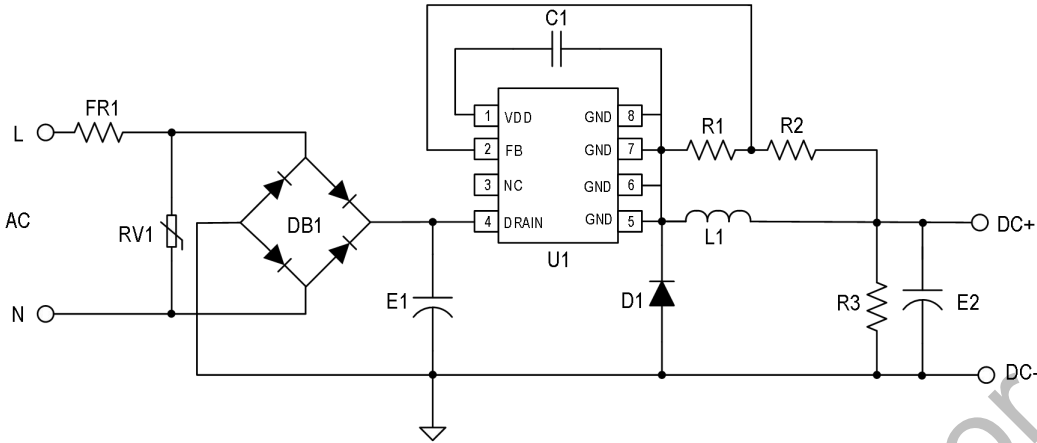
◆ 保护控制

KTP7066 芯片完善的各种保护功能提高了电源系统的可靠性，包括逐周期峰值电流限制，输出短路保护，输出开路保护等。

典型应用方案

◆ KTP7066 5V/100mA BUCK 系统

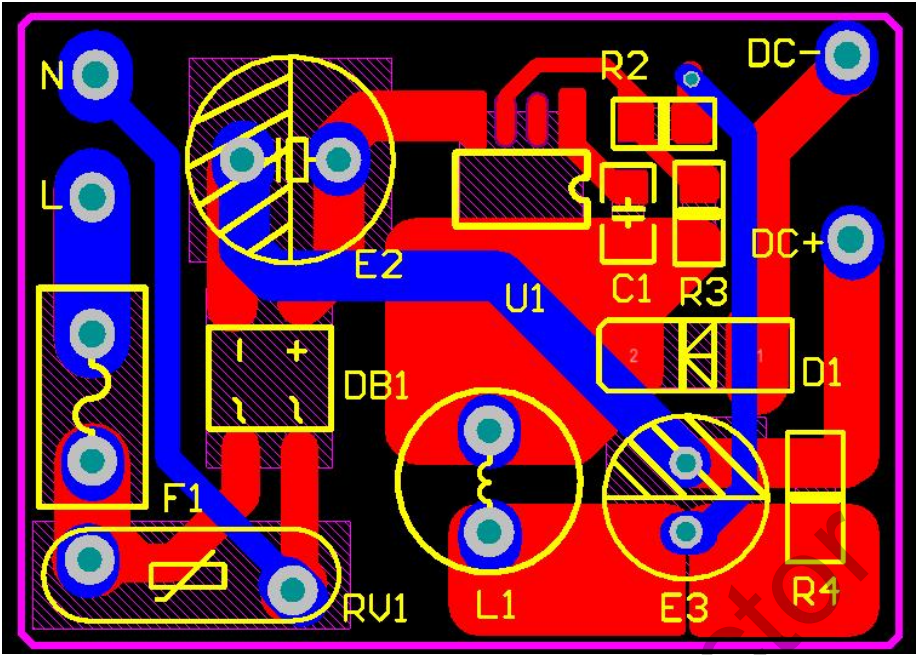
原理图



BOM 清单:

位号	参数	位号	参数
FR1	10R/0.25W	C1	0.1uF/16V
RV1	7D471	E1	2.2uF/400V
DB1	MB6S	E2	100uF/10V
R1	10K/0805	L1	820uH/5845 封装
R2	18K/0805	U1	KTP7066
R3	1K/0805		
D1	ES1J		

PCB layout 注意事项

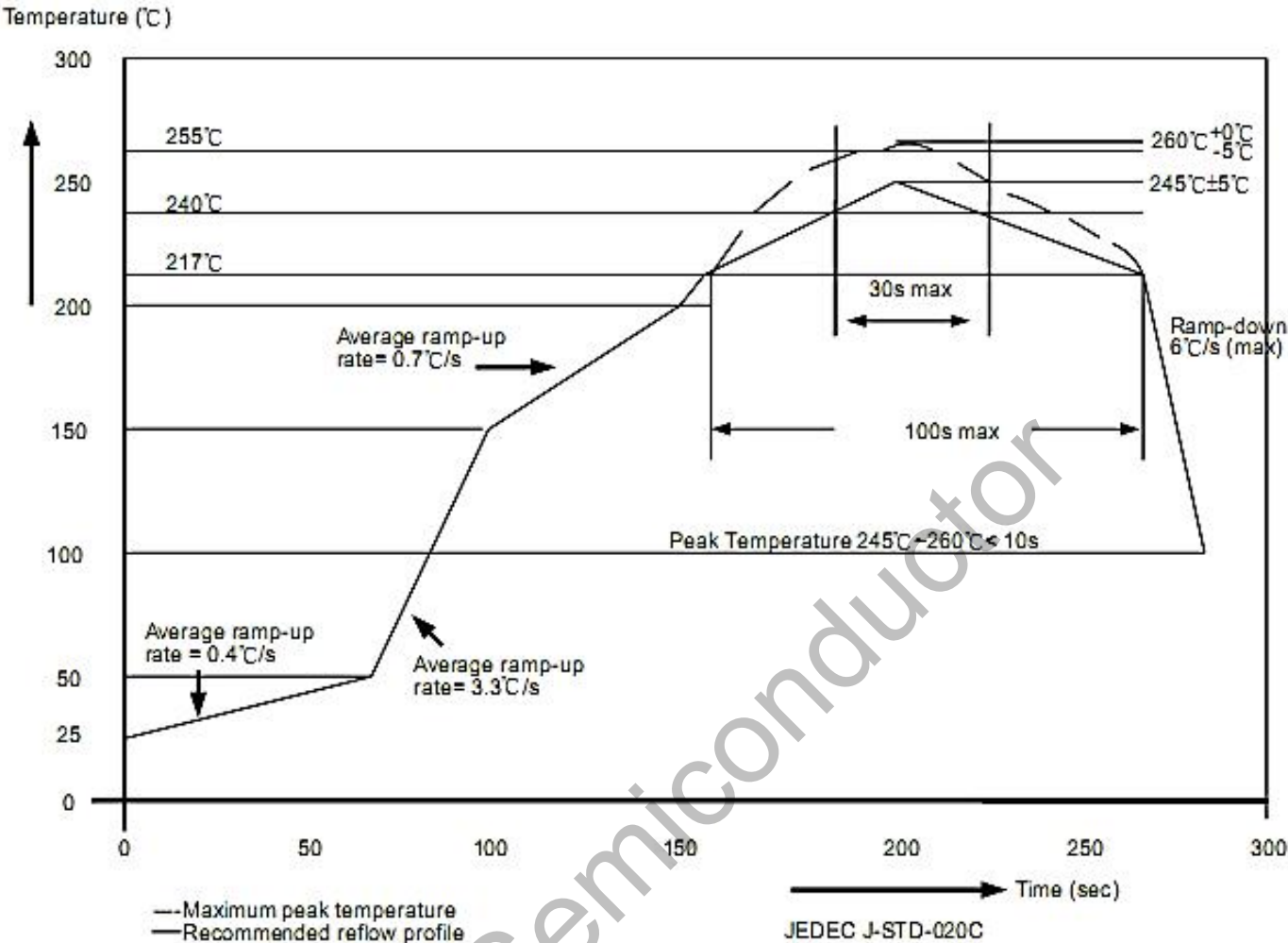


简要说明:

SOP8	<ul style="list-style-type: none"> ◆ 初级环路与反馈环路的走线距离尽量粗而短，以便更容易通过 EMC 测试。 ◆ 高压信号与低压信号分开走线，避免高压信号对低压反馈信号产生干扰。 ◆ 芯片 VDD 及 FB 的地尽量靠近芯片的 GND。 ◆ IC 的 5、6、7、8 脚 GND 需要铺铜处理，铺铜面积建议大于 8*8mm，以降低芯片的温度。
------	---

封装焊接制程

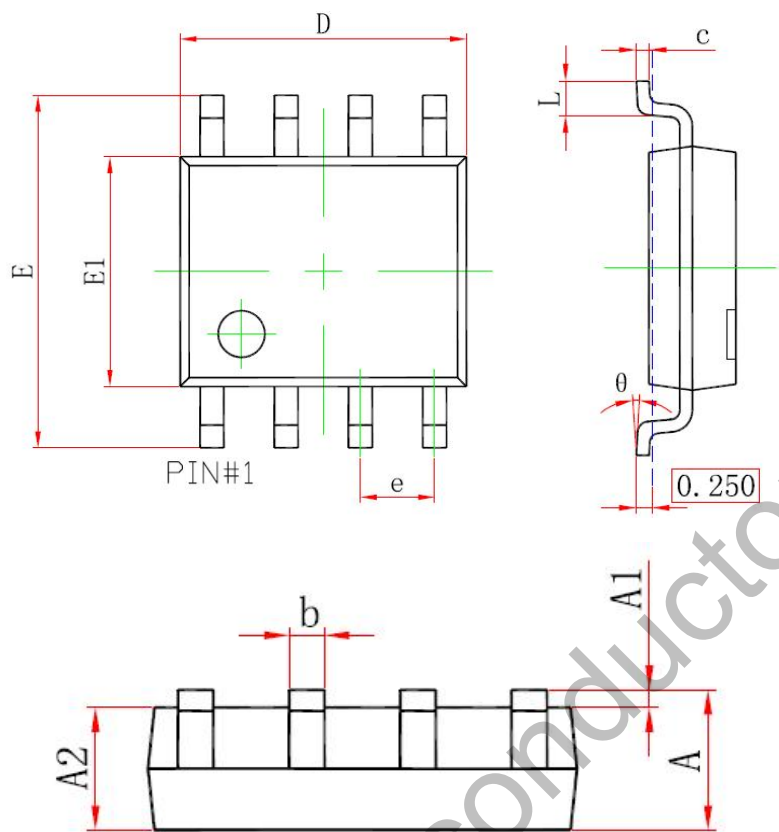
产品遵循欧洲 RoHs 标准，封装焊接制程锡炉温度符合 J-STD-020 标准。



封装厚度	体积 mm ³ < 350	体积 mm ³ : 350~2000	体积 mm ³ ≥ 2000
<1.6mm	260+0°C	260+0°C	260+0°C
1.6mm~2.5mm	260+0°C	250+0°C	245+0°C
≥2.5mm	250+0°C	245+0°C	245+0°C

封装形式

SOP8



Symbol	Min(mm)	Max(mm)
A	1.25	1.95
A1	-	0.25
A2	1.25	1.75
b	0.25	0.7
c	0.1	0.35
D	4.6	5.3
e	1.27(BSC)	
E	5.7	6.4
E1	3.7	4.2
L	0.2	1.5
θ	0°	10°