



APC3
DP 现场总线通信控制器
数据手册



沈阳中科博微科技股份有限公司

责任免除

尽管本文中所描述的内容已经做了检查和测试，但可能还会有一些差错，所以我们无法保证内容的完全准确性。我们会对文章中的内容进行定期的检查和测试，必要的更正会在以后的版本中提供。同时，也欢迎大家提出改进的建议。

版权

Copyright © Microcyber Corporation 2025. 版权所有。除了已经被授予的许可外，针对本文的传播、拷贝、使用和分享都是不允许的。违反者将承担相应的责任。

版本：V2.4

公司简介

沈阳中科博微科技股份有限公司是由中国科学院沈阳自动化研究所发起创建的一家高新技术企业，主要从事网络化控制系统、工业通信及仪表、开发、生产和应用。中科博微承担了多个国家科技重大专项、国家高技术研究发展计划（863 计划）、智能制造装备发展专项等国家科技计划项目，是国家网络化控制系统工程研究中心建设依托单位。

中科博微成功地开发了国内第一个通过国际认证的现场总线协议主栈、第一个通过国家认证的现场总线仪表、国内第一个通过德国 TÜV 认证的安全仪表，与其它单位共同主持了制定国内第一个工业以太网协议标准 EPA、第一个工业无线通信协议标准 WIA-PA，并成为 IEC 国际标准。

中科博微的产品和技术曾荣获国家科技进步二等奖两项、国家科技发明奖一项、中国科学院科技进步一等奖一项、辽宁省科技进步一等奖一项，产品出口欧美等发达国家，美国 Emerson、英国 Rotork、英国 Bifold 等业内顶尖企业都在其产品中采用了博微的关键技术或关键部件，成功完成了 200 多项大型自动化工程项目。

中科博微是 FCG 组织成员；是 Profibus 用户组织（PNO）成员。

中科博微成功通过了 ISO9001:2008 质量管理体系认证和汽车行业的 ISO/TS16949 质量体系认证。优秀研发团队，丰富的自动化工程设计与实施经验，业界领先的产品，庞大的市场网络，优秀的企业文化，都为公司的创业和持续发展奠定了坚实基础。承载员工理想，创造客户价值，促进企业发展。

承载员工理想，创造客户价值，促进企业发展。



目 录

第 1 章	概述	1
1.1	产品特性	1
1.2	典型应用	1
第 2 章	引脚配置及功能	2
第 3 章	内存配置	5
3.1	APC3 中内存区域分布	5
3.2	处理器参数	7
3.3	组织参数	9
第 4 章	寄存器定义	11
4.1	模式寄存器	11
4.1.1	模式寄存器 0	11
4.1.2	模式寄存器 1	13
4.2	状态寄存器	14
4.3	中断控制器	15
4.4	看门狗时钟	18
4.4.1	自动波特率识别	18
4.4.2	波特率监视	18
4.4.3	响应时间监测	18
第 5 章	应用信息	19
5.1	DP 缓冲区结构	19
5.2	DP 服务描述	22
5.2.1	Set_Slave_Address (SAP55)	22
5.2.2	Set_Param (SAP61)	23
5.2.3	Check_Config (SAP62)	24
5.2.4	Slave_Diagnosis (SAP60)	25
5.2.5	Write_Read_Data / Data_Exchange (Default_SAP)	26
5.2.6	Global_Control (SAP58)	29
5.2.7	Read_Inputs (SAP56)	29
5.2.8	Read_Outputs (SAP57)	30
5.2.9	Get_Config (SAP59)	30
第 6 章	典型电路	31
6.1	Interface Configuration	31



6.2	Application Examples (Principles)	32
6.3	Application with the 80C32	34
6.4	Application with the 80C165	35
第 7 章	封装信息	36
附录 A	部分 DPV0 服务格式	37
A.1	Set_Slave_Address (SAP55)	37
A.2	Set_Param (SAP61)	37
A.3	Check_Config (SAP62)	38
A.4	Slave_Diagnosis (SAP60)	40

第1章 概述

1.1 产品特性

APC3 是一款用于 PROFIBUS DP 智能从站开发的 ASICs 芯片。APC3 支持 PROFIBUS DP 标准中的 DPV0 部分。

兼容性:

- 在 3.3V 工作电压情况下，与工作在 DPV0 模式下的 VPC3 完全兼容
- 除工作电压不同之外，与工作在 DPV0 模式下的 SPC3 完全兼容

处理器接口:

- 支持 Intel 和 Motorola 两种处理器接口模式通过 XINT/MOT 和 MODE 两个引脚可以进行接口模式的配置
- 通过同步/异步的 8 位数据接口和 11 位的地址总线，用户可以直接操作内部双端口 RAM

时钟:

- APC3 需要提供 48MHZ 的外部时钟；
- APC3 能够输出 24M/12M 的时钟给外部处理器

软件接口:

- APC3 集成 1.5k 的双端口 RAM，主要用于 APC3 与软件之间的接口；
- 双端口 RAM 被分为 192 个段，每个段包括 8 个字节。软件对双端口 RAM 的操作以段为单位

状态指示:

- APC3 中 MAC 状态可以随时通过状态寄存器来查询，如 Offline/Passive-idle、DP-State、WD-State、Baud rate 状态等；
- 通过中断请求寄存器可以获各种外部事件，从而得到相关的数据，如用户扩展参数数据等

波特率识别:

- APC3 可以自动识别 9.6Kbps~12Mbps 范围内的波特率；
- 波特率取值分别为：12M、6M、3M、1.5M、500k、187.5k、93.75k、45.45k、19.2k、9.6k，单位 bps

温度特性:

- 储存温度：-65~150°C
- 工作温度：-40~85°C
- 结温：-40~85°C

1.2 典型应用

- PLC 和 DCS 的 I/O 模块
- DP 网络连接

第 2 章 引脚配置及功能

APC3 采用 44 引脚的 PQFP 封装，具体如下。

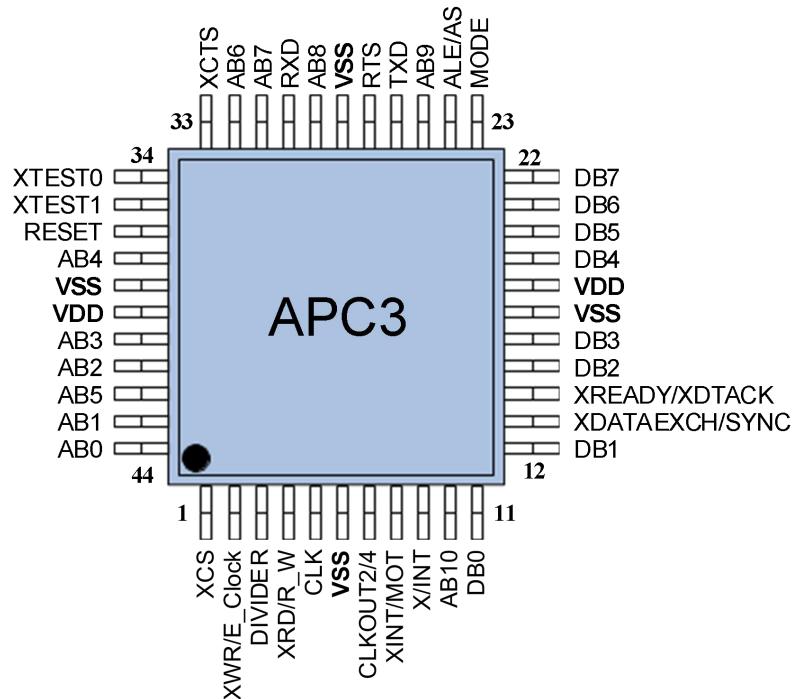


图 2.1 引脚示意图

引脚定义如下表 2.1 所示。

表 2.1 引脚功能定义

Pin	Signal Name	In/Out	Description		Source/Destination
1	XCS	I(C)	C32 Mode : connect to VDD C165 Mode: CS-Signal		CPU (80C165)
2	XW R/E_CLOCK	I(C)	Write signal / E_Clock for Motorola		CPU
3	DIVIDER	I(C)	Setting the scaling Factor for CLKOUT2/4		'0' = CLK divided by 4 '1' = CLK divided by 2
4	XRD/R_W	I(C)	Read Signal / Read _Write for Motorola		CPU
5	CLK	I(TS)	Clock pulse input		System
6	VSS				
7	CLKOUT2/4	O	Clock Output (System Clock divided by 2 or 4)		System, CPU
8	XINT/MOT	I(C)	'0' = Intel Interface '1' = Motorola Interface		Configuration Pin
9	X/INT	O	Interrupt		CPU; Interrupt-Controller
10	AB10	I(CPD)	Address bus	C32 Mode: '0' C165 Mode: Address Bus	System, CPU
11	DB0	I(C)/O	Data Bus	C32 Mode: Data/Address Bus multiplexed C165 Mode: Data/Address Bus separated	CPU, Memory

12	DB1	I(C)/O			
13	XDATAEXCH	O	Indicates DATA-EXCH state for PROFIBUS-DP		LED
14	XREADY/XDTACK	O	Ready for external CPU		System, CPU
15	DB2	I(C)/O	Data Bus	C32 Mode: Data/Address Bus multiplexed C165 Mode: Data/Address Bus separated	CPU, Memory
16	DB3	I(C)/O			
17	VSS				
18	VDD				
19	DB4	I(C)/O	Data Bus	C32 Mode: Data/Address Bus multiplexed C165 Mode: Data/Address Bus separated	CPU, Memory
20	DB5	I(C)/O			
21	DB6	I(C)/O			
22	DB7	I(C)/O			
23	MODE	I	'0' = 80C166 Data/Address Bus separated; Ready Signal '1' = 80C32 Data/Address Bus multiplexed, fixed Timing		Configuration Pin
24	ALE/AS	I(C)	Address latch enable	C32 mode: ALE C165 mode: <log> 0	CPU (80C32)
25	AB9	I	Address bus	C32 Mode: '0' C165 Mode: Address Bus	CPU (C165), memory
26	TXD	O	Serial send port		PROFIBUS Interface
27	RTS	O	Request to Send		PROFIBUS Interface
28	VSS				
29	AB8	I(C)	Address bus	C32 Mode: '0' C165 Mode: Address Bus	CPU (C165), memory
30	RXD	I(C)	Serial Receive Port		PROFIBUS Interface
31	AB7	I(C)	Address bus	C32 Mode: '0' C165 Mode: Address Bus	CPU (C165), memory
32	AB6	I(C)			
33	XCTS	I(C)	Clear to Send: '0' = send enable		FSK Modem
34	XTEST0	I(C)	Pin must be connected to VDD.		
35	XTEST1	I(C)	Pin must be connected to VDD.		
36	RESET	I(CS)	Connect Reset Input with CPU's port pin.		
37	AB4	I(C)	Address bus	C32 Mode: '0' C165 Mode: Address Bus	CPU (C165), memory
38	VSS				
39	VDD				
40	AB3	I(C)	Address bus	C32 Mode: '0' C165 Mode: Address Bus	CPU (C165), memory
41	AB2	I(C)			
42	AB5	I(C)			
43	AB1	I(C)			
44	AB0	I(C)			

Notes:

- 所有以‘X’开头的信号都表示“低电平有效”。
- C32-Mode means ‘Synchronous Intel Mode’ and

- C165-Mode means 'Asynchronous Intel Mode'.
- VDD = +3.3 V
- VSS = 0 V

Input Levels:

- I(C) : CMOS
- I(CS) : CMOS, Schmitt-Trigger
- I(CPD) : CMOS, pulldown
- I(TS) : TTL, Schmitt-Trigger

第3章 内存配置

3.1 APC3 中内存区域分布

图 3.1 给出了 APC3 内部 1.5k 双端口 RAM 的划分示意图。

APC3 内部锁存器/寄存器位于前 21 个地址。内部锁存器/寄存器的值或者来自 APC3，或者影响 APC3 控制器。特定单元只能被读取或写入。

APC3 组织参数位于起始地址为 16H 的区域。整个缓冲结构（对于 DP-SAPs 来说）是基于这些参数进行写入的。另外，一般的参数设定数据（站地址，Ident 参数等）就存储在这些单元中，而且状态参数也存储在这些单元（全局控制命令等）中。

APC3 中用户生成的缓冲区位于起始地址为 40H 的区域。所有的缓冲区起始地址必须从段起始地址开始。

表 3.1 APC3 内存区域分布

Address	Function	
000H	Processor parameters internal work cells Latches/register (22 bytes)	internal work cells
016H	Organizational parameters (42 bytes)	
040H	DP- buffer:	Data In (3) * Data Out (3) * Diagnostics (2) Parameter setting data (1) Configuration data (2) Auxiliary buffer (2) SSA-buffer(1)
5FFH		

注意：HW 禁止超出 **1.5k** 的地址范围。也就说，如果用户写入或者读取超过了内存的范围，地址就会减去 **400H**，让用户得到一个新的地址。这项功能会阻止覆盖原来的过程参数。在这种情况下，**APC3** 会产生一个 **RAM** 访问冲突中断。如果 **RAM** 访问超出范围是由错误的缓冲区初始化操作引起的，也会执行相同的错误处理操作。

说明：**Data In** 是从 PROFIBUS 从站到主站的输入数据

Data Out 是从 PROFIBUS 主站到从站的输出数据

APC3 中双端口 **RAM** 在逻辑上被划分为 192 个片段，每一个片段由 8 字节组成。参见图 3.1。

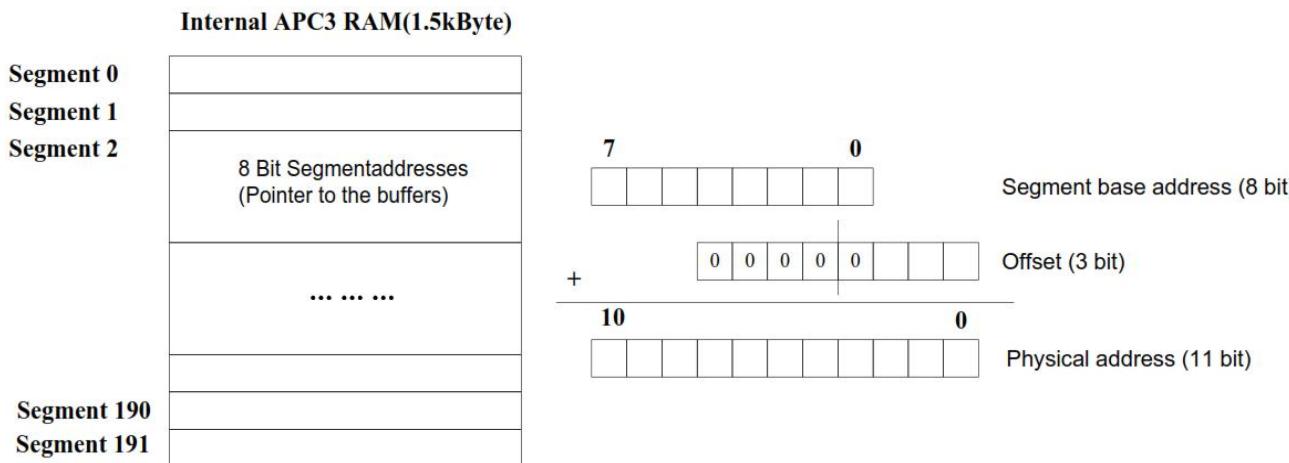


图 3.1 APC3 内存 RAM 分段示意图

3.2 处理器参数

地址区域 00H-07H 内的单元支持只读或者只写操作。其中部分单元的功能定义在 Intel 模式和 Motorola 模式下有所不同，参见下表。

表 3.2 读操作情况下的内部参数锁存器分配

Address Intel / Motorola		Name	Bit No.	Significance (Read Access!)
00H	01H	Int-Req-Reg	7..0	Interrupt Controller Register
01H	00H	Int-Req-Reg	15..8	
02H	03H	Int-Reg	7..0	
03H	02H	Int-Reg	15..8	
04H	05H	Status-Reg	7..0	Status Register
05H	04H	Status-Reg	15..8	
06H	07H	Reserved		
07H	06H			
08H		Din_Buffer_SM	7..0	Buffer assignment of the DP_Din_Buffer_State_Machine
09H		New_Din_Buffer_Cmd	1..0	The user makes a new DP Din buffer available in the N state.
0AH		Dout_Buffer_SM	7..0	Buffer assignment of the DP_Dout_Buffer_State_Machine
0BH		Next_Dout_Buffer_Cmd	3..0	The user fetches the last DP Dout_Buf from the N state
0CH		Diag_Buffer_SM	3..0	Buffer assignment for the DP_Diag_Buffer_State_Machine
0DH		New_Diag_Buffer_Cmd	1..0	The user makes a new DP Diag Buffer available to the APC3.
0EH		User_Prm_Data_Okay	1..0	The user positively acknowledges the user parameter setting data of a Set_Param-Trogram.
0FH		User_Prm_Data_Not_Okay	1..0	The user negatively acknowledges the user parameter setting data of a Set_Param-Trogram.
10H		User_Cfg_Data_Okay	1..0	The user positively acknowledges the configuration data of a Check_Config-Trogram.
11H		User_Cfg_Data_Not_Okay	1..0	The user negatively acknowledges the configuration data of a Check_Config-Trogram.
12H		Reserved		
13H				
14H		SSA_Buffer_Free_Cmd		The user has fetched the data from the SSA buffer and enables the buffer again.
15H		Reserved		



表 3.3 写操作情况下的内部参数锁存器分配

Address Intel / Motorola		Name	Bit No.	Significance (Read Access!)
00H	01H	Int-Req-Reg	7..0	Interrupt Controller Register
01H	00H	Int-Req-Reg	15..8	
02H	03H	Int-Reg	7..0	
03H	02H	Int-Reg	15..8	
04H	05H	Status-Reg	7..0	Status Register
05H	04H	Status-Reg	15..8	
06H	07H	Mode-Reg 0	7..0	Setting parameters for individual bits
07H	06H	Mode-Reg 0	15..8	
08H		Mode-Reg1-S	7..0	
09H		Mode-Reg1-R	7..0	
0AH		WD_BAUD_CONTROL_Val	7..0	Root value for baud rate monitoring
0BH		MinTsdr_Val	7..0	minT _{SDR} time
0CH				Reserved
0DH				
0EH				
0FH				
10H				
11H				
12H				
13H				
14H				
15H				

3.3 组织参数

地址区域 16H-3FH 内的单元主要用于存储组织参数，如设备地址、厂家 ID、输入/输出缓冲区指针及长度等。这些单元是可读/写的。

Address Intel / Motorola	Name	Bit No.	Significance (Read Access!)
16H	R_TS_Adr	7..0	Setup station address of the relevant APC3
17H	Reserved		Pointer to a RAM address which is preset with 0FFH
18H	R_User_Wd_Value	7..0	Based on an internal 16-bit watchdog timer, the user is monitored in the DP_Mode
19H	R_User_Wd_Value	15..8	
1AH	R_Len_Dout_Buf		Length of the 3 Dout buffers
1BH	R_Dout_buf_Ptr1		Segment base address of Dout buffer 1
1CH	R_Dout_buf_Ptr2		Segment base address of Dout buffer 2
1DH	R_Dout_buf_Ptr3		Segment base address of Dout buffer 3
1EH	R_Len_Din_buf		Length of the 3 Din buffers
1FH	R_Din_buf_Ptr1		Segment base address of Din buffer 1
20H	R_Din_buf_Ptr2		Segment base address of Din buffer 2
21H	R_Din_buf_Ptr3		Segment base address of Din buffer 3
22H	Reserved		
23H			Preset with 00H.
24H	R Len Diag buf1		Length of Diag buffer 1
25H	R Len Diag buf2		Length of Diag buffer 2
26H	R_Diag_Buf_Ptr1		Segment base address of Diag buffer 1
27H	R_Diag_Buf_Ptr2		Segment base address of Diag buffer 2
28H	R Len Cntrl Pbuf1		Length of Aux buffer 1 and the control buffer belonging to it, for example, SSA-Buf, Prm-Buf, Cfg-Buf, Read-Cfg-Buf
29H	R Len Cntrl Pbuf2		Length of Aux-Buffer 2 and the control buffer belonging to it, for example, SSA-Buf, Prm-Buf, Cfg-Buf, Read-Cfg-Buf
2AH	R Aux Buf Sel		Bit array, in which the assignments of the Aux-buffers ½ are defined to the control buffers, SSA-Buf, Prm-Buf, Cfg-Buf
2BH	R_Aux_buf_Ptr1		Segment base address of auxiliary buffer 1
2CH	R_Aux_buf_Ptr2		Segment base address of auxiliary buffer 2
2DH	R_Len_SSA_Data		Length of the input data in the Set_Slave_Address-buffer
2EH	R SSA buf Ptr		Segment base address of the Set_Slave_Address-buffer
2FH	R_Len_Prm_Data		Length of the input data in the Set_Param-buffer
30H	R_Prm_buf_Ptr		Segment base address of the Set_Param-buffer
31H	R_Len_Cfg_Data		Length of the input data in the Check_Config-buffer
32H	R_Cfg_Buf_Ptr		Segment base address of the Check_Config-buffer
33H	R_Len_Read_Cfg_Data		Length of the input data in the Get_Config-buffer
34H	R_Read_Cfg_buf_Ptr		Segment base address of the Get_Config-buffer

35H	Reserved	Preset with 00H.
36H		
37H		
38H		
39H	R_Real_No_Add_Change	This parameter specifies whether the DP slave address may again be changed at a later time point.
3AH	R_Ident_Low	The user sets the parameters for the Ident_Low value.
3BH	R_Ident_High	The user sets the parameters for the Ident_High value.
3CH	R_GC_Command	The Global_Control_Command last received
3DH	R_Len_Spec_Prm_buf	If parameters are set for the Spec_Prm_Buffer_Mode (see mode register 0), this cell defines the length of the param buffer.

第 4 章 寄存器定义

下面给出了影响 APC3 硬件功能和协议处理的寄存器的描述。

4.1 模式寄存器

能够直接访问控制器或控制器直接设置的参数位被组织成两个模式寄存器（0 和 1）。

4.1.1 模式寄存器 0

只有在离线的状态下，才能设定模式寄存器 0（如上电后）。APC3 只有在全部加载模式寄存器 0、所有处理器参数和组织参数（START_AP3=1, Mode-Register1）后，才会退出离线状态。

表 4.1 模式寄存器 0

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
06H (Intel)	Freeze_Supported	Sync_Supported	EARLY_RDY	INT_POL	MinTSDR				Mode Reg0 7..0

Address Control Register	Bit Position								Designation
	15	14	13	12	11	10	9	8	
07H (Intel)			Spec_Clear_Mode *)	Spec_Prm_Buf_Mode **)	WD Test		EOI Time base	DP Mode	Mode Reg0 15..8

*) 当 Spec_Clear_Mode (Fail Safe Mode) = 1 时，APC3 在 Data Exchange 状态下会接收数据长度为 0 的数据报文。在 Data Exchange 状态下，设备针对输出的反应可以通过参数化报文中进行设置。

**) 当在 PROFIBUS 主站和从站之间有用大量参数传递的时候，Aux-Buffer 1/2 必须与参数化缓冲区大小相同。有时这可能会达到 APC3 中可用存储空间的极限。当 Spec_Prm_Buf_Mode = 1 时，参数化报文中的数据可直接在这个特定缓冲区中处理，这样辅助缓冲区可以小一些。



表 4.2 模式寄存器 0

Bit 0	
Bit 1	
Bit 2	
Bit 3	minTSDR: Default setting for the minTSDR after reset for DP operation or combi operation. 0 = Pure DP operation (default configuration!) 1 = Combi operation
Bit 4	INT_Pol: Interrupt Polarity 0 = The interrupt output is low-active. 1 = The interrupt output is high-active.
Bit 5	Early_Rdy: Early Ready 0 = Normal Ready: Ready is generated when data is valid (write) or when data has been accepted (read). 1 = Ready is generated one clock pulse earlier
Bit 6	Sync_Supported: Sync_Mode support 0 = Sync_Mode is not supported. 1 = Sync_Mode is supported.
Bit 7	Freeze_Supported: Freeze_Mode support 0 = Freeze_Mode is not supported. 1 = Freeze_Mode is supported
Bit 8	DP_Mode: DP_Mode enable 0 = DP_Mode is disabled. 1 = DP_Mode is enabled. APC3 sets up all DP_SAPs (default configuration!)
Bit 9	EOI_Time_Base: End-of-Interrupt Timebase 0 = The interrupt inactive time is at least 1 μ s long. 1 = The interrupt inactive time is at least 1 ms long
Bit 10	
Bit 11	Test mode for the Watchdog-Timer, no function mode 0 = The WD runs in the function mode. 1 = Not permitted
Bit 12	Spec_Prm_Buf_Mode: Special-Parameter-Buffer Mode 0 = No Special-Parameter-Buffer. 1 = Special-Parameter-Buffer mode. Parameterization data will be stored directly in the Special-Parameter-Buffer.
Bit 13	Special Clear Mode (Fail Safe Mode) 0 = No special clear mode. 1 = Special clear mode. APC3 will accept data telegramms with data unit = 0.
Bit 15	

说明：只有在离线状态时才能修改模式寄存器 0 中的内容

4.1.2 模式寄存器 1

模式寄存器 1 中包括一些必须在运行过程中才能修改的控制位。这些控制位能够单独设置（Mode_Reg_S），或单独复位（Mode_Reg_R）。在设置和复位操作中使用不同的地址，向相应的位置写入 1 表示设置或复位。

表 4.3 模式寄存器 1 (Mode Register1 S/Mode Register1 R)

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
08H			Res_User_WD	EN_Change_Cfg_Buffer	User_Leave_Master	Go_Offline	EOI	START_AP3	Mode-Reg_S 7..0
09H			Res_User_WD	EN_Change_Cfg_Buffer	User_Leave_Master	Go_Offline	EOI	START_AP3	Mode-Reg_R 7..0

Bit 0	Start_AP3: Exiting the Offline state 1 = APC3 exits <i>offline</i> and goes to <i>passive-idle</i> . In addition, the idle timer and Wd timer are started and 'Go_Offline = 0' is set.
Bit 1	EOI: End of Interrupt 1 = End of Interrupt: APC3 switches the interrupt outputs to inactive and again sets EOI to log.'0.'
Bit 2	Go_Offline: Going into the offline state 1 = After the current requests ends, APC3 goes to the <i>offline state</i> and again sets Go_Offline to log.'0.'
Bit 3	User_Leave_Master: Request to the DP_SM to go to 'Wait_Prm.' 1 = The user causes the DP_SM to go to 'Wait_Prm.' After this action, APC3 sets User_Leave_Master to log.'0.'
Bit 4	En_Change_Cfg_Buffer: Enabling buffer exchange (Cfg buffer for Read_Cfg buffer) 0 = With 'User_Cfg_Data_Okay_Cmd,' the Cfg buffer may not be exchanged for the Read_Cfg buffer. 1 = With 'User_Cfg_Data_Okay_Cmd,' the Cfg buffer must be exchanged for the Read_Cfg buffer.
Bit 5	Res_User_Wd: Resetting the User_WD_Timers 1 = APC3 again sets the User_Wd_Timer to the parameterized value 'User_Wd_Value15..0.' After this action, APC3 sets Res_User_Wd to log.'0.'

4.2 状态寄存器

状态寄存器映射了 APC3 当前的状态，且是只读的。

表 4.4 状态寄存器 (RO)

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
04H	WD_State		DP_State		RAM access violation	Diag_ Flag		Offline/ Passive- Idle	Status-Reg 7...0
	1	0	1	0					

Address Control Register	Bit Position								Designation
	15	14	13	12	11	10	9	8	
05H					Baud Rate				Status-Reg 15...8
					3	2	1	0	

Bit 0	Offline/Passive-Idle: Offline-/Passive-Idle state 0 = APC3 is in offline. 1 = APC3 is in passive idle.
Bit 1	
Bit 2	Diag_Flag: Status diagnostics buffer 0 = The DP master fetches the diagnostics buffer. 1 = The DP master has not yet fetched the diagnostics buffer.
Bit 3	RAM Access Violation: Memory access > 1.5kByte 0 = No address violation 1 = For addresses > 1536 bytes, 1024 is subtracted from the current address, and there is access to this new address.
Bit 4,5	DP-State1..0: DP-State Machine state 00 = 'Wait_Prm' state 01= 'Wait_Cfg' state 10 = 'DATA_EX' state 11= Not possible
Bit 6,7	WD-State1..0: Watchdog-State-Machine state 00 = 'Baud_Search' state 01= 'Baud_Control' state 10 = 'DP_Control' state 11= Not possible
Bit 8,9,10,11	Baud rate3..0: The baud rates APC3 found 0000 = 12 MBaud 0001 = 6 MBaud 0010 = 3 MBaud 0011 = 1.5 MBaud 0100 = 500 kBaud 0101 = 187.5 kBaud 0110 = 93.75 kBaud 0111 = 45.45 kBaud 1000 = 19.2 kBaud 1001 = 9.6 kBaud Rest = Not possible
Bit 12,13,14,15	

4.3 中断控制器

处理器通过中断控制器获得指示消息和各种错误事件的信息。中断控制器可容纳多达 16 个事件。这些事件通过一个中断输出，且不分优先级。

中断控制器包括：中断请求寄存器（IRR），中断屏蔽寄存器（IMR），中断寄存器（IR）和中断响应寄存器（IAR）。

所有事件都存储在 IRR 中，每个事件都可以通过 IMR 来禁止。IRR 的输入不依赖于中断屏蔽。

MR 中未被屏蔽的事件会产生 X/INT 中断。

注：用户可以写 IRR 来手动设置每个事件以进行调试。

处理器所处理的每一个中断事件都必须通过 IAR（除了 New_Prm_Data, New_DDB_Prm_Data 和 New_Cfg_Data 以外）来删除（即确认），这一操作通过在相应比特位置 1 来实现。如果一个新的事件和前一个事件的确认同时出现在 IRR 中，这个事件会被保存。如果处理器随后使能一个屏蔽，则它必须确保在 IRR 中没有输入事件存在。为了安全的目的，必须在设置 IMR 之前必须删除 IRR 中对应的位。

在退出中断程序之前，处理器必须在模式寄存器中设置“end of interrupt signal (E01) =1”。中断信号是通过信号边沿的变化来取消的。如果另一个事件也需要储存，中断输出会等待至少 1usec 或 1-2ms 的中断非活动时间以后才会被激活。这个中断非活动时间可以通过“EOI_Timebase”来设置。这使得当使用信号边沿触发中断时，仍然可以进入到中断程序中。

中断输出的极性通过 INT_Pol 模式位来设置。在硬件复位后，中断输出为低电平。

表 4.5 中断请求寄存器 (RW)

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
00H					WD_DP _Mode_ Timeout	Baud_ rate_ Detect	Go/Leave Data_EX	MAC_ Reset	Int-Req-Reg 7..0

Address Control Register	Bit Position								Designation
	15	14	13	12	11	10	9	8	
01H			DX_O UT	Diag_B uffer_ Changed	New_Prm_Data	New_Cfg_Data	New_SSA_Data	New_GC_Command	Int-Req-Reg 15 .. 8

Bit 0	MAC_Reset After it processes the current request, the APC3 has arrived at the offline state (through setting the 'Go_Offline bit' or through a RAM access violation).
Bit 1	Go/Leave_DATA_EX The DP_SM has entered or exited the 'DATA_EX' state.
Bit 2	Baudrate_Detect The APC3 has exited the 'Baud_Search state' and found a baud rate.
Bit 3	WD_DP_Control_Timeout The watchdog timer has run out in the 'DP_Control' WD state.
Bit 4	
Bit 5	Res For additional functions
Bit 6	Res For additional functions
Bit 7	Res For additional functions
Bit 8	New_GC_Command The APC3 has received a 'Global_Control telegram' with a changed 'GC_Command-Byte,' and this byte is stored in the 'R_GC_Command' RAM cell.
Bit 9	New_SSA_Data The APC3 has received a 'Set_Slave_Address telegram' and made the data available in the SSA buffer.
Bit 10	New_Cfg_Data The APC3 has received a 'Check_Cfg telegram' and made the data available in the Cfg buffer.
Bit 11	New_Prm_Data The APC3 has received a 'Set_Param telegram' and made the data available in the Prm buffer.
Bit 12	Diag_Buffer_Changed Due to the request made by 'New_Diag_Cmd,' APC3 exchanged the diagnostics buffer and again made the old buffer available to the user.
Bit 13	DX_OUT The APC3 has received a 'Write_Read_Data telegram' and made the new output data available in the N buffer. For a 'Power_On' or for a 'Leave_Master,' the APC3 deletes the N buffer and also generates this interrupt.
Bit 14	Res For additional functions
Bit 15	Res For additional functions

表 4.6 其它中断控制寄存器

Address	Register		Reset State	Assignment	
02H/03H	Interrupt Register	Readable	All bits deleted		
04H/05H	Interrupt Mask Register (IMR)	Writable, can be changed during operation	All bits set	Bit = 1 Bit = 0	Mask is set and the interrupt is disabled. Mask is deleted and the interrupt is enabled.
02H/03H	Interrupt Acknowledge Register (IAR)	Writable, can be changed during operation	All bits deleted	Bit = 1 Bit = 0	The IRR bit is deleted. The IRR bit remains unchanged.

“New_Prm_Data” “New_Cfg_Data” 事件不能通过中断确认寄存器来删除，而需要用户通过“确认操作”来删除事件（如，“User_Prm_Data_Okey”）。

4.4 看门狗时钟

4.4.1 自动波特率识别

APC3 能够自动识别波特率。在每次复位以后，或者看门狗定时器超时后，APC3 会进入“波特率搜索”状态。

在波特率自动识别过程中，APC3 从最高波特率开始搜索。如果在给定监视时间内，未接收到完整且没有错误的 SD1、SD2 报文，那么波特率搜索将在下一个较低波特率上继续进行。

在识别出正确波特率以后，APC3 转换到“Baud_Control”状态并监视波特率。监视时间可以通过用户设定参数 WD_Baud_Control_Val 来确定。看门狗工作在 100Hz 的频率下（10msec）。看门狗会在接收到每个发给本设备地址且无错误的报文后进行重置。如果定时器超时，APC3 会再次转换到波特搜索状态。

4.4.2 波特率监视

APC3 会在“Baud_Control”状态下对已经确定的波特率进行持续的监视。在接收到每个发给本设备对应地址且无错误的报文后，看门狗定时器将被重置。监视时间值由用户设定参数 WD_Baud_Control_Val 与通过时基（10ms）相乘来得到。如果看门狗定时器超时，WD_SM 会再次进入到“Baud_Search”状态。如果用户将 APC3 设置为执行 DP 协议模式（DP_Mode=1，参见模式寄存器 0），在接收到主站“Set_Param telegram”报文且 WD_On=1 时，看门狗将用于监视“DP_Control”状态。当接收到“Set_Param telegram”报文且 WD_On=0 时，看门狗保持在监视波特率状态。当定时器超时时，PROFIBUS DP 状态机仍然不被复位。举个例子，也就是说从站仍然保留在“DATA_Exchange”状态中。

4.4.3 响应时间监测

“DP_Control”状态服务于 DP 主站（Master_Add）的响应时间监测。监测时间值由两个看门狗因子之积再与当前有效时基（1ms 或 10ms）相乘得到。

$T_{WD} = (1\text{ms or } 10\text{ms}) * WD_Fact_1 * WD_Fact_2$ （参见参数化报文中的 7 个字节）。需要说明的是，WD_Fact_1 和 WD_Fact_2 用户是不能修改的，是主站设置的；当前有效时基是在模式寄存器 0 中设置的。

监测时间取值范围在 1ms 和 650s 之间，不依赖于波特率。

如果监测定时器超时，APC3 会再次进入到“Baud_Control”状态中，并且 APC3 会产生“WD_DP_Control_Timeout-Interrupt”事件。另外，DP 状态机会被重置。

如果另一个主站接受了 APC3，当 WD_On=0 时，APC3 会进入到“Baud_Control”状态中；当 WD_On=1 时，APC3 则会进入到“DP_Control”状态中。

第 5 章 应用信息

5.1 DP 缓冲区结构

DP 模式在 DP_Mode=1 的情况下被使能（参见模式寄存器 0）。在这个过程中，以下 SAPs 固定用于 DP 模式。

- Default SAP: Data exchange (Write_Read_Data)
- SAP53: reserved
- SAP55: Changing the station address (Set_Slave_Address)
- SAP56: Reading the inputs (Read_Inputs)
- SAP57: Reading the outputs (Read_Outputs)
- SAP58: Control commands to the DP-Slave (Global_Control)
- SAP59: Reading configuration data (Get_Config)
- SAP60: Reading diagnostics information (Slave_Diagnosis)
- SAP61: Sending parameter setting data (Set_Param)
- SAP62: Checking configuration data (Check_Config)

APC3 集成了 DP 从站协议的 DPV0 部分。用户必须对 ASIC 进行相应的配置，并处理和确认接收到的信息。除了 default SAP、SAP56 和 SAP58 以外，其余的 SAPs 总是使能的。只有当 DP 从站状态机(DP_SM)进入到“DATA_EX”状态时，default SAP、SAP56 和 SAP58 才会被使能。用户有权利禁止 SAP55，即禁止主站修改从站地址，此时对应的缓冲区指针 R_SSA_Buf_Ptr 必须设为 00H。通过 RAM 单元的初始化过程，DDB 功能被禁用。

图 5.1 显示了 DP_SAP 缓冲区结构。用户需要在“offline state”状态下配置所有的缓冲区（长度和缓冲区起始地址，用段号表示）。在 APC3 运行过程中，除了 Dout-/Din 缓冲区长度以外，缓冲区配置不允许改变。

在收到配置报文以后 (Check_Config)，用户可以在“Wait_Cfg”状态下修改 Dout-/Din 缓冲区配置。在“DATA_EX”状态下，只能接受相同的配置。

缓冲区结构被划分为：数据缓冲区，诊断缓冲区和控制缓冲区。

输出数据和输入数据各自都有三个相同长度的可用缓冲区。这些缓冲区功能上像交换缓冲区一样。一个缓冲区被分配给“D”数据传输，另一个缓冲区被分配给“U”用户。第三个缓冲区处于是 Next“N”状态或 Free“F”状态。

两个可以改变长度的诊断缓冲区用来保存诊断数据。其中一个诊断缓冲区总是在“D”状态用于 APC3 发送诊断数据。另一个诊断缓冲区分配给用户，处于“U”状态，用来准备新的诊断数据。

APC3 首先读取不同的参数设置报文 (Set_Slave_Address, Set_Param) 和配置报文 (Check_Config)，并将它们保存到到 Aux-Buffer1 或 Aux-Buffer2... 中。

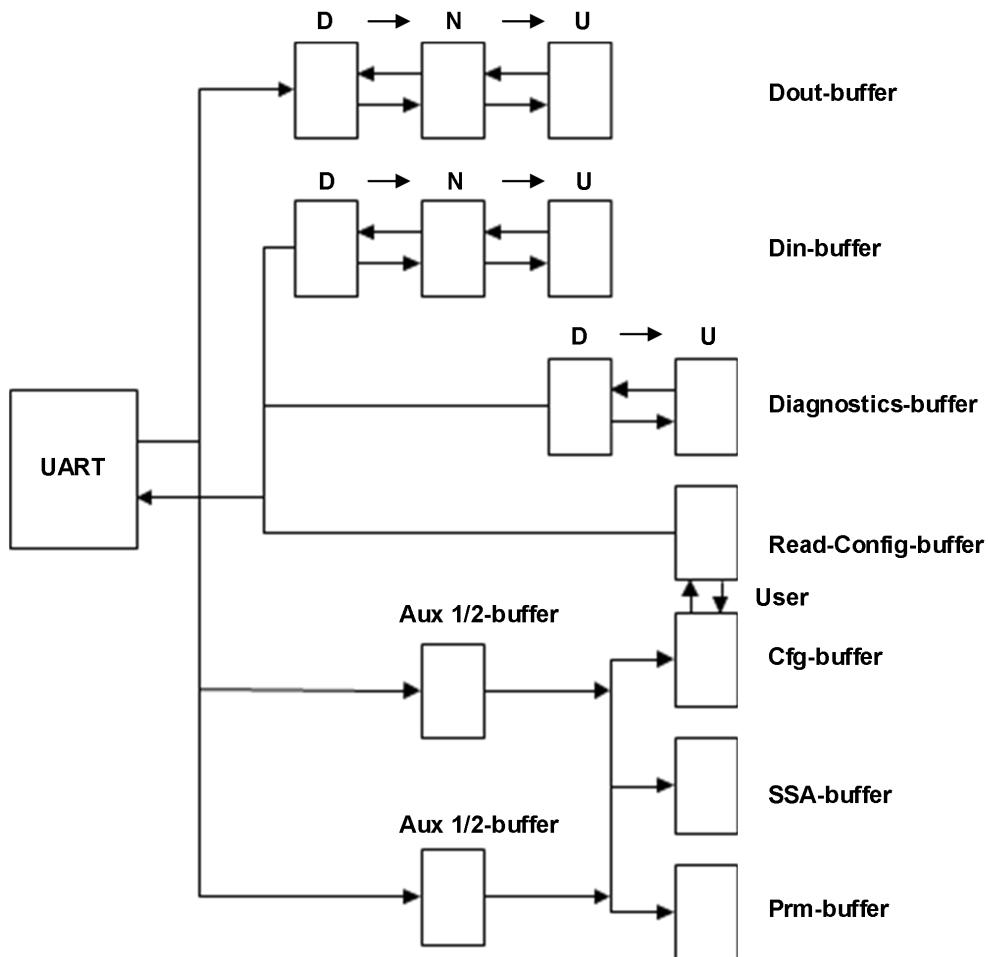


图 5.1 DP_SAP 缓冲区结构

APC3 接收设定从站地址报文（Set_Slave_Address）、参数设置报文（Set_Param）和配置报文（Check_Config）时，先将报文保存到 Aux-Buffer1 或 Aux-Buffer2 中（具体使用 Aux-Buffer1 还是 Aux-Buffer2，在寄存器 R_Aux_Buf_Sel 中定义），再与相应的目标缓冲区（SSA-buffer, Prm-buffer, Cfg-buffer）进行数据交换。Aux_buffer1 必须总是可用的，Aux_buffer2 是可选的。如果这些 DP 报文的数据定义不同，就像 Set_Prm 报文中的数据量明显的比其它报文要大，则最好使用 Aux_Buffer2（Aux_Sel_Set_Param=1）。其它报文则通过 Aux_Buffer1（Aux_Sel...=0）读取。如果缓冲区过小，APC3 会响应“no resources”。

表 5.1 Aux_Buffer 管理

Address RAM Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
2AH						Set_Slave_Adrr	Check_Cfg	Set_Prm	R_Aux_Buf_Sel
						X1	X1	X1	See below for coding.

X1	Coding
0	Aux_Buffer1

1

Aux_Buffer2

在 Read-Cfg-buffer 中，用户提供配置数据（Get_Config）以供主站读取。Read-Cfg-buffer 长度必须与 Cfg-buffer 相同。

Read_Input_Data 保温在处于“D”状态的 Din-buffer 中操作，Read_Output_Data 保温在处于“U”状态的 Dout-buffer 中操作。

所有缓冲区指针都是 8 位段地址，因为 APC3 内部只有 8 位地址寄存器。在访问 RAM 时，APC3 将段地址左移 3 位再加上 8 位段内偏移地址后得到 11 位的地址。

APC3 增加了一个 8 位偏移地址来段地址的 3 位转换（结果是：11 位的物理地址）。

5.2 DP 服务描述

5.2.1 Set_Slave_Address (SAP55)

一般来说，从站的地址可以采用以下方式来设置：

- 通过二类主站用服务报文修改从站的地址，PA 仪表常用这种方式设置地址；
- 在从站中安装拨码开关来设置地址，多数 DP 从站采用这种方式。

只有在设备处于 Wait_Prm 状态时，从站才能由二类主站修改其地址。

用户可以通过设置 R_SSA_Buf_Ptr=00H 来禁止设备从站地址功能。在这种情况下，用户可以通过拨码开关设定从站地址，然后将地址写入 R_TS_Adr RAM 寄存器。

用户必须提供一个非易失存储器（例如，EEPROM）来支持这项功能。外部 EEPROM 必须能够储存新的“站地址”和“Real_No_Add_Change”参数（“True”=FFH）的参数。Real_No_Add_Change=True 时，只能修改一次从站地址。

在每次上电启动之后，用户将保存在 EEPROM 中的 R_TS_Adr 和 R_Real_No_Add_Change 参数提供给 APC3。

如果 SAP55 被激活，且 Set_Slave_Address 报文被正确接收，APC3 会将 Set_Slave_Address 报文中的服务数据保存到 Aux_Buffer1/2 中，并将 Aux_Buffer1/2 中数据拷贝到 SSA_Buffer 中，将数据长度存储在 R_Len_SSA_Data 中，然后产生 New_SSA_Data 中断。用户需要保存新的“站地址”和新的“Real_No_Add_Change”参数。用户不需要将这些改变后的参数再写入到 APC3 中。

用户在读取这些缓冲区后，会执行 SSA_Buffer_Free_Cmd 操作（读 14H 地址）以完成确认工作。这个确认操作会使 APC3 再次准备接收下一个设置从站地址报文（例如：从另一个主站）。

APC3 会自行处理其中可能发生的错误。

表 5.2 SSA_Buffer_Free_Cmd 编码

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
14H	0	0	0	0	0	0	0	0	SSA_Buffer_Free_Cmd
	Don't care								

5.2.2 Set_Param (SAP61)

二类主站通过 Set_Param 服务将与从站通信时所需的参数赋给从站，并指定的工作状态。同时，从站也能获知与其通信的主站地址。

Set_Param 服务中数据由标准参数和用户参数组成，其中用户参数由仪表设备制造商自行确定，这些用户参数在 GSD 文件中均有描述。

APC3 首先分析前七个字节（标准参数部分，不包括用户 prm 数据），或前八个字节（标准参数部分，加上 DPV1_Status_1）。前七个字节的含义由标准指定的。第八个数据字节用来指定 APC3 的特性，比如对 DPV1 的支持与否。其余的数据属于用户应用部分。

在接收到正确参数化报文后，APC3 会执行以下操作：

APC3 将 Aux_Buffer1/2 中的数据交换到 Prm-buffer 中，把数据长度保存在 R_Len_Prm_Data 中，并触发 New_Prm_Data 中断。用户必须检查 User_Prm_Data 数据，并将检查结果通过 User_Prm_Data_Okay_Cmd 或 User_Prm_Data_Not_Okay_Cmd 进行确认。缓冲区中包括整个报文，也就是说，应用相关参数只从第 8 个字节开始。

说明：用户响应（User_Prm_Data_Okay_Cmd 或 User_Prm_Data_Not_Okay_Cmd）会再次触发 New_Prm_Data 中断。用户不必在 IAR 寄存器中确认 New_Prm_Data 中断。

当用户给出 User_Prm_Data_Not_Okay_Cmd 确认结果时，APC3 会设置诊断信息中相关诊断位，并进入“Wait_Prm”状态。

对相应的寄存器进行读访问即可以进行 User_Prm_Data_Okay_Cmd 和 User_Prm_Data_Not_Okay_Cmd 响应确认。

- “User_Prm_Finished”：没有另外的参数化报文存在
- “Prm_Conflict”：有一个另外的参数报文存在，再次处理
- “Not_Allowed”：在当前总线状态中访问不允许

表 5.3 User_Prm_Data_Not/_Okay_Cmd 编码

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0EH	0	0	0	0	0	0	↓	↓	User_Prm_Data_Okay
							0	0	User_Prm_Finished
							0	1	Prm_Conflict
							1	1	Not_Allowed

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0FH	0	0	0	0	0	0	↓	↓	User_Prm_Data_Not_Okay
							0	0	User_Prm_Finished
							0	1	Prm_Conflict
							1	1	Not_Allowed

如果同时有另外的 Set_Param 报文需要被接收，在前一个 Set_Param 报文确认中会返回 Prm_Conflict，无论是正确认还是负确认。用户必须重复这个处理过程，因为 APC3 已经提供了新的 Prm-buffer。

5.2.3 Check_Config (SAP62)

在参数化成功后，主站开始对各个从站发送 Check_Config 报文，定义要交换的 Input/Output 数据的结构。

注意：这里所说的从站不是指在线的从站，而是指系统控制应用所涉及的从站，不包括只上电但不参与系统控制应用的从站。

用户处理器需要对配置数据进行检查和评估。当 APC3 接收到一个有效的 Check_Config 报文时，APC3 会将 Aux_Buffer1/2 中的数据交换至 Cfg-buffer 中，把数据长度保存在 R_Len_Cfg_Data 中，并产生 New_Cfg_Data 中断。

用户在检查 User_Config_Data 后，需要用 User_Cfg_Data_Okay_Cmd 或 User_Cfg_Data_Not_Okay_Cmd 来确认检查结果。配置数据按标准定义的格式保存在 Cfg-buffer 中。

用户通过 User_Cfg_Data_Okay_Cmd 或 User_Cfg_Data_Not_Okay_Cmd”进行确认会再次产生“New_Cfg_Data 中断，且不在 IAR 寄存器中进行确认。

如果配置检查错误，APC3 将修改诊断信息中对应的诊断位，同时会进入“Wait_Prm”状态。如果配置正确，在没有 Din_Buffer 存在（R_Len_Din_Buf=00H）的情况下，APC3 会立该进入到

“DATA_EX”状态，并将用于参数化报文和配置报文的计数器设置为 0。否则，只有用户在空闲的“N”缓冲区写入输入数据并执行“New_Din_Buffer_Cmd”命令时，APC3 才会进入到“DATA_EX”状态，同时产生“Go/Leave_Data_Exchange”中断。

如果从 Cfg 缓冲区中接收到的报文数据会导致“Read_Cfg”缓冲区变化（即配置数据发生改变），在进行“User_Cfg_Data_Okay_Cmd”确认之前，用户必须使新的 Read_Cfg 数据生效。在接收到确认以后，如果模式寄存器 1 中“EN_Change_Cfg_Buffer=1”设置的话，APC3 会用 Read_Cfg 缓冲区的内容更新 Cfg 缓冲区。

在确认过程中，用户会接到是否有冲突的信息。如果同时收到另外一个 Check_Config 报文，用户会在确认上一个 Check_Config 报文时获得“Cfg_Conflict”信息，无论是正确认还是负确认。然后用户必须重复这个处理过程，因为 APC3 已经提供了新的 Cfg-buffer。

执行“User_Cfg_Data_Okay_Cmd”和“User_Cfg_Data_Not_Okay_Cmd”确认操作需要通过读取相应的寄存器单元来实现，然后会获取“Not_Allowed”、“User_Cfg_Finished”或“Cfg_Conflict”信息。

表 5.4 User_Cfg_Data_Not/_Okay_Cmd 编码

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
10H	0	0	0	0	0	0	↓	↓	User_Cfg_Data_Okay
							0	0	User_Cfg_Finished
							0	1	Cfg_Conflict
							1	1	Not_Allowed

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
11H	0	0	0	0	0	0	↓	↓	User_Cfg_Data_Not_Okay
							0	0	User_Cfg_Finished
							0	1	Cfg_Conflict
							1	1	Not_Allowed

5.2.4 Slave_Diagnosis (SAP60)

主站通过 Slave_Diagnosis 服务来获取从站的工作状态，以决定下一步的操作流程。从站返回的诊断响应数据中包括 6 个字节的标准数据，及用户特定诊断数据（可选的）。

在系统进入到“DATA_EXCH”状态后，如果从站出现故障而需要报警，则从站会用高优先级报文形式发送数据交换响应报文，表示从站有诊断信息（包含报警信息）需要发送，主站则在下一个工作周期发送诊断请求，以取走诊断信息。

5.2.4.1 处理流程

APC3 提供了两个缓冲区用于诊断处理。这两个缓冲区的长度可以改变。一个缓冲区用于 APC3 发送诊断数据，用户可以在另一个缓冲区中并行处理新的诊断数据。如果需要发送新的诊断数据，那么用户需要用“New_Diag_Cmd”操作来交换两个诊断缓冲区。用户通过 Diag_Buffer_Changed 中断来获取缓冲区交换成功的确认。

当缓冲区交换以后，内部“Diag_Flag”标志会被设定。对于激活的“Diag_Flag”标志，APC3 会用高优先级发送下一个 Write_Read_Data 数据，通知相应主站在从站中有诊断数据待发送。主站会用 Slave_Diagnosis 报文来获取从站中的诊断数据，之后 Diag_Flag 标志被置为 0。如果用户设置 Diag.Stat_Diag=1，则 Diag.Stat_Diag 会保持激活，直到相应的主站取走了诊断数据。用户可以轮询状态寄存器中的 Diag_Flag 标志位，以获知主站是否已经取走了新的诊断数据。

说明：当处理器发现设备出现“Ext_Diag”、“Stat_Diag”、“Ext.Diag_Overflow”三种情况时，需要分别设置诊断信息中第 1 字节中的低三位。

表 5.5 Diag_Buffer 分配

Address RAM Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0CH	0	0	0	0	D_Buf2	D_Buf1			Diag_Buffer_SM
					X1	X2	X1	X2	See below for coding.

X1	X2	Coding
0	0	Each for the D_Buf2 or D_Buf1
0	1	User
1	0	APC3
1	1	APC3_Send_Mode

New_Diag_Cmd 命令是对选定存储单元进行读操作，以获知诊断缓冲区交换之后哪一个缓冲区会分配给用户，或者是否两个缓冲区都分配给了 APC3（“no Buffer”，“Diag_Buf1”，“DDiag_Buf2”）。

表 5.6 Diag_Buffer_SM, New_Diag_Cmd 编码

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0DH	0	0	0	0	0	0	↓	↓	New_Diag_Cmd
							0	0	no Buffer
							0	1	Diag_Buf1
							1	0	Diag_Buf2

5.2.4.2 诊断缓冲区结构

用户按下图给出的格式组织诊断数据。除了首字节低三位以外，前 6 个字节是占位符，即是不需要用户干预的。用户保存首字节低三位的内容即“Diag.Ext_Diag”，“Diag.Stat_Diag”和“Diag.Ext.Diag_Overflow”。当传送时，APC3 会根据标准预处理前 6 个字节。

表 5.7 诊断缓冲区结构

Byte	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0						Ext.Diag_Overflow	Stat_Diag	Ext_Diag	
1									
2									
3									
4									
5									
6									
6~n	user input								Ext_Diag_Data (n = max. 243)

用户的外部诊断数据(Ext-Diag_Data)跟随前 6 个字节后装入到诊断缓冲区中。外部诊断数据有三个不同的模式（设备相关，ID 相关和通道相关）。除了“Ext_Diag_Data”以外，缓冲区长度也包含标准诊断数据（6 个字节）（R_Len_Diag_Buf1, R_Len_Diag_Buf2）。

5.2.5 Write_Read_Data / Data_Exchange (Default_SAP)

5.2.5.1 Writing Outputs

二类主站通过 Writing Outputs 服务直接将输出数据写到从站中，而不通过 DATA_EXCHANGE 服务。主要用于设备和系统的调试。

APC3 从“D”缓冲区中读取接收到的输出数据。在无错误接收后，APC3 会将新的缓冲区从“D”转换到“N”，同时产生 DX_Out_Interrupt 中断。用户从“N”中获取新的输出数据。缓冲区通过“Next_Dout_Buffer_Cmd”命令从“N”变换到“U”，所以主站可以通过 Read_Outputs 服务获取从站的输出数据。

当用户的处理时间小于总线的循环时间时，用户会多次接收到同一个数据。而在 12Mbd 波特率情况下，很可能用户的处理时间会大于总线循环时间，则用户会丢失一些数据，只接收到最新的数据。

在“Power_On”“Leave_Master”和“Global_Control_Telegram_Clear”下，APC3 会删除 D 缓冲区，然后将其转换到“N”。这种情况也会在上电时候发生（进入到“Wait_Prm”状态）。如果此时用户读取这个缓冲区，在执行“Next_Dout_Buffer_Cmd”操作时会收到“U_buffer cleared”的指示。如果在接收到 Check_Config 报文后用户需要增大输出数据缓冲区，用户就必须自己删除 N 缓冲区中的数据（仅仅发生在上电启动后“Wait_Cfg”状态下）。

如果“Diag.Syne_Mode=1”，D 缓冲区会被填充，在接收到 Write_Read_Data-Telegram 报文时不会发生交换，但会根据下一个 Global_control 报文中的同步或者异步命令进行交换。用户可以通过下面四个状态的编码来读取缓冲区操作状态：“Nil”，“Dout_Buf_Ptrl-3”。当前数据的指针在“N”状态中。

表 5.8 Dout_Buffer 管理

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0AH	F		U		N		D		Dout_Buffer_SM
	X1	X2	X1	X2	X1	X2	X1	X2	See below for coding.

X1	X2	Coding
0	0	Nil
0	1	Dout_Buf_ptr1
1	0	Dout_Buf_ptr2
1	1	Dout_Buf_ptr3

当读取“Next_Dout_Buffer_Cmd”时，用户会在缓冲区交换之后，获知哪个缓冲区（U-buffer）属于用户，或者替换是否已经发生。

表 5.9 Next_Dout_Buffer_Cmd

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0BH	0	0	0	0	U_Buffer Cleared	State_U_Buffer	Ind_U_Buffer	Next_Dout_Buf_Cmd	
							0	1	Dout_Buf_ptr1
							1	0	Dout_Buf_ptr2
							1	1	Dout_Buf_ptr3
						0			No new U buffer
							1		New U buffer
					0				U buffer contains data
					1				U buffer are deleted

用户必须在初始化时删除 U 缓冲区，使得在第一个数据周期之前，定义（或删除）的数据能够通过 Read_Output 报文发送给主站。

5.2.5.2 Reading Inputs

二类主站通过 Reading Inputs 服务直接读从站中的输入数据，而不通过 DATA_EXCHANGE 服务。主要用于设备和系统的调试。

APC3 会从 D 缓冲区中发送输入数据。在发送之前，APC3 会将交换“N”和“D”。如果没有新的输入数据，将不会有缓冲区交换发生。

用户在“U”中准备新的输入数据，通过“New_Din_buffer_Cmd”命令，缓冲区会从“U”更新为“N”。如果用户准备数据时间少于总线循环时间，不是所有新的输入数据都会被发送，但最新的数据会被发送。然而，在 12Mbd 波特率下，更有可能的还是用户准备数据的循环时间要大于总线循环时间，此时，APC3 会将同样的数据连续发送几次。

在启动期间，在所有参数报文和配置报文被确认以后，APC3 首先进入到“DATA_EX”状态，然后用户才能用“New_Din_Buffer_Cmd”操作在“N”中获得第一个有效的 Din 缓冲区。

如果“Diag.Freeze_Mode=1”，则在发送之前就不会有缓冲区交换的情况发生。用户可以通过以下四个状态的编码来获取状态机的状态：“Nil”，“Dout_Buf_Ptr1-3”当前数据的指针在“N”状态中。

表 5.10 Din_Buffer 管理

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
08H	F		U		N		D		Din_Buffer_SM
	X1	X2	X1	X2	X1	X2	X1	X2	See below for coding.

X1	X2	Coding
0	0	Nil
0	1	Din_Buf_ptr1
1	0	Din_Buf_ptr2
1	1	Din_Buf_ptr3

当读取“New_Din_Buffer_Cmd”时，用户会获取缓冲区交换之后哪个缓冲区（U-buffer）属于用户这个信息，即 Din_Buf_Ptr1-3。

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
09H	0	0	0	0	0	0	↓	↓	New_Din_Buf_Cmd
							0	1	Din_Buf_ptr1
							1	0	Din_Buf_ptr2
							1	1	Din_Buf_ptr3

5.2.5.3 用户看门狗定时器（User_Watchdog_Timer）

在设备上电且进入到“DATA_EX”状态后，有可能用户连续接收到 Write_Read_Data-telegrams 报文，但用户却没有操作输入/输出缓冲区的操作。如果用户处理器“挂掉”，主站是不会知道的。因此，需要一个“用

户看门狗定时器”来监视用户处理器的状态。

User_Wd_Timer 是一个内部 16 位 RAM 单元，它从用户设置的“R_User_Wd_Value15.0”值开始，随着 APC3 中每接收到一个 Write_Read_Data 报文而递减。如果定时器值减到了 0，APC3 就会转换到“Wait_Prm”状态，且 DP_SM 会进入“Leave_Master”状态。用户必须循环设置这个

计时器初始值，即不断地在模式寄存器 1 中设置 Res_User_Wd=1。每次收到一个 Write_Read_Data 报文，APC3 会再次将“R_User_Wd_Value15.0”加载到 User_Wd_Timer 中，并且设置“Res_User_Wd=0”（模式寄存器 1）。在上电期间，用户必须设置“Res_User_Wd=1”。

5.2.6 Global_Control (SAP58)

APC3 独立处理 Global_Control 报文。而且，用户也可以获取 Global_Control 报文中的信息。有效 Global_Control 命令的第一个字节数据存储在 R_GC_Command RAM 单元，第二个字节数据 (Group_Select) 在芯片内部处理，无需用户干涉。

表 5.11 Global_Control 报文的数据格式

Address Control Register	Bit Position								Designation
	7	6	5	4	3	2	1	0	
3CH	Res	Res	Sync	Unsync	Freeze	Unfreeze	Clear_Data	Res	R_GC_Command

Bit	Designation	Significance
0	Reserved	
1	Clear_Data	With this command, the output data is deleted in ‘D’ and is changed to ‘N.’
2	Unfreeze	With „Unfreeze,“ freezing input data is cancelled.
3	Freeze	The input data is fetched from ‘N’ to ‘D’ and „frozen“. New input data is not fetched again until the master sends the next ‘Freeze’ command.
4	Unsync	The „Unsync“ command cancels the „Sync“ command.
5	Sync	The output data transferred with a WRITE_READ_DATA telegram is changed from ‘D’ to ‘N.’ The following transferred output data is kept in ‘D’ until the next ‘Sync’ command is given.
6,7	Reserved	The „Reserved“ designation specifies that these bits are reserved for future function expansions.

如果最新接收到的 Global_Control 报文中 Control_Command 位改变了，APC3 会产生“New_GC_Command”中断。在初始化过程中，APC3 预先设定“R_GC_Command”单元为 00H。

用户可以读取和分析这个单元。

若要支持 Sync 和 Freeze 功能，则需要模式寄存器 0 中使能。

5.2.7 Read_Inputs (SAP56)

APC3 像通过 Write_Read_Data 报文获取输入数据一样利用 Read_Inputs 报文获取输入数据。在发送前，如果新的输入数据在“N”中可用，“N”会被转换为“D”。对于“Diag.Freeze_Mode=1”，不会有发生缓冲区转换。

5.2.8 Read_Outputs (SAP57)

APC3 从“U”状态下的 Dout 缓冲区中获取输出数据。在上电时，用户必须预先设定输出数据为“0”，这样才不会有无效的数据被发送到这里。如果在第一次召唤和重复之间有从“N”向“U”的缓冲变换（通过 Next_Dout_Buffer_Cmd），新的输出数据在重复的过程中被发送。

5.2.9 Get_Config (SAP59)

用户在 Read_Cfg 缓冲区中提供配置数据。对于 Check_Config 报文之后产生的配置改变，用户会在 Cfg 缓冲区中写入这个改变数据，设置“EN_Change_Cfg_Buffer=1”（参见模式寄存器 1），然后 APC3 交换 Cfg 缓冲和 Read_Cfg 缓冲。如果在操作期间，配置数据中有一个改变（例如：对于模块化的 DP 系统来说），用户就必须用“Go Offline”使 APC3 返回“Wait_Prm”状态。

第 6 章 典型电路

本章给出了不同处理器接口模式下的硬件连接原理。

6.1 Interface Configuration

APC3 通过两个引脚 (XINT/MOT, MODE) 进行处理器接口的配置。处理器的选择参见表 6.1。

表 6.1 处理器接口

XINT/MOT	MODE	Processor Interface Mode
0	1	Synchronous Intel mode
0	0	Asynchronous Intel mode
1	0	Asynchronous Motorola mode
1	1	Synchronous Motorola mode

6.2 Application Examples (Principles)

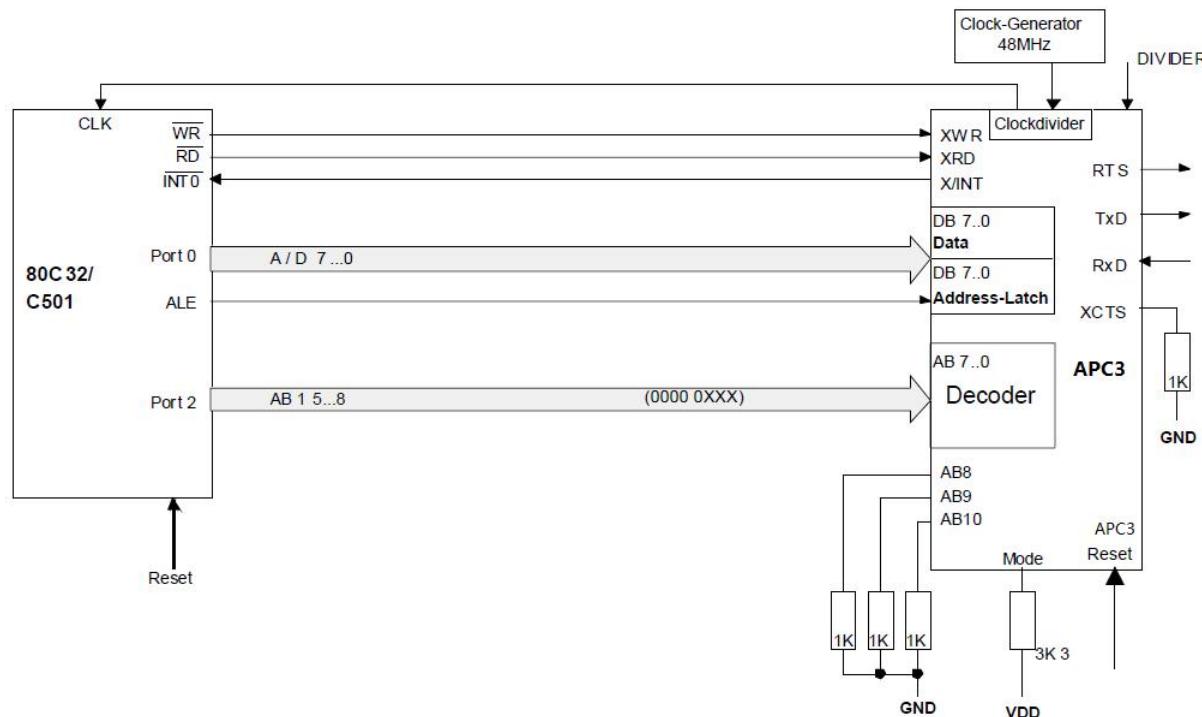


图 6.1 Low Cost System with 80C32

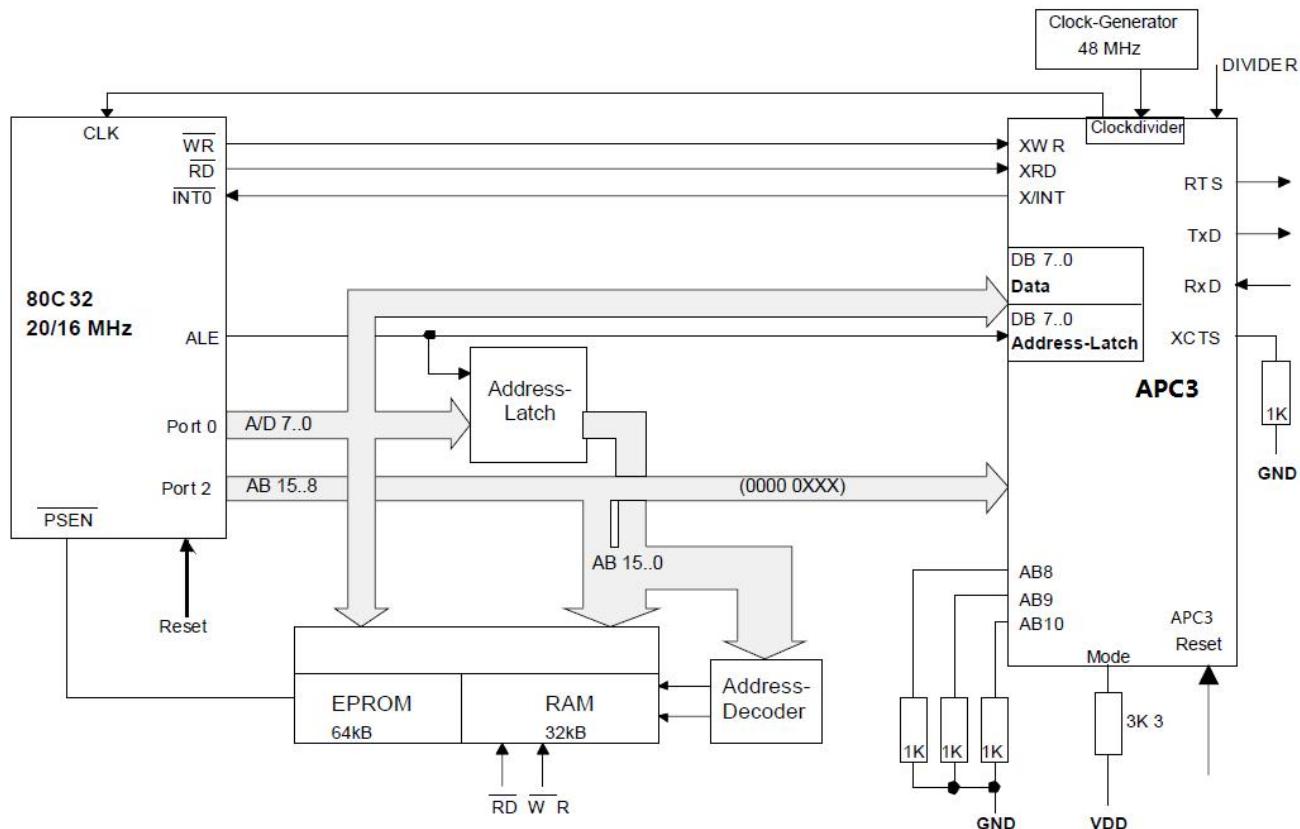


图 6.2 80C32 System with External Memory

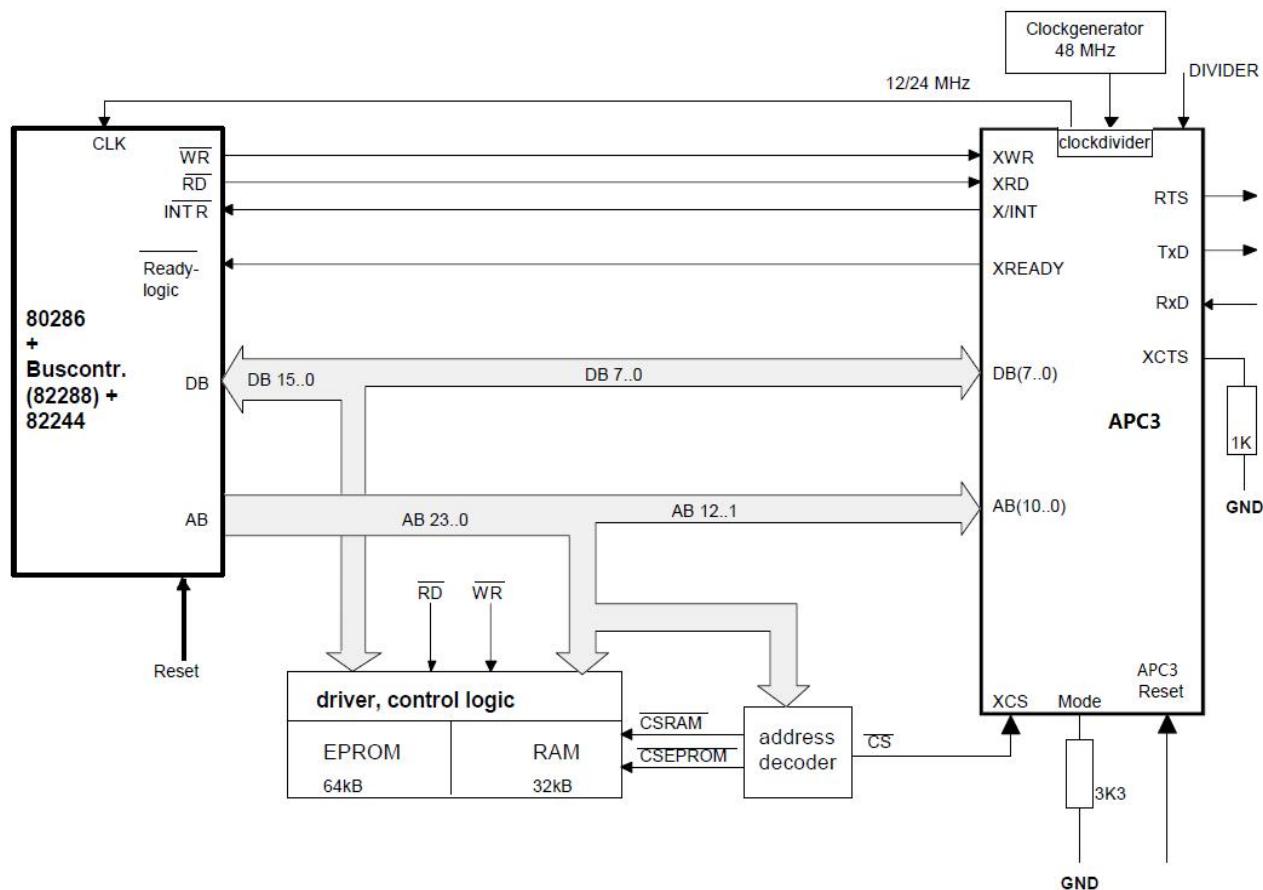


图 6.3 80286 System (X86 Mode)



6.3 Application with the 80C32

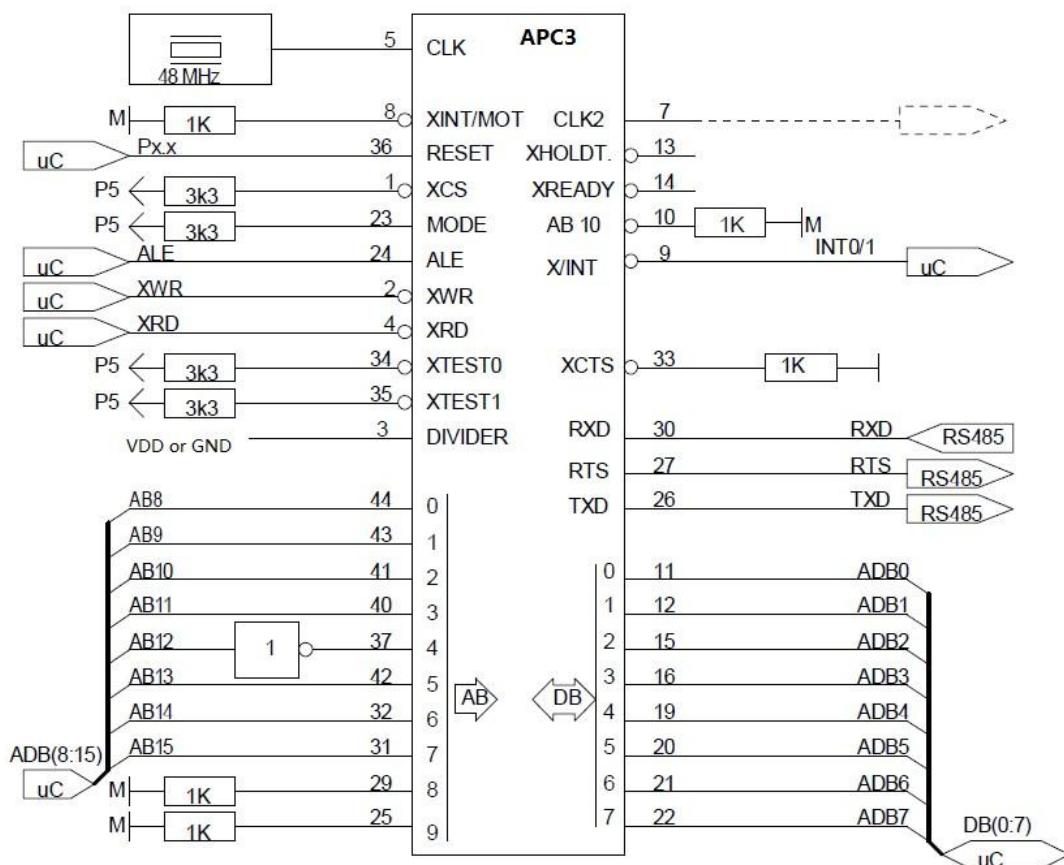


图 6.4 80C32 Application

上图中的上拉/下拉电阻只存在电路测试仪上。当地址线 A11...A15 被置为 0 的时候内部的片选逻辑单元是可用的。在上面例子中，APC3 的起始地址被设置为 0X1000。

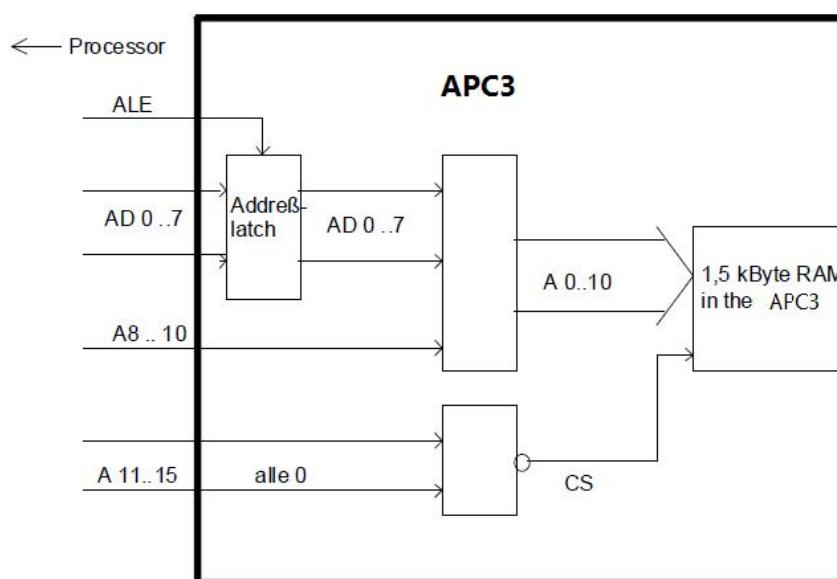


图 6.5 Internal Chipselect Generation in Synchronous Intel Mode

6.4 Application with the 80C165

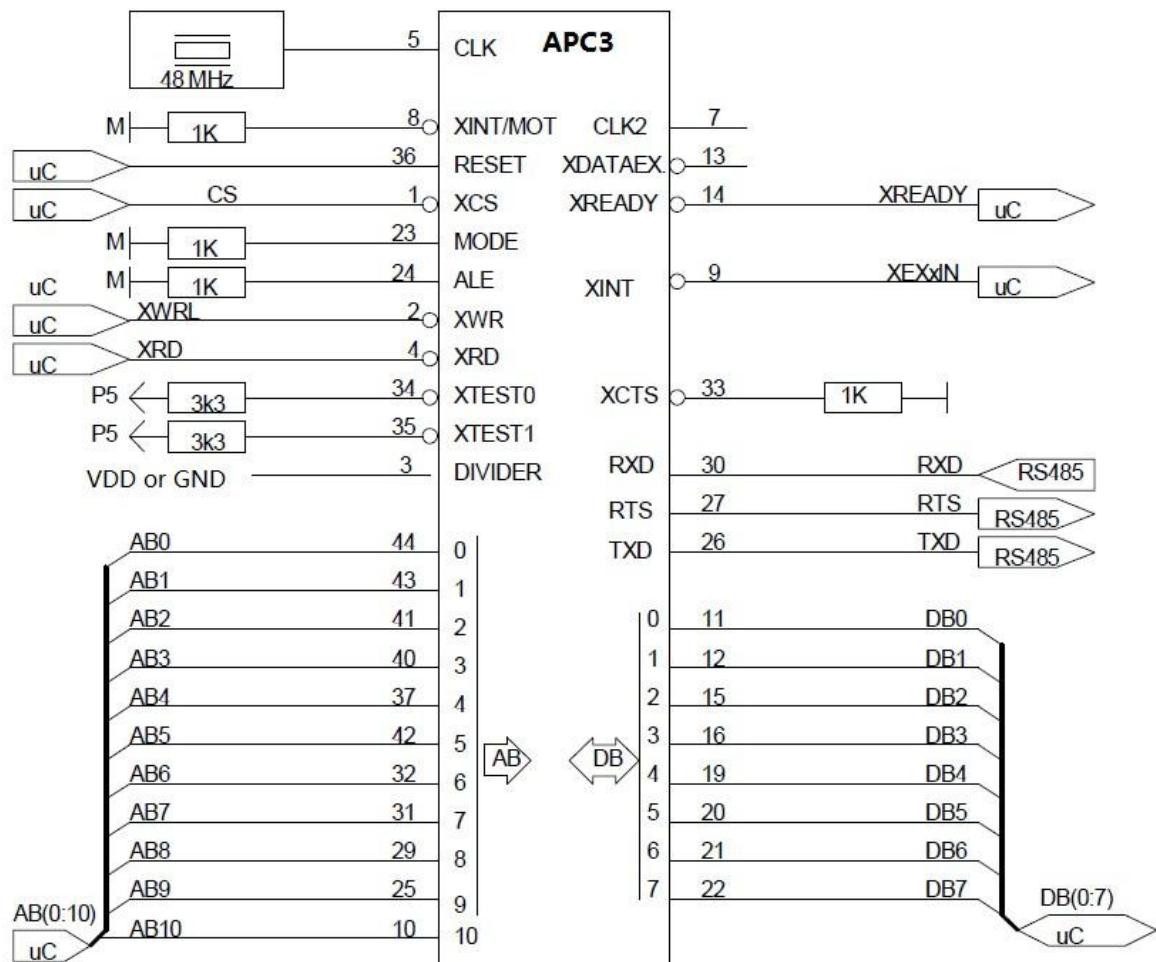


图 6.6 80C165 Application

上图中的上拉/下拉电阻只存在电路测试仪上。



第7章 封装信息

APC3 采用 PQFP-44 封装。

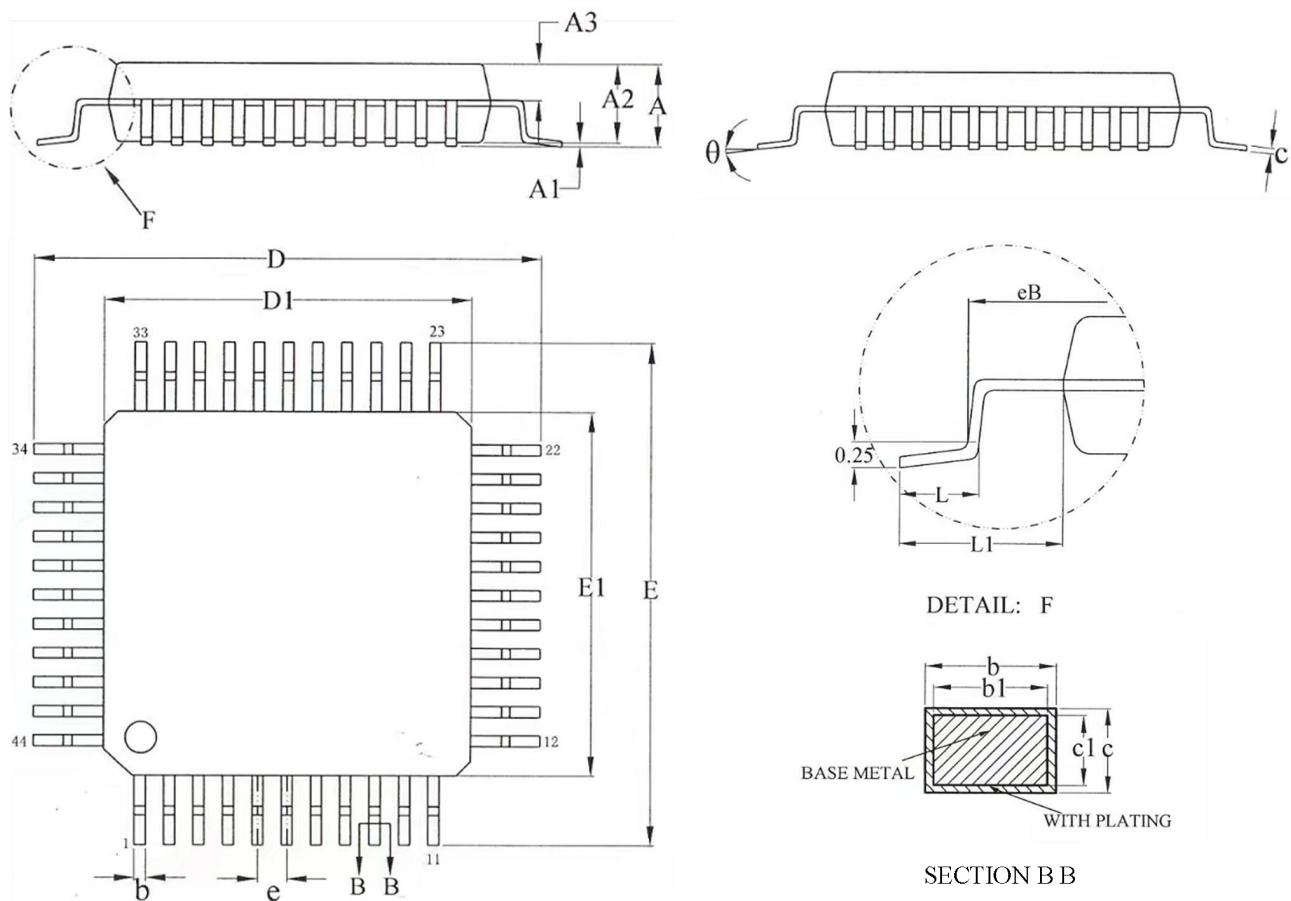


图 7.1 封装图

表 7.1 封装尺寸和公差

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	2.35
A1	0.05	—	0.15
A2	2.05	2.10	2.15
A3	0.95	1.00	1.05
b	0.28	—	0.36
b1	0.27	0.30	0.33
c	0.15	—	0.19
c1	0.14	0.15	0.16
D	13.00	13.20	13.40
D1	9.90	10.00	10.10
E	13.00	13.20	13.40
E1	9.90	10.00	10.10
eB	11.59	—	11.89
e	0.80BSC		
L	0.78	—	0.98
L1	1.60REF		
θ	0	—	7°

附录 A 部分 DPV0 服务格式

A.1 Set_Slave_Address (SAP55)

表 A.1 Set_Slave_Address 服务结构

Byte	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0									New_Slave_Address
1									Ident_Number_High
2									Ident_Number_Low
3									No_Add_Chg
4-243									Rem_Slave_Data additional application-specific data

说明:

- Byte 0: 赋予的新地址
- Byte 1: ID_High
- Byte 2: ID_Low
- Byte 3: 允许地址修改标志。0: 地址可以进一步修改; 1: 地址不可以进一步修改。
- 在 GSD 文件里可以设置从站的地址是否能修改:
Set_Slave_Add_supp=0, 地址不能修改
Set_Slave_Add_supp=1, 地址不能修改

A.2 Set_Param (SAP61)

表 A.2 Set_Param 服务结构

Byte	Bit Position								Designation
	7	6	5	4	3	2	1	0	
0	Lock Req	Unlock Req	Sync Req	Free Req	WD on	Res	Res	Res	Station status
1									WD_Fact_1
2									WD_Fact_2
3									MinTSDR
4									Ident_Number_High
5									Ident_Number_Low
6									Group_Ident
7	0	0	0	0	0	WD_Base	Dis Stop	Dis Start	Spec_User_Prm_Byt
8-243									User_Prm_Data



Byte7			
Bit	Name	Significance	Default State
0	Dis_Startbit	The start bit monitoring in the receiver is switched off with this bit.	Dis_Startbit= 1 , that is, start bit monitoring is switched off.
1	Dis_Stopbit	Stop bit monitoring in the receiver is switched off with this bit	Dis_Stopbit= 0 , that is, stop bit monitoring is not switched off.
2	WD_Base	This bit specifies the time base used to clock the watchdog. WD_Base = 0: time base 10 ms WD_Base = 1: time base 1 ms	WD_Base= 0 , that is, the time base is 10 ms
3-7		0	0

说明：

- Byte1/2 用于计算看门狗的计时时间。看门狗功能使得从站在通信过程中不断监视主站的活动。一旦发现主站异常，超过看门狗的计时时间 TWD 后还未恢复正常，则自己进入保护状态。TWD 的设定与通信速率大小无关，且此功能由 Byte0 中的 Bit3 位来激活。
- $TWD = WD_Fact_1 \times WD_Fact_2 \times 10ms$ (10ms 是计算时间的基本单位)
- minTSDR 是反映从站实时性能的一个重要指标。它表示从站必须经过 minTSDR 指定的时间后，才能对主站的请求给出响应。此处 minTSDR 以 Tbit 作为单位。Tbit 是 1 位的传输时间，即等于通信速率的倒数。minTSDR 默认 11Tbit, 如为 0，则 minTSDR 保持原值不变。用户需要将 minTSDR 参数保存在 EEPROM 中。
- Byte4/5 表示的 ID 信息必须与从站的 Ident_Number 一致，也必须与 GSD 文件中的 Ident_Number 信息一致。
- Byte6 中的组号信息用于配合 DDLM_Global_Control 服务的，其中 8 个位分别定义了 8 个组。此组号与 DDLM_Global_Control 报文中的组号相匹配，以确定哪些从站需要响应 DDLM_Global_Control 报文中的命令。

A.3 Check_Config (SAP62)

一般的从站均是以 Slot (槽) 为基本逻辑单元而构成的。一个 Slot 可以看做是一个模块 (Module)。模块则对应了物理上的输入输出功能点，如数字量或模拟量的 I/O 模块等，空 Slot 则以空模块表示。

DP 从站一般有两种结构：

1. 固定模块结构：由一个或多个不变模块组成。
2. 可变模块结构：从站中包括了一组模块，在组态配置时可从中选出一个或多个模块组成实际的从站结构。

模块的定义有两种格式，具体如下：

1. 完备格式

每一个模块对应了一个定义字节码。可以通过字节对本模块中多达 16 字节或字长的输入输出数据进行描述，如下表所示。



表 A.3 完备格式结构定义

Bit7	Bit6	Bit5	Bit4	Bit3 Bit2 Bit1 Bit0	Description
		0	1	0~15	交换数据长短, 0~15 表示 1~16 个
		x	0		
		0 0 1 1	0 1 0 1		特殊格式 (在后面说明) 输入 (Input) 输出 (Output) 输入输出双向 (Input/Ouput)
	0				字节结构
	1				字结构
0					单一字节或字的数据有一致性
1					整个模块的数据有一致性

说明:

- 以完备格式定义的一个模块可以包含 1~16 个字节或字数据
- 一致性是指单个字节或字是否可以单独表示一个数据, 或是需要前后多个字节或字共同表示一个数据。
- 示例: 0x13 表示 4 个字节的输入模块; 0x23 表示 4 个字节的输出模块。

2. 特殊格式

使用多个字节或字定义一个模块。用此方式最多可对 64 个字节或字的数据进行描述。具体定义参见下表:

表 A.4 特殊格式结构定义

Bit7	Bit6	Bit5	Bit4	Bit3 Bit2 Bit1 Bit0	Description
		0	0		特殊的头格式
				0~15	厂商指定数据长度 0=空 1~14=对应长度
0	0				空位置
0	1				后跟一个表示输入数据长度的字节
1	0				后跟一个表示输出数据长度的字节
1	1				后跟一个表示输出/输入数据长度的字节

其中表示长度的字节的结构定义如下表:

表 A.5 表示长度的字节的结构定义

Bit7	Bit6	Bit5 Bit4 Bit3 Bit2 Bit1 Bit0	Description
		0~63	输入/输出数据长度 00=1 字节或字 63=64 字节或字
	0		字节结构
	1		字结构
0			单一字节或字的数据有一致性
1			整个模块的数据有一致性

示例：

Byte No.	Bit Position								Designation
	7	6	5	4	3	2	1	0	
1	1	1	0	0	0	0	1	1	input/output, 3 bytes manufacturer specific data
2	1	1	0	0	1	1	1	1	consistency, output, 16 words
3	1	1	0	0	0	1	1	1	consistency, input, 8 words
4	Manufacturer Specific data								
5									
6									

说明：

在特殊格式下，制造商可以加入更多的信息，比如，从站支持两种同是 16 位但功能不同的输入模块，就可以在模块描述信息加入不同的内容以区分这两种模块。

A.4 Slave_Diagnosis (SAP60)

诊断信息中前 6 个字节是标准信息，反映了从站的工作状态，其值是由 APC3 芯片自动产生的。下面介绍一下诊断信息中的标准数据定义。

Bytes1: Station_status_1

表 A.6 诊断信息中的标准数据定义

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Description
						x(M)		Station_Non_Existent (表示该从站不存在，从站设此位为 0)
						x		Station_Not_Ready (为 1 时表示从站还未准备好数据交换)
					x			Cfg_Fault (为 1 表示主站传来的组态配置参数不正确)
				x				Ext_Diag (为 1 表示标准诊断信息后面还有扩展诊断信息)
			x					Not_Supported (为 1 表示从站不支持主站请求的功能)
		x						Invalid_Slave_Response (为 1 表示从站响应无效)
	x							Prm_Fault (为 1 表示最后一次 Set_Prm 报文错误)
x(M)								Master_Lock (为 1 表示从站被另一个主站锁定，从站设此位为 0)

说明：

- x(M) 表示此位由主站设置，从站设此位为 0

Byte2: Station_status_2

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Description
							x	Prm_Req (为 1 表示从站须主站对其重新参数化)
						x		Stat_Diag (static diagnostics) (为 1 时，则主站需要重复诊断从站，直到此位为 0)
					1			1
				x				WD_On (Watchdog on) (为 1 则激活看门狗功能)
			x					Freeze_Mode (从站接收到 Freeze 命令后，置 1)
		x						Sync_Mode (从站接收到 Sync 命令后，置 1)
0								0
X(M)								Deactivated (从站设此位为 0)

说明：

- x(M)表示此位由主站设置，从站设此位为 0

Byte3: Station_status_3

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Description
	0	0	0	0	0	0	0	reserved
x								Ext_Diag_Overflow (诊断信息过多，若诊断信息超长时(244Byte)，则置 1)

Byte4: Master_Add

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Description
0~125 (0x00~0x7E)								主站地址

说明：

- 即对从站进行 Set_Prm 操作的主站地址，默认值为 255(0xFF)。

Byte5/6: Ident_Number

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	Description
0~255 (0x00~0xFF)								Ident_Number 高字节
0~255 (0x00~0xFF)								Ident_Number 低字节

当 Station_status_1 中的 Ext_Diag 位置为 1 时，则从第 7 个字节开始会有扩展诊断信息，其内容涉及设备相关或用户指定的诊断信息。具体信息分为以下 3 类，具体定义在此不多介绍：

- 与设备相关的诊断信息
- 与模块相关的诊断信息
- 与通道相关的诊断信息



中国科学院沈阳自动化研究所
沈阳中科博微科技股份有限公司
[Http://www.microcyber.cn](http://www.microcyber.cn)
地址：中国·沈阳·浑南新区文溯街17-8号
邮编：110179
电话：0086-24-31217295 / 31217296
传真：0086-24-31217293
EMAIL: sales@microcyber.cn