

产品特点

- 高输入带宽: 18GHz (0.8Vp-p 满量程)
- 最大采样速率: 4Gs/s
56dBc SFDR
(4.613GHz/0.5Vp-p input, CLK=1GS/s)
- 保持模式馈通抑制: $\geq 50\text{dB}$

产品描述

ATH4000 是一款采用 SiGe BiCMOS 工艺的宽带采样保持放大器, 模拟信号带宽达 18GHz。芯片可以将输入的模拟信号采样后输出, 将频率较高的输入信号转换为频率较低的信号供后续较低速的模数转换器使用。采样保持芯片内部为主从结构, 由单个差分输入时钟提供; 且可以通过外部电压调节输出共模电压。芯片采用 QFN24 封装, 功耗约 1W。

应用范围

- 数字采样示波器
- RF 解调系统
- 数字接收机系统
- 高速峰值检波器
- 软件定义无线电
- 雷达、ECM 和 ELINT 系统

主要性能指标

- 输入带宽(-3dB): $> 18\text{GHz}$
- 输入时钟频率: 1GHz~4GHz
- 最大输入信号线性幅度:
单端峰峰值: 400mV
差分峰峰值: 800mV
- 回波损耗: $> -10\text{dB}(\text{typ})$
- 功耗: 0.94W

结构框图

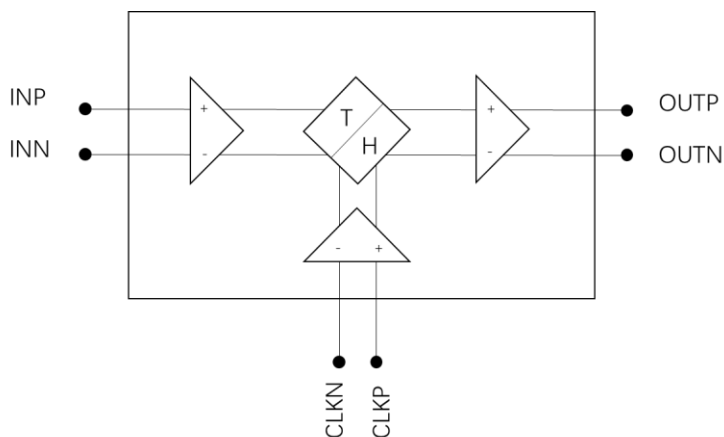


图 1: ATH4000 结构框图



目录

产品特点.....	1
产品描述.....	1
应用范围.....	1
主要性能指标.....	1
结构框图.....	1
目录	2
芯片外形尺寸.....	3
引脚说明.....	4
最大有效值范围.....	5
工作条件.....	5
封装热阻.....	6
典型测试结果:	6
规格定义.....	15
订购信息.....	15
版本记录.....	16
声明	17

芯片外形尺寸

ATH4000

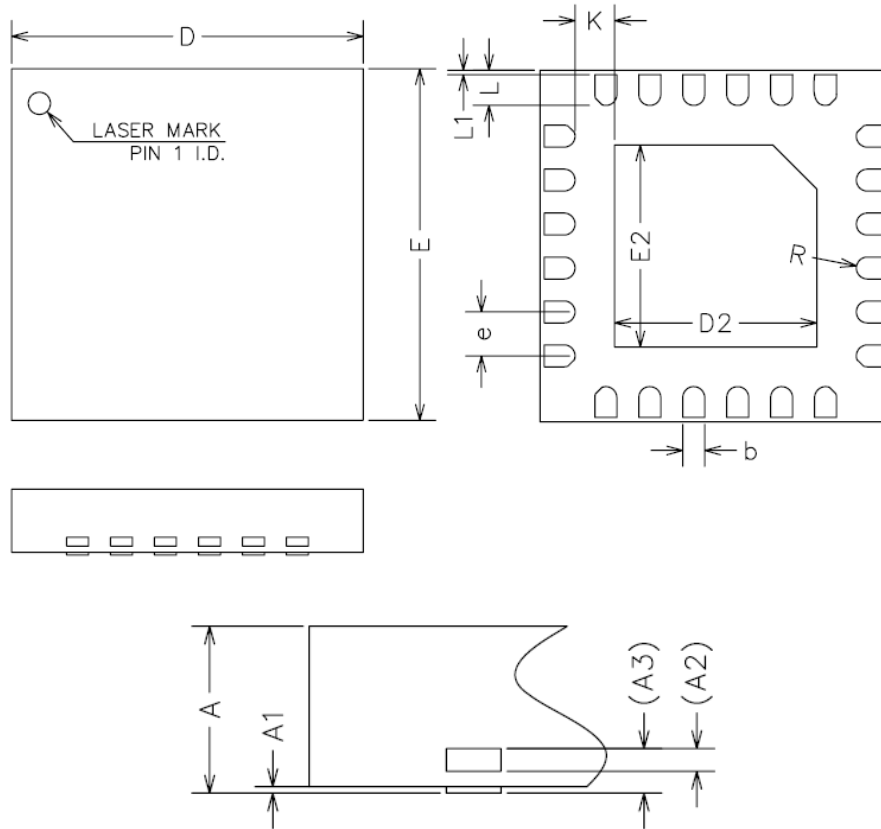


图 2: ATH4000 芯片封装图

SYMBOL	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0	0.02	0.05
A2	0.10REF		
A3	0.20REF		
b	0.18	0.25	0.30
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.15	2.30	2.45
E2	2.15	2.30	2.45
e	0.40	0.50	0.60
K	0.20	-	-
L	0.35	0.40	0.45
L1	0	-	0.15
R	0.09	-	-

注:

- (1) 所有单位均为 mm。
- (2) 芯片底部的裸焊盘必须在焊接时接地以保证芯片的性能可靠。

引脚说明

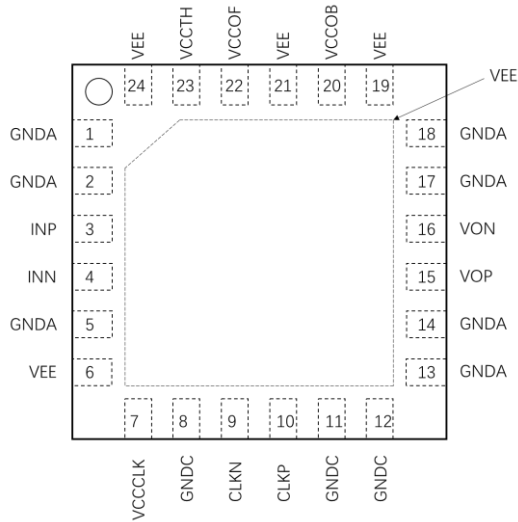


图 3:管脚顶视图

编号	引脚名称	功能	备注
1,2,5,13,14,17,18	GNDA	模拟接地	
6,19,21,24	VEE	模拟负压	
8,11,12	GNDC	时钟接地	
3	INP	信号输入正	
4	INN	信号输入负	
7	VCCCLK	时钟 BUFFER 电源	
9	CLKN	时钟输入负	
10	CLKP	时钟输入正	
15	VOP	时钟输出正	时钟最大差分 10dBm
16	VON	时钟输出负	
20	VCCOB	输出共模	该电压为 2V 时, 输出共模为 1V 该电压为 1V 时, 输出共模为 0V
22	VCCOF	输出 BUFFER 供电	
23	VCCTH	T/H 核心供电	



本产品内置防静电保护装置有限, 为了防止静电损坏门电路, 在储存或处理过程中应使引脚短接在一起或将产品放置在导电泡沫材料中。

最大有效值范围

产品的最大有效值范围适用于整个工作温度范围，虽然超出该最大有效值范围，芯片仍然可以工作，但是长期工作在此条件下，可能会对产品的寿命造成不可逆转的影响。

VCCOB	2.1V
VCCCLK	2.1V
VCCOF	2.1V
VCCTH	2.1V
VEE	-4.85V
工作温度	-50°C~+125°C
储藏温度	-60°C~+150°C

工作条件

参数	符号	典型数值	单位
输出共模电源	VCCOB	2	V
时钟 BUFFER 电源	VCCCLK	2	V
输出 BUFFER 供电	VCCOF	2	V
T/H 核心供电	VCCTH	2	V
模拟负压	VEE	-4.75	V
输入幅度	VPP	0.8	V
保持馈通抑制 ¹	FR	≥50	dB
共模电平			
时钟共模	CLKVCM	0	V
信号输入共模	INVCM	0	V
信号输出共模 ²	OUTVCM	1	V
阻抗			
时钟正端对地	CLKP_GND	50	Ω
时钟负端对地	CLKN_GND	50	Ω
时钟差分	CLKP_CLKN	100	Ω
信号输入正端对地	VINP_GND	50	Ω
信号输入负端对地	VINN_GND	50	Ω
信号输入差分	VINP_VINN	100	Ω
信号输出差分	VOUP_N	100	Ω
信号输出正端对地	VOUP_VCCOB	50	Ω
信号输出负端对地	VOUN_VCCOB	50	Ω
功耗			
模拟负压功耗	PVEE	0.61	W
总功耗	P	0.94	W

1:1.25GHz 1VPP@CLK=500MHz10dBm

2:VCCOB=2V

封装热阻

封装热阻	θ_{JA} Ambient	θ_{JC} Top of Package	θ_{JC} Thermal Pad
QFN-24	55	TBD	TBD

典型测试结果:

以下结果，若无特殊标注则按照如下条件测试。

电压条件 $V_{CCOB}=2V$, $V_{CCCLK}=2V$, $V_{CCOF}=2V$, $V_{CCTH}=2V$, $V_{EE}=-4.75$, 输出外接 BALUN。

环境温度 $25^{\circ}C$

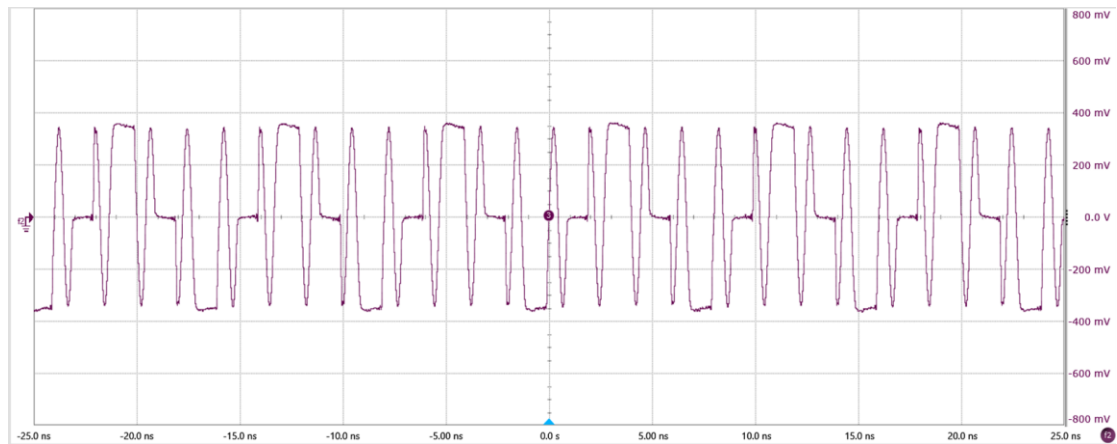


图 4: $FREQ=1.125GHz$ $0.8Vp-p$ $CLK=500MHz$ $10dBm$, 差分输出接示波器

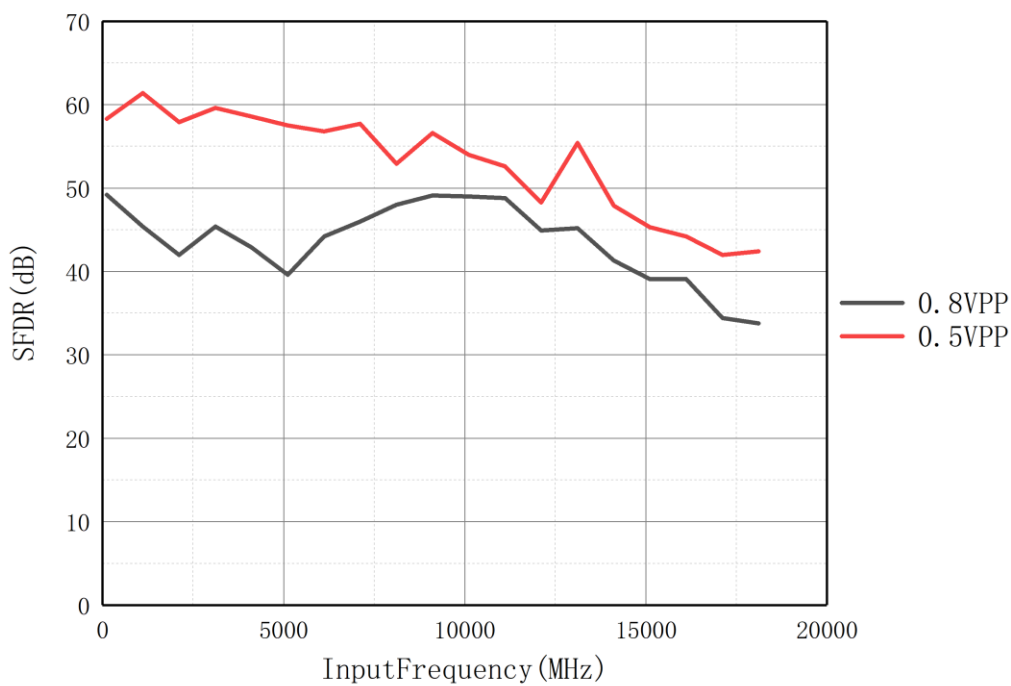


图 5: SFDR vs. Frequency & Input Power @ fclk = 1 GHz @ +6 dBm

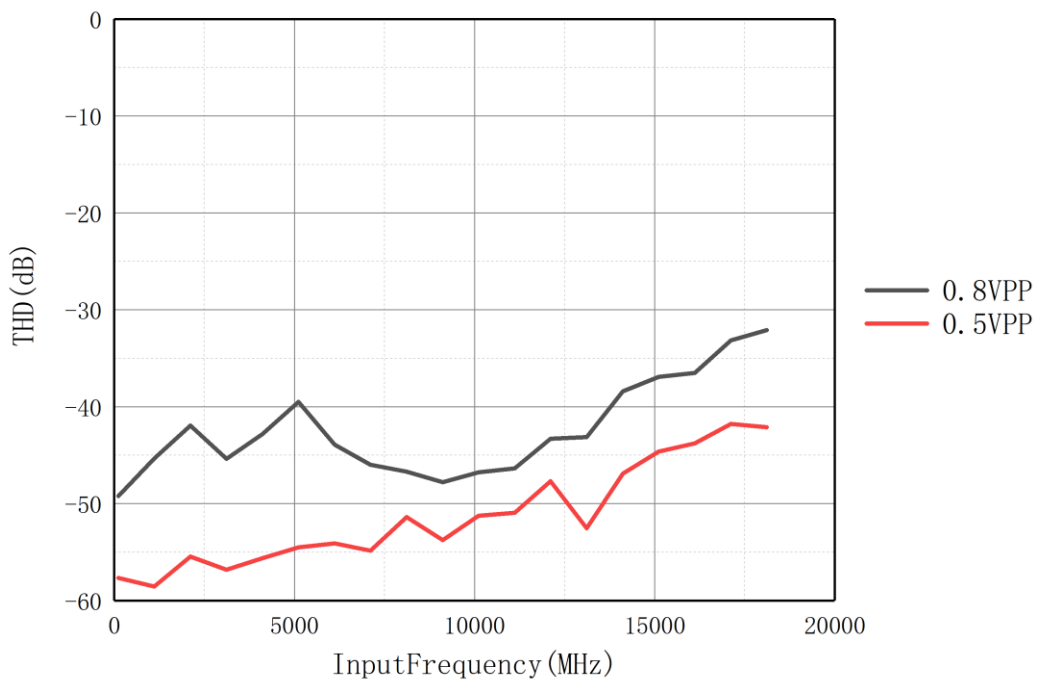


图 6: THD vs. Frequency & Input Power @ fclk = 1 GHz @ +6 dBm

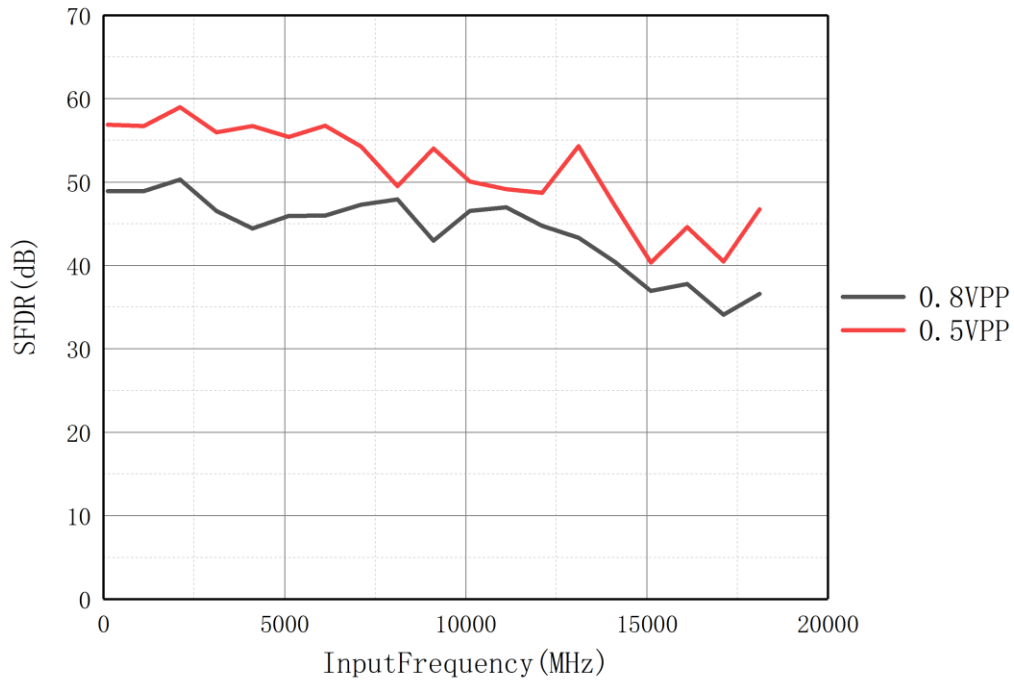


图 7: SFDR vs. Frequency & Input Power @ fclk = 2 GHz @ 0 dBm

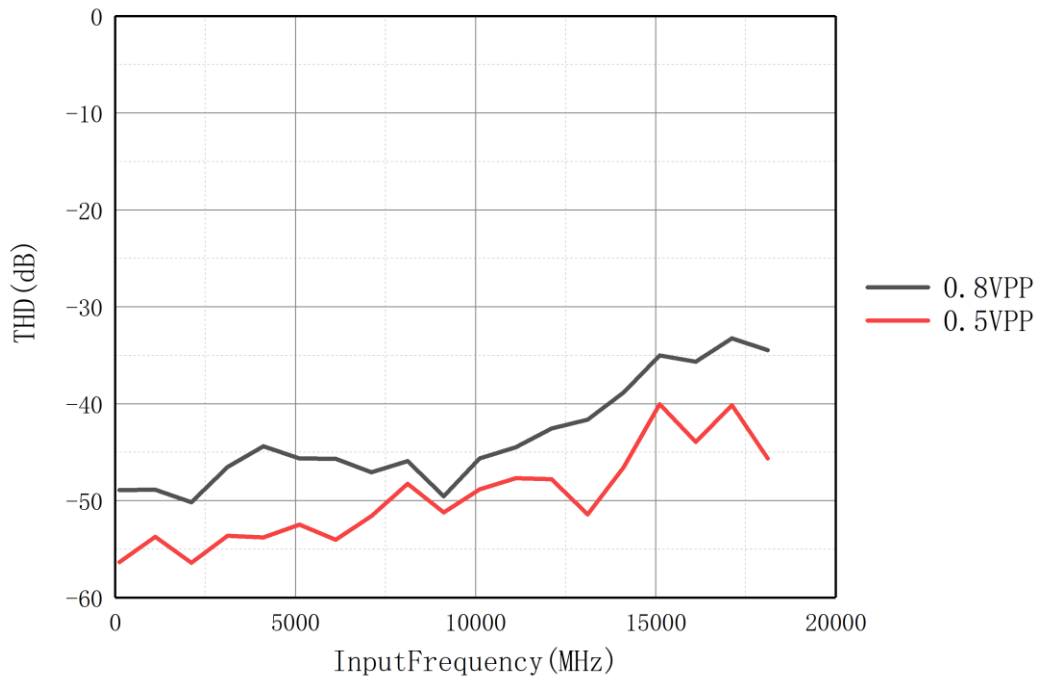


图 8: THD vs. Frequency & Input Power @ fclk = 2 GHz @ 0 dBm

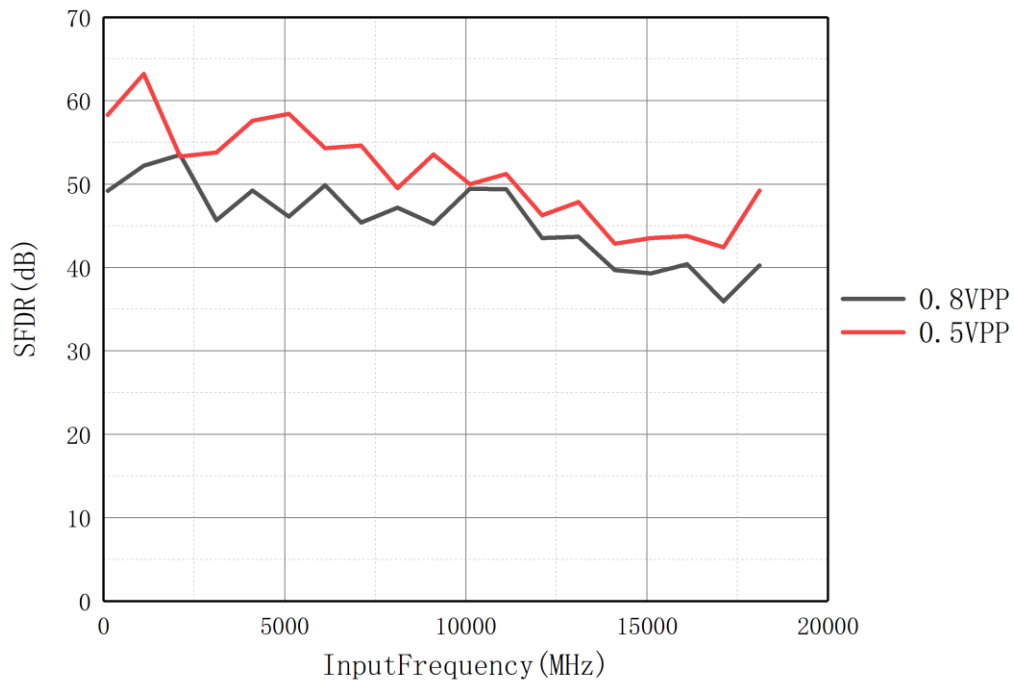


图 9: SFDR vs. Frequency & Input Power @ fclk = 4 GHz @ -6 dBm

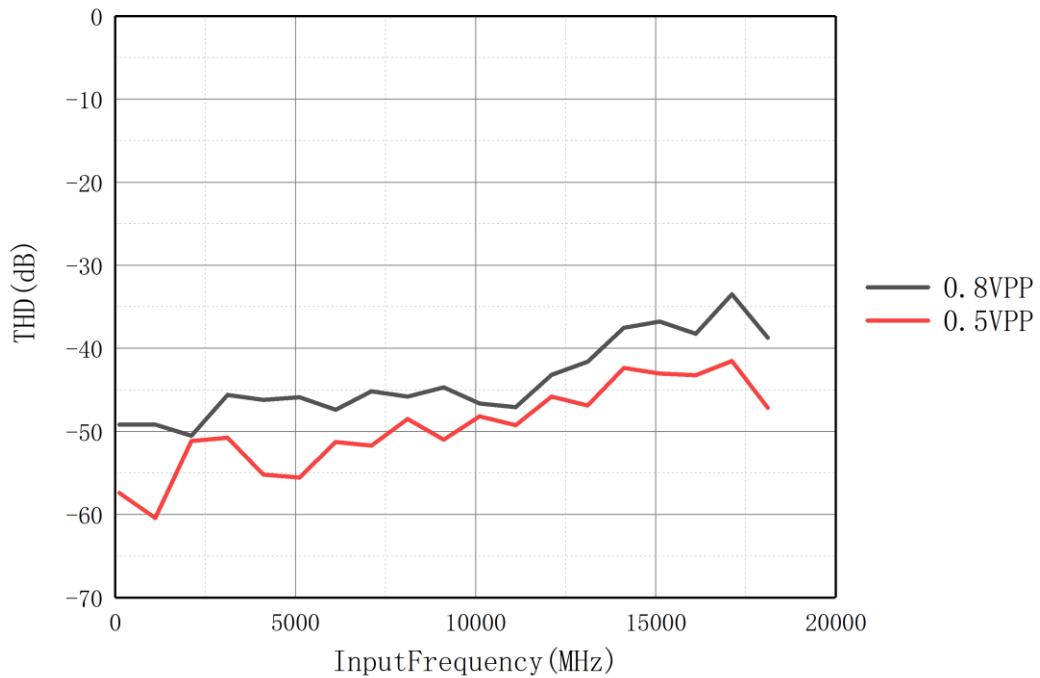


图 10: THD vs. Frequency & Input Power @ fclk = 4 GHz @ -6 dBm

表 1: Fin=0.8Vpp&0.5Vpp, CLK=1GHz/6dBm Typical performance

Fin=0.8Vpp, CLK=1GHz/6dBm			Fin=0.5Vpp, CLK=1GHz/6dBm		
FREQ(MHz)	THD(dB)	SFDR(dB)	FREQ(MHz)	THD(dB)	SFDR(dB)
113	-49.2	49.2	113	-57.7	58.3
1113	-45.3	45.4	1113	-58.5	61.4
2113	-41.9	42.0	2113	-55.4	57.9
3113	-45.4	45.4	3113	-56.8	59.6
4113	-42.8	42.9	4113	-55.6	58.6
5113	-39.5	39.6	5113	-54.5	57.5
6113	-43.9	44.2	6113	-54.1	56.8
7113	-46.0	46.0	7113	-54.8	57.7
8113	-46.7	48.0	8113	-51.4	52.9
9113	-47.8	49.1	9113	-53.8	56.6
10113	-46.8	49.0	10113	-51.3	54.0
11113	-46.3	48.8	11113	-50.9	52.6
12113	-43.3	44.9	12113	-47.7	48.3
13113	-43.1	45.2	13113	-52.5	55.4
14113	-38.4	41.3	14113	-46.9	47.9
15113	-36.9	39.1	15113	-44.6	45.3
16113	-36.5	39.1	16113	-43.8	44.2
17113	-33.2	34.4	17113	-41.8	42.0
18113	-32.1	33.8	18113	-42.1	42.4

表 2: Fin=0.8Vpp&0.5Vpp, CLK=2GHz/0dBm Typical performance

Fin=0.8Vpp, CLK=2GHz/0dBm			Fin=0.5Vpp, CLK=2GHz/0dBm		
FREQ(MHz)	THD(dB)	SFDR(dB)	FREQ(MHz)	THD(dB)	SFDR(dB)
113	-48.9	48.9	113	-56.3	56.9
1113	-48.9	48.9	1113	-53.7	56.7
2113	-50.2	50.3	2113	-56.4	59.0
3113	-46.5	46.6	3113	-53.6	56.0
4113	-44.4	44.4	4113	-53.8	56.7
5113	-45.7	46.0	5113	-52.5	55.4
6113	-45.7	46.0	6113	-54.0	56.8
7113	-47.1	47.3	7113	-51.6	54.3
8113	-45.9	47.9	8113	-48.3	49.5
9113	-50.4	43.0	9113	-51.2	54.0
10113	-45.7	46.5	10113	-48.8	50.1
11113	-44.5	47.0	11113	-47.7	49.1
12113	-42.6	44.7	12113	-47.8	48.7
13113	-41.6	43.3	13113	-51.4	54.3
14113	-38.8	40.4	14113	-46.5	47.2
15113	-35.0	37.0	15113	-40.0	40.4
16113	-35.6	37.8	16113	-44.0	44.6
17113	-33.3	34.1	17113	-40.2	40.5
18113	-34.5	36.6	18113	-45.7	46.7

表 3: $F_{in}=0.8V_{pp}$ & $0.5V_{pp}$, CLK=4GHz/-6dBm Typical performance

$F_{in}=0.8V_{pp}$, CLK=2GHz/0dBm			$F_{in}=0.5V_{pp}$, CLK=2GHz/0dBm		
FREQ(MHz)	THD(dB)	SFDR(dB)	FREQ(MHz)	THD(dB)	SFDR(dB)
113	-49.2	49.2	113	-57.4	58.3
1113	-49.2	52.2	1113	-60.4	63.2
2113	-50.5	53.5	2113	-51.1	53.3
3113	-45.6	45.7	3113	-50.8	53.8
4113	-46.2	49.2	4113	-55.2	57.6
5113	-45.9	46.1	5113	-55.6	58.4
6113	-47.4	49.9	6113	-51.3	54.3
7113	-45.2	45.4	7113	-51.7	54.6
8113	-45.8	47.2	8113	-48.5	49.5
9113	-44.7	45.2	9113	-51.0	53.5
10113	-46.6	49.4	10113	-48.2	50.0
11113	-47.1	49.4	11113	-49.3	51.2
12113	-43.2	43.5	12113	-45.8	46.3
13113	-41.6	43.7	13113	-46.9	47.9
14113	-37.5	39.7	14113	-42.4	42.9
15113	-36.8	39.3	15113	-43.0	43.5
16113	-38.2	40.4	16113	-43.2	43.8
17113	-33.5	35.9	17113	-41.5	42.4
18113	-38.7	40.2	18113	-47.1	49.2

高低温测试:

测试条件:

CLK=-3dBm@4GH, single-end; SIGNAL= 800mVpp@15.125GHz/3.125GHz,Diff; OUTPUT single-end

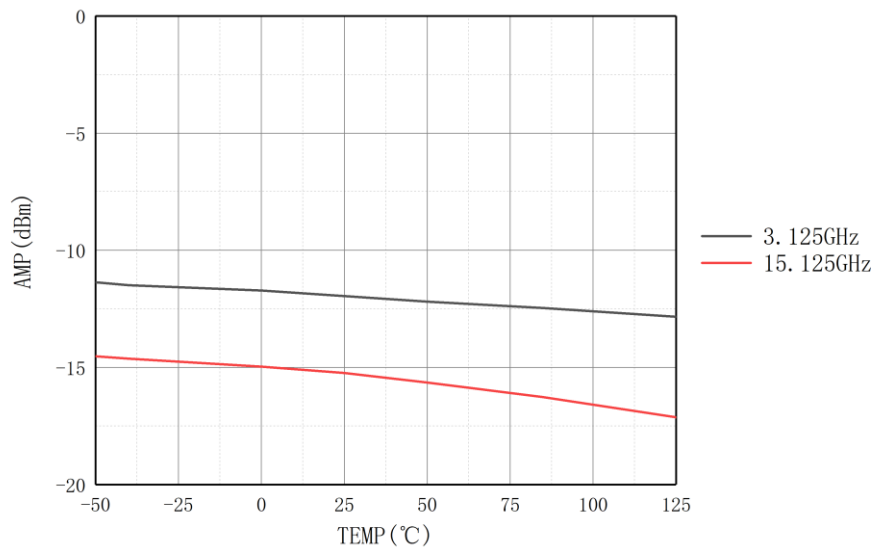


图 11: 不同温度下 3.125GHz/15.125GHz 的输出幅度变化

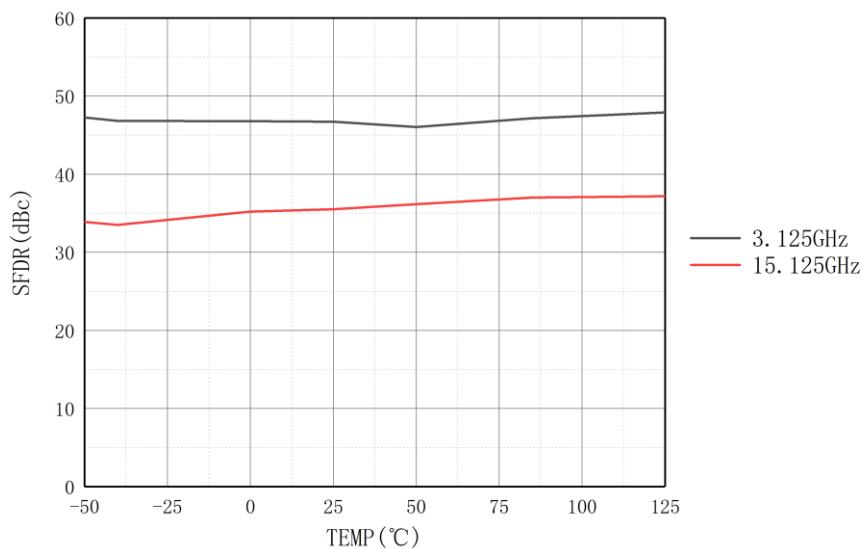


图 12: 不同温度下 3.125GHz/15.125GHz 的 SFDR 变化

表 4: 高低温测试性能

温度(°C)	15.125GHz		3.125GHz	
	AMP (dBm)	SFDR(dBc)	AMP(dBm)	SFDR(dBc)
-50	-14.53	33.89	-11.37	47.25
-40	-14.63	33.5	-11.49	46.83
0	-14.97	35.21	-11.72	46.78
25	-15.24	35.51	-11.95	46.73
50	-15.65	36.15	-12.19	46.04
85	-16.27	37.02	-12.46	47.15
125	-17.13	37.16	-12.84	47.91

规格定义

孔径延迟: 确切采样时间相对于将保持命令应用于器件的时间延迟。它是到保持节点的时钟切换跃迁延迟与到保持节点的输入信号群延迟之差。如果到保持节点的输入信号群延迟超过时钟延迟, 该量可以是负值。

孔径抖动: 采样时刻的标准差。

保持步进: 当从采样模式切换到具有稳定模拟输入电压的保持模式时, 采样和保持输出的电压步进。

增益误差: 在采样模式下, 输出电压摆幅与输入电压摆幅的比值。

馈通抑制: 衡量采样保持放大器内部开关的关断状态(保持模式)隔离性能。定义为保持模式下馈通的输出信号幅度(对于正弦输入)与采样模式下的输出信号幅度之比。按采样模式信号归一化可得出无输出放大器带宽限制影响的真正开关隔离性能。

采样带宽: 保持样本幅度表示的采样信号电平的-3dB 带宽。它既包括从信号输入到保持节点的传递函数的带宽, 也包括与采样孔径的有限时长相关的限带效应。

满量程范围: 最小和最大信号电平之间的电压范围。

订购信息

型号	温度范围	封装描述
ATH4000	-50℃至 125℃	QFN24

版本记录

[illegible]

声明

苏州迅芯微电子有限公司及其分公司和经销商有权对其公司提供的半导体产品进行修正、增强、提高及做出其他的改变，同时也拥有在最新版产品已经发布的基础上，中止任何一款产品和服务的权利。购买者应在下单前获取相关的最新信息，并确认这些信息的有效性和完整性。所有售出的半导体产品都必须遵循苏州迅芯微电子有限公司在接到订单确认时的销售条款和条件。

根据苏州迅芯微电子有限公司销售的半导体产品的保修条款，苏州迅芯微电子有限公司担保组件的性能规范适用于销售之时。本公司采取了必要的测试和质量控制手段来支持产品达到这样的品质。除非有法律的具体规定，否则并不是每个器件的所有参数都是必须要执行测试的。

苏州迅芯微电子有限公司对购买者使用产品做出的设计和应用不承担任何的连带责任，用户应对使用了苏州迅芯微电子有限公司器件的产品和应用自负其责。购买者应采取适当的设计和操作时的具体保护措施来使您所购买产品的风险降至最低。

对于任何使用苏州迅芯微电子有限公司的器件和服务的所有相关的组合、设备或过程，苏州迅芯微电子有限公司不保证或代表许可——无论是明示或暗示——授予其使用任何相关的专利权、版权或其他任何知识产权。苏州迅芯微电子有限公司对第三方产品或服务不构成许可使用这些产品或服务的保修或背书。使用这样的信息可能需要从第三方的专利或第三方的其他知识产权获得许可或授权，或从苏州迅芯微电子有限公司获得专利和其他知识产权的授权。

从苏州迅芯微电子有限公司的产品手册和数据手册中复制重要的章节是被允许的，只要复制时没有更改，同时附上所有相关的担保、条件、限制和告示信息。苏州迅芯微电子有限公司不对这些修改后的文件承担任何责任，第三方的信息可能会受到附加条件的约束。

超出苏州迅芯微电子有限公司所标明的器件或服务的参数范围或在与之不同参数下转售苏州迅芯微电子的器件或服务，或对苏州迅芯微电子有限公司的器件或服务无法提供有效服务并且暗含担保无效的行为，都是一种不公平且带有欺骗性质的商业行为。苏州迅芯微电子有限公司不为这样的声明承担任何责任。

购买者确认并同意，尽管苏州迅芯微电子有限公司可能提供了与应用相关的信息或支持，但您将自行负责遵守与您的产品以及在使用任何苏州迅芯微电子有限公司的器件有关的所有法律、法规和安全方面的要求。购买者应表示并同意您具备所有必要的专业知识，能够创建和实施安全措施以预测故障的危险后果、监控故障及其后果、降低可能导致伤害的故障可能性并采取适当的补救措施。购买者将全额赔偿因在重大的安全应用中使用任何苏州迅芯微电子有限公司器件而对苏州迅芯微电子有限公司及其所代表方造成的所有损失。

在某些情况下，为了推广安全相关应用，有可能对苏州迅芯微电子有限公司的器件进行专门提升。借助于这样的器件，苏州迅芯微电子有限公司的目标旨在帮助客户设计和创立其特有的可满足功能性安全标准和要求的终端产品解决方案。尽管如此，此类器件仍然遵守本条款。

苏州迅芯微电子有限公司的器件未被许可用于 FDA III 类（或类似关系生命安危的医疗设备），除非各方授权代表已经达成专门管控此类使用的特别协议。

只有苏州迅芯微电子有限公司特别注明属于军用等级或“增强型塑料”的器件才是设计且专门用于军事/航空应用或环境的组件。购买者应确认并同意，如果将未注明的器件用于军事或航空应用，则由您单方面承担所有风险，且您应自行负责遵守与此类使用有关的所有法律和法规要求负全部责任。