



苏州迅芯微电子有限公司

## AAD12Q0250\_EVM 说明书

苏州迅芯微电子有限公司



## 目录

目录 .....	2
声明 .....	3
阅前必读 .....	4
1 评估板简介 .....	5
1.1 AK702 .....	5
1.2 AAD12Q0250 Rev1.0 .....	6
1.3 功能 .....	7
1.4 装箱单 .....	8
2 快速入门 .....	9
2.1 硬件安装 .....	9
2.2 软件安装 .....	9
2.3 测试步骤 .....	9
2.4 典型性能 .....	13



## 声明

苏州迅芯微电子有限公司保留对其产品进行修正、改进和完善的权利，同时也保留在不做任何通告的情况下，终止其任何一款产品的供应和服务的权利。用户应在下单前向苏州迅芯微电子有限公司获取相关信息的最新版本，并确认该信息是完整且最新的。



## 阅前必读

### 简介

本文为 AAD12Q0250 的硬件说明书，该板卡可以评估 AAD12Q0250 芯片性能。本说明书详细描述了该板卡的使用方法。

### 保修

所有由苏州迅芯微电子有限公司生产制造的硬件和软件产品，保修期为从发货之日起一年。在保修期内由于产品质量原因引起的损坏，由苏州迅芯微电子有限公司提供免费维修或更换。保修期内的软件升级，同样由苏州迅芯微电子有限公司免费提供。

### 警告标识

本板卡包含 ESD 敏感器件，请采取必要的防护措施。使用时请不要用手或非绝缘的物体接触板卡。因使用不当造成的板卡损坏，本公司只提供付费的维修。

更多信息，请浏览以下网址：

<http://www.acelamicro.com> 或通过该网站的相关信息联系销售人员。



## 1 评估板简介

AAD12Q0250 是采用 CMOS 工艺制造的高速模数转换芯片。该芯片可将宽带输入模拟信号转换为数字，并通过标准的 LVDS 接口输出。输入信号差模满量程峰峰值为 2V，输出 12 路 1Gbps 的 LVDS 信号。芯片通道数可配置，支持 1/2/4 通道模式；模拟输入选通方案可配置，任意一路模拟输入可以加载到任意一路子 ADC。电源电压采用 1.8V/1.9V 供电，总功耗约为 900mW，采用 pitch 为 0.4mm 的 QFN-68 封装。

AAD12Q0250 芯片的测试平台由 FPGA 开发板 AK702 Rev1.3 和产品评估板 AAD12Q0250 Rev1.0 组成，FPGA 开发板是苏州迅芯微电子公司基于 Xilinx 的 Kintex7 系列 FPGA 制作的，FPGA 型号为：XC7K480T-2FFG1156I。

### 1.1 AK702

AAD12Q0250 芯片评估采用 AK702 Rev1.3 开发板进行评估，FPGA 开发板如下图所示。

FPGA 板采用+12V 电压供电，可以通过 FMC+ 接口与测试评估板 FMC 相连。同时通过 JTAG 编程接口与计算机相连。使用者可以通过计算机与硬件的配合来控制整个测试过程。



图 1：AK702 开发板 XC7K480T-2FFG1156I

## 1.2 AAD12Q0250 Rev1.0

AAD12Q0250 芯片评估板为 AAD12Q0250，版本为 Rev1.0，如下图所示。

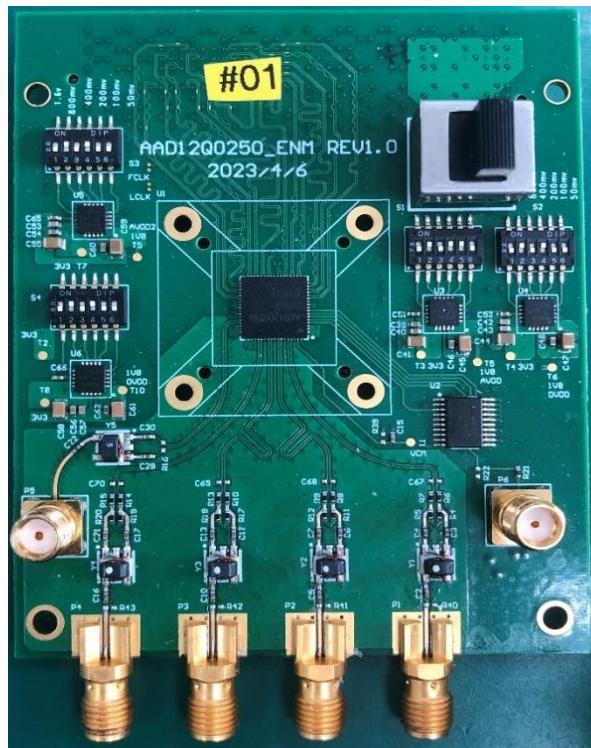


图 2：AAD12Q0250 评估板正面

### 1.2.1 AAD12Q0250 评估板的主要元器件描述

表 1：AAD12Q0250 评估版主要元器件表

序号	参考设计	元器件描述	备注
1	U1	AAD12Q0250, Acela Micro Analog Digital-to-Digital Converter	模数转换器芯片
2	U2	TXS0108EPWR, 8-bit Bidirectional Voltage Level Conversion	8 位双向电压电平转换
3	U7	ASP-134488-01, Samtec FMC connector	FPGA 夹层连接器
4	P1	142-0761-881, Molex SMA connector	通道 1 单端模拟信号输入
5	P2	142-0761-881, Molex SMA connector	通道 2 单端模拟信号输入



序号	参考设计	元器件描述	备注
6	P3	142-0761-881, Molex SMA connector	通道 3 单端模拟信号输入
7	P4	142-0761-881, Molex SMA connector	通道 4 单端模拟信号输入
8	P6	142-0761-881, Molex SMA connector	采样时钟单端模拟输入
9	P7	142-0761-881, Molex SMA connector	TRIGER 单端模拟输入
10	U3,U4,U5,U6	TPS7A8400ARGRT, High-Accuracy (0.75%), Low-Noise (4.4- $\mu$ VRMS) LDO Regulator	线性稳压器 (LDO)
11	Y1,Y2,Y3,Y4,Y5	TC1-1-13M, Mini Circuits Balun	巴伦单端转差分

### 1.2.2 AAD12Q0250 评估板原理图

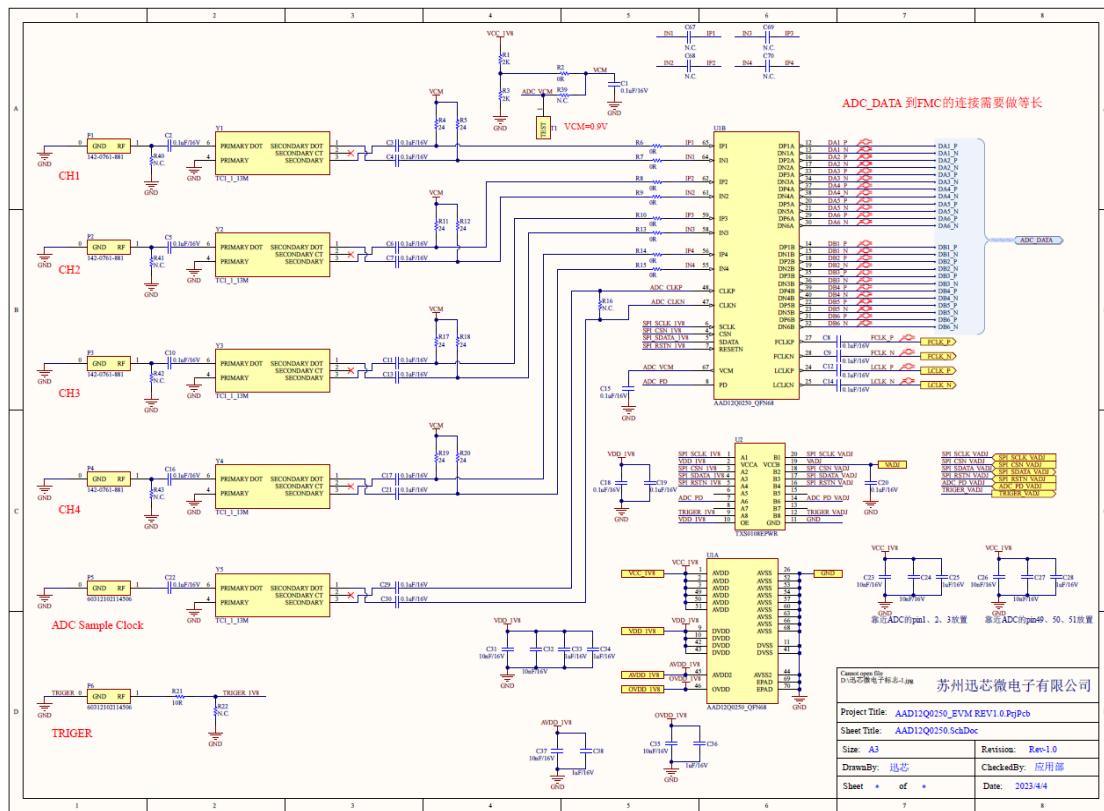


图 3: AAD12Q0250 评估板原理图

### 1.3 功能

#### 1.3.1 AAD12Q0250 评估板支持:



- 
- 可以测试 AAD12Q0250 芯片的性能和功能。
  - 最高可支持 1GSps 采样率。

## 1.4 装箱单

### 1.4.1 AAD12Q0250 评估套件硬件包括:

- AK702 FPGA 开发板
- AK702 FPGA 开发板 (220V AC 转 12V DC) 电源适配器
- AK702 FPGA 开发板 Jtag 编程器
- AAD12Q0250 Rev1.0 评估板

### 1.4.2 AAD12Q0250 评估套件软件包括:

- AAD12Q0250 用户手册
- AAD12Q0250 原理图
- AAD12Q0250 物料清单
- AAD12Q0250 评估板测试代码



## 2 快速入门

### 2.1 硬件安装

- AAD12Q0250 评估板可以通过板卡背面的 FMC 扣在 AK702 开发板的 FMC 接口上。AAD12Q0250 评估板不提供外部电源供电，仅支持通过 FPGA 开发板供电，但要注意进行螺柱固定，避免振动引起的接触不良。
- AAD12Q0250 评估板需要外接单端 1G, 3dBm 的时钟信号。
- AAD12Q0250 评估板有四路单端输入信号。
- AAD12Q0250 芯片最高可支持 1Gsps 的采样率。

### 2.2 软件安装

需要安装 Vivado 2019.1, Xilinx SDK 2019.1 和 matlab R2018。

### 2.3 测试步骤

#### 2.3.1 设置输入信号

设置信号源输出信号：0Hz~500MHz。

#### 2.3.2 设置时钟信号

设置信号源输出信号 1G, 3dBm 作为板卡的时钟信号。

#### 2.3.3 FPGA 开发板和子板供电

表 2：板卡供电信息列表

类别	是否有开关	上电顺序	断电顺序	备注
AAD12Q0250	有	开发板先上电，子板再上电。	子板先断电，开发板再断电。	

#### 2.3.4 打开测试程序

从测试程序所在路径，找到该产品测试程序。双击扩展名为.xpr 的文件，打开该测试程序。

#### 2.3.5 Open Hardware Manager



点击下图所示按钮 Open Hardware Manager，将计算机通过 JTAG 编程器与 FPGA 板连接。

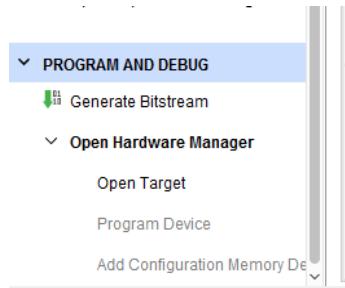


图 4: Open Hardware Manager

### 2.3.6 Open Target

点击“Open Target”选择“Auto Connect”，将 FPGA 开发板和电脑进行连接。

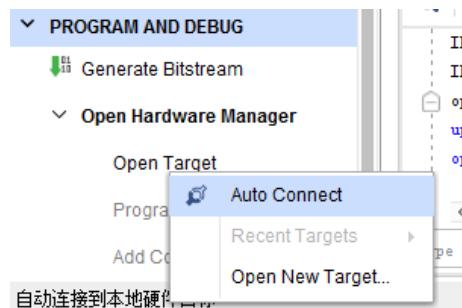


图 5: Open Target

### 2.3.7 Program Device

连接完成后，点击“Program Device”选择相应的测试程序写入 FPGA，点击“Program”进行 Bit 文件的烧写。Bit 文件所在路径需参考测试程序所在位置。

### 2.3.8 Debug

#### (1) 设置工作模式和 ADC 输入选择

设置 SDK 如下图所示。

```
spi_send(base_addr,0x31,0x0001); //设置工作模式: 0x0001单通道; 0x0102双通道; 0x0204四通道  
spi_send(base_addr,0x3A,0x1010); //设置模拟输入: 单通道0x3A,0x1010;0x3B,0x1010  
spi_send(base_addr,0x3B,0x1010); //  
// 双通道0x3A,0x0404;0x3B,0x0808  
// 四通道0x3A,0x1008;0x3B,0x0402
```

图 6: 工作模式和 ADC 输入选择

说明：0x31 工作模式选择寄存器：0x0001 为单通道模式，0x0002 为双通道模式，0x0004 为四通道模式；0x3A 寄存器，0x1010 的低两位为 ADC1，高两位为 ADC2；



---

0x3B 寄存器，0x1010 的低两位为 ADC3, 高两位为 ADC4;

模拟输入通道的选择如下表：

表 1 模拟输入选择

inp_sel_adcX<4:0>	选择的模拟输入
00010	IP1/IN1
00100	IP2/IN2
01000	IP3/IN3
10000	IP4/IN4

- (2) 保存、编译 SDK，且进行 debug。
- (3) 在 VIVADO2019.1 界面 ila1 窗口采集数据，并保存为 iladata\_before\_cap\_编号\_时钟频率\_时钟功率\_信号频率\_信号功率.csv 文件。

(4) 控制 SigPower 的值在-1dB±0.2，进行精调校准。

```
T = zeros(8,1);
for i=1:2
    a = (-1 - S(i))/0.0041;
    if a<0
        a = 255 + a;
    end
    T(i) = round(a);
```

```
% fgain(i) = dec2hex(T(i));
end
%
fgain = dec2hex(T);
```

图 7：精调校准 matlab 代码

(5) 得到 8 个子 ADC 的 fgain 校准值，填到对应的寄存器里。

```
spi_send(base_addr,0x33,0x0002); //精调
//spi_send(base_addr,0x34,0x3A1B);
//spi_send(base_addr,0x35,0x1526);
//spi_send(base_addr,0x36,0x1E41);
//spi_send(base_addr,0x37,0x5448);
```

图 8：精调校准的 SDK 配置

表 2 可编程增益的对应关系

名称	描述			十六进制地址
fgain_branch1<6:0>	分支 1 的可编程精调增益		D7-D0	0x34
fgain_branch2<6:0>	分支 2 的可编程精调增益	D15-D8		0x34
fgain_branch3<6:0>	分支 3 的可编程精调增益		D7-D0	0x35
fgain_branch4<6:0>	分支 4 的可编程精调增益	D15-D8		0x35
fgain_branch5<6:0>	分支 5 的可编程精调增益		D7-D0	0x36
fgain_branch6<6:0>	分支 6 的可编程精调增益	D15-D8		0x36
fgain_branch7<6:0>	分支 7 的可编程精调增益		D7-D0	0x37
fgain_branch8<6:0>	分支 8 的可编程精调增益	D15-D8		0x37

(6) 重复步骤（2）~（3），并记录性能参数。

## 2.4 典型性能

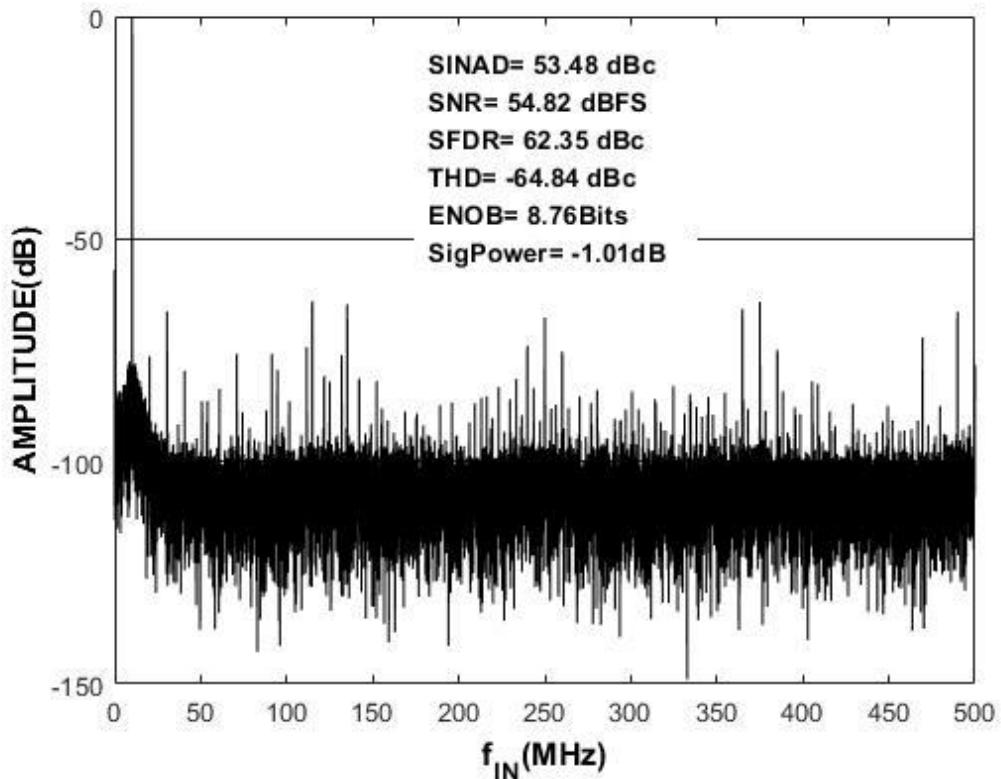


图 9：10M 典型性能