

产品特点

- 低抖动
- 高时钟频率：DC~7GHz
- 输入端集成片上负载

产品描述

ABUF05J 是采用 Si 基工艺制造的超高速时钟扇出缓冲芯片。该芯片专为需要低抖动的高速应用而设计，可将输入的模拟信号经过比较转换为数字电平，并通过 1:6 缓冲后输出。输入端集成片上负载电阻，可接收包括 LVPECL/LVDS/CML 在内的多种输入电平信号。输出端采用 LVPECL 电平，典型输出差分峰峰值为 1.6V_{pp}，共包含 6 路差分输出。芯片采用+3.3V 单电源供电，功耗约为 594mW。芯片采用 0.5mm 引脚间距的 QFN-24 引脚的封装形式，可以在

产品功能结构框图

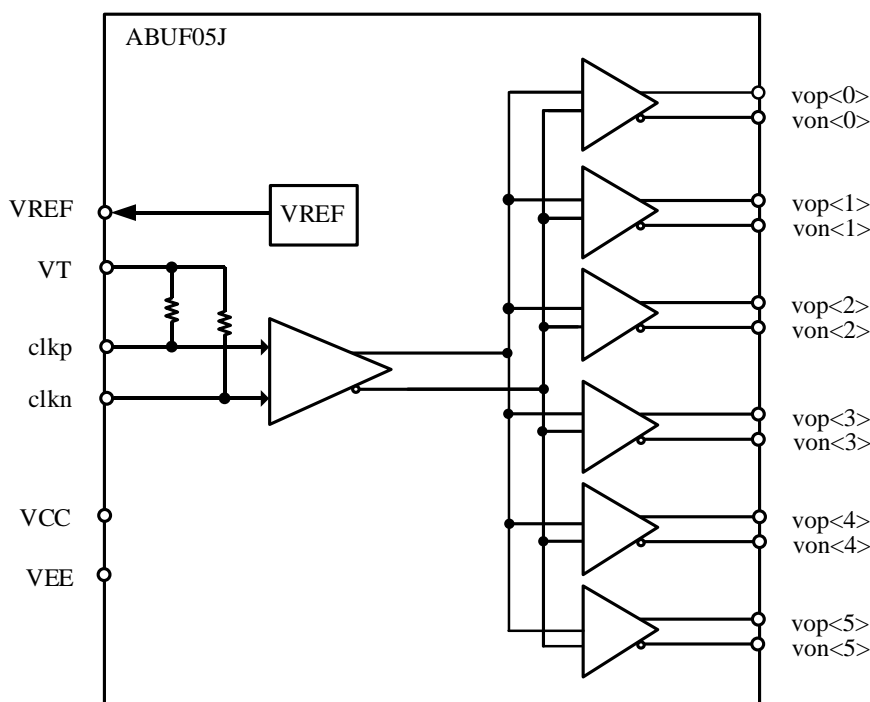


图 1：ABUF05J 功能结构框图

-55°C~+85°C的温度范围内正常工作。

产品应用

- 低抖动时钟分配
- 时钟或数据波形恢复
- 通信
- 仪器仪表

主要性能指标

- 最高工作频率：7GHz
- 输出电平：LVPECL
- 输出差分摆幅(峰峰值)：1.6 V_{pp}(typ)
- 输出上升/下降时间：85ps(typ)
- 延迟：230ps(typ)
- 通道间延迟偏差：28ps(max)
- 电源电压：3.3V
- 功耗：594mW(typ)

目录

产品特点.....	1
产品描述.....	1
产品应用.....	1
主要性能指标	1
产品功能结构框图	1
目录.....	2
封装尺寸信息	3
引脚分布及功能描述.....	5
推荐工作条件	6
转换器电气性能指标.....	6
典型测试结果	8
绝对最大额定值.....	9
封装热阻.....	9
产品详细描述	10
1 输入推荐电路.....	10
2 输出推荐电路.....	10
订购信息.....	11
修订版次.....	12
声明	13

封装尺寸信息

ABUF05J

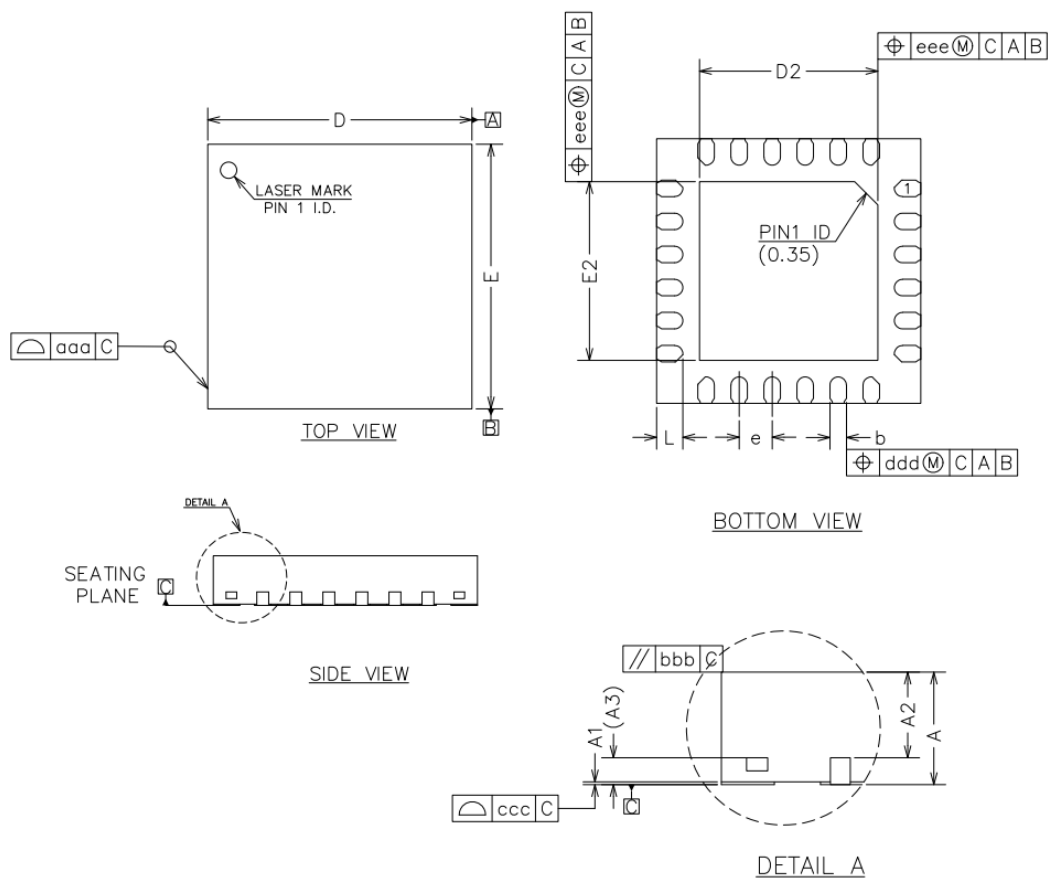


图 2: ABUF05J 封装尺寸图

注:

- (1)、本图中所有尺寸请参照下表，单位均为mm。
- (2)、芯片底部的裸焊盘必须在焊接时接地以保证芯片的性能可靠。

表 1:ABUF05J 封装尺寸信息

SYMBOL	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	-	0.55	-
A3	0.20REF		
b	0.20	0.25	0.30
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.60	2.70	2.80

ABUF05J



迅芯微电子（苏州）股份有限公司保密信息，未经许可严禁传播！

E2	2.60	2.70	2.80
L	0.30	0.40	0.50
e	0.50BSC		
aaa	0.10		
bbb	0.10		
ccc	0.08		
ddd	0.10		
eee	0.10		

引脚分布及功能描述

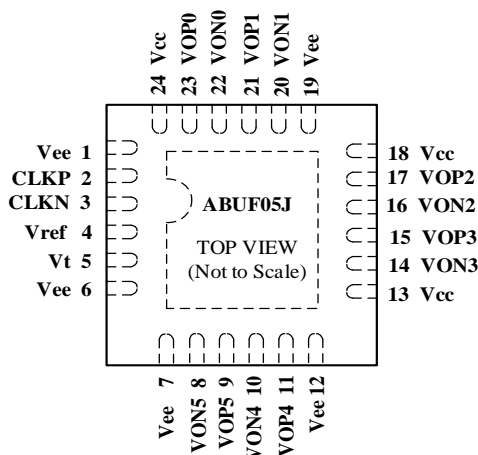


图 3: ABUF05J 引脚

引脚编号	引脚名称	功能描述	备注
1,6,7,12,19	Vee	负电源	0V
2,3	CLKP, CLKN	差分输入端口	
4	Vref	差分输入端口的参考电压	
5	Vt	差分输入端口的共模电压	
8,9	VON5,VOP5	差分输出端口 5	LVPECL 电平
10,11	VON4,VOP4	差分输出端口 4	LVPECL 电平
13,18,24	Vcc	正电源	
14,15	VON3,VOP3	差分输出端口 3	LVPECL 电平
16,17	VON2,VOP2	差分输出端口 2	LVPECL 电平
20,21	VON1,VOP1	差分输出端口 1	LVPECL 电平
22,23	VON0,VOP0	差分输出端口 0	LVPECL 电平
	EPAD	底部焊盘，必须与 Vee 引脚相连	

ABUF05J

推荐工作条件

参数	最小值	标准值	最大值	单位
最高工作频率	7	-		GHz
差分输入电压	0.4	-	3.4	V
电源电压	2.97	3.3	3.63	V
电流	160	180	200	mA
工作温度	-55	-	85	°C

注:

- (1)、输出摆幅指芯片工作在低频时，输出上升到最高点和下降到最低点的电压差；
- (2)、上升/下降时间是指输出波形从20%上升至80%或从80%下降到20%所需的时间。

转换器电气性能指标

以下规格适用于 $T_A=+25^{\circ}\text{C} \pm 5^{\circ}\text{C}$ 下， $V_{CC}=3.3\text{V}$ ， $V_{EE}=0\text{V}$ ， $V_T=V_{REF}$ ，输出端 200Ω 到地。

符号	参数	测试条件	标准值	范围	单位
直流输入特性					
V_{ICM}	输入共模电压		2	1.5(min) 3.2(max)	V
V_{ID}	输入差分电压		0.4	0.4(min) 3.4(max)	V
R_{IN}	输入电阻		-	单端 50 差分 100	Ω
直流输出特性					
V_{OH}	差分输出高电平		2.3	2.04(min) 2.54(max)	V
V_{OL}	差分输出低电平		1.4	1.31(min) 1.76(max)	V
V_{REF}	参考电压			1.9(min) 2.1(max)	V

符号	参数	测试条件	标准值	范围	单位
交流特性					
f _{MAX}	最高输出频率	单端输出幅度大于 400mv 单端输出波形上升/下降时间在 20%~80%下 测得 CLK = 1G, 推荐的工作条件下	-	7(min)	GHz
t _R /t _F	上升/下降时间		85		ps
t _{PD}	传输延迟		230		ps
	输出通道间 skew		6		ps
Jitter	综合随机抖动		55		fs
Phase Noise	相位噪声	CLK = 1G			
		@100Hz offset	-109		dBc/Hz
		@1kHz offset	-133		dBc/Hz
		@10kHz offset	-149		dBc/Hz
		@100kHz offset	-150		dBc/Hz
	@1MHz offset	-153		dBc/Hz	
电源特性					
V _{CC}	电源电压		3.3	2.97(min) 3.63(max)	V
I _{VCC}	电源电流		180	160(min) 200(max)	mA

典型测试结果

非特别注明，以下所有测试均在 $T_A=25^{\circ}\text{C} \pm 5^{\circ}\text{C}$ 下， $V_{CC}=3.3\text{V}$ ， $V_{EE}=0\text{V}$ ， $V_T=V_{REF}$ ，单端输入，输出端 200Ω 到地所得：

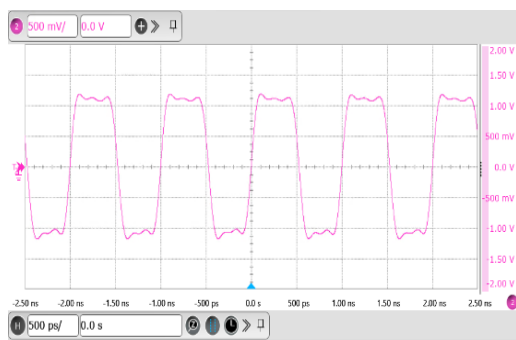


图 3：LVPECL 差分输出波形@1GHz

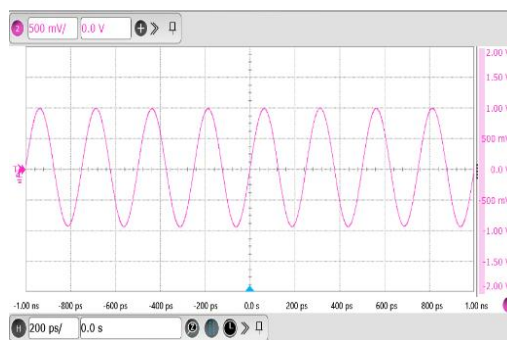


图 4：LVPECL 差分输出波形@4GHz

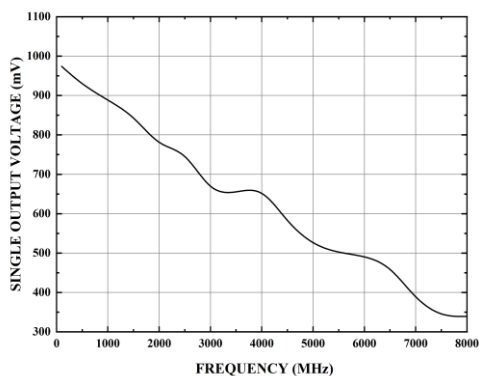


图 5：单端输出幅度 vs.输出频率

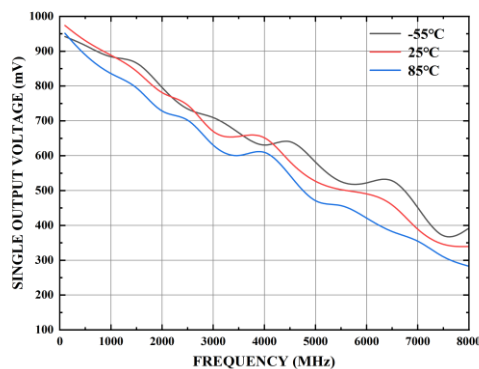


图 6：单端输出幅度 vs.输出频率 vs.温度

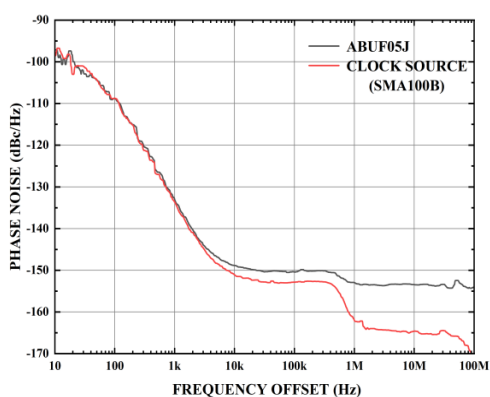


图 7：相位噪声@1GHz

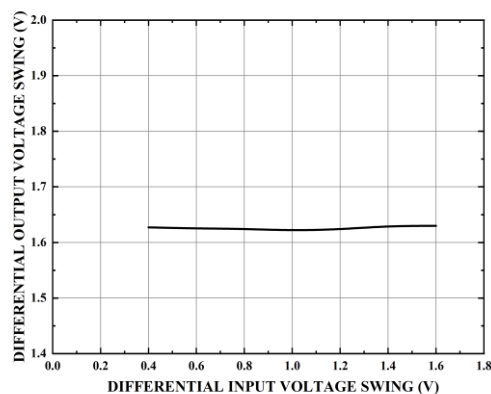


图 8：供电电流 vs.供电电压@1GHz,0.6VPP

非特别注明，以下所有测试均在 $T_A=+25^{\circ}\text{C}\pm 5^{\circ}\text{C}$ 下， $V_{CC}=3.3\text{V}$ ， $V_{EE}=0\text{V}$ ， $V_T=V_{REF}$ ，单端输入，输出端 200Ω 到地。

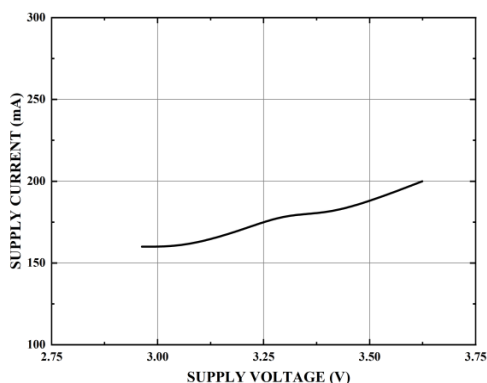


图 9：差分输出摆幅 vs. 供电电压@1GHz，
1.6VPP

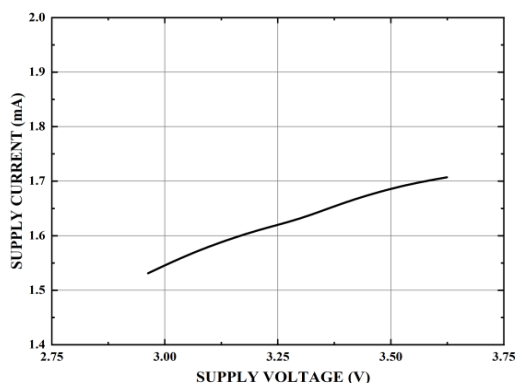


图 10：差分输出摆幅 vs. 差分输入摆幅@1GHz

绝对最大额定值

注意，超出绝对最大额定值可能会导致器件永久性损坏。绝对最大额定值仅代表产品的压力等级，不作为实现产品功能的工作条件的限值，超过本规范中推荐工作条件章节的限值均是不推荐的行为。长期在绝对最大额定值条件下工作会影响器件的可靠性。

供电电压($V_{CC}-V_{EE}$)	6V
输入端口电压(CLKP, CLKN)	$V_{EE}-0.5\text{V}$ to $V_{CC}+0.5\text{V}$
参考电压(V_{REF})	$V_{CC}\sim V_{EE}$
输出端口的最大电压	$V_{CC}+0.5\text{V}$
输出端口的最大电流	35mA
工作环境温度	$-55^{\circ}\text{C} \sim +85^{\circ}\text{C}$
储藏温度	$-65^{\circ}\text{C} \sim +150^{\circ}\text{C}$

封装热阻

非特别注明，以下数据均在在自然空气对流环境，环境温度 20°C 下所得。

封装类型	θ_{JA} Ambient	θ_{JC} Top of Package	θ_{JC} Thermal Pad
QFN-24	56.5°C/W	54.5°C/W	4.5°C/W

产品详细描述

1 输入推荐电路

ABUF05J 可通过管脚 IN_SEL 来选择两路时钟输入作为参考，并将其所选分配给所有 10 路 LVPECL 输出。有关更多时钟输入的信息请参考产品功能框图（图 1）。关于时钟输入端接电路请参考图 12 和图 13。

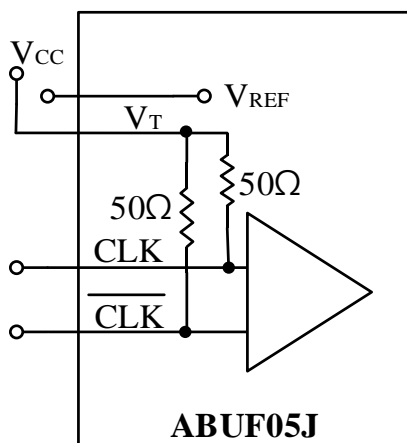


图 12：直流耦合输入接法

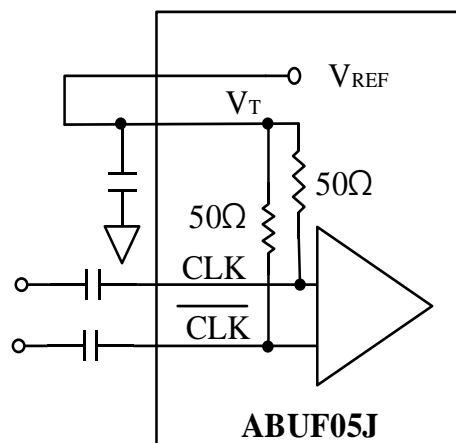


图 13：交流耦合输入接法

2 输出推荐电路

关于时钟输出端接电路请参考图 14 和图 15。

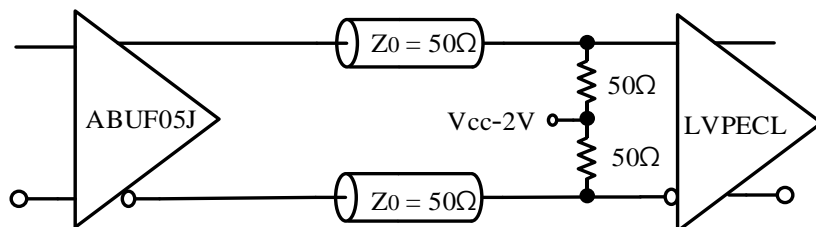


图 14：直流耦合输出 3.3V LVPECL

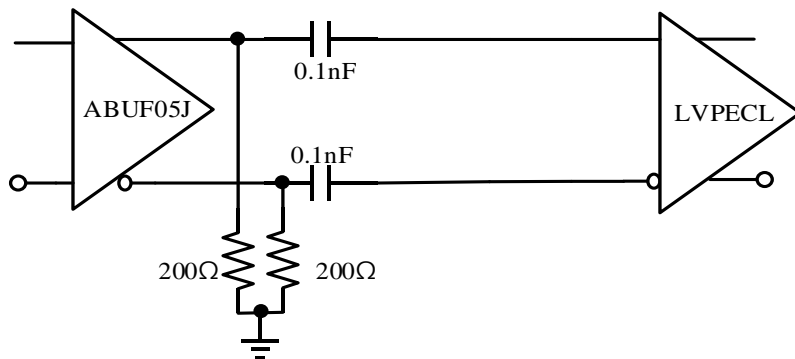


图 15：交流耦合输出

订购信息

型号	温度范围	输出接口	封装描述
ABUF05J	-55°C~+85°C	LVPECL	QFN-24
ABUF05J_EVM	-	-	评估板

ABUF05J

修订版次

初始版本	Rev1.0
添加低温-55℃下单端输出幅度测试数据	Rev1.1

声明

迅芯微电子（苏州）股份有限公司及其分公司和经销商有权对其公司提供的半导体产品进行修正、增强、提高及做出其他的改变。同时也拥有在最新版产品已经发布的基础上，中止任有一款产品和服务的权利。购买者应在下单前获取相关的最新信息，并确认这些信息的有效性和完整性。所有售出的半导体产品都必须遵循迅芯微电子（苏州）股份有限公司在接到订单确认时的销售条款和条件。

根据迅芯微电子（苏州）股份有限公司销售的半导体产品的保修条款，迅芯微电子（苏州）股份有限公司担保器件的性能规范适用于销售之时。本公司采取了必要的测试和质量控制手段来支持产品达到这样的品质。除非有法律的具体规定，否则并不是每个器件的所有参数都是必须要执行测试的。

迅芯微电子（苏州）股份有限公司对购买者使用产品做出的设计和应用不承担任何的连带责任，购买者应对使用了迅芯微电子（苏州）股份有限公司器件的产品和应用自负其责。并应采取适当的设计或操作时的具体保护措施来使您所设计的产品风险降至最低。

对于任何使用迅芯微电子（苏州）股份有限公司的器件和服务的所有相关的组合、设备或过程，迅芯微电子（苏州）股份有限公司不保证或代表许可——无论是明示或暗示——授予其使用任何相关的专利权、版权或其他任何知识产权。迅芯微电子（苏州）股份有限公司对第三方产品或服务不构成许可使用这些产品或服务的保修或背书。使用这样的信息可能需要从第三方的专利或第三方的其他知识产权获得许可或授权，或从迅芯微电子（苏州）股份有限公司获得专利和其他知识产权的授权。

从迅芯微电子（苏州）股份有限公司的数据手册中复制重要的章节是被允许的，只要复制时没有更改，同时附上所有相关的担保、条件、限制和告示信息。迅芯微电子（苏州）股份有限公司不对这些修改后的文件承担任何责任，第三方的信息可能会受到附加条件的约束。

超出迅芯微电子（苏州）股份有限公司所标明的器件或服务的参数范围或在与之不同参数下转售迅芯微电子（苏州）股份的器件或服务，或对迅芯微电子（苏州）股份有限公司的器件或服务无法提供有效服务并且暗含担保无效的行为，都是一种不公平且带有欺骗性质的商业行为。迅芯微电子（苏州）股份有限公司不为这样的声明承担任何责任。

购买者应确认并同意，尽管迅芯微电子（苏州）股份有限公司可能提供了与应用相关的信息或支持，但您将自行负责遵守与您的产品以及应用中使用任何迅芯微电子（苏州）股份有限公司的器件有关的所有法律、法规和安全方面的要求。购买者应表示并同意您具备所有必要的专业知识，能够创建和实施安全措施以预测故障的危险后果、监控故障及其后果、降低可能导致伤害的故障的可能性并采取适当的补救措施。购买者将全额赔偿因在重大的安全应用中使用任何迅芯微电子（苏州）股份有限公司器件而对迅芯微电子（苏州）股份有限公司及其所代表方造成的所有损失。

在某些情况下，为了推广安全相关应用，有可能对迅芯微电子（苏州）股份有限公司的器件进行专门提升。借助于这样的器件，迅芯微电子（苏州）股份有限公司的目标旨在帮助客户设计和创立其特有的可满足功能性安全标准和要求的终端产品解决方案。尽管如此，此类器件仍然遵守本条款。