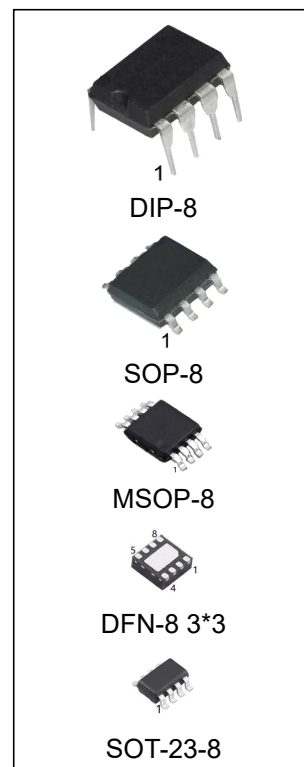


3.3V 供电，256 节点，12Mbps 半双工 RS485/RS422 收发器

特点：

- 3.3V 电源供电，半双工；
- 1/8 单位负载，允许最多 256 个器件连接到总线；
- 驱动器短路输出保护；
- 过温保护功能；
- 低功耗关断功能；
- 接收器开路失效保护；
- 具有较强的抗噪能力；
- 集成的瞬变电压抵制功能；
- 在电噪声环境中的数据传输速率可达到 12Mbps；



产品订购信息

产品名称	封装	打印名称	包装	包装数量
MAX3485EIN	DIP-8	X3485EI	管装	2000 只/盒
MAX3485EIM/TR	SOP-8	X3485EI	编带	2500 只/盘
MAX3485EIMM/TR	MSOP-8	3485EI	编带	3000 只/盘
MAX3485EIDQ/TR MAX3485EIDQ3/TR	DFN-8 3*3	3485EI	编带	5000 只/盘
MAX3485EIM8/TR	SOT-23-8	3485EI	编带	3000 只/盘
MAX3485ECN	DIP-8	X3485EC	管装	2000 只/盒
MAX3485ECM/TR	SOP-8	X3485EC	编带	2500 只/盘
MAX3485ECMM/TR	MSOP-8	3485EC	编带	3000 只/盘
MAX3485ECDQ/TR MAX3485ECDQ3/TR	DFN-8 3*3	3485EC	编带	5000 只/盘
MAX3485ECM8/TR	SOT-23-8	3485EC	编带	3000 只/盘

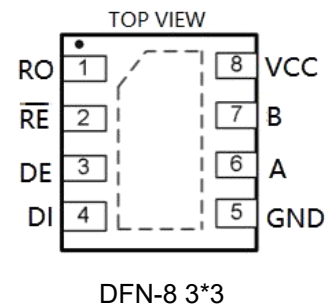
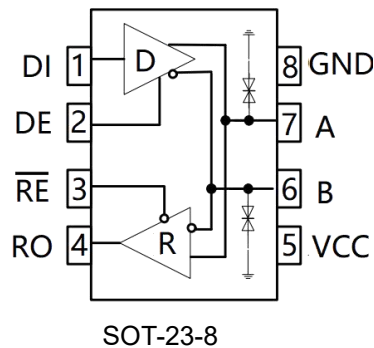
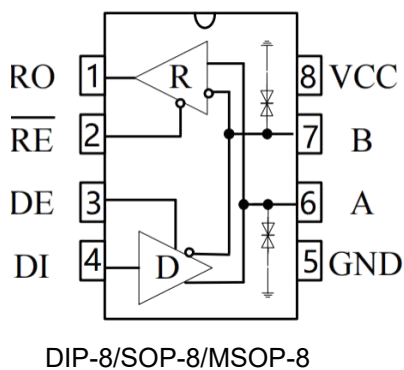
概述

MAX3485E 是一款 3.3V 供电、半双工、低功耗，功能完全满足 TIA/EIA-485 标准要求的 RS-485 收发器。

MAX3485E 包括一个驱动器和一个接收器，两者均可独立使能与关闭。当两者均禁用时，驱动器与接收器均输出高阻态。MAX3485E 具有 1/8 负载，允许 256 个 MAX3485E 收发器并接在同一通信总线上。可实现高达 12Mbps 的无差错数据传输。

MAX3485E 工作电压范围为 3.0~3.6 V，具备失效安全 (fail-safe)、过温保护、限流保护、过压保护等功能。

引脚分布图



极限参数

参数	符号	大小	单位
电源电压	VCC	+7	V
控制端口电压	$\overline{RE}$, DE, DI	-0.3~+7	V
总线侧输入电压	A, B	-7~13	V
接收器输出电压	RO	-0.3~+7	V
工作温度范围	MAX3485EC	0~70	°C
工作温度范围	MAX3485EI	-40~85	°C
存储工作温度范围		-60~150	°C
焊接温度范围, 10S	T _{LEAD}	260	°C
连续功耗	SOP-8	400	mW
	DIP-8	700	mW

最大极限参数值是指超过这些值可能会使器件发生不可恢复的损坏。在这些条件之下是不利于器件正常运作的，器件连续工作在最大允许额定值下可能影响器件可靠性，所有的电压的参考点为地。

引脚定义

引脚序号	引脚名称	引脚功能
1	RO	接收器输出端。 当 $\overline{RE}$ 为低电平时，若 $A-B \geq 200mV$ ，RO 输出为高电平；若 $A-B \leq -200mV$ ，RO 输出为低电平。
2	$\overline{RE}$	接收器输出使能控制。 当 $\overline{RE}$ 接低电平时，接收器输出使能，RO 输出有效；当 $\overline{RE}$ 接高电平时，接收器输出禁能，RO 为高阻态； RE 接高电平且 DE 接低电平时，器件进入低功耗关断模式。
3	DE	驱动器输出使能控制。 DE 接高电平时驱动器输出有效，DE 为低电平时输出为高阻态； RE 接高电平且 DE 接低电平时，器件进入低功耗关断模式。
4	DI	DI 驱动器输入。DE 为高电平时，DI 上的低电平使驱动器同相端 A 输出为低电平，驱动器反相端 B 输出为高电平；DI 上的高电平将使同相端输出为高电平，反相端输出为低。
5	GND	接地
6	A	接收器同相输入和驱动器同相输出端
7	B	接收器反相输入和驱动器反相输出端
8	VCC	接电源

驱动器直流电学特性

参数	符号	测试条件	最小	典型	最大	单位
驱动器差分输出 (无负载)	VOD1			3.3		V
驱动差分输出	VOD2	图 2, $R_L = 54\Omega$	1.5		VCC	V
		图 2, $R_L = 100\Omega$	2		VCC	
输出电压幅值的变化 (NOTE1)	ΔVOD	图 2, $R_L = 54\Omega$			0.2	V
输出共模电压	VOC	图 2, $R_L = 54\Omega$			3	V
共模输出电压幅值 的变化 (NOTE1)	ΔVOC	图 2, $R_L = 54\Omega$			0.2	V
高电平输入	V _{IH}	DE, DI, $\overline{RE}$	2.0			V
低电平输入	V _{IL}	DE, DI, $\overline{RE}$			0.8	V
逻辑输入电流	I _{IN1}	DE, DI, $\overline{RE}$	-2		2	uA
输出短路时的电流, 短路到高	I _{OSD1}	短路到 0V~12V			250	mA
输出短路时的电流, 短路到低	I _{OSD2}	短路到-7V~0V	-250			mA
过温关断阈值温度				140		°C
过温关断迟滞温度				20		°C

(如无另外说明, $V_{CC}=3.3V\pm 10\%$, $Temp=T_{MIN}\sim T_{MAX}$, 典型值在 $V_{CC}=+3.3V$, $Temp = 25^{\circ}C$) NOTE1:
 ΔVOD 和 ΔVOC 分别是输入信号 DI 状态变化时引起的 VOD 与 VOC 幅值的变化。

接收器直流电学特性

参数	符号	测试条件	最小	典型	最大	单位
输入电流 (A,B)	I _{IN2}	DE = 0 V, VCC=0 或 3.3V, V _{IN} = 12 V			125	uA
		DE = 0 V, VCC=0 或 3.3V, V _{IN} = -7 V	-100			uA
正向输入阈值电压	V _{IT+}	-7V ≤ V _{CM} ≤ 12V			+200	mV
反向输入阈值电压	V _{IT-}	-7V ≤ V _{CM} ≤ 12V	-200			mV
输入迟滞电压	V _{hys}	-7V ≤ V _{CM} ≤ 12V	10	30		mV
高电平输出电压	V _{OH}	I _{OUT} = -2.5mA, V _{ID} = +200 mV	VCC-1.5			V
低电平输出电压	V _{OL}	I _{OUT} = +2.5mA, V _{ID} = -200 mV			0.4	V
三态输入漏电流	I _{OZR}	0.4 V < V _O < 2.4 V			±1	uA
接收器输入电阻	R _{IN}	-7V ≤ V _{CM} ≤ 12V	96			kΩ
接收器短路电流	I _{OSR}	0 V ≤ V _O ≤ VCC	±8		±60	mA

(如无另外说明, VCC=3.3V±10%, Temp=T_{MIN}~T_{MAX}, 典型值在 VCC=+3.3V, Temp = 25℃)

供电电流

参数	符号	测试条件	最小	典型	最大	单位
供电电流	I _{CC1}	$\overline{RE}$ = 0V, DE = 0 V		520	800	uA
	I _{CC2}	$\overline{RE}$ = VCC, DE = VCC		540	700	uA
关断电流	I _{SHDN}	$\overline{RE}$ = VCC, DE = 0V		0.5	30	uA

ESD 静电保护特性

参数	测试条件	最小	典型	最大	单位
静电保护 (A/B 引脚)	HBM 人体模式		±15		kV
	MM 机器模式		±800		V
	接触放电 IEC 61000-4-2		±12		kV
	空气放电 IEC 61000-4-2		±15		kV
静电保护 (其他引脚)	HBM 人体模式		±4		kV

驱动器开关特性

参数	符号	测试条件	最小	典型	最大	单位
驱动器差分 输出延迟	t _{DD}	R _{DIFF} = 60 Ω, CL1=CL2=100pF (见图 3 与图 4)		10	35	ns
驱动器差分 过渡时间	t _{TD}			12	25	ns
驱动器传播延迟 从低到高	t _{PLH}	R _{DIFF} = 27 Ω, (见图 3 与图 4)		8	35	ns
驱动器传播延迟 从高到低	t _{PHL}			8	35	ns
t _{PLH} -t _{PHL}	t _{PDS}			1	8	ns
使能到输出高	t _{PZH}	R _L = 110Ω, (见图 5、6)		20	90	ns
使能到输出低	t _{PZL}			20	90	ns
输入低到禁能	t _{PLZ}	R _L = 110Ω, (见图 5、6)		20	80	ns
输入高到禁能	t _{PHZ}			20	80	ns
关断条件下, 使能到输出高	t _{DSH}	R _L = 110Ω, (见图 5、6)		500	900	ns
关断条件下, 使能到输出低	t _{DSL}	R _L = 110Ω, (见图 5、6)		500	900	ns

接收器开关特性

参数	符号	测试条件	最小	典型	最大	单位
接收器 输入到输出传播延迟从低 到高	tRPLH	CL=15pF 见图 7 与图 8		80	150	ns
接收器 输入到输出传播延迟从高 到低	tRPHL			80	150	ns
tRPLH - tRPHL	tRPDS			7	10	ns
使能到输出低时间	tRPZL	CL=15pF 见图 7 与图 8		20	50	ns
使能到输出高时间	tRPZH	CL=15pF 见图 7 与图 8		20	50	ns
从输出低时间 到禁能时间	tPRLZ	CL=15pF 见图 7 与图 8		20	45	ns
从输出高时间 到禁能时间	tPRHZ	CL=15pF 见图 7 与图 8		20	45	ns
关断状态下 使能到输出高时间	tRPSH	CL=15pF 见图 7 与图 8		200	1400	ns
关断状态下 使能到输出低时间	tRPSL	CL=15pF 见图 7 与图 8		200	1400	ns
进入关断状态时间	tSHDN	NOTE2	80		300	ns

NOTE2: 当 $\overline{RE}=1$, $DE=0$ 持续时间小于 80ns 时, 器件必不进入 shutdown 状态, 当大于 300ns 时, 必定进入 shutdown 状态。

功能表

发送功能表

控制		输入	输出	
$\overline{RE}$	DE	DI	A	B
X	1	1	H	L
X	1	0	L	H
0	0	X	Z	Z
1	0	X	Z(shutdown)	
X: 任意电平; Z: 高阻。				

接收功能表

控制		输入	输出
$\overline{RE}$	DE	A-B	RO
0	X	$\geq 200\text{mV}$	H
0	X	$\leq -200\text{mV}$	L
0	X	开/短路	H
1	X	X	Z
X: 任意电平; Z: 高阻。			

测试电路

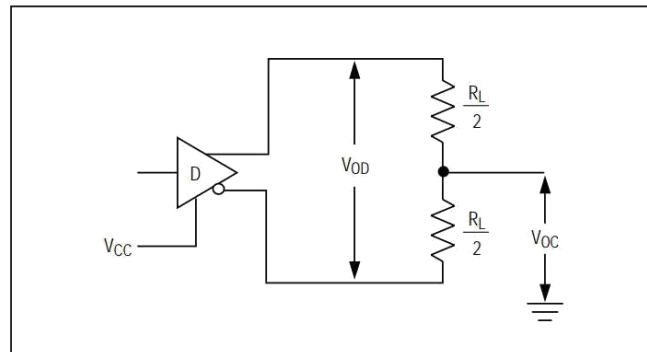
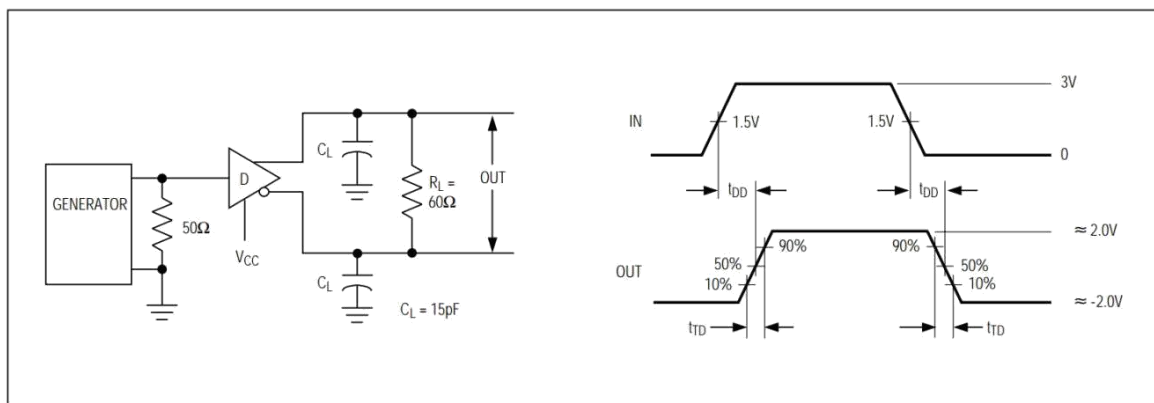


图 2 驱动器直流测试负载



CL 包含探针以及杂散电容（下同）

图 3 驱动器差分延迟与渡越时间

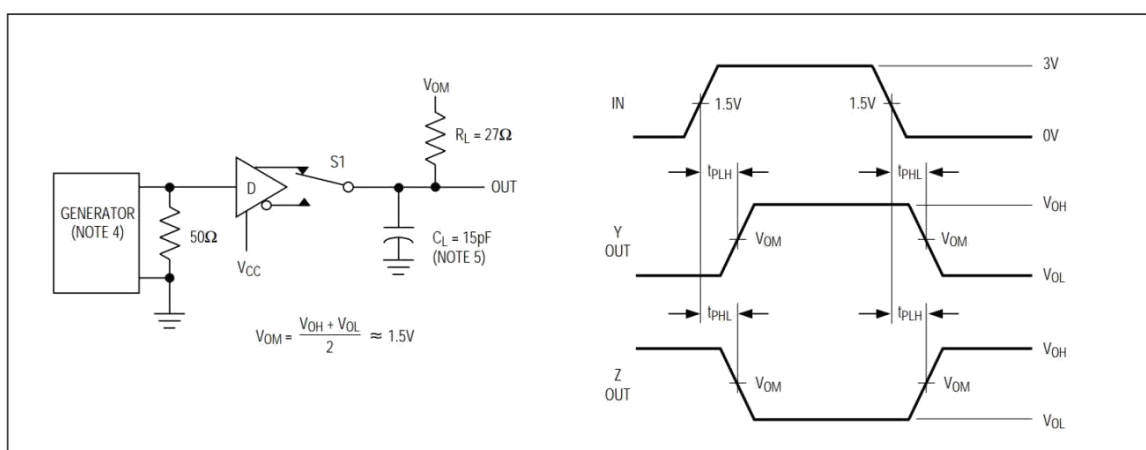


图 4 驱动器传播延迟

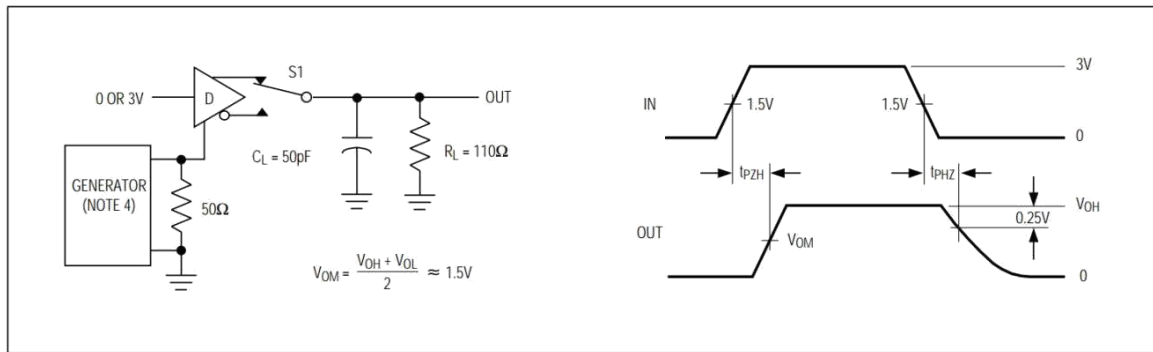


图 5 驱动器使能与禁能时间

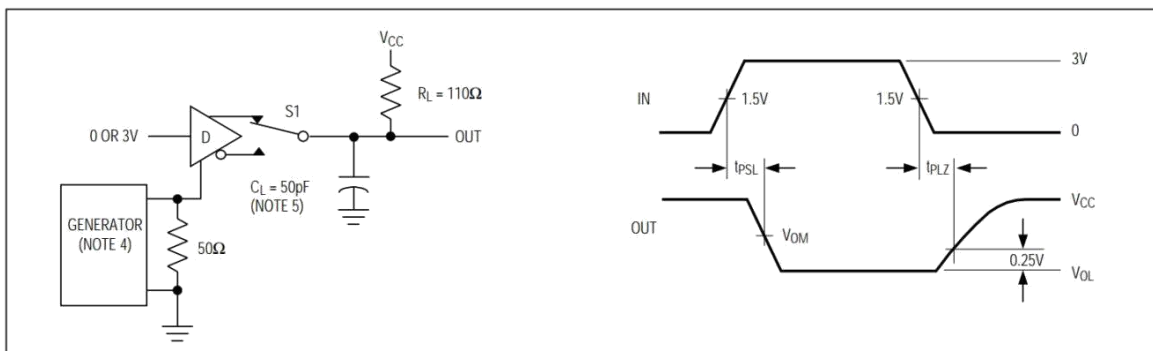


图 6 驱动器使能与禁能时间

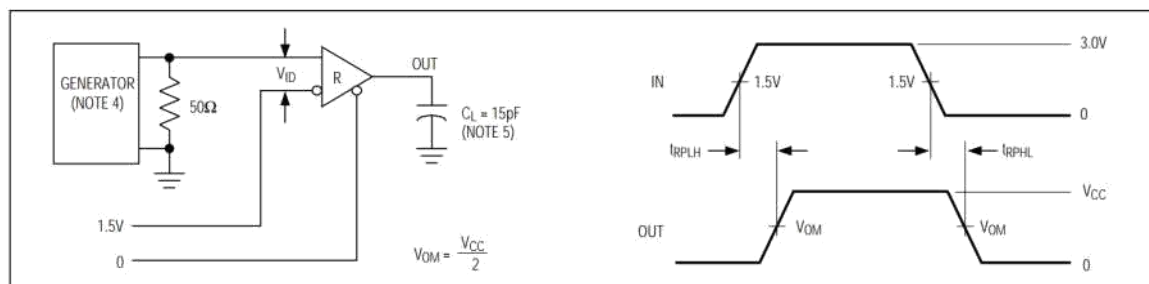


图 7 接收器传播延时测试电路

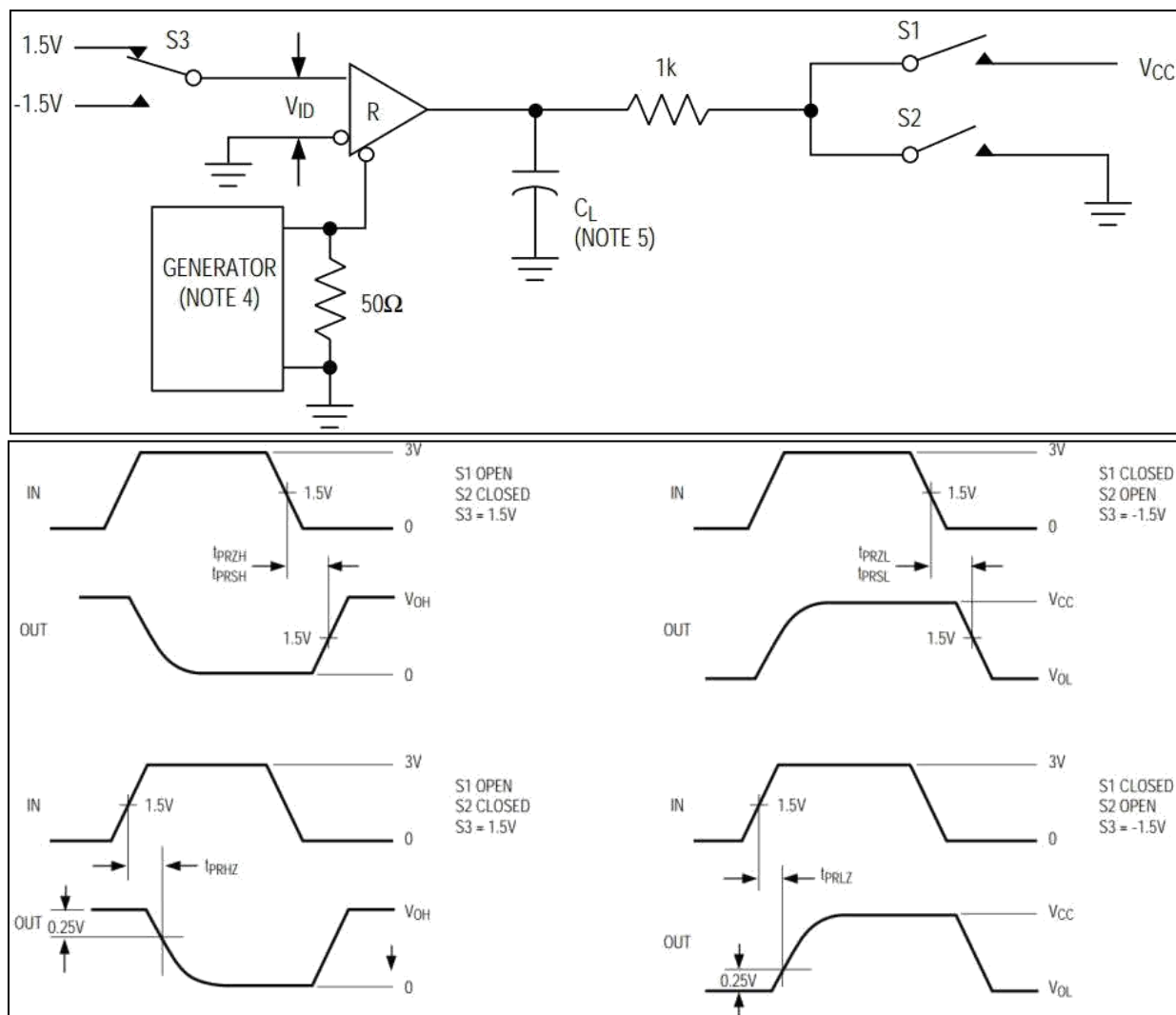


图 8 接收器使能与禁能时间

产品说明

1. 简述

MAX3485E 是用于 RS-485/RS-422 通信的半双工高速收发器，包含一个驱动器和接收器。具有失效安全，过压保护、过流保护、过热保护功能。MAX3485E 实现高达 12Mbps 的无差错数据传输。

2. 总线上挂接 256 个收发器

标准 RS485 接收器的输入阻抗为 $12k\Omega$ (1 个单位负载)，标准驱动器可最多驱动 32 个单位负载。MAX3485E 收发器的接收器具有 $1/8$ 单位负载输入阻抗($96k\Omega$)，允许最多 256 个收发器并行挂接在同一通信总线上。这些器件可任意组合，或者与其它 RS485 收发器进行组合，只要总负载不超过 32 个单位负载，都可以挂接在同一总线上。

3. 驱动器输出保护

通过两种机制避免故障或总线冲突引起输出电流过大和功耗过高。第一，过流保护，在整个共模电压范围（参考典型工作特性）内提供快速短路保护。第二，热关断电路，当管芯温度超过 140°C 时，强制驱动器输出进入高阻状态。

4. 典型应用

总线式组网：MAX3485E RS485 收发器设计用于多点总线传输线上的双向数据通信。图 9 显示了典型网络应用电路。这些器件也能用作电缆长于 4000 英尺的线性转发器，为减小反射，应当在传输线两端以其特性阻抗进行终端匹配，主干线以外的分支连线长度应尽可能短。

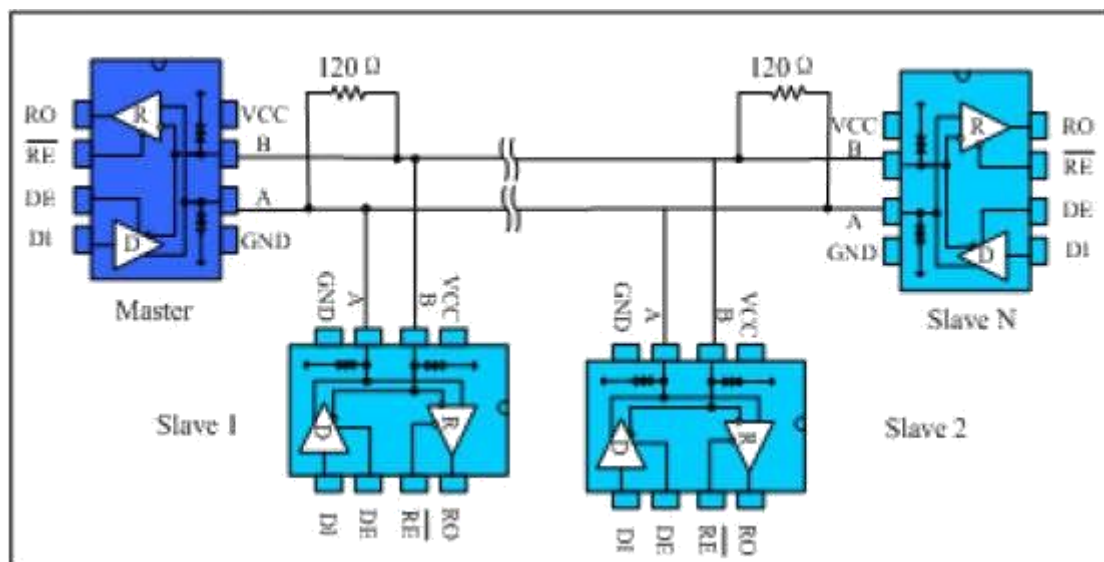


图 9 总线式 RS485 半双工通讯网络

手拉手式组网：又称菊花链拓扑结构，是 RS485 总线布线的标准及规范，是 TIA 等组织推荐使用的 RS485 总线拓扑结构。其布线方式就是主控设备与多个从控设备形成手拉手连接方式，如图 10 所示，不留分支才是手拉手的方式。这种布线方式，具有信号反射小，通讯成功率高等优点。

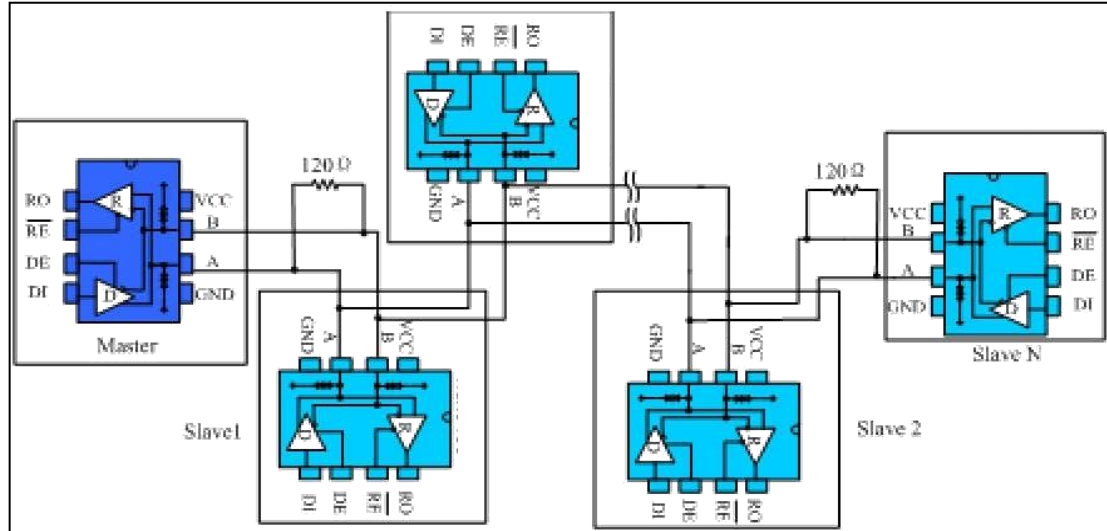


图 10 手拉手式 RS485 半双工通讯网络

总线端口防护：在恶劣的环境下，RS485 通讯端口通常都做好静电防护、雷击浪涌防护等额外的防护，甚至还需要做好防止 380V 市电接入的方案，以避免智能仪表、工控主机的损坏。图 11 为常见的 3 种 RS485 总线端口防护方案。第一种为 AB 端口分别并联 TVS 器件到保护地，AB 端口之间并联 TVS 器件、AB 端口分别串联热敏电阻、并接气体放电管到保护地形成三级保护的方案；第二种为 AB 分别并联 TVS 到地、串联热敏电阻，AB 之间并联压敏电阻的三级防护方案；第三种为 AB 分别接上下拉电阻到电源与地，AB 之间接 TVS，A 或 B 某一端口接热敏电阻的方案。

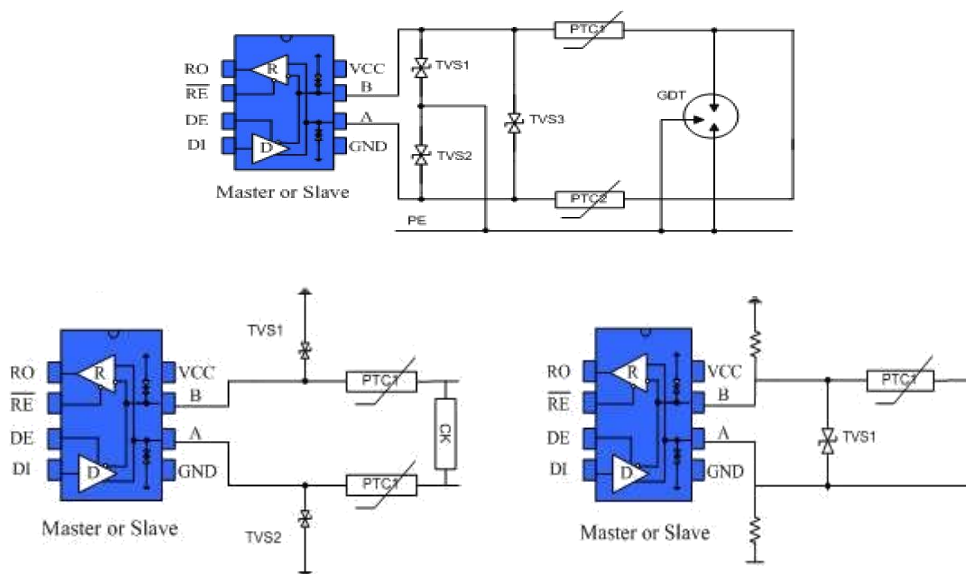
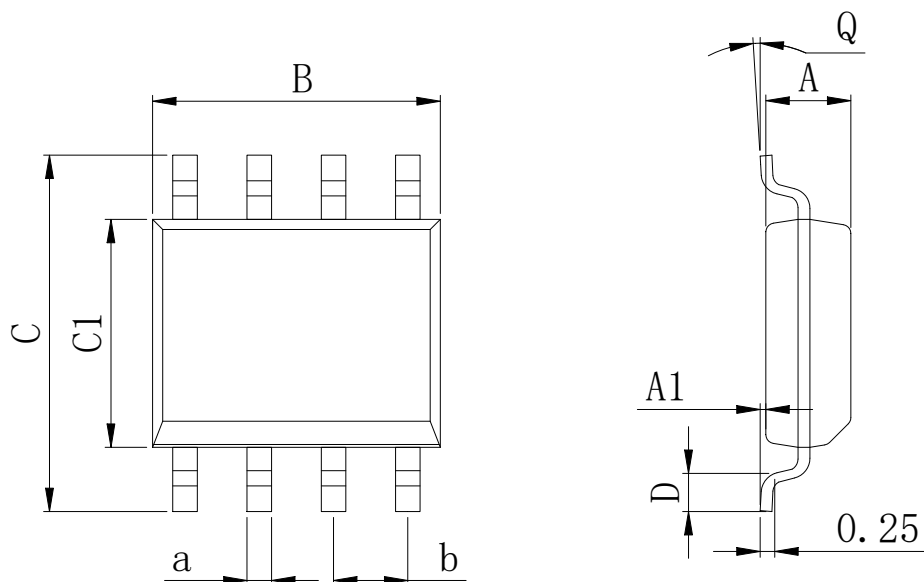


图 11 端口防护方案

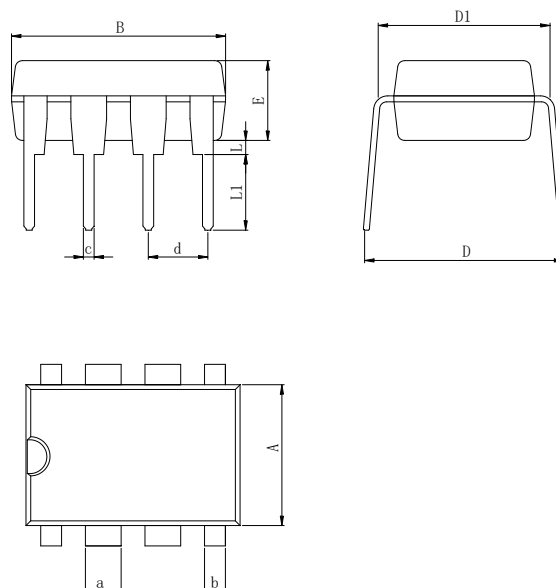
封装外型尺寸

SOP-8



Dimensions In Millimeters(SOP-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.90	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.45	

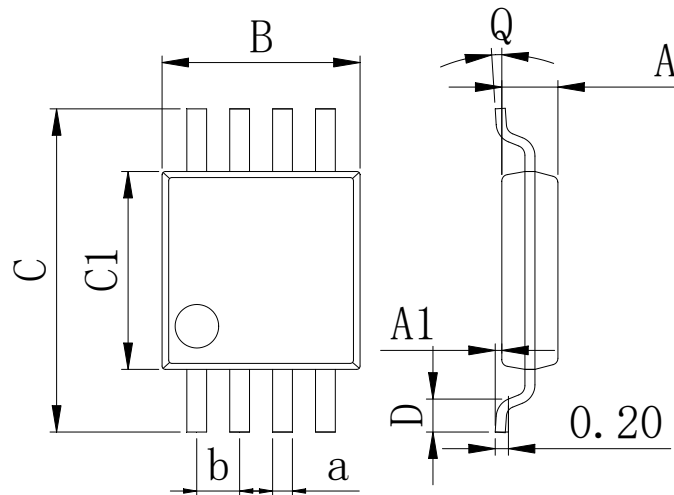
DIP-8



Dimensions In Millimeters(DIP-8)											
Symbol:	A	B	D	D1	E	L	L1	a	b	c	d
Min:	6.10	9.00	8.10	7.42	3.10	0.50	3.00	1.50	0.85	0.40	2.54 BSC
Max:	6.68	9.50	10.9	7.82	3.55	0.70	3.60	1.55	0.90	0.50	

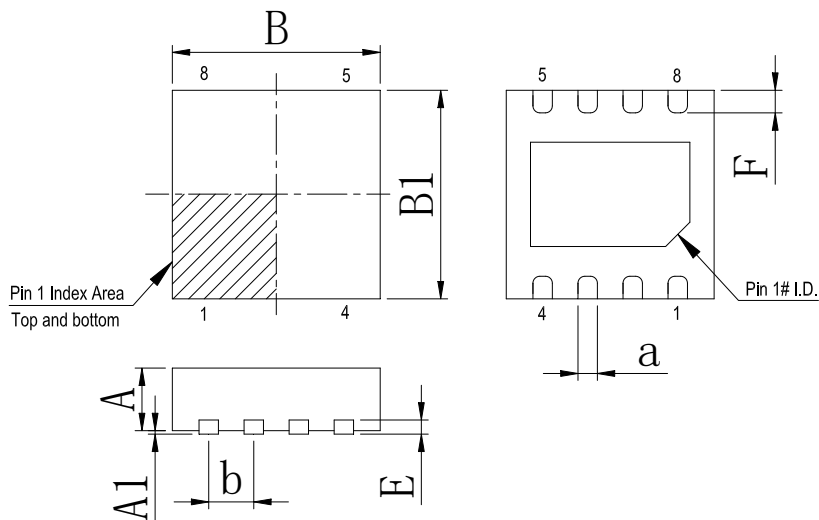
封装外型尺寸

MSOP-8



Dimensions In Millimeters(MSOP-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.80	0.05	2.90	4.75	2.90	0.35	0°	0.25	0.65 BSC
Max:	0.90	0.20	3.10	5.05	3.10	0.75	8°	0.35	

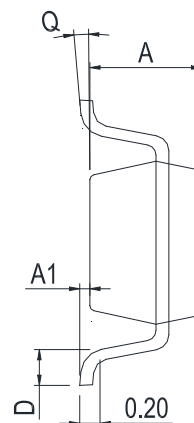
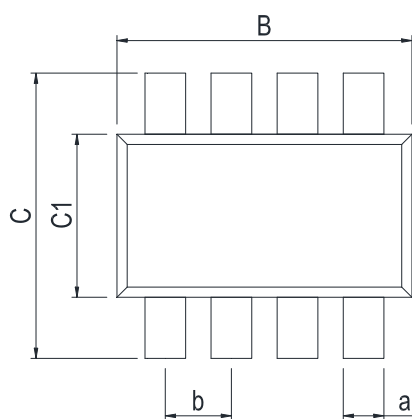
DFN-8 3*3



Dimensions In Millimeters(DFN-8 3*3)								
Symbol:	A	A1	B	B1	E	F	a	b
Min:	0.85	0.00	2.90	2.90	0.20	0.30	0.20	0.65 BSC
Max:	0.95	0.05	3.10	3.10	0.25	0.50	0.34	

封装外型尺寸

SOT-23-8



Dimensions In Millimeters(SOT-23-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.00	0.00	2.82	2.65	1.50	0.30	0°	0.30	0.65 BSC
Max:	1.15	0.15	3.02	2.95	1.70	0.60	8°	0.50	

修订历史

版本编号	日期	修改内容	页码
V1.0	2014-3	新修订	1-17
V1.1	2016-1	更新 DIP-8 尺寸、更新打印名称、增加 ESD 静电保护特性	5、13
V1.2	2019-11	更新引脚焊接温度	3
V1.3	2025-2	增加 QFN-8 和 SOT23-8 封装型号、更新关断电流最大值	1、5

重要声明：

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠半导体将不承担产品在这些领域应用造成的后果。因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。