

特性

- 驱动三相 N 沟道 MOS 或 IGBT
- 高边悬浮自举电源设计, 耐压 120V
- 集成自举二极管
- 集成拉灌平衡电路, 与功率管栅极无需电阻二极管
- 输出等效电流能力 2.5A
- 最高工作频率 500kHz
- 逻辑输入电平兼容 3.3V / 5V
- 高边欠压保护功能
- 依负载自适应死区控制电路
- 内置闭锁防止直通功能
- 封装形式: QFN24, TSSOP20

应用范围

- 电机驱动

描述

ZH639D0 是用于功率 MOSFET 和 IGBT 的低压、高速半桥栅极驱动器。浮动沟道可用于驱动高边配置的 N 沟道功率 MOSFET 或 IGBT, 其工作电压 120V。

ZH639D0 集成三路高边和低边施密特输入, 三路带有内部自适应死区时间的输出通道, 以避免交叉传导。输出模块集成了拉灌平衡电路, 系统中与功率管栅极间无需串接电阻和二极管。高低边的输出由输入独立控制, 高边设置了欠压保护功能。

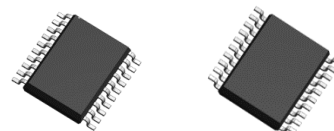
24 脚封装设置了独立的功率 GND 和逻辑 GND 引脚, 方便 PCB 走线, 减少干扰。

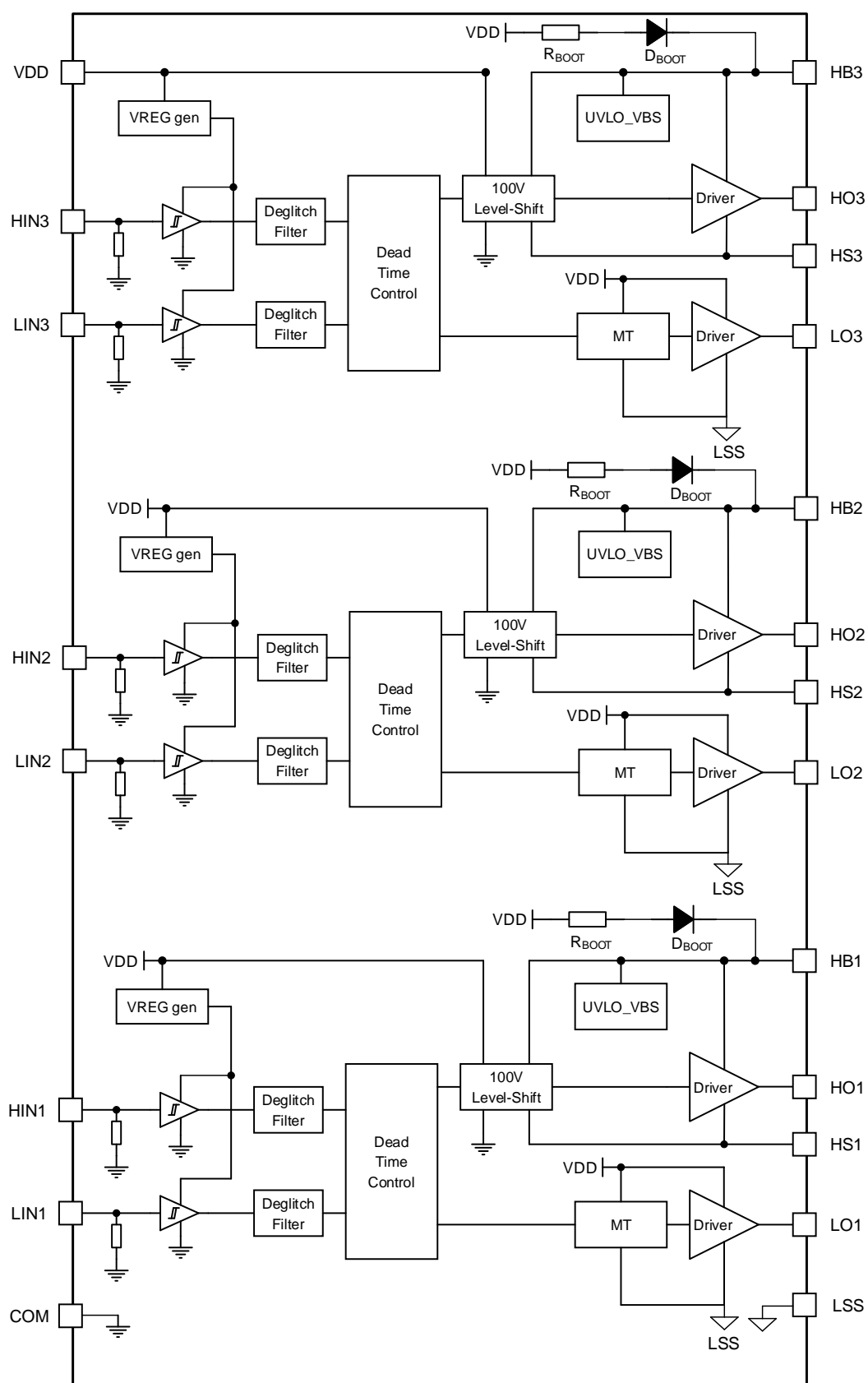
封装

QFN24



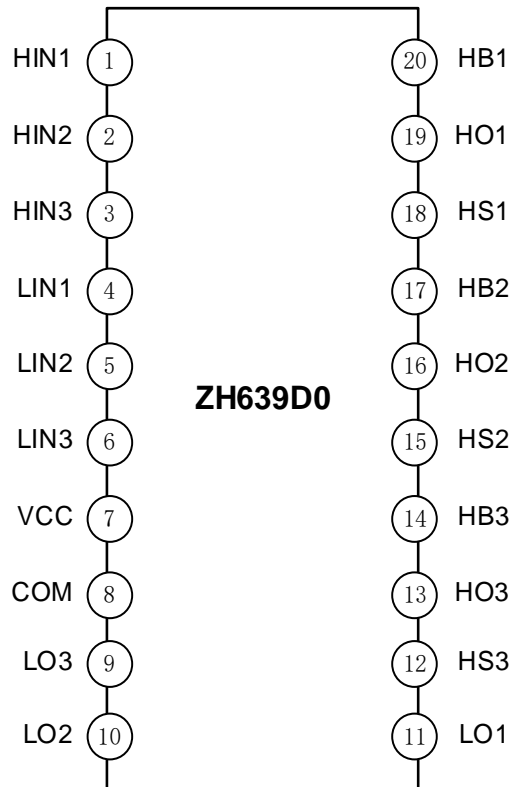
TSSOP20





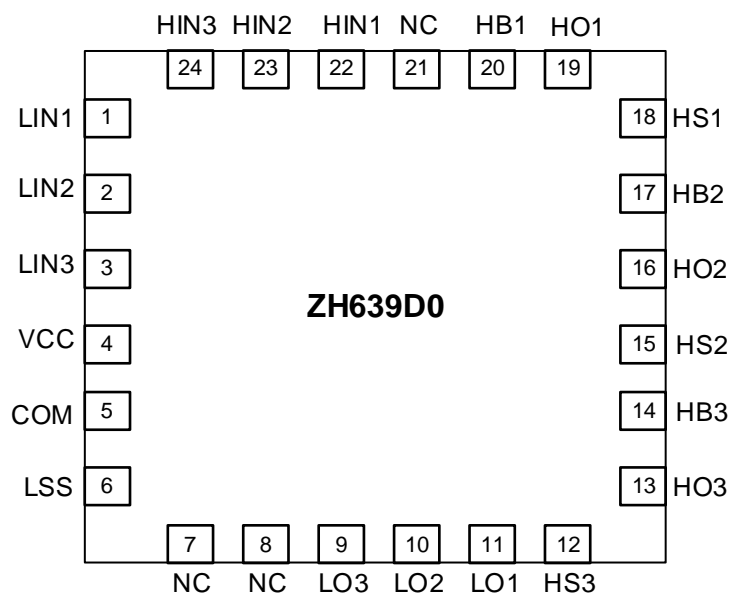
引脚定义

TSSOP20



引脚名称	引脚序号	类型	功能描述
HIN1、HIN2、HIN3	1、2、3	Input	高边逻辑输入控制信号
LIN1、LIN2、LIN3	4、5、6	Input	低边逻辑输入控制信号
COM(LSS)	8	Ground	芯片地
VCC	7	Power	芯片电源
LO3、LO2、LO1	9、10、11	Output	低边功率输出端
HS3、HS2、HS1	12、15、18	Output	高边悬浮地
HO3、HO2、HO1	13、16、19	Output	高边功率输出端
HB3、HB2、HB1	14、17、20	Power	高边悬浮电源

QFN24



引脚名称	引脚序号	类型	功能描述
HIN1、HIN2、HIN3	22、23、24	Input	高边逻辑输入控制信号
LIN1、LIN2、LIN3	1、2、3	Input	低边逻辑输入控制信号
COM	5	Ground	逻辑参考地，与单片机共地
LSS	6	Ground	功率参考地，与功率管共地
VCC	4	Power	芯片电源
LO3、LO2、LO1	9、10、11	Output	低边功率输出端
HS3、HS2、HS1	12、15、18	Output	高边悬浮地
HO3、HO2、HO1	13、16、19	Output	高边功率输出端
HB3、HB2、HB1	14、17、20	Power	高边悬浮电源
7、8、21	NC		空脚

订购信息

全称	封装	包装	包装数量
ZH639D0JT	TSSOP20	Reel	4000
ZH639D0NU	QFN24	Reel	4000

电气特性

极限参数

符号	参数名称	测试条件	最小值	最大值	单位
HBx	高边悬浮电源	—	-0.3	120	V
HSx	高边悬浮地	—	-5	100	V
		1us	-10	110	V
HBx-HSx	悬浮轨电压	—	-0.3	20	
HOx	高边输出	—	HS - 0.3	HB + 0.3	V
LOx	低边输出	—	-0.3	VCC + 0.3	V
VCC	电源	—	-0.3	20	V
HINx	高通道逻辑信号输入电平	—	-0.3	6	V
LINx	低通道逻辑信号输入电平	—	-0.3	6	V
T _A	环境温度		-40	125	°C
T _{stg}	储存温度		-55	150	°C

ESD

符号	参数名称	测试条件	典型值	单位
V _{ESD}	静电放电	人体放电模式 (HBM)	±2000	V
		HSx 引脚对 GND 打负电	1000	V

推荐工作条件

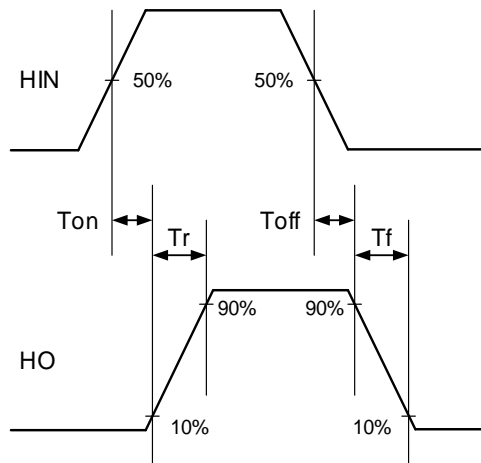
符号	参数名称	最小值	最大值	单位
V _{HBx}	高边悬浮电源绝对电压	VS + 5	VS + 12	V
V _{HSx}	高边悬浮电源偏置电压	-5	100	V
V _{HOx}	高边悬浮输出电压	V _{HSx}	V _{HBx}	V
VCC	供电电压	5	12	V
V _{LOx}	低边输出电压	0	VCC	V
V _{INx}	逻辑输入电压 (HINx & LINx)	0	5	V
T _A	环境温度	-40	125	°C

电气特性参数

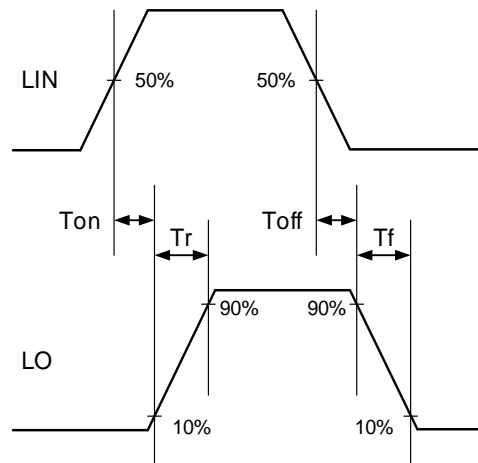
(如无特殊注明, 测试条件为 25°C, VCC=8V, VM=80V)

符号	参数名称	测试条件	最小值	典型值	最大值	单位
电源部分						
V _{VHBR}	HBx 上升阈值	V _{HBRx} = V _{HBx} - V _{HSx}		3.8		V
V _{VHBF}	HBx 下降阈值			2.2		V
V _{VHBH}	HBx 阈值迟滞			1.6		V
I _{Q-VCC}	V _{CC} 静态电流	HINx = LINx = 0 , VSx=0		50	200	μA
		HINx=1, LINx=0				uA
		HINx=0, LINx=1				uA
I _{BL}	自举电源漏电流	HBx = HSx = 100 V			50	μA
		150°C			150	uA
I _{OP}	动态工作电流	互补 25k , 50% , PWM, 无负载		1.8	2.9	mA
输入部分						
V _{IH}	高电平输入阈值电压		2.2			V
V _{IL}	低电平输入阈值电压				0.7	V
V _{IN-Hys}	输入引脚阈值电压迟滞		0.7			V
R _{IN}	输入引脚下拉电阻			200		kΩ
输出部分						
I _{HPU}	高边上拉电流	HOx = HSx, HINx=1		170		mA
I _{HPD}	高边下拉电流	HOx = HBx, HINx=0		150		mA
I _{HPDST}	高边强下拉电流	HINx=0, HOx=HSx+5V		2.5		A
I _{LPU}	低边上拉电流	LOx=0, LINx=1		140		mA
I _{LPD}	低边下拉电流	LOx=VCC, LINx=0		150		mA
I _{HPDST}	低边强下拉电流	LINx=0, LOx=LSS+5V		2.5		A
R _{HPD}	HO 输出强下拉电阻	HOx=HSx+100mV , HINx=0		0.8	1	Ω
R _{LPD}	LO 输出强上拉电阻	LOx=100mV, LINx=0		0.8	1	Ω
动态参数						
t _{PDLH}	开通传输延时时间			100	250	ns
t _{PDHL}	关断传输延时时间			100	250	ns
t _{PDRM}	低到高传输延时匹配时间				60	ns
t _{PDFM}	高到低传输延时匹配时间				60	ns
t _{RISE}	输出上升时间	10% ~ 90%, C _L = 1nF		100	170	ns
t _{FALL}	输出下降时间	10% ~ 90%, C _L = 1nF		50	90	ns
DT	死区时间	C _L = 1nF	50	100	150	ns

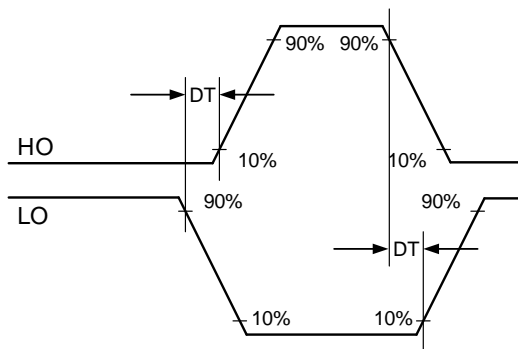
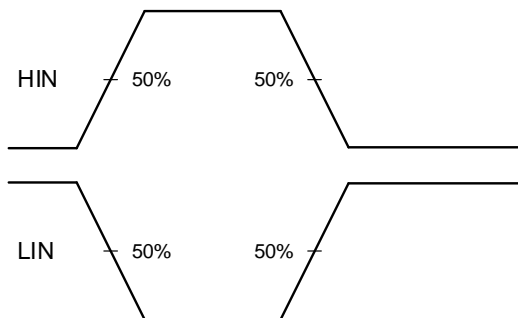
开关特性图



高边输出 HOx 开关时间波形图



低边输出 LOx 开关时间波形图

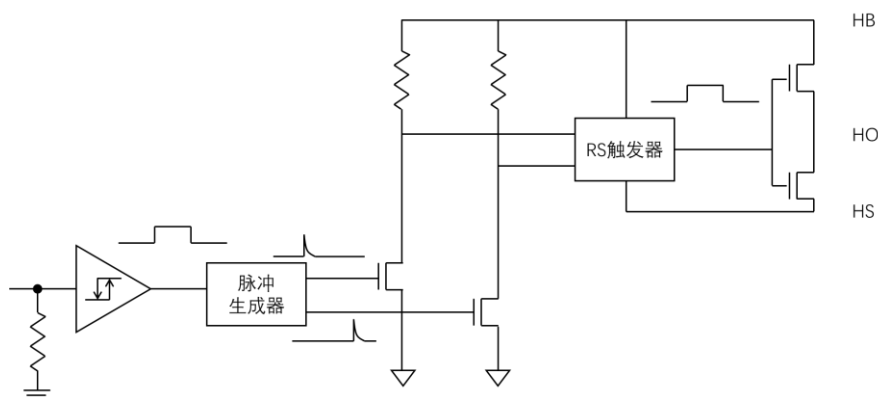


死区时间波形图

电平转换

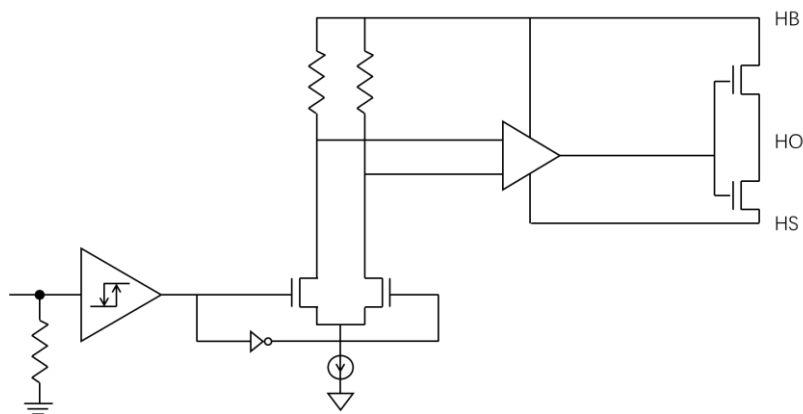
电平转换电路是从高边输入（HINx）到高压侧驱动（HOx）的接口，该驱动以开关节点（HSx）为基准。允许控制以 HSx 引脚为基准的 HOx 输出，并提供与低压侧输入的低延迟匹配。

传统的电平转换电路采用“脉冲生成加锁存”的驱动方式（下图），驱动信号先经过脉冲生成器在上升沿和下降沿产生两个短脉冲，短脉冲被传送到高轨，再经过 RS 触发器恢复为一个驱动信号。此方案容易在干扰下产生 RS 触发器误动作或漏动作，且故障发生后系统无法辨别，无法矫正。



传统电平转换方案

ZH639D0 采用实时差分式电平转换器实现了电平转换，避免了由于高速 dvdt 以及 RS 触发器造成的误触发，误导通，误关断。同时系统最高频率可以得到提升。在较强的干扰下始终保持正确逻辑的输出。



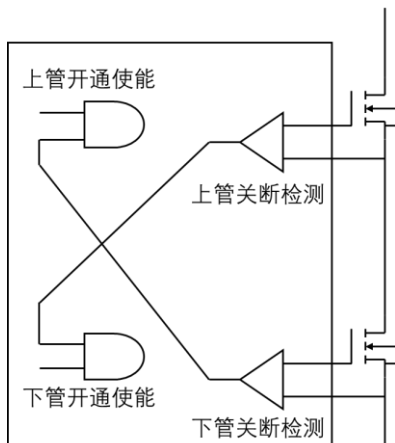
ZH639D0 电平转换方案

自适应死区时间

在不同的负载功率管，以及不同的工作电压，工作温度下，栅极电压上升和下降的时间会发生变化。传统的死区生成方式为固定死区时间，并不能适应这种参数的变化，轻负载时浪费较多的死区空间，造成输出波形失真，重负载时有可能死区时间不足，造成上下管串通。ZH639D0 使用了基于反馈的自适应死

100V 三相半桥栅极驱动器

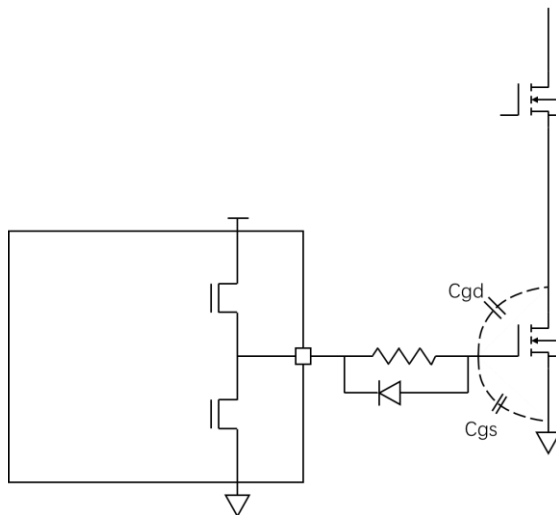
区控制。驱动芯片在上管关断的过程中，始终监控上管的完成情况，当关断完全完成后，通知下管的驱动信号，可以导通。同样，驱动芯片在下管关断的过程中，始终监控上管的完成情况，当关断完全完成后，通知上管的驱动信号，可以导通。这样设计可以在保证安全的情况下，尽量减少死区的宽度。



自适应死区时间

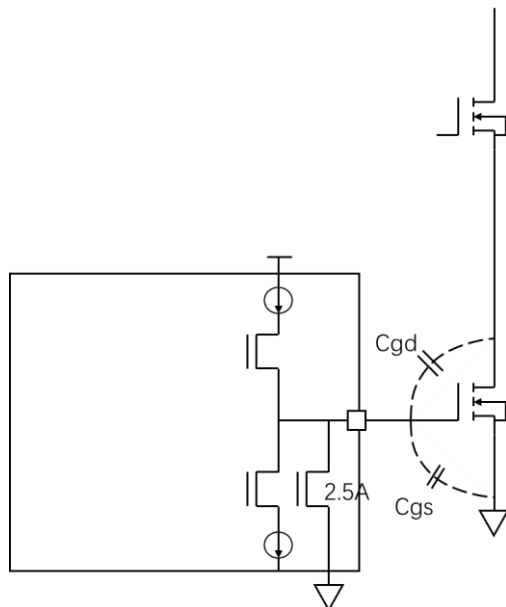
驱动能力

传统的驱动电路采用电压输出，外置电阻限流，二极管导流的方式（下图）。采用电阻限流是为了减缓功率管导通时的 dv/dt 和 di/dt ，改善 EMI，同时避免电压电流剧烈变化对系统产生干扰，甚至误动作。采用二极管导流是为了保证功率管关断时，栅极具有低阻抗的下拉能力，防止功率管栅极被电容 C_{gd} 耦合而误导通。



传统驱动电路

ZH639D0 采用限流输出，同时关断逻辑采用两级驱动，第一级驱动保证合适的关断 dv/dt 和 di/dt ，第二级驱动保证在完全关断状态下的低阻抗。用户无需外接电阻、二极管，ZH639D0 亦可以可靠的完成开通，关断工作。



两级驱动电路

ZH639D0 采用限流输出，同时关断电路采用两级驱动，第一级驱动保证合适的关断 dv/dt 和 di/dt ，第二级驱动保证在完全关断状态下的低阻抗。用户无需外接电阻、二极管，亦可以保证完整的工作状态。

根据 I_{HPU} , I_{HPD} , I_{LPU} , I_{LPD} 以及被驱动功率管的 C_{gd} 或 Q_{gd} 的大小，可以计算出系统运行中的 HS 节点的上升斜率，下降斜率，上升时间和下降时间。公式为 $dv/dt = I/C_{gd}$ ，以及 $dt = Q_{gd}/I$ 。

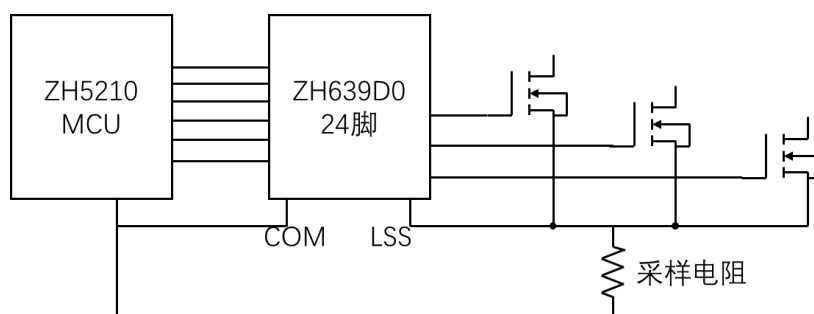
对于一个 100A 的 MOS 管， Q_{gd} 约等于 40nC，可以计算出上升时间和下降时间约为 200ns。

启动和欠压保护

高边集成了欠压保护电路，该电路监测自举电压 ($HBx-HSx$)。当自举电压不足时，高边输出将忽略输入 ($HINx$) 逻辑，一直保持为低(关断功率管)。当自举电容上的电压足够安全开启上驱动管后， HOx 开始响应 $HINx$ 的逻辑。当高边欠压时，低边可正常工作。

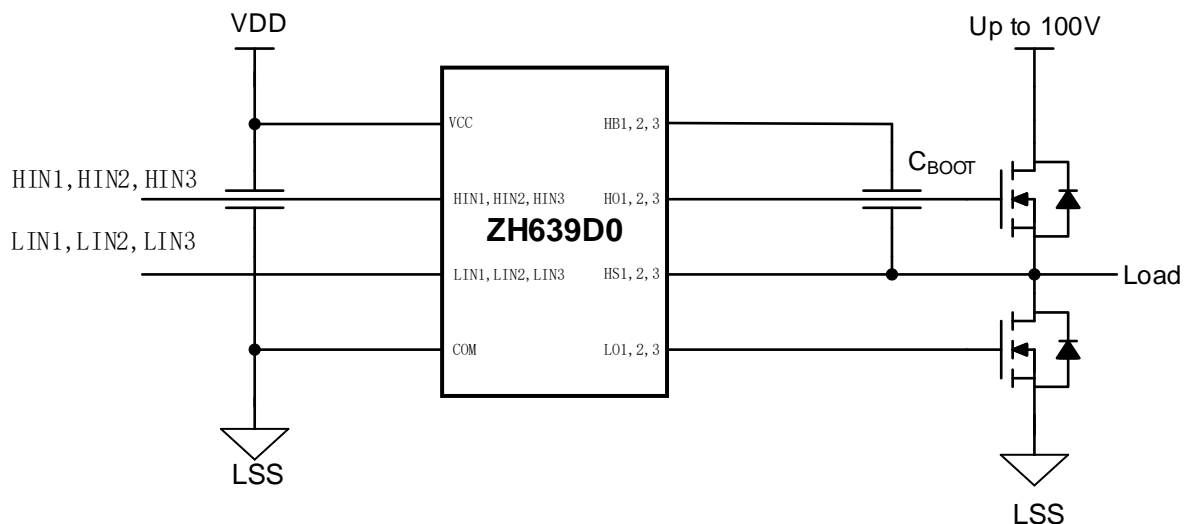
双 GND 设计

栅极驱动器用在 MCU 与功率管 (MOS 或者 IGBT) 之间。工作时栅极电流和功率管的源极漏极电流都会使系统 (PCB) 的地 (GND) 产生波动。影响正常运行。ZH639D0 (24 脚版本) 设计了双 GND 的封装形式，COM 为逻辑的参考地，与 MCU 的地共电平，保证输入信号 $LINx$, $HINx$ 逻辑传输不受干扰。LSS 代表低边源极 (low side source)，与功率管的低边源极相连，保证栅极电流有一个最小的驱动通路。PCB 设计时，20 脚版本建议 COM 优先与功率地连接；24 脚版本建议将底部的散热焊盘与 COM 引脚连接，LSS 与功率地连接。

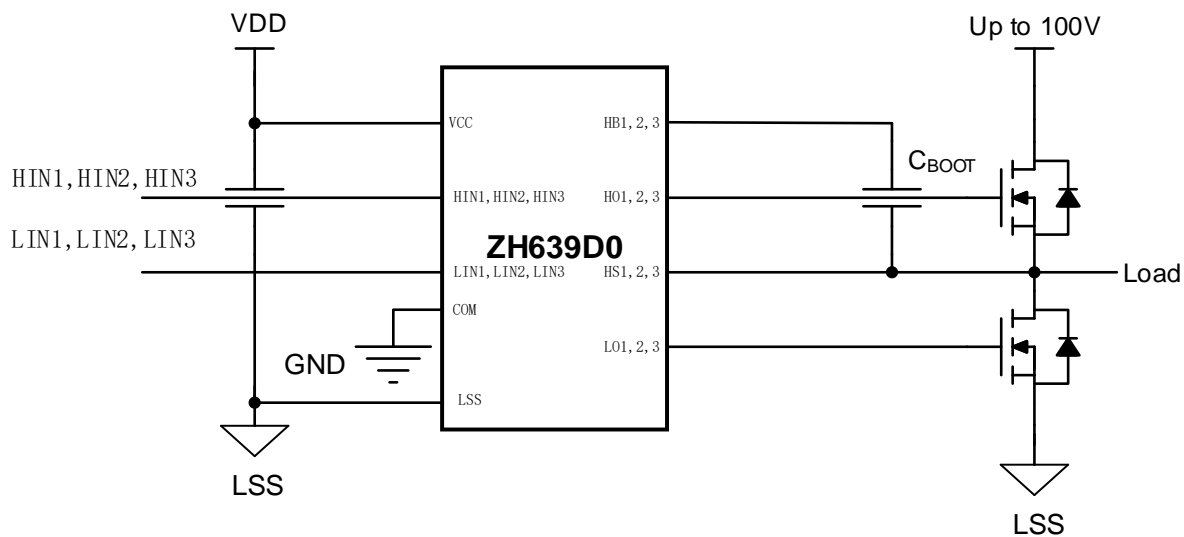


典型应用

TSSOP20



QFN24



逻辑真值表

输入		输出	
HINx	LINx	HOx	LOx
L	L	L	L
L	H	L	H
H	L	H	L
H	H	L	L
Floating	Floating	L	L

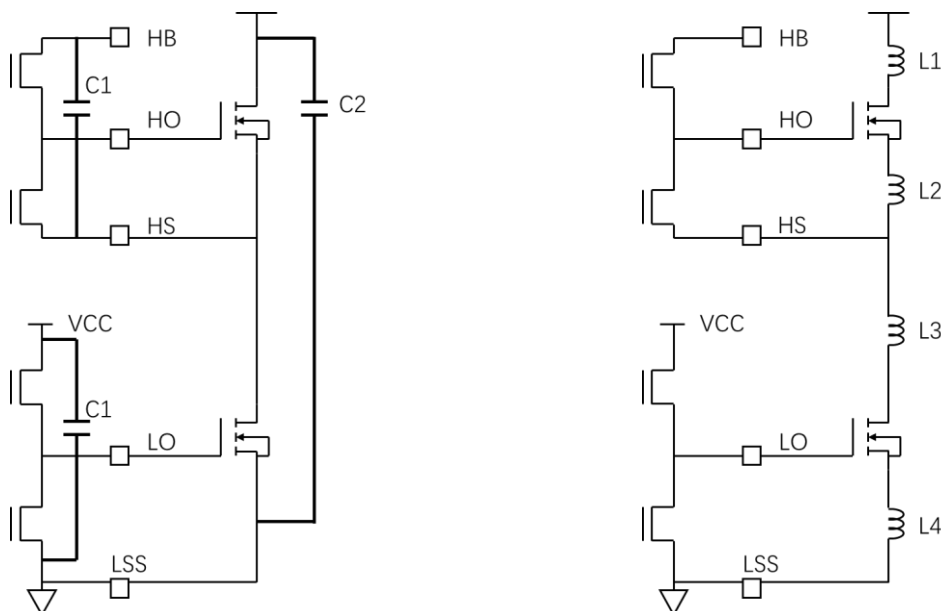
应用设计

在电路板布局时，如果不适当考虑，就无法实现高边和低边栅极驱动器的最佳性能。强调以下几点（以 MOSFET 为例）：

1、VCC 和 COM 引脚之间以及 HBx 和 HSx 引脚之间的低 ESR / ESL 电容器必须连接放置在芯片管脚的地方，以支持在外部 MOSFET 开启期间从 VCC 和 HBx 吸取的高峰值电流（下左图 C1）。

2、为了防止顶部 MOSFET 漏极处出现大电压瞬态，必须在 MOSFET 漏极和接地 (LSS) 之间连接一个低 ESR 电解电容器和一个优质陶瓷电容器（下左图 C2）。

3、为了避免开关节点 (HSx) 引脚上出现较大的负瞬态，必须将顶部 MOSFET 源极和底部 MOSFET 漏极（同步整流器）之间的寄生电感降至最低。（下右图）

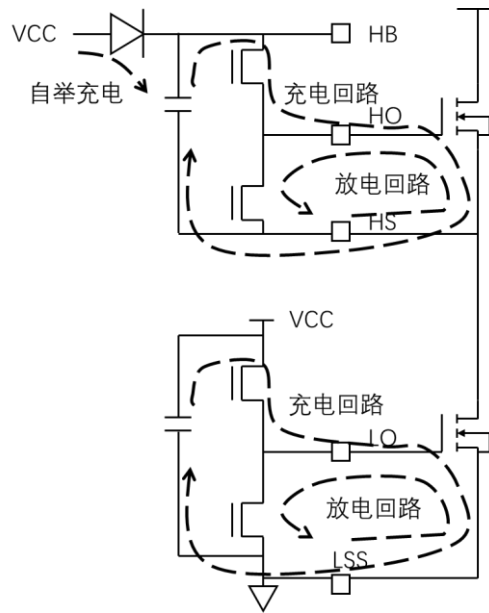


4、接地注意事项：

4.1 设计接地连接的首要任务是将 MOSFET 栅极充电和放电的峰值电流限制在最小的物理面积内。这将降低回路电感，并将 MOSFET 栅极端子上的噪声问题降至最低。栅极驱动器应尽可能靠近 MOSFET。

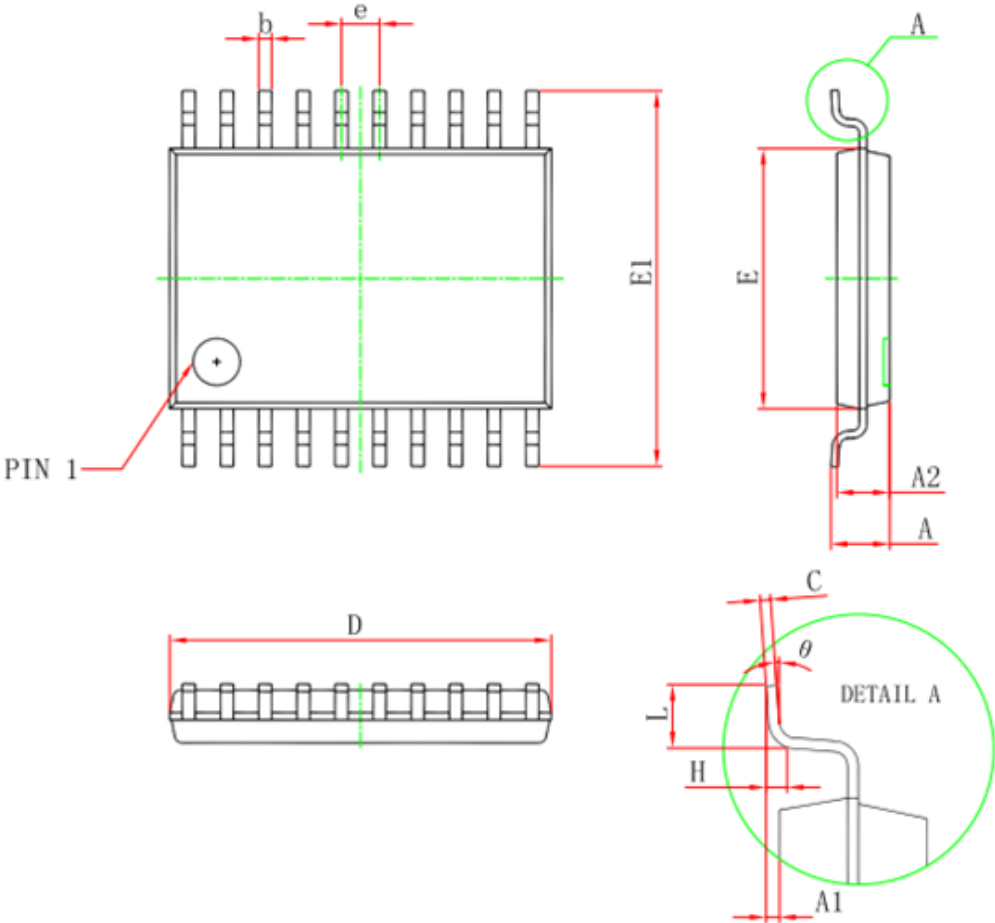
4.2 第二个考虑因素是高电流路径，包括自举电容器、局部接地参考旁路电容器和低边 MOSFET 体二极管。自举电容器通过自举二极管（内置）从接地参考 VCC 旁路电容器逐周期充电。充电时间间隔短，峰值电流高。最小化电路板上的回路长度和面积对于确保可靠运行非常重要。

100V 三相半桥栅极驱动器



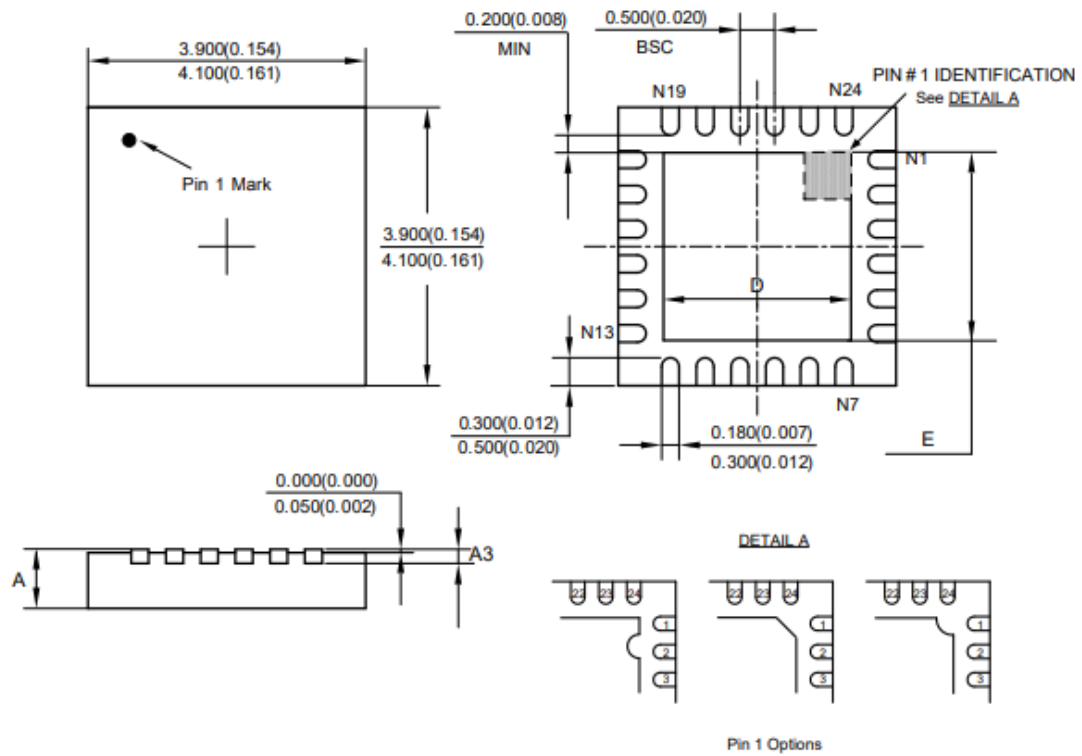
封装尺寸

TSSOP20



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
D	6.400	6.600	0.252	0.259
E	4.300	4.500	0.169	0.177
b	0.190	0.300	0.007	0.012
e	0.090	0.200	0.004	0.008
E1	6.250	6.550	0.246	0.258
A		1.200		0.047
A2	0.800	1.000	0.031	0.039
A1	0.050	0.150	0.002	0.006
e	0.65 (BSC)		0.026 (BSC)	
L	0.500	0.700	0.020	0.028
H	0.25(TYP)		0.01(TYP)	
θ	1°	7°	1°	7°

QFN24



Symbol	D=E				A				A3			
	min(mm)	max(mm)	min(inch)	max(inch)	min(mm)	max(mm)	min(inch)	max(inch)	min(mm)	max(mm)	min(inch)	max(inch)
Option1	2.600	2.800	0.102	0.110	0.700	0.850	0.028	0.033	0.153	0.253	0.006	0.010
Option2	2.350	2.550	0.093	0.100	0.700	0.850	0.028	0.033	0.153	0.253	0.006	0.010
Option3	2.600	2.800	0.102	0.110	0.550	0.650	0.022	0.026	0.125	0.175	0.005	0.007

修改历史

版本	修改日期	修改内容
V0.1	2023.02.21	Preliminary Datasheet
V1.0	2023.09.13	修订了产品的封装形式、管脚功能等信息。
V1.1	2023.09.18	QFN24 封装，增加了功率地 PGND，5 脚由 NC 变为 COM，6 脚为 PGND
V1.2	2023.09.28	增加自动死区，电平转换，驱动能力的详细描述 PGND 改成 LSS 关于双 GND 的描述
V1.3	2023.10.12	修正了电器参数
V1.4	2023.11.4	更改了 ESD 参数 增加了 HS 引脚对 COM 的瞬态耐压值
V1.5	2024.4.12	更改了 ESD 参数