

三路二选一模拟开关

概述

CD4053 模拟开关是用数字信号控制的多路调制/选择模拟开关，具有低导通电阻和低截止漏电流特性。通过模拟开关的模拟量幅度可高达 15VPP。例如， $V_{DD} = 5V$ ， $GND = 0V$ ， $V_{SS} = -5V$ ，那么幅度 $-5V \sim +5V$ 的模拟信号就可用 $0V \sim 5V$ 的数字信号来控制传输。

CD4053 是一个三组 2 选 1 双向模拟开关，相当于三组单刀双掷开关。它有三组独立的二进制数字控制输入端 SEL1、SEL2、SEL3 和使能 \overline{EN} 输入端，二进制数字控制信号可将 2 个模拟通道中任一个置为导通状态。使能 \overline{EN} 输入端输入“1”电平时将 3 组 2 选 1 模拟开关所有通道置为关断状态，输入“0”电平时将 3 组 2 选 1 模拟开关所有通道置为导通状态。

CD4053 采用 SOP16 和 DIP16 封装形式。

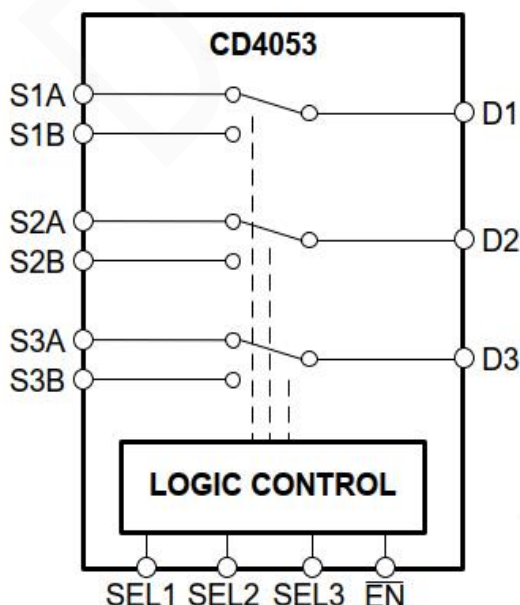
主要特点

- 宽工作电压范围：3V ~ 15V
- 低导通电阻：45 Ω ($V_{DD}-V_{SS}=15V$)
- 极低的静态功耗和高关态电阻
- 模拟开关导通电阻差值 $\Delta R_{ON} = 5\Omega$
($V_{DD}-V_{SS} = 15V$)
- 内置模拟开关控制地址译码器和电平转换器

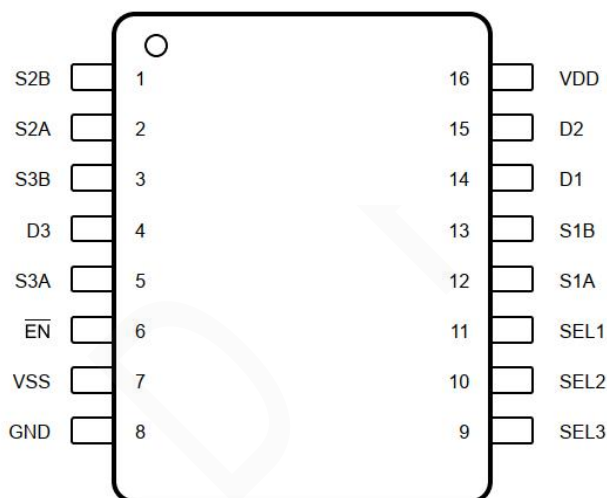
主要应用领域

- 模拟/数字多路复用和解复用
- 工厂自动化和控制
- 楼宇自动化
- 电池测试设备
- 电网基础设施
- 电力输送
- 医疗

功能框图



管脚说明及真值表



真值表				
输入情况				输出情况
$\overline{\text{EN}}$	SEL1	SEL2	SEL3	
0	0	X	X	S1A to D1
0	1	X	X	S1B to D1
0	X	0	X	S2A to D2
0	X	1	X	S2B to D2
0	X	X	0	S3A to D3
0	X	X	1	S3B to D3
1	X	X	X	None

注：X= 忽略不计

管脚序号	管脚名称	I/O	描述
1	S2B	I/O	开关 2 通道 B 输入或输出
2	S2A	I/O	开关 2 通道 A 输入或输出
3	S3B	I/O	开关 3 通道 B 输入或输出
4	D3	I/O	开关 3 公共输入或输出
5	S3A	I/O	开关 3 通道 A 输入或输出
6	$\overline{\text{EN}}$	I	逻辑使能低电平有效，当该引脚为高电平时，所有开关关闭； 当该引脚为低电平时，A1 和 A0 地址输入决定打开哪个开关
7	VSS	P	负电源 ^[1]
8	GND	P	接地（0V）
9	SEL3	I	地址控制位，与 SEL2 和 SEL1 组合见真值表
10	SEL2	I	地址控制位，与 SEL3 和 SEL1 组合见真值表
11	SEL1	I	地址控制位，与 SEL2 和 SEL1 组合见真值表
12	S1A	I/O	开关 1 通道 A 输入或输出
13	S1B	I/O	开关 1 通道 B 输入或输出
14	D1	I/O	开关 1 公共输入或输出
15	D2	I/O	开关 2 公共输入或输出
16	VDD	P	正电源 ^[1]

注：

[1] 为了可靠运行在 VSS 和 GND 之间连接一个 0.1 μF 至 10 μF 的去耦电容

极限参数

参数	标识	值
电源电压（电压参考 VSS 脚）	V _{DD}	-0.5 ~ 18V
输入电压（所有输入）	V _{IN}	-0.5 ~ V _{DD} +0.5V
输入电流（任一输入）	I _{IN}	±10mA
工作温度范围	T _A	-20 ~ 85℃
最大工作结温	T _J	150℃
存储温度	T _S	-65 ~ +150℃
焊接温度（10s）	T _W	260℃

注意：超过以上极限值有可能造成芯片的永久性损坏。

推荐工作条件

参数	标识	最小值	最大值	单位
电源电压	V _{DD}	3	15	V
输入电压	V _{IN}	0	V _{DD}	V

直流电气特性（若无其他规定，V_{SS}=0V，T_{amb}=25℃）

参数	标识	测试条件		最小值	典型值	最大值	单位
静态电流	I _{DD}	-	V _{DD} =5V	0	-	5	uA
		-	V _{DD} =10V	0	-	10	
		-	V _{DD} =15V	0	-	20	
导通电阻	R _{ON}	VDD=2.5V, VSS=-2.5 或 VDD=5V, VSS=0V		-	110	1050	Ω
		VDD=5V, VSS=-5V 或 VDD=10V, VSS=0V		-	60	400	
		VDD=7.5V, VSS=-7.5V 或 VDD=15V, VSS=0V		-	45	240	
导通电阻差值	ΔR _{on}	VDD=2.5V, VSS=-2.5V 或 VDD=5V, VSS=0V		-	10	-	Ω
		VDD=5V, VSS=-5V 或 VDD=10V, VSS=0V		-	10	-	
		VDD=7.5V, VSS=-7.5V 或 VDD=15V, VSS=0V		-	5	-	
关态通道漏电流 （任一通道处于关态）	I _{OFF}	VDD=7.5V, VSS=-7.5V, O/I=±7.5V, I/O=0V		-	±0.01	±50	nA
关态通道漏电流 （所有通道处于关态）		EN=7.5V		-	±0.02	±200	nA
低电平输入电压	V _{IL}	I _O <1μA	V _{DD} =5V	-	-	1.5	V
			V _{DD} =10V	-	-	3.0	
			V _{DD} =15V	-	-	4.0	

高电平输入电压	V_{IH}	$ I_O < 1\mu A$	$V_{DD}=5V$	3.5	-	-	V
			$V_{DD}=10V$	7	-	-	
			$V_{DD}=15V$	11	-	-	
输入电流	I_{IN}	$V_{IN}=0V$	$V_{DD}=15V$	-	-10^{-5}	-0.3	μA
		$V_{IN}=15V$		-	10^{-5}	0.3	

交流电气特性（若无其他规定， $V_{SS}=0V$ ， $T_{amb}=25^\circ C$ ）

参数	标识	测试条件		最小值	典型值	最大值	单位
传输延迟时间 (开启通道)	t_{PZH} t_{PZL}	$R_L=1K\Omega$, $C_L=50pF$	$V_{DD}=5V$	-	-	1200	ns
			$V_{DD}=10V$	-	-	450	
			$V_{DD}=15V$	-	-	320	
传输延迟时间 (关闭通道)	t_{PHZ} t_{PLZ}	$R_L=1K\Omega$, $C_L=50pF$	$V_{DD}=5V$	-	-	420	ns
			$V_{DD}=10V$	-	-	200	
			$V_{DD}=15V$	-	-	150	
输入电容	C_{IN}	控制输入	$V_{DD}=10V$	-	-	7.5	pF
		信号输入	$V_{DD}=15V$	-	-	15	
输出电容 (共输入/输出)	C_{out}	-	$V_{DD}=10V$	-	8	-	pF
旁路电容	C_{IOS}	-	$V_{DD}=10V$	-	0.2	-	pF
电源耗散电容	C_{PO}	-	$V_{DD}=10V$	-	70	-	pF
正弦波失真度		$R_L=10K\Omega$, $f_{IS}=1KHz$, $V_{IS}=5V_{pp}$, $V_{SI}=0V$	$V_{DD}=10V$	-	0.04	-	%
正弦波频率响应		$R_L=1K\Omega$, $V_{IS}=5V_{pp}$, $20\log_{10}(V_{OS}/V_{IS})=-40dB$	$V_{DD}=10V$	-	40	-	MHz
关态串扰频率		$R_L=1K\Omega$, $V_{IS}=5V_{pp}$, $20\log_{10}(V_{OS}/V_{IS})=-40dB$	$V_{DD}=10V$	-	10	-	MHz
信号串扰频率		$R_L=1K\Omega$, $V_{IS}=5V_{pp}$, $20\log_{10}(V_{OS}/V_{IS})=-40dB$	$V_{DD}=10V$	-	3	-	MHz
信号输入到输出的传输延迟	t_{PHL} t_{PLH}	$C_L=50pF$	$V_{DD}=5V$	-	25	55	ns
			$V_{DD}=10V$	-	15	35	
			$V_{DD}=15V$	-	10	25	
控制输入到信号响应		$R_L=10K\Omega$, 在所有通道的末端输入 振幅为10V的方波	$V_{DD}=10V$	-	65	-	ns
传输延迟时间 从取址到信号输出 通道为开启或关闭	t_{PHL} t_{PLH}	$C_L=50pF$	$V_{DD}=5V$	-	300	1000	ns
			$V_{DD}=10V$	-	100	350	
			$V_{DD}=15V$	-	70	240	

测试电路图（所有不使用的引脚接地， $V_{SS}=0V$ ， $T_{amb}=25^{\circ}C$ ）

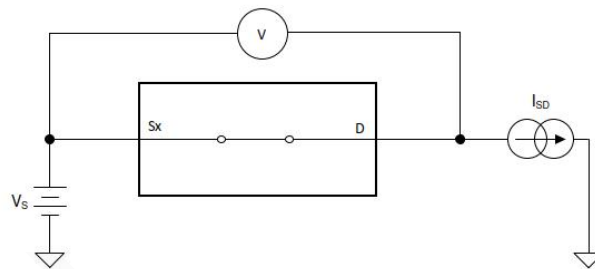


图 1 RON 测试

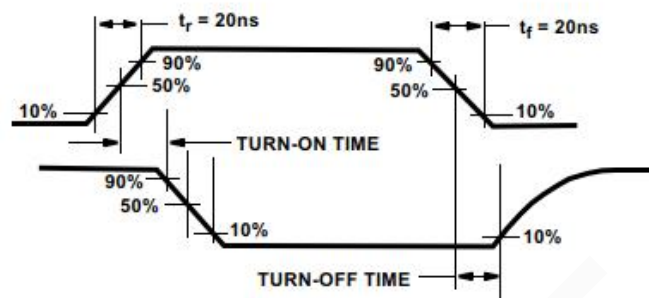


图 2 通道开启波形 ($R_L = 1 k\Omega$)

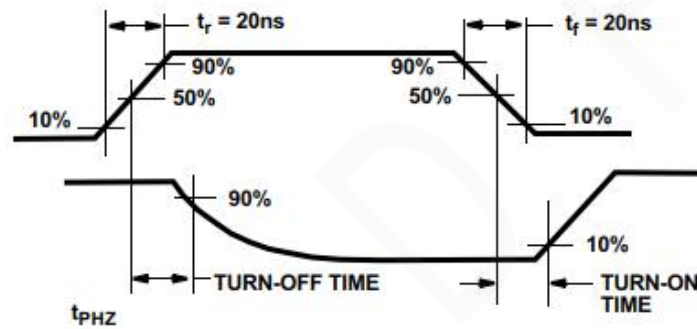


图 3 通道关闭波形 ($R_L = 1 k\Omega$)

典型应用

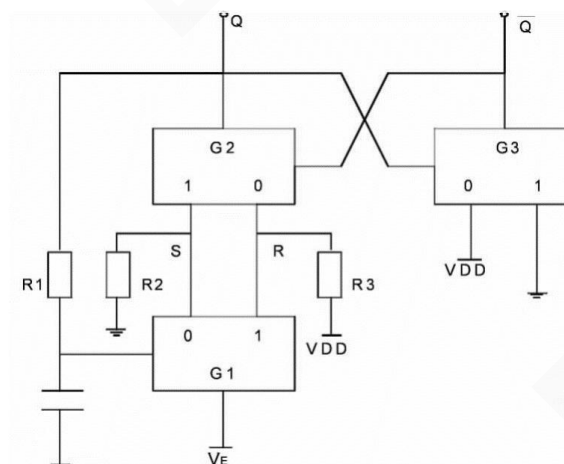


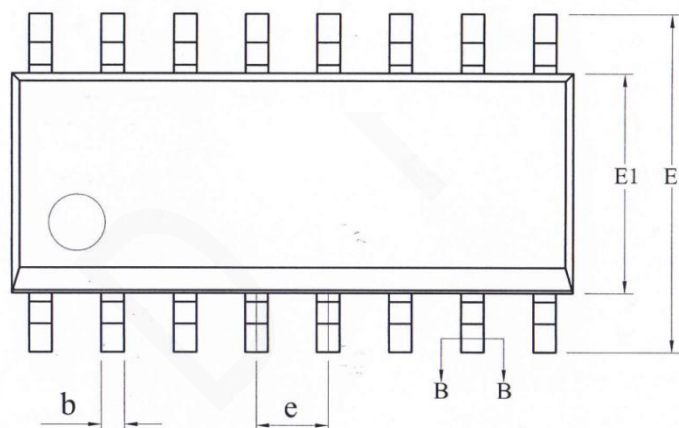
图 4 CD4053 实现的防抖动电路

封装机械数据:

SOP16封装

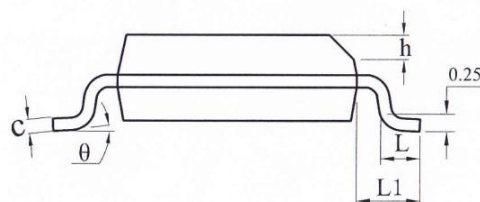
TOP VIEW

正视图



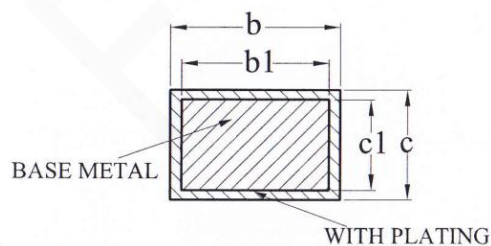
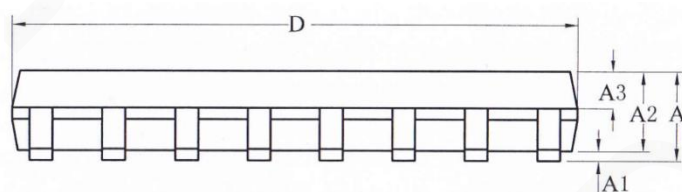
SIDE VIEW

侧视图



SIDE VIEW

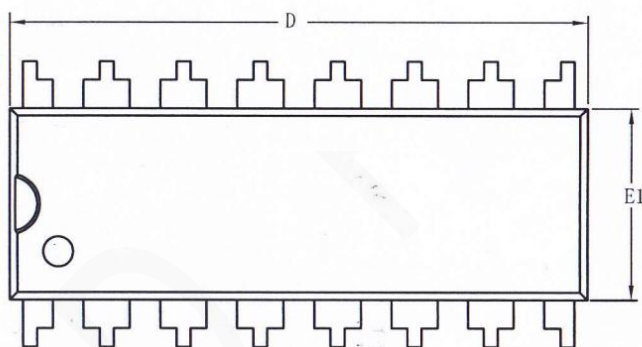
侧视图



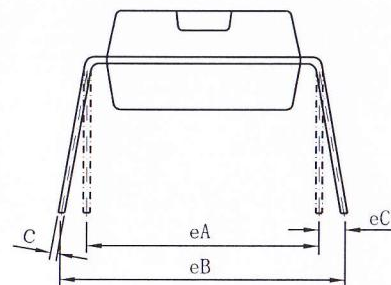
标号	毫米			标号	毫米		
	MIN	NOM	MAX		MIN	NOM	MAX
A	-	-	1.75	D	9.80	9.90	10.00
A1	0.10	-	0.225	E	5.80	6.00	6.20
A2	1.30	1.45	1.50	E1	3.80	3.90	4.00
A3	0.60	0.65	0.70	e	1.27 (BSC)		
b	0.39	-	0.47	H	0.25	-	0.50
b1	0.38	0.41	0.44	L	0.50	-	0.80
c	0.20	-	0.24	L1	1.05 (REF)		
c1	0.19	0.20	0.21	θ	0°	-	8°

DIP16封装
TOP VIEW

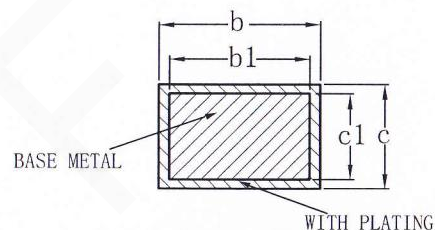
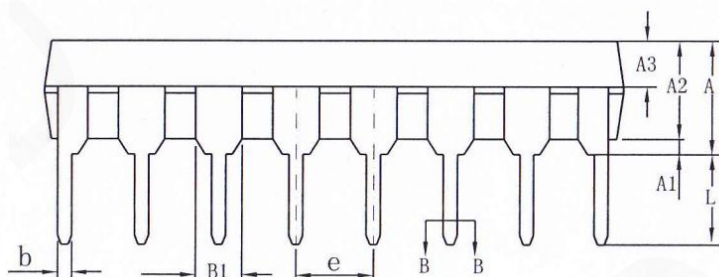
正视图


SIDE VIEW

侧视图


SIDE VIEW

侧视图



标号	毫米			标号	毫米		
	MIN	NOM	MAX		MIN	NOM	MAX
A	3.60	3.80	4.00	c1	0.24	0.25	0.26
A1	0.51	-	-	D	19.00	19.10	19.20
A2	3.20	3.30	3.40	E1	6.25	6.35	6.45
A3	1.47	1.52	1.57	e	2.54 (BSC)		
b	0.44	-	0.52	eA	7.63 (REF)		
b1	0.43	0.46	0.49	eB	7.62	-	9.30
B1	1.52 (RFE)			eC	0	-	0.84
c	0.25	-	0.29	L	3.00	-	-