



双路 1.5A 低边 MOSFET 驱动器

XDR4426

XDR4427

XDR4428

产品使用说明书

北京芯戈科技有限公司
Beijing XinGe Technology Co., Ltd.



目 录

XDR4426/4427/4428.....	1	推荐工作范围	2
特征	1	电气特性	3
概述	1	测试电路	3
功能图	1	典型应用	4
管脚描述	2	封装信息	4
绝对最大额定值	2		



XDR4426/4427/4428

双路 1.5A 峰低边 MOSFET 驱动器

特征

- 双极性/CMOS/DMOS 结构

- 1.5A 峰值输出电流

- 4.5V 至 18V 工作范围

- 低静态电源电流

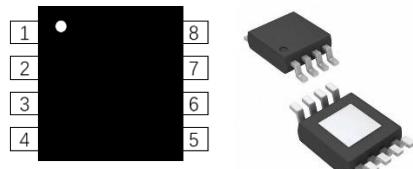
- 匹配的上升和上升时间

- 低输出阻抗

- 延迟时间短

- 独立于电源电压的逻辑输入阈值

- ESD 保护



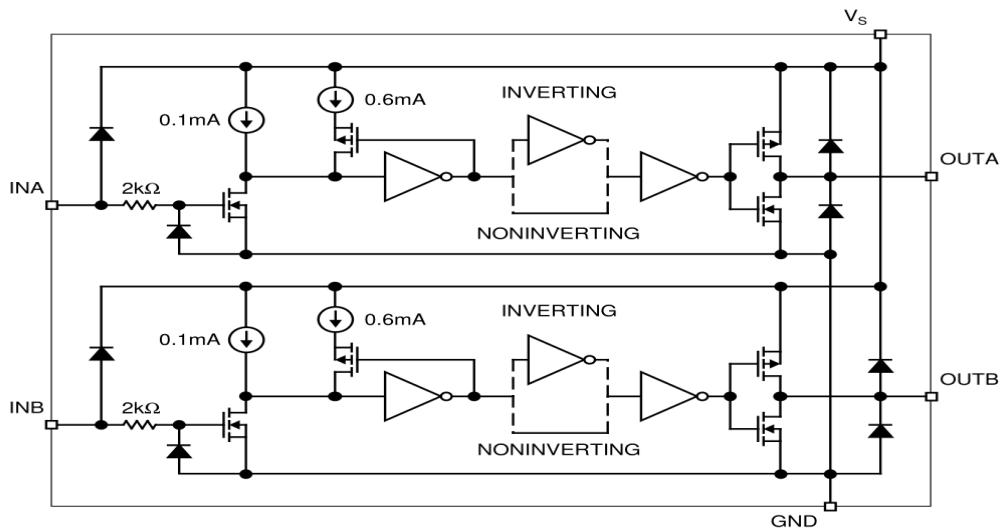
封装外形 ESOP8

概述

XDR4426/4427/4428 系列是高可靠的双路低边 MOSFET 驱动器，采用 BiCMOS/DMOS 工艺制造，具有低功耗和高效率的特点。这些驱动器将 TTL 或 CMOS 输入逻辑电平转换为接近电源电压或地电位的输出电平。

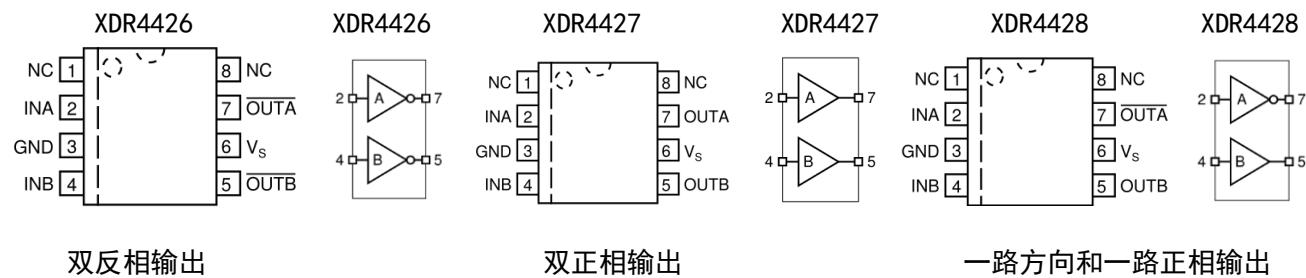
XDR4426 是双反相输出、XDR4427 是双正相输出、XDR4428 是一个反相加一个正相输出，XDR4426/4427/4428 主要用于驱动功率 MOSFET，同时也适用于驱动需要低阻抗、高峰值电流和需快速切换的其他负载（电容、电阻或电感），其他应用还包括驱动重负载的时钟线、同轴电缆、或压电转换器。

功能图





管脚描述



管脚位置	名称	作用
1、8	NC	无连接
2	INA	控制输入 A: TTL/CMOS 兼容的逻辑输入。
3	GND	接地管脚
4	INB	控制输入 B: TTL/CMOS 兼容的逻辑输入。
5	OUTB	输出 B: CMOS 图腾柱输出。
6	V _s	电源
7	OUTA	输出 A: CMOS 图腾柱输出。

绝对最大额定值

电源电压 (V _s)	+22V
输入电压 (V _{IN})	V _s +0.3V 至 GND-5V
结温度 (T _J)	+150°C
储存温度	-65°C 至 +150°C
ESD 等级	1 级

注：超过绝对最大额定值时将造成器件失效

推荐工作范围

电源电压 (V _s)	+4.5V 至 +18V
温度范围 (T _A)	-55°C 至 +125°C



电气特性

除非特别注明, $4.5V \leq V_s \leq 18V$, $T_A=25^\circ C$ 。

符号	参数	条件	最小值	典型值	最大值	单位
输入						
V_{IH}	输入逻辑 1 信号电压		2.4			V
V_{IL}	输入逻辑 0 信号电压			0.8		V
I_{IN}	输入电流	$0 \leq V_{IN} \leq V_s$	-1		1	μA
输出						
V_{OH}	输出高电平电压		$V_s - 0.025$			V
V_{OL}	输出低电平电压			0.025		V
R_o	输出电阻	$I_{OUT}=10mA, V_s=18V$	7.4	10		Ω
I_{PK}	峰值输出电流			1.5		A
开关时间						
t_R	上升时间	测试电路如图 1		18		ns
t_F	下降时间	测试电路如图 1		15		ns
t_{D1}	延时时间 1	测试电路如图 1		17		ns
t_{D2}	延时时间 2	测试电路如图 1		23		ns
t_{PW}	脉冲宽度	测试电路如图 1	400			ns
电源功耗						
I_s	电源功耗电流	$V_{INA}=V_{INB}=3.0V$		0.2		mA
I_s	电源功耗电流	$V_{INA}=V_{INB}=0.0V$		0.2		mA

测试电路

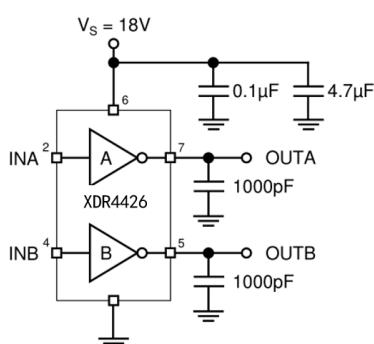


图 1(a) 反相器件测试电路

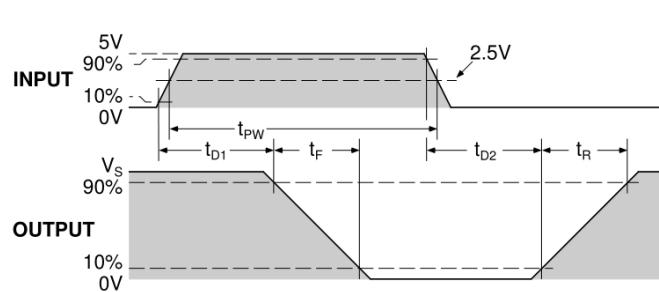


图 1(b) 反相开关波形

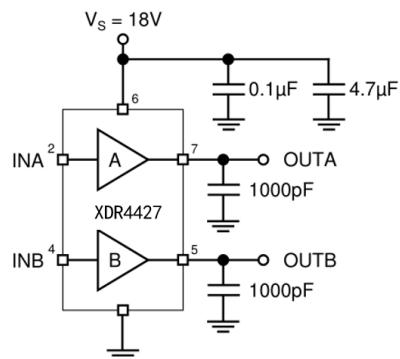


图 2(a) 正相器件测试电路

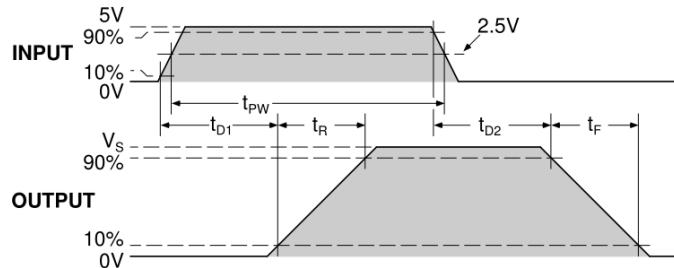


图 1(b) 正相开关波形

典型应用

电源旁路

电容负载需要大电流才能进行快速充放电。例如，1000pF 负载在 25ns 改变 16V 需要从电源输入 0.8A 电流。为了保证在较宽频率范围内的电源保持稳定，建议并联电容器用于电源旁路，一个 1.0μF 薄膜电容器与一个或两个 0.1μF 陶瓷 MLC 电容器并联，通常可以提供足够的旁路。

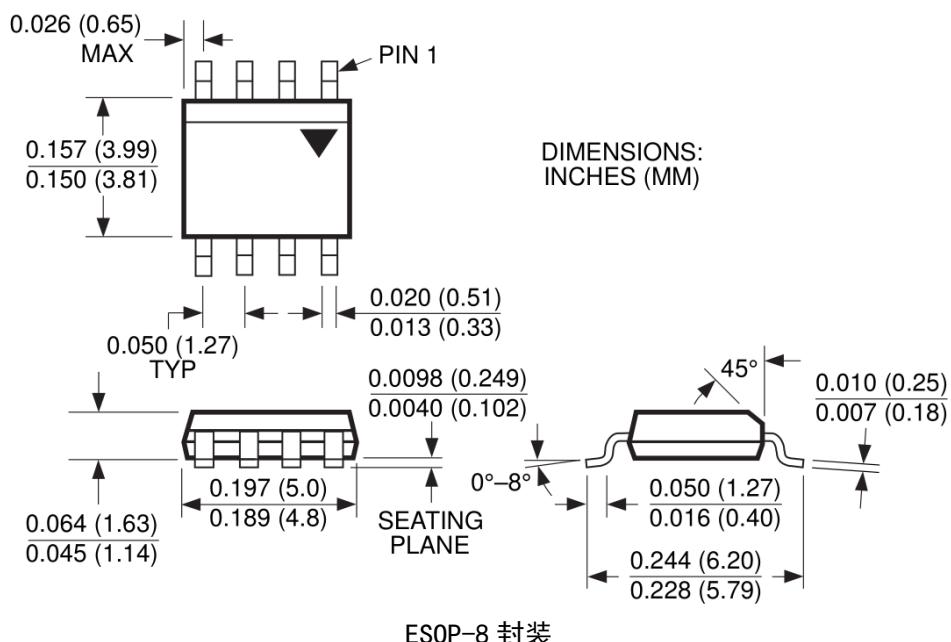
接地

当使用 XDR4426 或 XDR4428 中的反相驱动器时，建议分开输入接地回路和输出接地回路，以获得最佳开关速度。在正常的大电流切换过程中，驱动器输出的接地电平和输入信号的接地电平将产生压差，降低开关速度。

逻辑输入

未使用的输入必须连接到逻辑高 (VS) 或逻辑低 (GND)。XDR4426/4427/4428 设计了 100mV 的输入迟滞，提高了驱动器的噪声能力，并在改变状态时最小化输出阶段的电流峰值。

封装信息



ESOP-8 封装