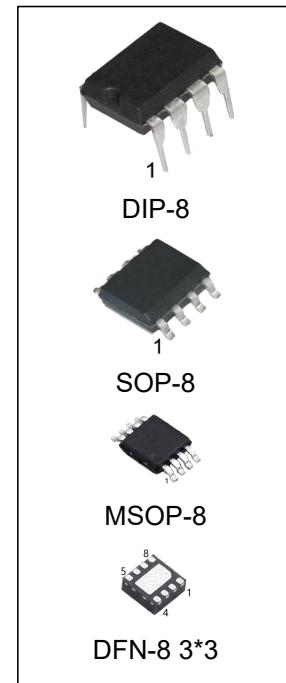


涓流充电计时芯片

主要特点

- 实时时钟计算年、月、日、时、分、秒、星期，直到 2100 年，并有闰年调节功能。
- 31 x 8位通用暂存RAM。
- 串行输入输出使管脚数最少。
- 2.0V 至5.5V 宽电压范围操作。
- 在2.0V 时工作电流小于300nA。
- 读写时钟或RAM 数据时有单字节或多字节（脉冲串模式）数据传送方式。
- 简单的3线接口。
- 与TTL 兼容 ($V_{CC} = 5V$)。
- 工作温度范围：-40°C to +85°C。
- DS1302 系列升级版，用更高端的制程,全面适配现在流行的 12.5pF 的晶振,节省成本。
- 封装形式：DIP-8 、SOP-8、 DFN-8 3*3 和 MSOP-8



产品定购信息

产品名称	封装	打印名称	包装	包装数量
DS1302NA/HG	DIP-8	1302A	管装	50 只/管 2000 只/盒
DS1302ZNA/HG	DIP-8	1302ZA	管装	50 只/管 2000 只/盒
DS1302MA/TR-HG	SOP-8	1302A	编带	2500 只/盘
DS1302ZMA/TR-HG	SOP-8	1302ZA	编带	2500 只/盘
DS1302MA-4K/TR-HG	SOP-8	1302A	编带	4000 只/盘
DS1302ZMA-4K/TR-HG	SOP-8	1302ZA	编带	4000 只/盘
DS1302MMA/TR-HG	MSOP-8	1302A	编带	3000 只/盘
DS1302ZMMA/TR-HG	MSOP-8	1302ZA	编带	3000 只/盘
DS1302DQ3A/TR-HG	DFN-8 3*3	1302A	编带	5000 只/盘
DS1302ZDQ3A/TR-HG	DFN-8 3*3	1302ZA	编带	5000 只/盘

概述

DS1302 涓流充电计时芯片包含一个实时时钟/日历和 31 字节的静态 RAM，通过简单的串行接口与微处理器通讯。这个实时时钟/日历提供年月日、时分秒信息，对于少于 31 天的月份月末会自动调整，还有闰年校正。由于有一个 AM/PM 指示器，时钟可以工作在 12 小时制或者 24 小时制。

除计时功能外，还有如下特点：双管脚主电源和备用电源，可编程涓流充电器 VCC1，还附加 7 字节的暂存器。

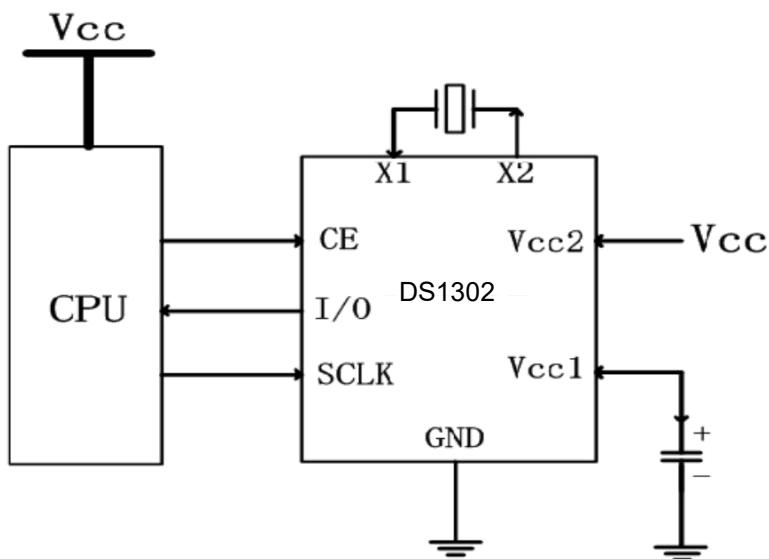
广泛应用于电话、传真、便携式仪器及电池供电的仪器仪表等产品领域。

DS1302 采用 DIP-8、SOP-8、DFN-8 3*3 和 MSOP-8 封装。

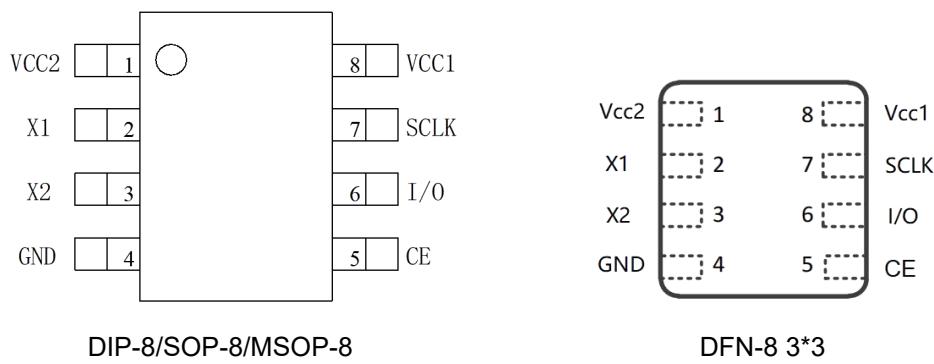
主要应用领域

- 电话
- 传真
- 便携式仪器
- 仪器仪表

典型应用图



管脚说明



管脚说明

管脚序号	管脚名称	I/O	描述
1	Vcc2	P	双供电配置中的主电源供应管脚, VCC1 连接到备用电源, 在主电源失效时保持时间和日期数据。DS1302 工作于 VCC1 和 VCC2 中较大者, 当 VCC2 比 VCC1 高 0.2V 时, VCC2 给 DS1302 供电; 当 VCC1 比 VCC2 高时, VCC1 给 DS1302 供电。
2	X1	I	与标准的 32.768kHz 石英晶体相连, 内部振荡器被设计与指定的 12.5pF 装载电容的晶体一起工作。
3	X2	O	DS1302 也可以被外部的 32.768kHz 振荡器驱动, 这种配置下,X1 与外部振荡信号连接, X2 悬浮。
4	GND	P	电源地
5	CE	I	输入。CE 信号在读写时必须保持高电平, 此管脚内部有一个 40kΩ(典型值)的下拉电阻连接到地。
6	I/O	I/O	输入/推挽输出。I/O 管脚是三线接口的双向数据管脚, 此管脚内部有一个 40kΩ(典型值)的下拉电阻连接到地。
7	SCLK	I	输入。SCLK 用来同步串行接口上的数据动作, 此管脚内部有一个 40kΩ(典型值)的下拉电阻连接到地。
8	Vcc1	P	低功率工作在单电源和电池工作系统和低功率备用电池, 在使用涓流充电的系统中, 这个管脚连接到可再充能量源。UL 认证在使用锂电池时确保避免反向充电电流。

内部功能框图

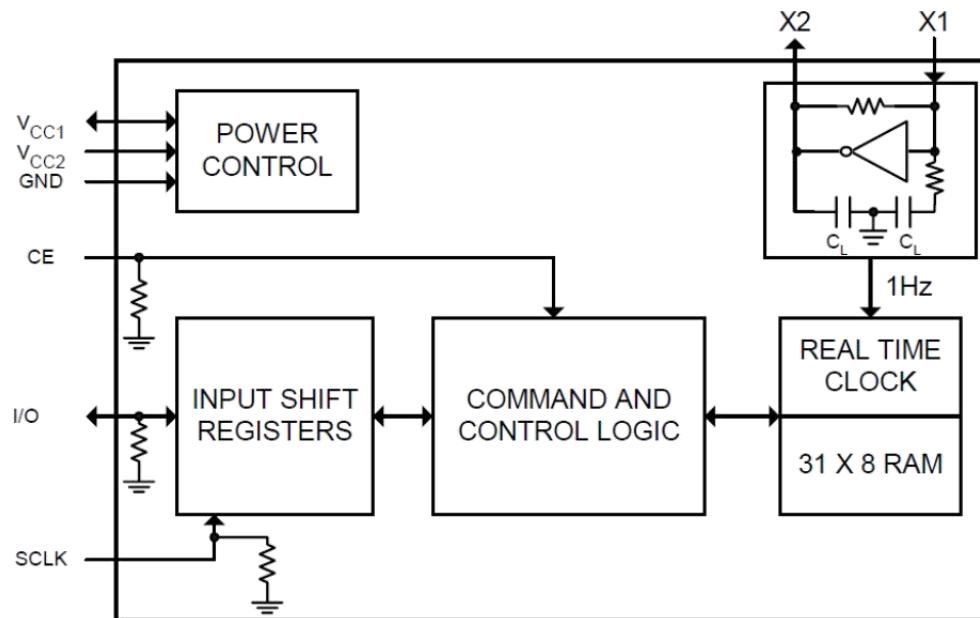


图1 显示了串行计时器的主要元素：移位寄存器，控制逻辑，振荡器，实时时钟，还有 RAM。

振荡电路

DS1302 使用更高端的制程,全面适配现在流行的12.5pF的晶振,节省成本。使用一个外部32.768kHz晶体,振荡电路工作时不需要任何外接的电阻或者电容。如果使用6pF的晶振则需要在晶振2侧加电容,用于矫正精度。电容范围在6.8~12pF之间。

表1详细指明了几个外部晶体的参数,图1显示了振荡电路的功能简图。如果使用指定规格的晶体,启动时间通常少于1秒钟。

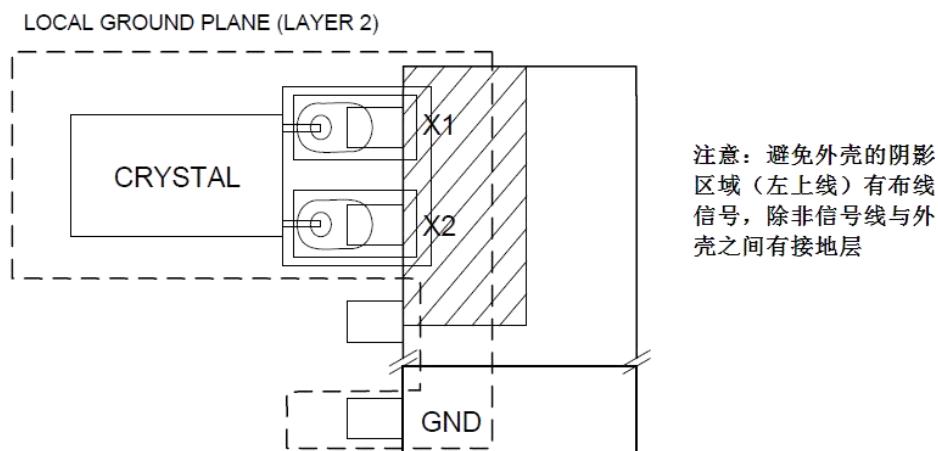
表1 晶振详细说明

参数	符号	最小	典型	最大	单位
标称频率	f0		32.768		KHz
谐振电阻	ESR		45		KΩ
负载电容	CL		12.5		pF

时钟精确度

时钟的精确度取决于晶振的精确度,以及振荡电路容性负载与晶振校正的容性负载之间匹配的精确度。为提高走时精确度,需在晶振端外置一组10pF-33pF负载补偿电容,具体容值由应用布局及晶振决定。另外温度改变引起的晶振频率漂移会使误差增加,外围电路噪音与振荡电路耦合可能导致时钟运行加快。图2显示了一个典型的隔离晶体与振荡器噪音的印刷电路板布局。

图2 典型晶振印刷电路板布局



命令字

图3显示的是命令字，命令字启动每一次数据传输，MSB (位 7)必须是逻辑1。如果是0，禁止对DS1302写入。位 6 在逻辑0时规定为时钟/日历数据，逻辑1时为RAM数据。

位1至位5表示了输入输出的指定寄存器，LSB (位0)在逻辑0时为写操作(输出)，逻辑1时为读操作(输入)，命令字以LSB (位 0)开始总是输入。

图3 地址/命令字

7	6	5	4	3	2	1	0
1	RAM CK	A4	A3	A2	A1	A0	RD WR

CE与时钟控制

所有数据传输开始驱动CE输入高。CE输入实现两个功能，第一，CE开启允许对地址/命令序列的移位寄存器进行读写的控制逻辑；第二，CE信号为单字节和多字节CE数据传输提供了终止的方法。

一个时钟周期是一系列的上升沿伴随下降沿，要输入数据在时钟的上升沿数据必须有效，而且在下降沿要输出数据位。如果CE输入为低电平，则所有数据传输终止，且I/O 口成高阻抗状态。图4显示了数据传输，在上电时，必须为逻辑0直到 V_{cc} 大于2.0V。同样，CE变成逻辑1状态时，SCLK必须为逻辑0。

数据输入

输入写命令字的8个SCLK周期后，接下来的8个SCLK 周期的上升沿数据字节被输入，如不慎发生，多余的SCLK周期将被忽略，数据输入以位0开始。

数据输出

输入读命令字的8个SCLK周期后，随后的8个SCLK周期的下降沿，一个数据字节被输出。注意第一个数据位的传送发生在命令字节被写完后的第一个下降沿，CE保持高电平，若不慎发生，多余的SCLK周期会重新发送数据字节。

此操作允许连续不断的脉冲串模式读取能力，并且I/O管脚在SCLK的每个上升沿被置为三态，数据输出从位0开始。

脉冲串模式

通过寻址31（十进制）存储单元（地址/命令位1到位5为逻辑1），脉冲串模式可以指定时钟/日历或者RAM寄存器。如前所述，位6指定时钟或者RAM，位0指定读写。时钟/日历寄存器的存储单元9至31和RAM寄存器的存储单元31无数据存储能力，脉冲串模式下的读写从地址0的位0开始。

在脉冲串模式下写时钟寄存器时，前8个寄存器必须按顺序写要发送的数据。然而，在脉冲串模式下写RAM时，不必写入要发送数据的所有31个字节。不管是否所有31个字节都被写入，每个写入字节都会被发送到RAM。

时钟/日历

读取适当的寄存器字节可以得到时间和日历信息。表3说明了RTC寄存器，写入适当的寄存器字节可以设置或初始化时间和日历，时间和日历寄存器的内容是二进制编码的十进制（BCD）格式的。

周中的天寄存器在午夜12点增加，周中的天相应的值可以由用户定义，但是必须是连续的。（例如，如果1代表周日，那么2代表周一，等等。）非法的时间和日期输入导致未定义操作。

当读写时钟和日期寄存器时，第二（用户）缓存用来防止内部寄存器更新时出错。读时钟和日期寄存器时，在CE上升沿用户缓存与内部寄存器同步。

每当秒寄存器被写入，递减计数电路被复位。写传输发生在CE的下降沿，为了避免翻转问题。一旦递减计数电路复位，剩下的时间和日期寄存器必须在一秒内被写入。

DS1302可以工作在12小时制和24小时制两种模式下，小时寄存器的位7定义为小时模式选择位，为高时是12小时制，12小时制模式下，位5是上午/下午位且高电平是下午；24小时制模式下，位5是第二位小时位（20点–23点）。一旦12/24改变，小时数据必须被重新初始化。

时钟暂停标志

秒寄存器的位7被定义为时钟暂停标志，当此为置1时，时钟振荡器暂停，DS1302进入漏电流小于100nA的低功耗备用模式。当此为置0时，时钟开始，初始加电状态未定义。

写保护位

控制寄存器的位7是写保护位，前7位（位0至位6）被强制为0且读取时总是读0。在任何对时钟或RAM的写操作以前，位7必须为0。当为高时，写保护位禁止任何寄存器的写操作，初始加电状态未定义。因此，在试图写器件之前应该清除WP位。

涓流充电寄存器

此寄存器控制DS1302的涓流充电特性，图5的简化结构图显示了涓流充电器的基本元件。涓流充电选择(TCS)位(位4到位7)控制涓流充电器的选择。为了防止意外使能，只有1010的模式才能使涓流充电器使能，所有其他模式都会禁止涓流充电器。DS1302加电时涓流充电器是禁止的，二极管选择(DS)位(位2和位3) 选择VCC2和VCC1之间连了一个还是两个二极管。如果DS是01,一个二极管，10就是2个二极管。如果DS是00或者11,不管TCS，涓流充电器被禁止；RS位(位0和位1)选择连在VCC2 和 VCC1之间的电阻。表2显示了RS和DS选择电阻和二极管。

表2 涓流充电电阻和二极管选择

TCS BIT 7	TCS BIT 6	TCS BIT 5	TCS BIT 4	DS BIT 3	DS BIT 2	RS BIT 1	RS BIT 0	FUNCTION
X	X	X	X	X	X	0	0	Disabled
X	X	X	X	0	0	X	X	Disabled
X	X	X	X	1	1	X	X	Disabled
1	0	1	0	0	1	0	1	1 Diode, 2kΩ
1	0	1	0	0	1	1	0	1 Diode, 4kΩ
1	0	1	0	0	1	1	1	1 Diode, 8kΩ
1	0	1	0	1	0	0	1	2 Diodes, 2kΩ
1	0	1	0	1	0	1	0	2 Diodes, 4kΩ
1	0	1	0	1	0	1	1	2 Diodes, 8kΩ
0	1	0	1	1	1	0	0	Initial power-on state

电阻和二极管的选择是由用户根据电池或超级电容充电所需的最大电流决定的，最大充电电流可以向下面的例子所示那样计算出来。

假设5V系统供电电源加在VCC2，一个超级电容连在VCC1。同时假设涓流充电器被使能且VCC2与 VCC1有一个二极管和电阻R1，最大电流IMAX 如下式计算：

$$IMAX = (5.0V - \text{二极管压降}) / R1 \approx (5.0V - 0.7V) / 2k\Omega \approx 2.2mA$$

超级电容充电时，VCC2与 VCC1之间压降增加，因此充电电流增加。

时钟/日历脉冲串模式

时钟/日历命令字节指定脉冲串模式操作，此模式下,前八个时钟/日历寄存器必须从地址0的位0开始连续读写（见表3）。

如果当指定为写时钟/日历脉冲串模式时，写保护位置高,八个时钟/日历寄存器（包括控制寄存器）都不会发生数据传输，脉冲串模式下涓流充电器是不可读写的。在时钟脉冲串读取的开始,当前时间被传送至另外的存储器集合；当时钟继续运行时，会从这些第二寄存器读回时间信息。这就消除了万一读取时主寄存器更新重新读取寄存器的必要。

RAM

静态RAM在RAM地址空间内是以 31 x 8字节连续编址的。

RAM脉冲串模式

RAM 命令字节定义了脉冲串模式操作，此模式下,31 RAM寄存器可以从地址0的位0开始连续读写（见表3）。

寄存器摘要

表3显示了寄存器数据格式摘要。

晶振选择

一个 32.768kHz 晶振可以通过管脚 2 和 3 (X1, X2) 直接连接到 DS1302。为提高走时精确度，需在晶振端外置一组 10pF-33pF 负载补偿电容，具体容值由应用布局及晶振决定。

图4 数据传输摘要

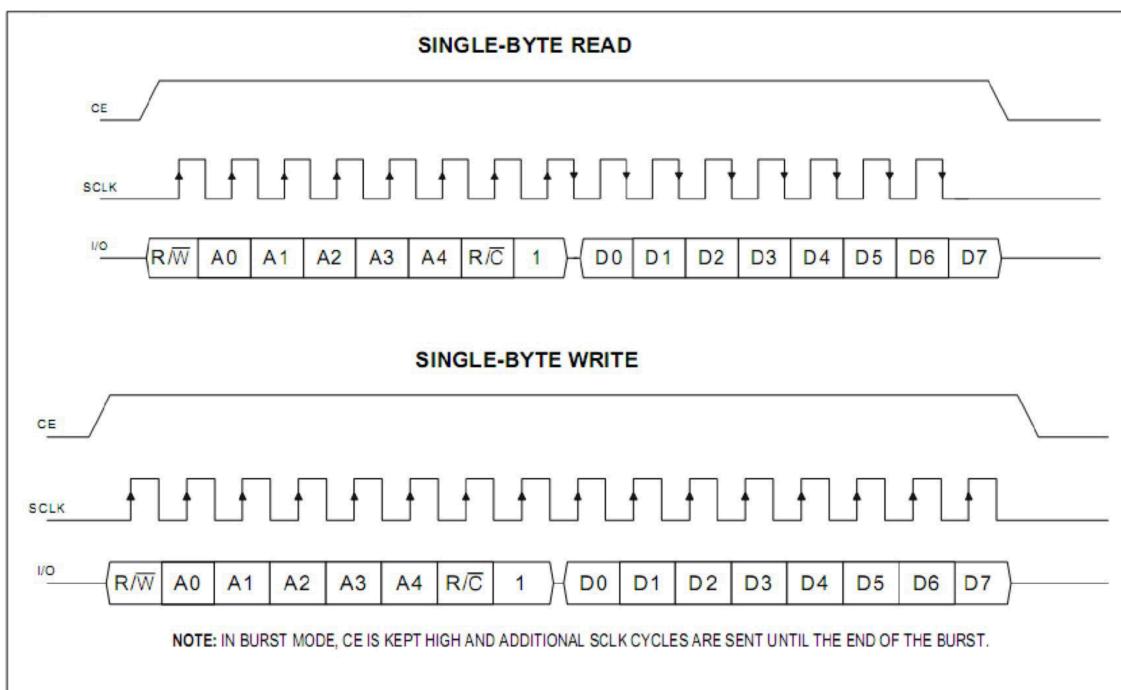


表3 寄存器地址/定义
RTC

READ	WRITE	BIT 7	BIT 6	BIT 5	BIT 4	BIT 3	BIT 2	BIT 1	BIT 0	RANGE
81h	80h	CH		10 Seconds		Seconds				00-59
83h	82h			10 Minutes		Minutes				00-59
85h	84h	12/24	0	10	Hour	Hour				1-12/0-23
				AM/PM		Date				1-31
87h	86h	0	0	10 Date		Date				1-31
89h	88h	0	0	0	10	Month				1-12
8Bh	8Ah	0	0	0	0	0	Day			1-7
8Dh	8Ch	10 Year				Year				00-99
8Fh	8Eh	WP	0	0	0	0	0	0	0	—
91h	90h	TCS	TCS	TCS	TCS	DS	DS	RS	RS	—

时钟脉冲串

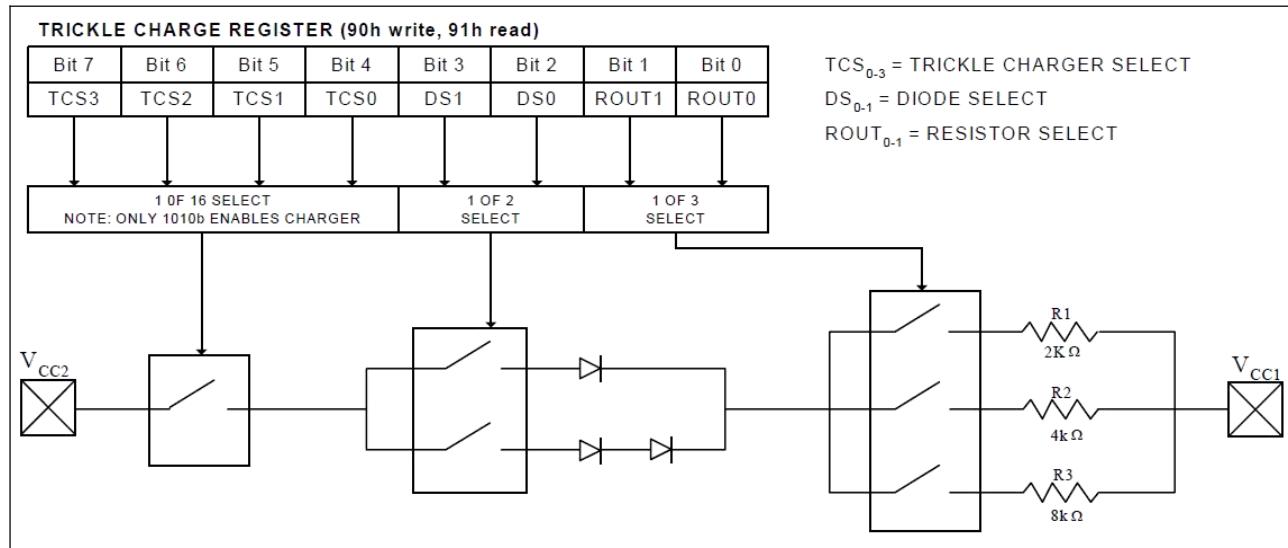
BFh	BEh
-----	-----

RAM

C1h	C0h		00-FFh
C3h	C2h		00-FFh
C5h	C4h		00-FFh
.	.		.
.	.		.
.	.		.
FDh	FCh		00-FFh

RAM脉冲串

FFh	FEh
-----	-----

图5 可编程涓流充电器


极限参数

参数	标识	值
任何管脚与地之间的电压范围		-0.5~7.0V
工作温度范围 DS1302	T _j _Min/Max	-0~70°C
工作温度范围 DS1302Z	T _j _Min/Max	-40~85°C
存储温度范围	T _a _Min/Max	-50~140°C
焊接温度 (焊接, 10s)	T_Lead	260°C

超出绝对最大额定值表中列出的应力会使器件产生永久损坏，这些只是额定值，不包括处于或者超出说明书的工作区间所指明的状态的功能性操作，长期处于绝对最大额定值会影响器件的可靠性。

推荐直流工作条件

(TA = -40°C - +85°C) (注 1)

参数	符号		状态	最小	典型	最大	单位
供电电压 VCC1,VCC2	VCC1 VCC2		(注 2, 10)	2.0	3.3	5.5	V
逻辑 1 输入	VIH		(注 2)	2.0		VCC+0.3	V
逻辑 0 输入	VIL	VCC=2.0V	(注 2)	-0.3		+0.3	V
		VCC=5V		-0.3		+0.8	

直流电气特性

条件: (TA = -40°C - +85°C) (注 1)

参数	符号	测试条件		最小	典型	最大	单位
输入漏电流	ILI		(注 5, 13)		85	500	uA
I/O 漏电流	ILO		(注 5, 13)		85	500	uA
逻辑 1 输出 (IOH=-0.4mA)	VOH	VCC=2.0V	(注 2)	1.6			V
逻辑 1 输出 (IOH=-1.0mA)		VCC=5.0V		2.4			V
逻辑 0 输出 (IOH=+1.5mA)	VOL	VCC=2.0V	(注 2)			0.4	V
逻辑 0 输出 (IOH=+4.0mA)		VCC=5.0V				0.4	V
动态供电电流 (振荡器使能)	ICC1A	VCC1=2.0V	CH=0 (注 4, 11)			0.4	mA
		VCC1=5.0V				1.2	
计时电流 (振荡器使能)	ICC1T	VCC1=2.0V	CH=0 (注 3, 11, 13)	0.2	0.3		uA
		VCC1=5.0V		0.45	1		
静态电流 (振荡器禁止)	ICC1S	VCC1=2.0V	CH=1 (注 9, 11, 13)	1	100		nA
		VCC1=5.0V		1	100		
		IND		5	200		
动态供电电流 (振荡器使能)	ICC2A	VCC2=2.0V	CH=0 (注 4, 12)			0.425	mA
		VCC2=5.0V				1.28	
计时电流 (振荡器使能)	ICC2T	VCC2=2.0V	CH=0 (注 3, 12)			25.3	uA
		VCC2=5.0V				81	
静态电流 (振荡器禁止)	ICC2S	VCC2=2.0V	CH=1 (注 9, 12)			25	uA
		VCC2=5.0V				80	
涓流充电电阻	R1			2			KΩ
	R2			4			
	R3			8			
涓流充电二极管压降	VTG			0.7			V

交流电气特性

(TA = -40°C - +85°C) (注 1)

参数	符号	测试条件	最小	典型	最大	单位
Data to CLK Setup	TDC	VCC=2.0V	(注 6)	200		
		VCC=5.0V		50		
CLK to Data Hold	TCDH	VCC=2.0V	(注 6)	280		
		VCC=5.0V		70		
CLK to Data Delay	TCDD	VCC=2.0V	(注 6, 7, 8)		800	
		VCC=5.0V			200	
CLK Low Time	TCL	VCC=2.0V	(注 6)	1000		
		VCC=5.0V		250		
CLK High Time	TCH	VCC=2.0V	(注 6)	1000		
		VCC=5.0V		250		
CLK Frequency	TCLK	VCC=2.0V	(注 6)		0.5	
		VCC=5.0V		DC	2.0	MHz
CLK Rise and Fall	TR TF	VCC=2.0V			2000	
		VCC=5.0V			500	
CE to CLK Setup	TCC	VCC=2.0V	(注 6)	4		
		VCC=5.0V		1		
CLK to CE Hold	TCCH	VCC=2.0V	(注 6)	240		
		VCC=5.0V		60		
CE Inactive Time	TCWH	VCC=2.0V	(注 6)	4		
		VCC=5.0V		1		
CE to I/O High Impedance	TCDZ	VCC=2.0V	(注 6)		280	
		VCC=5.0V			70	
SCLK to I/O High Impedance	TCCZ	VCC=2.0V	(注 6)		280	
		VCC=5.0V			70	

注 1: -40°C 的限制是设计所保证，并未进行生产测试.

注 2: 所有电压以地为参考点.

注 3: ICC1T 和 ICC2T 由 I/O 开, CE 和 SCLK 为 0 指定.

注 4: ICC1A 和 ICC2A 由 I/O 开, CE 高指定, SCLK = 2MHz 当 VCC = 5V; SCLK = 500kHz, VCC = 2.0V.

注 5: CE, SCLK, I/O 都有 40kΩ 下拉电阻接到地.

注 6: VIH = 2.0V 或 VOL = 0.8V 时测定, 10ns 最大上升下降时间.

注 7: VOH = 2.4V 或 VOL = 0.4V 时测定.

注 8: 负载电容 = 50pF.

注 9: ICC1S 和 ICC2S 由 CE, I/O, SCLK 开指定.

注 10: VCC = VCC2, 当 VCC2 > VCC1 + 0.2V; VCC = VCC1, 当 VCC1 > VCC2.

注 11: VCC2 = 0V.

注 12: VCC1 = 0V.

注 13: 典型值为+25°C 时.

电容

(TA = +25°C)

参数	符号	最小	典型	最大	单位
输入电容	CI		10		pF
I/O电容	CI/O		15		pF

图6 时序图：读数据传输

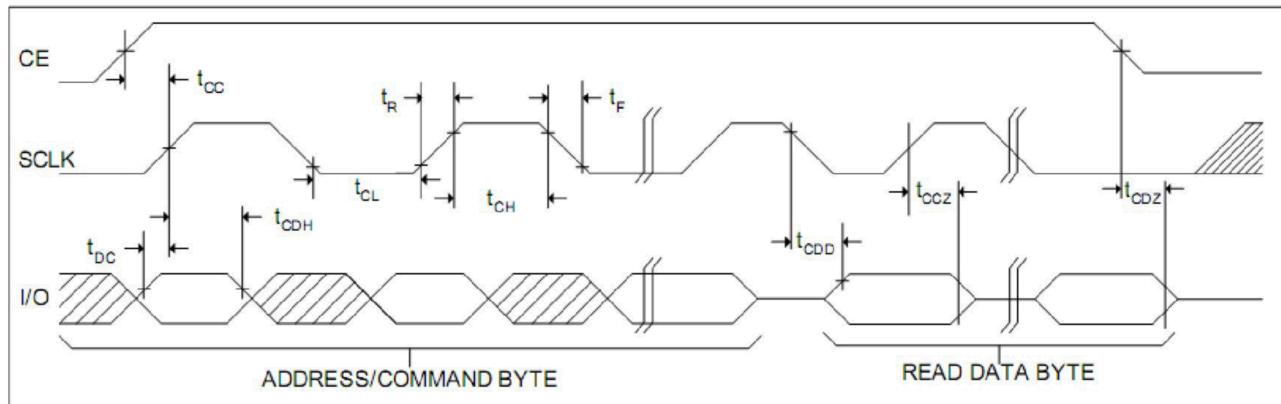
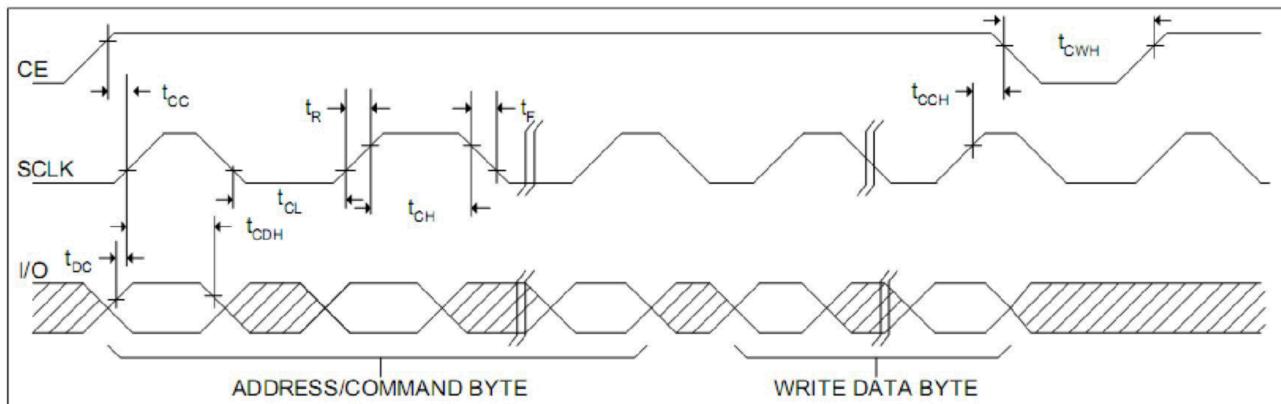


图7 时序图：写数据传输



关于时钟芯片 DS1302 的常见问题与解决方案

我们的 DS1302 内部已经集成了 12.5pF 的匹配电容, 推荐使用负载电容参数为 12.5pF 的晶振, 不需要在外部接匹配电容, 但我们还是建议用户保留一对旁路电容的焊点, 避免寄生电容对晶体的频率造成较大影响的时候, 可以作为补偿使用。

1. DS1302 的走走停停的现象:

由于 RTC 的晶振输入电路具有很高的输入阻抗, 因此, 它与晶振的连线犹如一个天线, 很容易耦合系统其余电路的高频干扰。而干扰信号被耦合到晶振引脚将导致时钟数的增加或减少。考虑到线路板上大多数信号的频率高于 32.768kHz, 所以, 通常会产生额外的时钟脉冲计数。因此, 晶振引脚应尽可能靠近芯片 X1、X2 引脚安装, 同时晶振 X1/X2 引脚的下方最好布成地平面。对于那些会产生明显的射频辐射的元件, 设计时应加以屏蔽, 并使其远离晶振, 特别是低功耗晶振, 它对邻近的射频干扰非常敏感, 往往会导致时钟加快。另外, 与振荡器启动时间、晶振的性能以及线路板的布局有关。实际上, 较大的等效串联电阻 (ESR) 和过大的电容负载都会延长振荡器的启动时间, 而且, ESR 较大时, 还会造成较大的功率损耗。

2. 使用 DS1302 不起振, 读出秒寄存器的数值为 0X80:

DS1302 在内部有一个起振控制位 CH, 它就是秒寄存器的最高位 (位 7)。CH=1 时禁止振荡电路振荡; CH=0 时使能振荡电路振荡。在 DS1302 每次上电时该位默认为 1, 振荡电路不起振, 即读出的秒寄存器的数值为 0X80。所以用户在应用时需要设置起振位 CH=0, 这样 DS1302 的时钟才能正常走动 (起振)。

3. 使用 DS1302 上电初始化显示乱码问题:

DS1302 初始化上电时内部会随机生成一组时钟数据, 直接读取显示会有一定概率出现乱码, 所以上电初始化时要人为写入一组初始化时钟数据, 详细使用可参考 DS1302_Code。

4. DS1302 晶振引脚连接 2 个 30pf 电容, 每天大约慢 4 秒, 如何进一步提高精度?

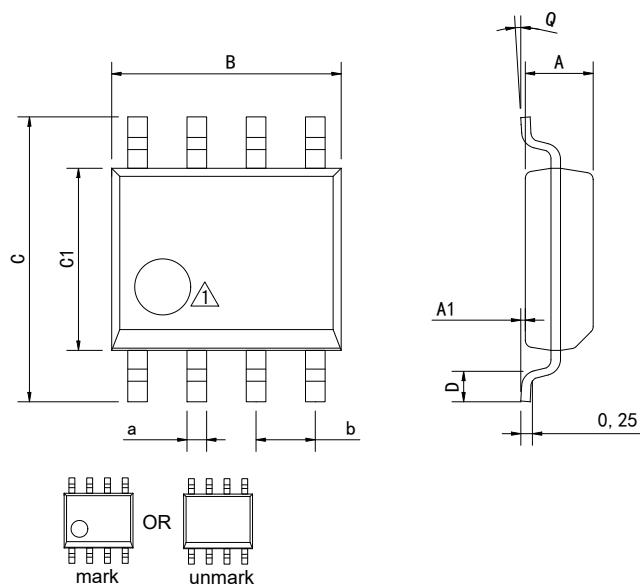
时钟每天慢 4 秒是因为晶振的外部负载电容过大, 即 30pf 电容过大。如果使用的晶振的负载电容参数为 12pf, 在 PCB 板没有分布电容影响的情况下, 推荐在晶振引脚上接 2 个 12pf 的匹配电容到地 (一边一个), 这样可以保证较高的时钟精度。一般情况下, 外接匹配电容来调节时钟精度的原则是: 如果时钟偏快, 则加大电容值; 如果时钟偏慢, 则减小电容值。

5. DS1302 有时候能写, 有时候能读, 有时候什么都不可以, 读出来的都是 FF, 换了晶振与芯片依旧会出现这种问题:

这个是 MCU 和 DS1302 通信不稳定造成, 如果 DS1302 的串行通信线不加上拉电阻直接和 MCU (单片机) 的 I/O 连接, 则可能会有通信不稳定的现象, 建议出现这个问题时在串行线上加上拉电阻 (1k-10k)。

封装外形尺寸

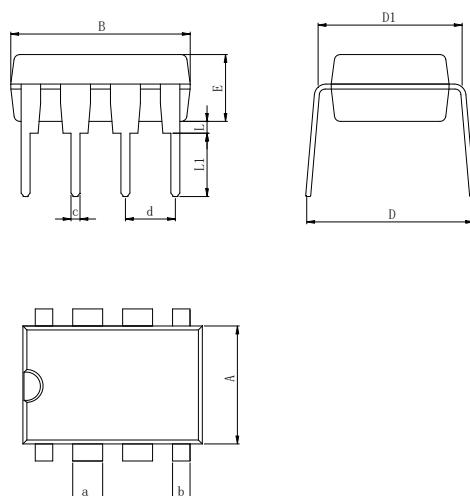
SOP-8



△ Package top mark may be in lower left corner or unmark

Dimensions In Millimeters(SOP-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	1.35	0.05	4.90	5.80	3.80	0.40	0°	0.35	1.27 BSC
Max:	1.55	0.20	5.10	6.20	4.00	0.80	8°	0.45	

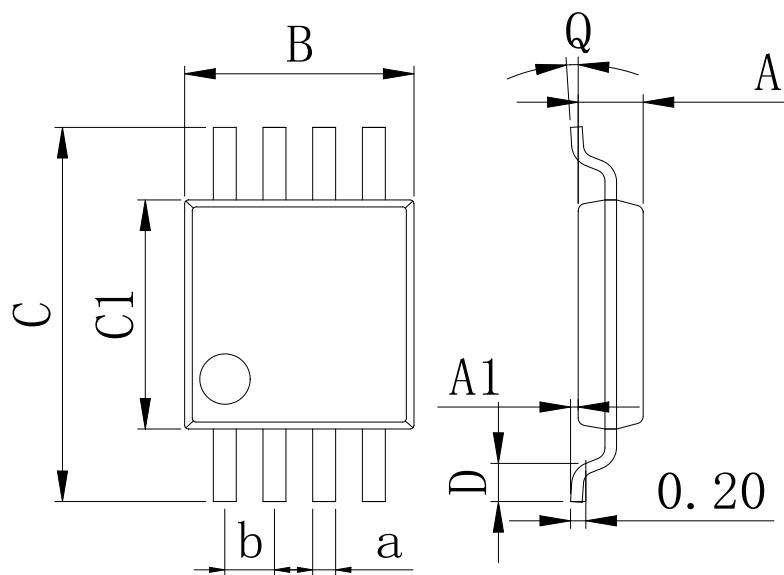
DIP-8



Dimensions In Millimeters(DIP-8)											
Symbol:	A	B	D	D1	E	L	L1	a	b	c	d
Min:	6.10	9.00	8.10	7.42	3.10	0.50	3.00	1.50	0.85	0.40	2.54 BSC
Max:	6.68	9.50	10.9	7.82	3.55	0.70	3.60	1.55	0.90	0.50	

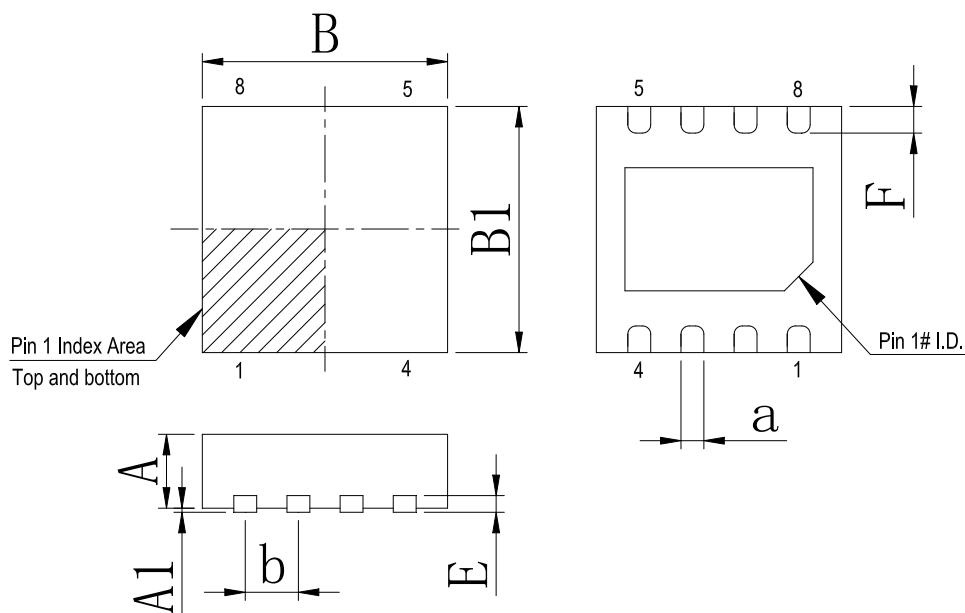
封装外型尺寸

MSOP-8



Dimensions In Millimeters(MSOP-8)									
Symbol:	A	A1	B	C	C1	D	Q	a	b
Min:	0.80	0.05	2.90	4.75	2.90	0.35	0°	0.25	0.65 BSC
Max:	0.90	0.20	3.10	5.05	3.10	0.75	8°	0.35	

DFN-8 3*3



Dimensions In Millimeters(DFN-8 3*3)								
Symbol:	A	A1	B	B1	E	F	a	b
Min:	0.85	0.00	2.90	2.90	0.20	0.30	0.20	0.65 BSC
Max:	0.95	0.05	3.10	3.10	0.25	0.50	0.34	

修订历史

版本编号	日期	修改内容	页码
V1.0	2019-3	新修订	1-15
V2.0	2025-12	DS1302 系列升级版，文档重新排版	1-18

重要声明：

华冠半导体保留未经通知更改所提供的产品和服务。客户在订货前应获取最新的相关信息，并核实这些信息是否最新且完整的。华冠半导体对篡改过的文件不承担任何责任或义务。

客户在使用华冠半导体产品进行系统设计和整机制造时有责任遵守安全标准并采取安全措施。您将自行承担以下全部责任：针对您的应用选择合适的华冠半导体产品；设计、验证并测试您的应用；确保您的应用满足相应标准以及任何其他安全、安保或其他要求。以避免潜在风险可能导致人身伤害或财产损失情况的发生。

华冠半导体产品未获得生命支持、军事、航空航天等领域应用之许可，华冠产品既不预期也不保证用于此类系统或设备，任何故障或失效都可能导致人员伤亡或严重财产损失。此类应用被视为“不安全的使用”。不安全的使用包括但不限于：手术器械、原子能控制仪器、飞机或航天器仪器、车辆使用的动力、制动或安全系统的控制或操作、交通信号仪器等所有类型的安全装置，以及旨在支持或维持生命的其他应用。华冠半导体将不承担产品在这些领域“不安全的使用”造成的后果，使用方需自行评估及承担风险，因使用方超出该产品适用领域使用所产生的一切问题和责任、损失由使用方自行承担，与华冠半导体无关，使用方不得以本协议条款向华冠半导体主张任何赔偿责任，若因使用方这种“不安全的使用”行为造成第三方向华冠半导体提出索赔，使用方应赔偿由此给华冠半导体造成的损害和责任。

华冠半导体所生产半导体产品的性能提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，测试和其他质量控制技术的使用只限于华冠半导体的质量保证范围内。每个器件并非所有参数均需要检测。

华冠半导体的文档资料，授权您仅可将这些资源用于研发本资料所述的产品的应用。您无权使用任何其他华冠半导体知识产权或任何第三方知识产权。严禁对这些资源进行其他复制或展示，您应全额赔偿因在这些资源的使用中对华冠半导体及其代理造成的任何索赔、损害、成本、损失和债务，华冠半导体对此概不负责。