

XJNG2102D 250V 1.2A 单相高低侧功率 MOSFET/IGBT 驱动芯片

1 产品特性

- 自举工作的浮地通道
- 最高工作电压为+250V
- 兼容 3.3V, 5V 和 15V 输入逻辑
- dVs/dt 耐受能力可达±50 V/ns
- Vs 负偏压能力达-9V
- 栅极驱动电压从 6V 到 20V
- 集成欠压锁定电路
 - VCC 欠压锁定正向阈值 5.5V
 - VCC 欠压锁定负向阈值 5V
 - VBS 欠压锁定阈值 3.6V
- 防直通死区逻辑
 - 死区时间设定 200ns
- 芯片传输延时特性
 - 开通/关断传输延时 Ton/Toff =150ns/140ns
 - 延迟匹配时间 50ns
- 宽温度范围-40°C ~125°C
- 输出级拉电流/灌电流能力 1.2A/1.5A
- 符合 RoHS 标准
- SOP8 封装

2 应用范围

- 电机控制
- 空调/洗衣机
- 通用逆变器
- 微型逆变器驱动

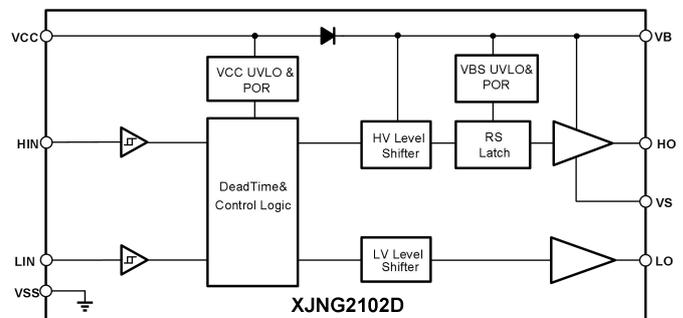
3 产品概述

XJNG2102D 是一组高压、高速功率 MOSFET 高低侧驱动芯片。具有独立的高侧和低侧参考输出通道。XJNG2102D 采用高低压兼容工艺使得高、低侧栅驱动电路可以单芯片集成，逻辑输入电平兼容低至 3.3V 的 CMOS 或 LSTTL 逻辑输出电平，输出具有大电流脉冲能力和防直通的死区逻辑。XJNG2102D 其浮动通道可用于驱动高压侧 N 沟道功率 MOSFET，浮地通道最高工作电压可达 250V。XJNG2102D 采用 SOP8 封装，可以在-40°C 至 125°C 温度范围内工作。

器件信息

零件号	封装	封装尺寸 (标称值)
XJNG2102D	SOP8	4.9mm*3.9mm

简化示意图



4 产品选型

产品型号	输入信号	防直通逻辑	死区时间	Ton/Toff (ns)	IO+/IO- (A)
XJNG2102D	HIN, LIN	YES	200ns	150/140	1.2/1.5

5 订购指南

产品名	打标印记	封装形式	装料形式	最小包装数量
XJNG2102D	 XJNG2102D XXXXX	SOP8	编带	4K/卷

6 修订历史

版本	修改内容	修改时间
V1.0	创建	2021.11.29
V2.0	产品特性及应用信息	2022.03.05
V2.1	添加VBS欠压阈值	2022.05.06
V2.2	更新最大工作电压	2022.09.06
V2.3	更新功能说明, 添加应用信息	2022.12.20

目录

1 产品特性	1
2 应用范围	1
3 产品概述	1
5 订购指南	2
6 修订历史	2
7 引脚功能描述	4
8 产品规格	5
8.1 极限工作范围	5
8.2 ESD 额定值	5
8.3 额定功率	5
8.4 热量信息	5
8.5 推荐工作范围	5
8.6 电气特性	6
8.6.1 动态参数特性	6
8.6.2 静态参数特性	6
9 功能描述	7
10 XJNG2102D 说明	8
10.1 概览	8
10.2 功能框图	8
10.3 芯片工作逻辑	8
10.4 信号输入端口	8
10.5 输出端口	8
10.6 欠压保护功能	8
11 应用信息	9
11.1 典型应用电路	9
11.2 自举电路设计指南	错误! 未定义书签。
11.3 自举电路设计指南	错误! 未定义书签。
11.4 PCB 布局指南	9
12 封装信息	11

7 引脚功能描述

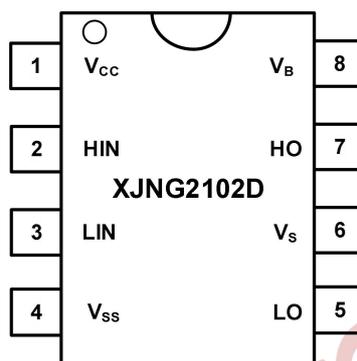


图 7-1 8-脚 SOP 顶视图

表 7-1 芯片引脚描述

编号	名称	功能
1	V _{CC}	供电电源
2	HIN	高侧信号输入
3	LIN	低侧信号输入
4	V _{SS}	地
5	LO	低侧输出
6	V _S	高侧浮动地
7	HO	高侧输出
8	V _B	高侧浮动电源

8 产品规格

8.1 极限工作范围

超过极限最大额定值可能造成器件永久性损坏。所有电压参数的额定值是以 VSS 为参考的，环境温度为 25°C。

符号	定义	最小值	最大值	单位
V _B	高侧浮动电源电压	-0.3	275	V
V _S	高侧浮动地电压	V _B - 25	V _B + 0.3	
V _{HO}	高侧输出电压	V _S - 0.3	V _B + 0.3	
V _{CC}	低侧供电电压	-0.3	25	
V _{LO}	低侧输出电压	-0.3	V _{CC} + 0.3	
V _{IN}	逻辑输入电压	-0.3	V _{CC} + 0.3	
dV _S /dt	允许瞬态 V _S 电压转换速率	—	50	V/ns

8.2 ESD 额定值

符号	定义	最小值	最大值	单位
ESD	人体放电模式	1.5	—	kV
	机器放电模式	500	—	V

8.3 额定功率

符号	定义	最小值	最大值	单位
P _D	封装功率 (TA ≤ 25°C)	—	0.625	W

8.4 热量信息

符号	定义	最小值	最大值	单位
R _{thJA}	热阻	--	200	°C/W
T _J	结温	—	150	°C
T _S	存储温度	-55	150	
T _L	引脚温度	—	300	

8.5 推荐工作范围

为了正确地操作，器件应当在以下推荐条件下使用。V_S 和 VSS 的偏置额定值是在电源电压为 15V 时进行测量的，无特殊说明的情况下，所有电压参数的额定值是以 VSS 为参考的，环境温度为 25°C。

符号	定义	最小	最大	单位
V _B	高侧浮动电源电压	V _S + 6	V _S + 20	V
V _S	高侧浮动地电压 ^{注1}	-9	250	
V _{HO}	高侧输出电压	V _S	V _B	
V _{CC}	低侧供电电压	6	20	
V _{LO}	低侧输出电压	0	V _{CC}	
V _{IN}	逻辑输入电压	0	V _{CC}	
T _A	环境温度	-40	125	°C

注 1: 可用于 VSS-50V 的瞬态负 V_S，脉冲宽度为 50ns，由设计保证。

8.6 电气特性

无特殊说明的情况下 $T_A=25^{\circ}\text{C}$, $V_{CC}=V_{BS}=15\text{V}$, $CL=1\text{nF}$ 。

8.6.1 动态参数特性

符号	定义	最小值	典型值	最大值	单位	测试条件
t_{ON}	开通传输延时	—	150	250	ns	$V_S=0\text{V}$
t_{OFF}	关断传输延时	—	140	250	ns	$V_S=250\text{V}$
t_R	开启上升时间	—	50	100	ns	
t_F	关闭下降时间	—	40	100	ns	
DT	死区时间	—	200	--	ns	
MT	延迟匹配时间(t_{ON} , t_{OFF})	—	—	50	ns	

8.6.2 静态参数特性

无特殊说明的情况下 $V_{CC}=V_{BS}=15\text{V}$, $T_A=25^{\circ}\text{C}$ 。 V_{IH} 、 V_{IL} 和 I_{IN} 参数参考 V_{SS} ，相应的适用于输入引脚 HIN 和 LIN。
 V_O 和 I_O 参数参考 V_{SS} ，并且相应的适用于输出引脚 HO 和 LO。

符号	定义	最小值	典型值	最大值	单位	测试条件
V_{CCUV+}	V_{CC} 欠压正向阈值	—	5.5	—	V	
V_{CCUV-}	V_{CC} 欠压负向阈值	—	5.0	—	V	
V_{BSUV}	V_{BS} 欠压锁定阈值	—	3.6	—	V	
I_{LK}	高侧浮动电源泄露电流	—	—	50	μA	$V_B=V_S=250\text{V}$
I_{QBS}	V_{BS} 静态电流	—	40	120	μA	$V_{IN}=0\text{V}$ or 5V
I_{QCC}	V_{CC} 静态电流	—	160	280	μA	$V_{IN}=0\text{V}$ or 5V
V_{IH}	输入逻辑高电平阈值电压	2.5	—	—	V	$V_{CC}=10\text{V}$ to 20V
V_{IL}	输入逻辑低电平阈值电压	—	—	0.8	V	$V_{CC}=10\text{V}$ to 20V
V_{OH}	输出高电平电压降 $V_{BIAS} - V_O$	—	—	0.2	V	$I_O=0\text{A}$
V_{OL}	输出低电平电压降 V_O	—	—	0.1	V	$I_O=0\text{A}$
I_{IN+}	逻辑“1”输入偏置电流	—	6	10	μA	$HIN=5\text{V}$, $LIN=5\text{V}$
I_{IN-}	逻辑“0”输入偏置电流	—	0	1	μA	$HIN=0\text{V}$, $LIN=0\text{V}$
I_{O+}	输出拉电流	—	1.2	—	A	$V_O=0\text{V}$ $PW \leq 10\mu\text{s}$
I_{O-}	输出灌电流	—	1.5	—	A	$V_O=15\text{V}$ $PW \leq 10\mu\text{s}$
V_F	最大正向导通压降	—	1.8	—	V	$I_F=200\text{mA}$

9 功能描述

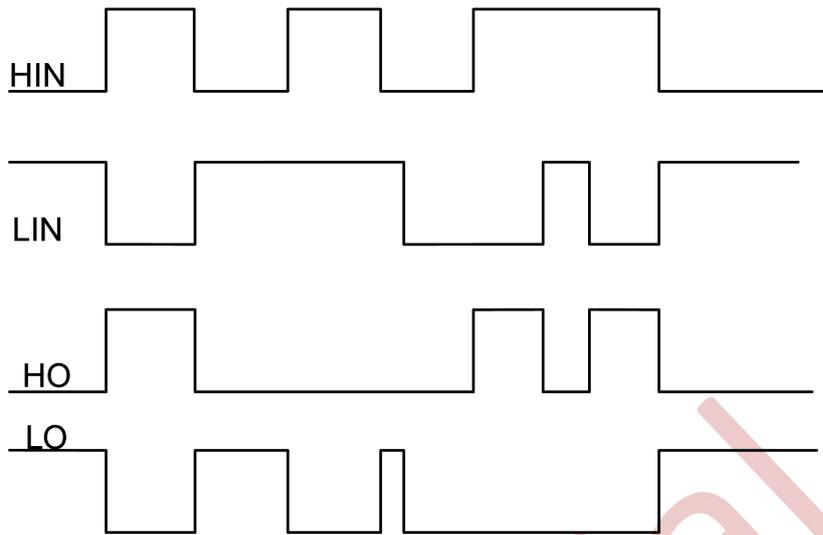


图 9-1 XJNG2102D 输入输出时序波形

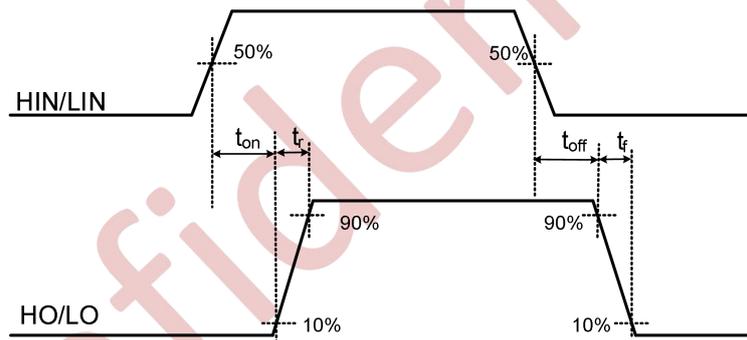


图 9-2 传输延时波形定义

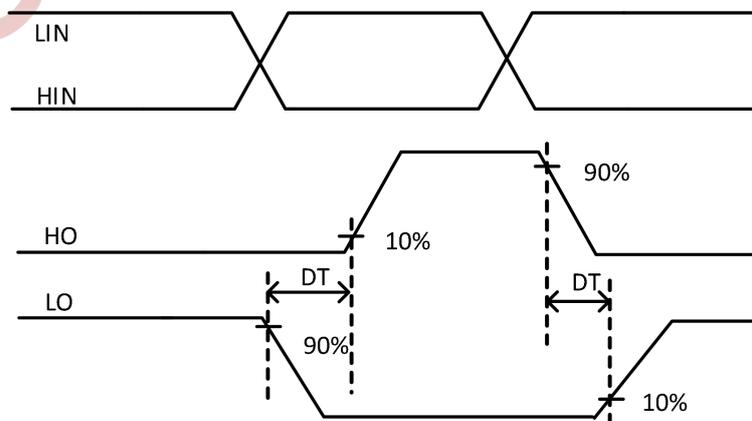


图 9-3 死区时间波形定义

10 XJNG2102D 说明

10.1 概览

XJNG2102D 是一款高压、高速功率 MOSFET 高低侧驱动芯片。具有独立的高侧和低侧参考输出通道。XJNG2102D 逻辑输入电平兼容低至 3.3V 的 CMOS 或 LSTTL 逻辑输出电平，输出具有大电流脉冲能力和防直通的死区逻辑。XJNG2102D 其浮动通道可用于驱动高压侧 N 沟道功率 MOSFET，浮地通道最高工作电压可达 250V，该浮动通道通过内置自举电路支持。另外，XJNG2102D 的高侧与低侧均包含有欠压保护功能。

10.2 功能框图

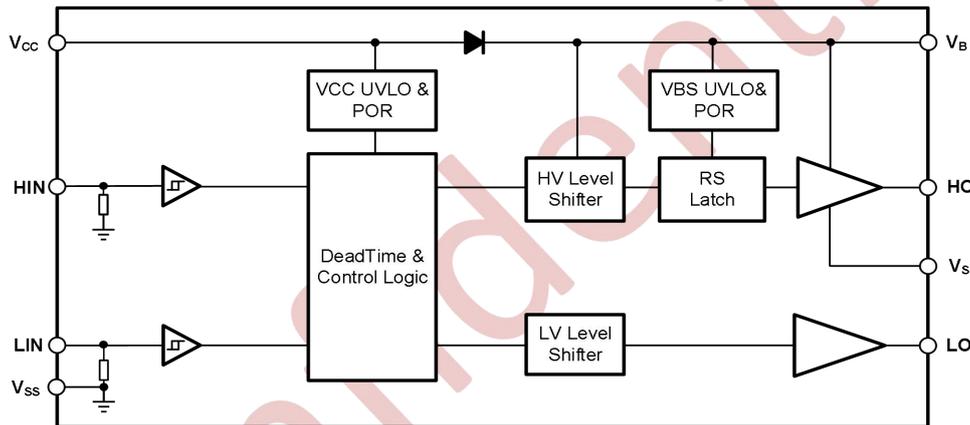


图 10-1 XJNG2102D 功能框图

10.3 芯片工作逻辑

XJNG2102D 的信号输入端口采用电平触发模式，即电压值符合逻辑要求，芯片即可正常工作，如表 10-1 所示。

表 10-1 输入输出逻辑表

INPUT		OUTPUT	
HIN	LIN	HO	LO
L	L	L	L
L	H	L	H
H	L	H	L
H	H	L	L

注：H 代表高电平；L 代表低电平

10.4 信号输入端口

XJNG2102D 包含有一相高侧和低侧信号输入端口，用于接收来自主控的控制信号。高侧与低侧之间有互锁功能，当低侧与高侧输入信号都为高时，该功能会被触发，使低侧和高侧的输出信号都变为低电平信号。且高侧与低侧信号之间存在内置的死区时间，有效避免了输出信号重叠导致。LIN 和 HIN 端口内对 VSS 设计有 800K 电阻，因此在不使用该两端口时，可以将其浮置，但建议短接至 VSS。

10.5 输出端口

输出端口内部为推挽结构，用于直接驱动功率器件 MOSFET/IGBT。低侧的输出端口参考地为 COM，高侧的输出端口参考地为 VS，其中 VS 为高压时，VB-VS 之间的电压域需要通过自举电路供电才能正常工作。VS 引脚具有一定的耐负脉冲能力，可以保证在 -9V，50ns 的脉冲条件下不发生损坏。

10.6 欠压保护功能

XJNG2102D 的低压区驱动器包含欠压保护电路，欠压保护电路可以监控电源电压 (VCC)，在电压足以驱动外部 MOSFET（达到相应预设阈值）之前，UVLO 电路将抑制所有输出。所以，当 VCC 引脚的电压上升至超过 UVLO 阈值

之前，所有输出端口都保持低电平。

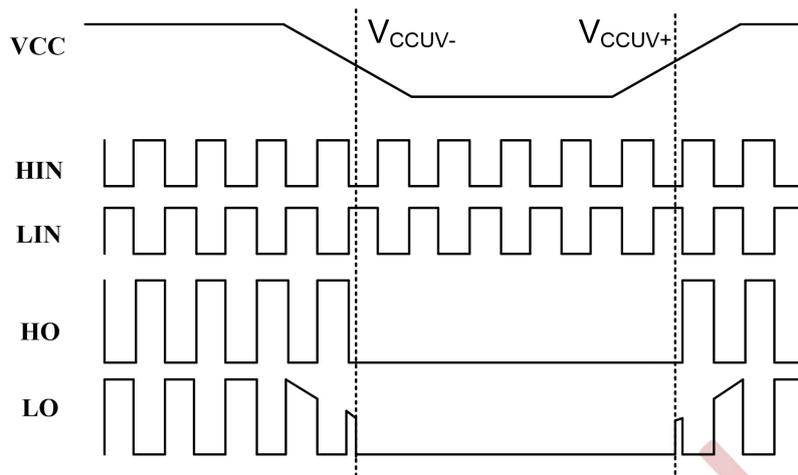


图 10-2 欠压功能波形定义

如图 10-3 所示，当 VCC 发生欠压时，所有输出信号立刻变为低电平，当 VCC 的电压再次回升超过欠压阈值时，所有输出信号恢复，且 LO 电压值与当前 VCC 保持一致，HO 电压值与当前 VB-VS 保持一致。此外 XJNG2102D 中内置了 UVLO 的阈值迟滞，上述电源电压下降触发欠压的阈值与电压回升芯片正常工作的阈值之间存在一定的迟滞量，可以防止电源电压发生波动时的输出异常波形。

11 应用信息

在大多数的应用环境中，主控 IC 的 PWM 输出级电压往往只有 3.3V 或者 5V 的能力，并不足以驱动功率端的 MOSFET，因此与 MOSFET 之间需要一个大功率的驱动级芯片用于驱动 MOSFET 的栅极电压，使驱动电压上升至 12V-15V，这样才能使 MOSFET 处于稳定的完全打开状态。同时驱动芯片提高了功率器件的开关速率和减少了相关的开关功率损耗。

11.1 典型应用电路

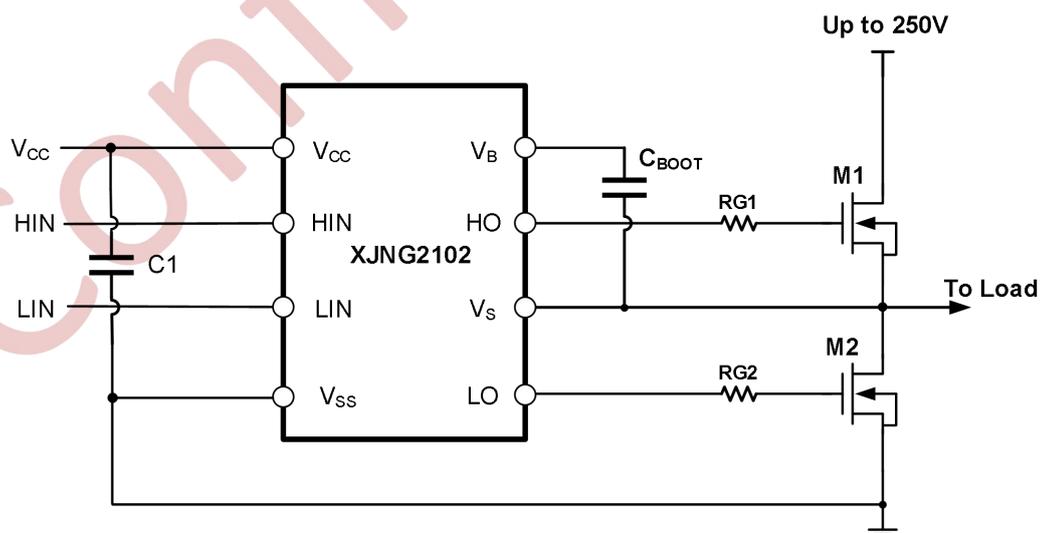


图 11-1 典型应用电路图

11.2 PCB 布局指南

为实现半桥栅极驱动芯片的出色性能，应遵循以下印刷电路板(PCB)布局布线指南。

- 应在靠近驱动芯片 VCC 和 COM 引脚之间，以及 VB 和 VS 引脚之间放置低 ESR/ESL 的电容，用于提供 VCC 和

VB 引脚的高峰值电流。

- 为防止高侧 MOSFET 漏极出现大的电压瞬变，必须在高侧 MOSFET 漏极和地(COM)之间连接一个低 ESR 电解电容和一个陶瓷电容。

- 为避免开关节点(VS)引脚上出现过大的电压负瞬变，必须尽可能减小高侧 MOSFET 源极和低侧 MOSFET（同步整流管）源极之间的寄生电感。

- 应尽量避免 VS 层与地(COM)层重叠，以更大程度减少 VS 层的开关噪声被耦合到接地层。

- 驱动芯片的散热焊盘应连接至大面积厚铜层，从而提高驱动芯片的散热性能。散热焊盘通常连接至与芯片 COM 等电位的接地层，建议仅将该散热焊盘连接至 COM 引脚。

- 接地注意事项：

- 设计接地连接的首要目标是将 MOSFET 栅极充放电回路限制在尽量小的环路面积内。这种方式降低了环路电感，能够有效避免 MOSFET 栅极上的噪声问题。同时，栅极驱动芯片应尽量靠近 MOSFET。

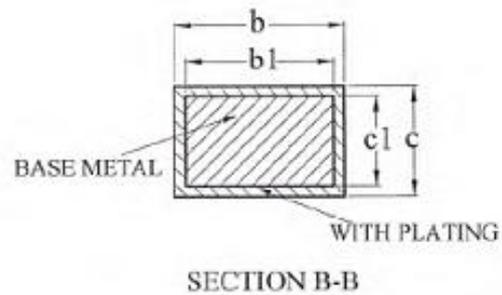
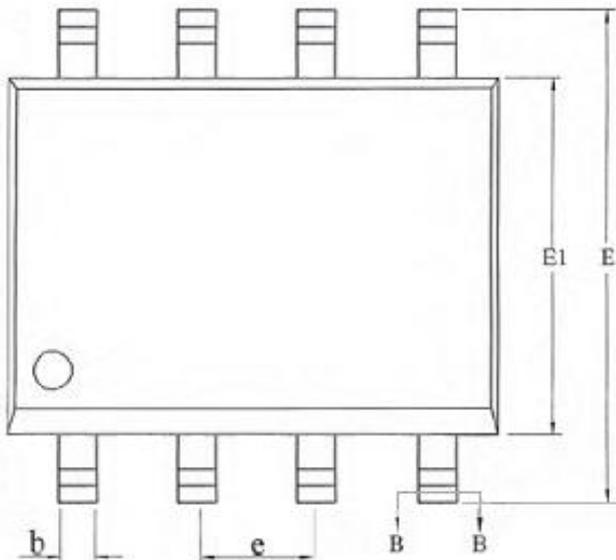
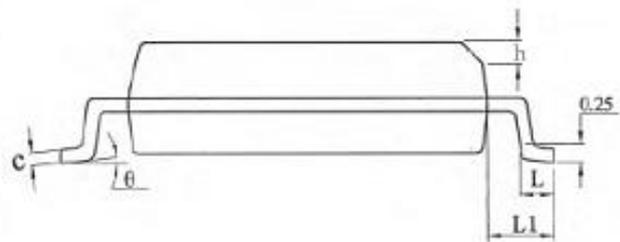
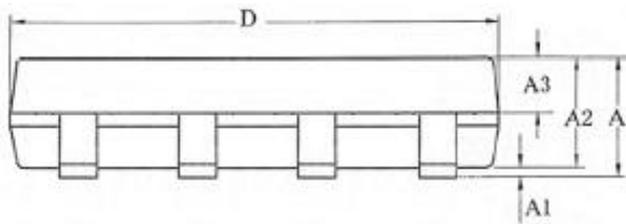
- 第二个考虑因素是确保自举电容充电路径的合理性，其中包括以地(COM)为基准的 VCC 旁路电容、自举二极管（内置）、自举电容、和低侧 MOSFET 体二极管。由于 VCC 旁路电容通过自举二极管（内置）逐周期对自举电容进行充电，且每次充电发生在非常短的时间内，因此该充电路径会通过峰值电流。尽可能减小 PCB 上自举电路的环路长度和面积，可以使自举电路工作在稳定的状态，这一点对于确保驱动芯片可靠运行至关重要。

12 封装信息

SOP-8 Package Dimensions

Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)	Size Symbol	MIN(mm)	TYP(mm)	MAX(mm)
A	-	-	1.75	D	4.70	4.90	5.10
A1	0.10	-	0.225	E	5.80	6.00	6.20
A2	1.30	1.40	1.50	E1	3.70	3.90	4.10
A3	0.60	0.65	0.70	e	1.27BSC		
b	0.39	-	0.48	h	0.25	-	0.50
b1	0.38	0.41	0.43	L	0.50		
c	0.21	-	0.26	L1	1.05BSC	-	-
c1	0.19	0.20	0.21	θ	0	-	8°

SOP-8 Package Outlines



13 免责声明

- 本公司所提供的 XJNG2102D 产品及其相关数据表（以下简称“产品”）并未针对极高可靠性要求的应用进行设计或测试，如生命支持系统、飞机控制系统或其他一旦失效可能导致严重人身伤害和/或物质损失的应用。在使用本产品于此类应用之前，请务必咨询您附近的本公司代表。
- 本公司不对因超出产品规格（包括但不限于最大额定值、操作条件范围或其他参数）的瞬时或持续使用而导致的设备故障承担责任。用户应确保在使用本产品时遵守所有规定的规格和条件。
- 本数据表所述的产品性能、特性和功能均基于产品独立状态下的测试结果，并不构成产品在用户产品或设备中安装后的性能、特性和功能的保证。对于无法在产品独立状态下评估的症状和状态，用户应始终在其产品或设备中安装并测试产品以进行验证。
- 尽管本公司致力于提供高质量、高可靠性的产品，但所有半导体产品均存在一定的失效概率。这种概率性失效可能导致事故或事件，从而危及人身安全、引发火灾或烟雾，或造成其他财产损失。因此，在设计设备时，用户应采取安全措施，以防止此类事故或事件的发生。这些措施包括但不限于安全设计保护电路和防错电路、冗余设计以及结构设计。
- 如本数据表所述的任何产品或技术数据受当地出口管制法律法规的管辖，则在获得相关当局根据上述法律颁发的出口许可证之前，不得出口此类产品。
- 本数据表及其所包含的信息（包括电路图和电路参数）仅供示例之用，并不保证用于批量生产。本公司认为本数据表中的信息是准确可靠的，但对于其使用或任何侵犯第三方知识产权或其他权利的情况，本公司不作出任何明示或暗示的保证。
- 由于产品/技术改进等原因，本数据表及其中所述的信息可能会在不事先通知的情况下发生变更。在设计设备时，请参考您打算使用的产品的“交货规范”。
- 本声明基于 2022 年 12 月的信息编制，并可能在不通知的情况下进行更改。