

特点

- EtherCAT 主站控制器
- 内部集成 2 个百兆以太网 PHY 芯片
- I/O 电压 3.3V
- 内部集成 1.2V 稳压器
- 16 bit 异步并口
- QSPI 接口
- LGA-64 封装

应用场景

- 运动控制卡

功能特性

- 集成式高性能 100 Mbps 以太网收发器
 - 符合 IEEE 802.3/802.3u 标准
 - 自动极性检测与校正
 - 自动线序自适应(Auto-MDIX)
- EtherCAT 主站控制器
 - 1~128 台从站组网
 - 异步报文收发
 - 同步报文收发
 - 冗余组网
 - 64-bit 分布式时钟(DC)
- 16 bit 异步并口
 - 地址与数据复用
 - 支持字节(8-bit) 与 字(16-bit) 读写访问
- QSPI 接口
 - 支持 SPI MODE0
 - 每周期传输 4 bit 数据
 - 支持写字节掩码 DM
 - 通信频率最高 25MHz



RoHS

订购信息

外形	产品型号	封装	字印	包装	数量
	ISN8261-GMIT	LGA-64pin	ISN8261 /YYWW (二维码)	盘装	260

1. 概述

ISN8261 是一款带有 2 个集成以太网 PHY 的 EtherCAT 主站控制器，每个 PHY 包含一个全双工 100BASE - TX 收发器，并支持 100Mbps (100BASE - TX) 操作。

ISN8261 主站控制器支持 1-128 台从站组网，并支持非冗余组网与冗余组网两种拓扑模式。

在通信过程中，ISN8261 主站控制器发送/接收 EtherCAT 基本数据帧；为了保证同步报文的实时性，ISN8261 主站控制器分别单独实现了异步报文收发控制器和同步报文收发控制器，其中，异步报文收发控制器即时发送微控制器（MCU）传递的报文；而同步报文收发控制器则先缓存报文，然后在同步事件到来后，才发送报文；同步报文收发控制器与异步报文收发控制器分时复用以太网报文收发器，且同步报文收发控制器优先级比异步报文收发控制器高。

ISN8261 实现了 64-bit 分布式时钟（DC），可以达到与从站网络误差为 $\pm 100\text{ns}$ 的 DC 同步，并产生同步信号协助微控制器 MCU 管理同步报文的收发。

ISN8261 实现了 16-bit 的异步并口和 QSPI 接口，允许微控制器（MCU）高效读写主站控制器的寄存器。其中，QSPI 支持的数据帧格式为：

- 读： 0xAA + 2 字节地址 + 3 字节 Dummy + 读数据
- 写： 0x55 + 2 字节地址 + 写数据

图 1-1 详细说明了一个典型系统应用，图 1-2 提供了 ISN8261 的内部框图。

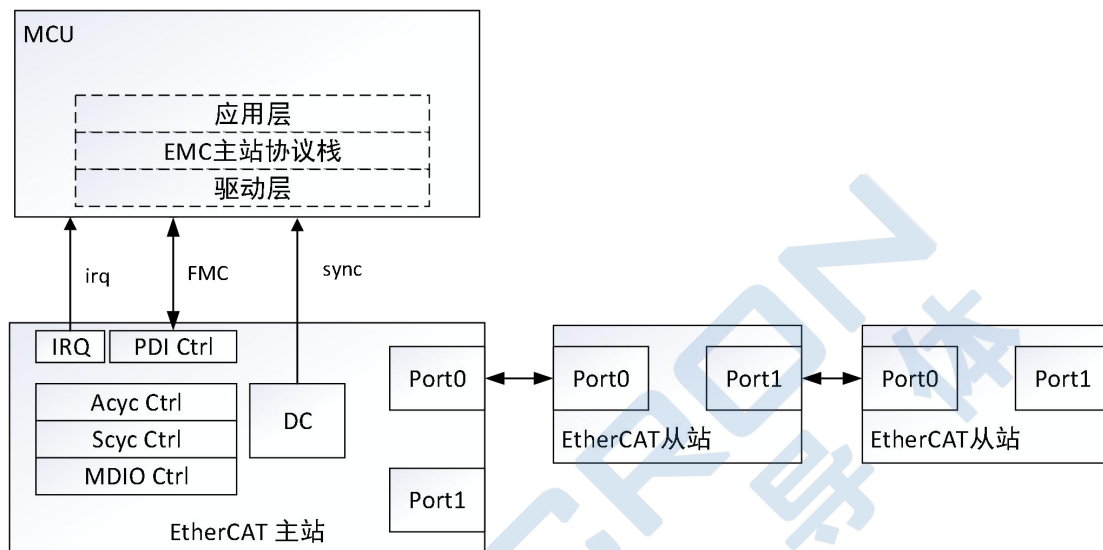


图 1-1 系统模块框图

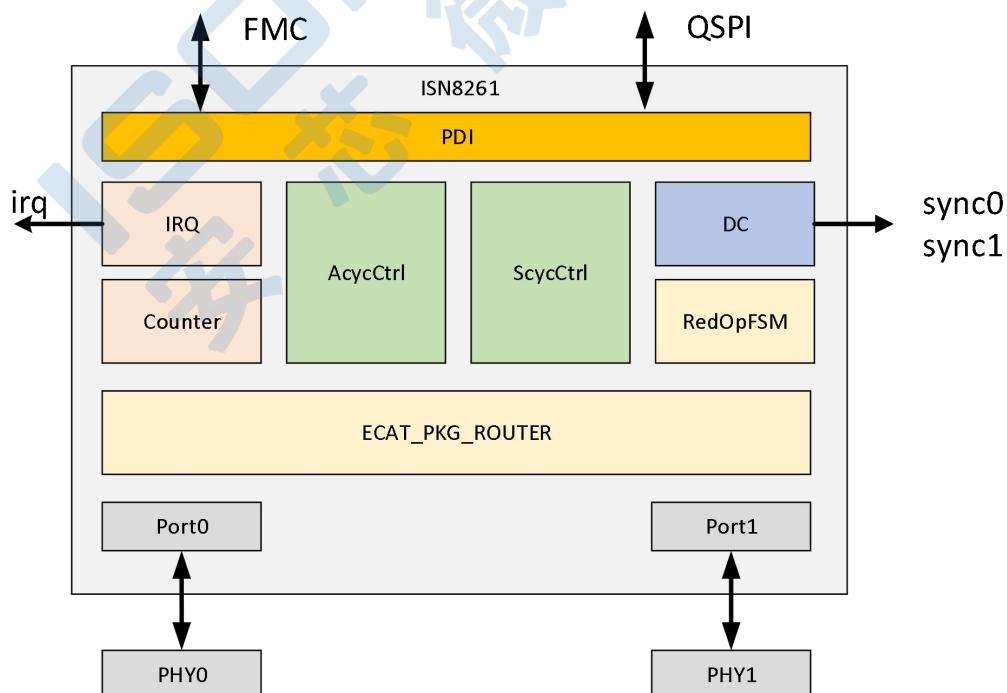


图 1-2 内部模块框图

2 管脚描述

2.1 LGA-64 封装管脚

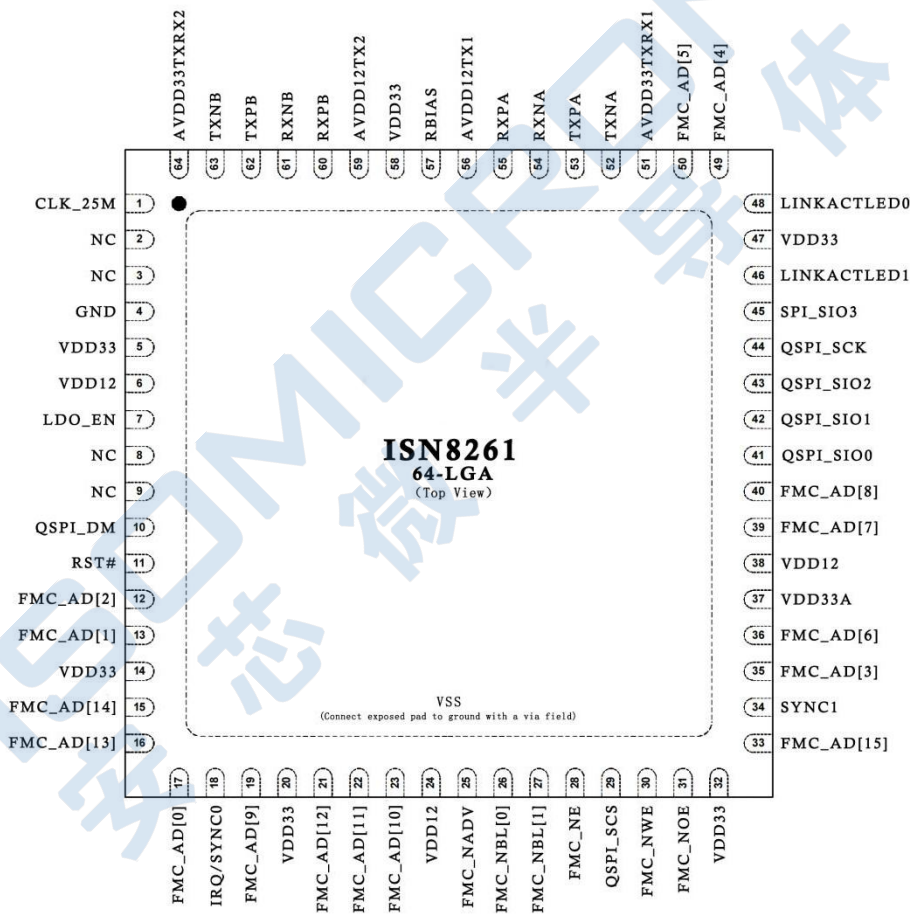


图 2-1 ISN8261 LGA-64 封装管脚

表 2-1 以表格形式详细列出了 ISN8261 64-LGA 封装的管脚分配。对于某个特定管脚无功能的情况，表格单元格将标记为 “-” 。

表 2-1 LGA-64 封装管脚分配

管脚号	管脚名	管脚号	管脚名
1	CLK_25M	33	FMC_AD[15]
2	-	34	SYNC1
3	-	35	FMC_AD[3]
4	GND	36	FMC_AD[6]
5	VDD33	37	VDD33A
6	VDD12	38	VDD12
7	LDO_EN	39	FMC_AD[7]
8	-	40	FMC_AD[8]
9	-	41	QSPI_SIO0
10	QSPI_DM	42	QSPI_SIO1
11	RST#	43	QSPI_SIO2
12	FMC_AD[2]	44	QSPI_SCK
13	FMC_AD[1]	45	SPI_SIO3
14	VDD33	46	LINKACTLED1
15	FMC_AD[14]	47	VDD33
16	FMC_AD[13]	48	LINKACTLED0
17	FMC_AD[0]	49	FMC_AD[4]
18	IRQ/SYNC0	50	FMC_AD[5]
19	FMC_AD[9]	51	AVDD33TXRX1
20	VDD33	52	TXNA
21	FMC_AD[12]	53	TXPA
22	FMC_AD[11]	54	RXNA
23	FMC_AD[10]	55	RXPA
24	VDD12	56	AVDD12TX1
25	FMC_NADV	57	RBIAS
26	FMC_NBL[0]	58	VDD33
27	FMC_NBL[1]	59	AVDD12TX2
28	FMC_NE	60	RXPB
29	QSPI_SCS	61	RXNB
30	FMC_NWE	62	TXPB
31	FMC_NOE	63	TXNB
32	VDD33	64	AVDD33TXRX2
Exposed Pad	GND		

2.2 管脚描述

本节包含对 ISN8261 各个管脚的描述。管脚描述已按功能组分类，如下所示：

- 网口 Port 0 管脚描述
- 网口 Port 1 管脚描述
- 网口 Port 0 和 Port 1 电源及公共管脚描述
- 异步并口管脚描述
- QSPI 管脚描述
- LED 管脚描述
- 通用管脚描述
- 核心和 I/O 电源管脚描述

表 2.2 网口 Port 0 管脚描述

管脚数	管脚名	IO 类型	描述
1	TXPA	AIO	网口 Port 0 双绞线发送/接收差分对 通道 1 正极
1	TXNA	AIO	网口 Port 0 双绞线发送/接收差分对 通道 1 负极
1	RXPA	AIO	网口 Port 0 双绞线发送/接收差分对 通道 2 正极
1	RXNA	AIO	网口 Port 0 双绞线发送/接收差分对 通道 2 负极

表 2.3 网口 Port 1 管脚描述

管脚数	管脚名	IO 类型	描述
1	TXPB	AIO	网口 Port 1 双绞线发送/接收差分对 通道 1 正极
1	TXNB	AIO	网口 Port 1 双绞线发送/接收差分对 通道 1 负极
1	RXPB	AIO	网口 Port 1 双绞线发送/接收差分对 通道 2 正极
1	RXNB	AIO	网口 Port 1 双绞线发送/接收差分对 通道 2 负极

表 2.4 网口 Port 0 和 Port 1 电源及公共管脚描述

管脚数	管脚名	IO 类型	描述
1	RBIAS	AI	用于内部偏置电路。外部连接 6.19 kΩ±1% 的电阻到地
1	AVDD33TXRX1	P	详细细节参考第 3 章 电源连接
1	AVDD33TXRX2	P	详细细节参考第 3 章 电源连接
1	AVDD12TX1	P	此管脚由外部 1.2V 电源或通过 PCB 从芯片的内部稳压器供电。 详细细节参考第 3 章 电源连接
1	AVDD12TX2	P	此管脚由外部 1.2V 电源或通过 PCB 从芯片的内部稳压器供电。 详细细节参考第 3 章 电源连接

表 2.5 异步并口管脚描述

管脚数	管脚名	IO 类型	描述
1	FMC_NOE	DI	异步并口读取使能， 低电平有效
1	FMC_NWE	DI	异步并口写使能， 低电平有效
1	FMC_NE	DI	异步并口片选信号， 低电平有效
1	FMC_NADV	DI	异步并口地址锁存信号， 低电平有效
2	FMC_NBL[1:0]	DI	异步并口数据字节选通信号， 低电平有效
16	FMC_AD[15:0]	DIO	异步并口数据/地址复用信号

表 2.6 QSPI 管脚描述

管脚数	管脚名	IO 类型	描述
1	QSPI_SCS	DI(PU)	QSPI 片选信号， 低电平有效
1	QSPI_SCK	DI	QSPI 串行时钟输入
4	QSPI_SIO[3:0]	DIO	QSPI 数据输入和输出。
1	QSPI_DM	DI	QSPI 写数据字节写掩码信号

表 2.7 LED 管脚描述

管脚数	管脚名	IO 类型	描述
1	LINKACTLED0	DO	此管脚是网口 Port 0 的链路/活动 LED 输出（熄灭=无链路，常亮=有链路但无活动，闪烁=有链路且有活动）。
1	LINKACTLED1	DO	此管脚是网口 Port 1 的链路/活动 LED 输出（熄灭=无链路，常亮=有链路但无活动，闪烁=有链路且有活动）。

表 2.8 通用管脚描述

管脚数	管脚名	IO 类型	描述
1	IRQ/SYNC0	DO	IRQ 与 SYNC0 复用, 可通过寄存器配置, 默认功能是 SYNC0 IRQ: 中断请求输出 SYNC0: 与从站的 SYNC0 信号同步
1	SYNC1	DO	SYNC1: 主站发送同步报文同步事件
1	RST#	DI	作为输入, 此管脚低电平复位芯片。
1	LDO_EN	AI	连接到 3.3V 时, 使能内部 1.2V 稳压器
1	CLK_25M	ICLK	外部 25 MHz 晶振时钟输入。该信号由单端时钟振荡器驱动。

表 2.9 核心和 I/O 电源管脚描述

管脚数	管脚名	IO 类型	描述
6	VDD33	P	+3.3 V 电源用于内部稳压器和 IO。
1	VDD33A	P	+3.3V 电源用于内部 PLL
3	VDD12	P	由片上稳压器供电, 除非通过 REG_EN 配置为稳压器关闭模式。管脚 6 应使用与地并联的去耦电容。
1	GND	P	公共接地。此裸露焊盘必须通过过孔阵列连接到地

3 电源连接

图 3-1 和图 3-2 分别显示了内部稳压器启用和禁用情况下的芯片电源连接关系。第 3.1 节提供了有关芯片内部稳压器的更多信息。

图 3-1 启用稳压器的电源连接

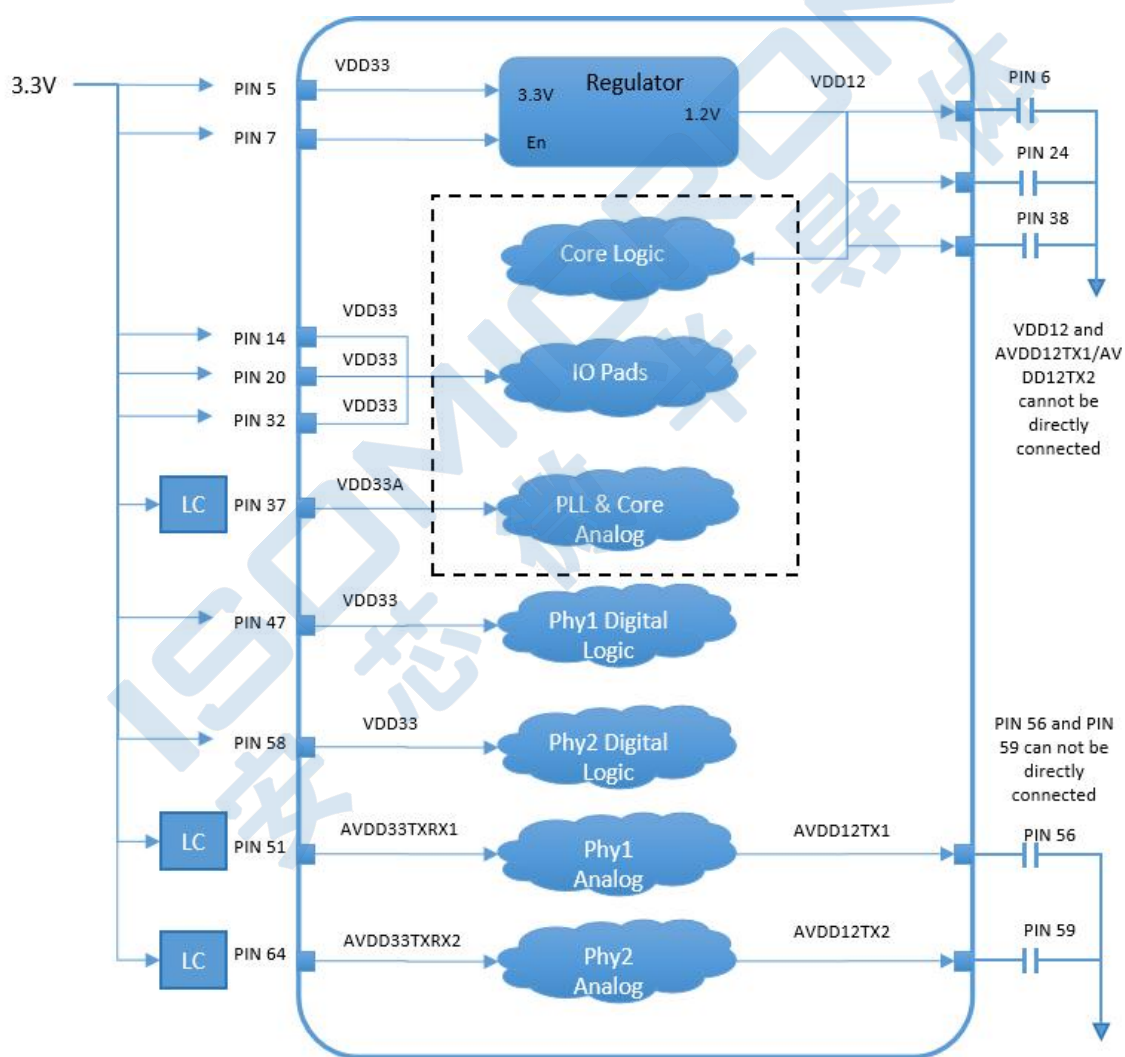
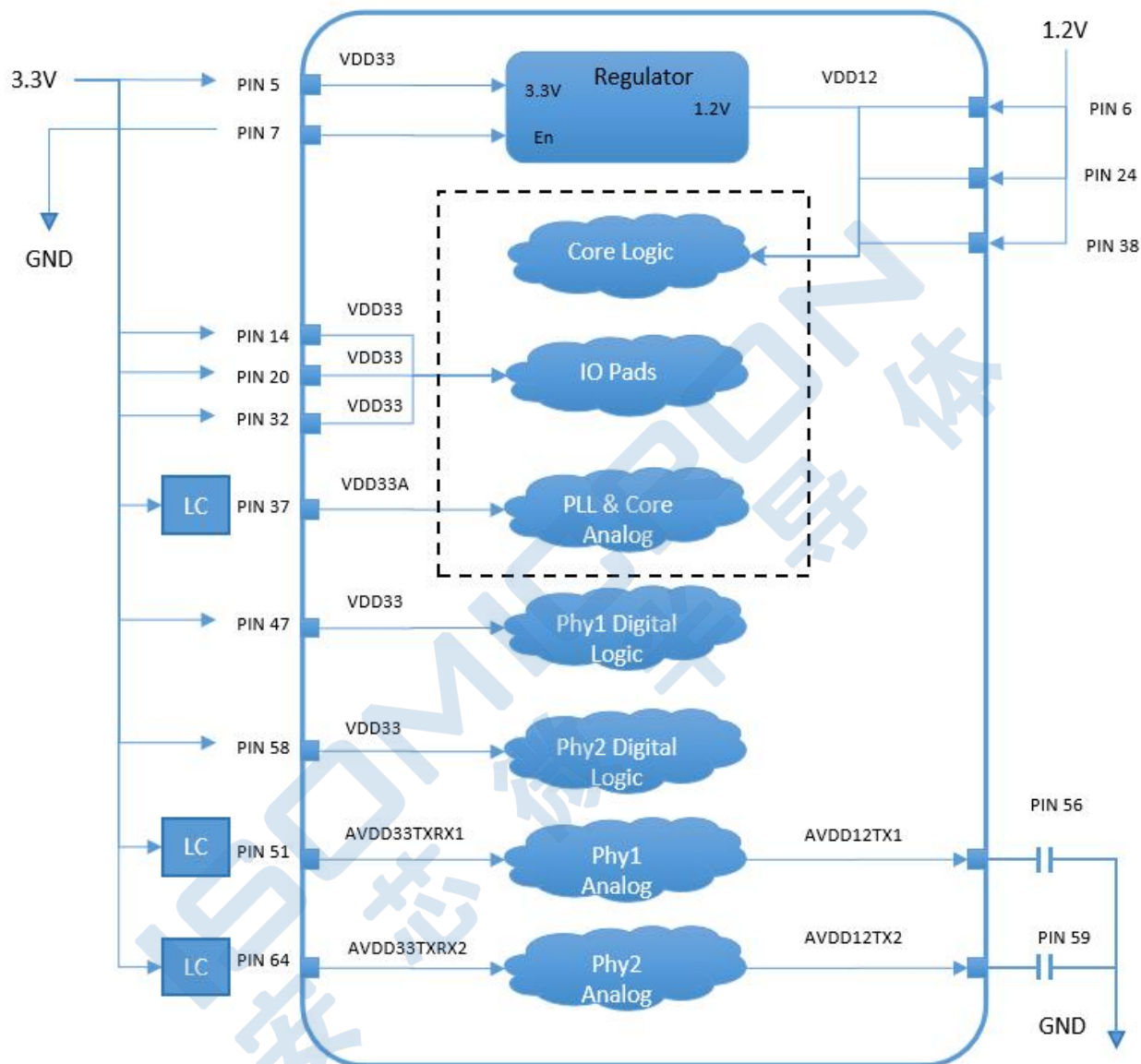


图 3-2 禁用稳压器的电源连接



3.1 内部稳压器

ISN8261 包含三个内部的 1.2V 稳压器：

- 1.2V 核心电压稳压器
- 1.2V PHY1 稳压器
- 1.2V PHY2 稳压器

3.1.1 1.2 V 核心稳压器

核心电压稳压器为芯片提供 1.2V 电压。

当 REG_EN 输入管脚连接到 3.3V 时，开启片内 1.2V 核心电压稳压器，并且在 VDD33 管脚上接收 3.3V 电压。

稳压器相关的 VDD12 管脚需对地并联 1 颗 0.1 uF 的电容。

当 REG_EN 输入管脚连接到 VSS 时，禁用片内 1.2V 核心电压稳压器。并且在 VDD33 管脚上接收 3.3V 电压。

此时，芯片内部的 1.2V 核心电压必须由 VDD12 管脚接到板上的 1.2V 来供电。

3.1.2 1.2 V PHY1 稳压器

PHY1 稳压器为 PHY1 的模拟电路提供 1.2V 电压。

3.1.3 1.2 V PHY2 稳压器

PHY2 稳压器为 PHY2 的模拟电路提供 1.2V 电压。

4. 时钟复位

4.1 时钟

ISN8261 通过芯片管脚 CLK_25M 提供单端的系统时钟输入, 通过 PLL 为系统提供 100MHz 的主时钟, 以及内部 Phy 的时钟。

芯片的 CLK_25M 管脚需外接 1 个固定频率 25MHz 有源晶振, 给芯片提供时钟输入。目前暂不支持外部无源晶振的时钟输入。

4.2 复位

ISN8261 提供多种硬件和软件复位源, 允许对芯片的不同层级进行复位。所有复位可以分为以下三个复位类型, 具体描述见以下章节:

- 芯片级复位
 - 上电复位 (POR)
 - RST# 管脚复位

4.2.1 芯片级复位

芯片级复位会激活所有内部功能的复位, 从而复位整个芯片。芯片级复位可以通过以下几种方式来触发:

- **上电复位 (POR)**

当芯片首次上电, 或掉电后重新上电时, 将发生上电复位。此操作将复位芯片内的所有电路。

- **RST# 管脚复位**

将 RST#管脚拉低会触发芯片级复位。此事件会复位芯片内的所有电路。

RST#管脚复位通常大约需要 760 μ s。

5. 寄存器描述

5.1 Type(0x0000:0x0000)

Bits	描述	复位值
7:0	EtherCAT 主站类型	8001

5.2 EtherCAT Master Configuration

5.2.1 Config0(0x0008:0x0008)

Bits	描述	权限	复位值
0	0: 不支持同步数据报文(Scyc)的收发 1: 支持同步数据报文(Scyc)的收发	RO	
1	0: 不支持冗余组网模式 1: 支持冗余组网模式	RO	
7:4	保留	-	

5.2.2 Config1(0x0009:0x0009)

Bits	描述	权限	复位值
3:0	异步数据报文(Acyc) 收发报文的 FIFO 深度	RO	0x8
7:4	表明一个同步周期内能收发的最大同步数据报文(Scyc)数, 如果 Config0[0]为 0, 该寄存器数值为 0	RO	0x8

5.3 Source MAC Address

5.3.1 FuncSMAC(0x0020:0x0025)

Bits	描述	权限	复位值
47:0	EtherCAT 主站发送同步数据报文(Scyc)和发送异步数据报文(Acyc)的 SMAC 地址	RW	00:00:00:00:00:00

5.3.2 BeatSMAC(0x0020:0x0025)

Bits	描述	权限	复位值
47:0	EtherCAT 主站发送心跳报文 SMAC 地址, 如果 Config0[1] 为 0, 该寄存器不实现	RW	FF:FF:FF:FF:FF:FF

5.4 BeatInterval(0x002C:0x002C)

Bits	描述	权限	复位值
2:0	EtherCAT 主站发送心跳报文的间隔时间, 单位 us 0: 间隔 1us 1: 间隔 2us ... 7: 间隔 8us	RW	0x1

5.5 EscNodes(0x0030:0x0031)

Bits	描述	权限	复位值
15:0	EtherCAT 从站网络中的节点数, 硬件解析广播报文 (BRD/BWR) 的 wkc 来获取得到	RO	0x0

5.6 OpStatus(0x0032:0x0033)

Bits	描述	权限	复位值
15:0	EtherCAT Op 状态	RW	0x0

5.7 Redundancy Operation

5.7.1 RedOpCtrl(0x0040:0x0040)

Bits	描述	权限	复位值
0	0: 非冗余组网模式 1: 冗余组网模式 Config0[1] 为 0 时, 该 bit 无效	RW	0x0
1	在非冗余组网模式下, 选择用于 EtherCAT 主站收发报文的通信网口 0: 选择主网口 Port0 作为通信网口 1: 选择辅网口 Port1 作为通信网口	RW	0x0
7:2	保留	-	-

5.7.2 RedOpStat(0x0041:0x0041)

Bits	描述	权限	复位值
3:0	冗余组网状态: 0x0: 非冗余组网状态 0x8: 冗余组网状态 0xB: EtherCAT 从站网络异常状态(异常 1)	RO	0x0

	0xF: 主站网口 Port0 网络异常状态(异常 2) 0x7: 主站网口 Port1 网络异常状态(异常 3) 其他: 其他状态为硬件临时状态, 软件可能无法捕捉 Config0[1] 为 0 时, 该字段为 0		
4	软件写 1 后, 恢复冗余组网状态到冗余组网(网络正常)模式(0x8)	RW1C	0x0
6:5	保留	-	-
7	冗余组网网络异常中断状态, 硬件置 1, 软件写 0 清除	RW0C	0x0

5.7.3 RedOpXcptInfo(0x0044:0x0047)

Bits	描述	权限	复位值
15:0	在冗余组网网络异常模式下, 主网口 Port 0 的子网络下, EtherCAT 从站节点数, 软件写 0 清除, 在冗余组网网络异常模式下, EtherCAT 从站节点信息持续更新。 当冗余组网状态为 0xF(异常 2)时, 该字段为 0	RW0C	0x0
31:16	在冗余组网网络异常模式下, 辅网口 Port 1 的子网络下, EtherCAT 从站节点数, 软件写 0 清除, 在冗余组网网络异常模式下, EtherCAT 从站节点信息持续更新。 当冗余组网状态为 0x7(异常 3)时, 该字段为 0	RW0C	0x0

5.8 EMCRReset(0x0050:0x0050)

Bits	描述	权限	复位值
7:0	写：连续写复位序列：0x52('R'), 0x45('E'), 0x53('S') 触发复位 读[1:0]：复位序列的状态： 0：初始化 1：已经写了 0x52('R'), 先前状态是 00 2：已经写了 0x45('E'), 先前状态是 01 3：已经写了 0x53('S'), 先前状态是 10, 进入该状态后，启动对主站的复位	RW	0x0

5.9 Interrupt

5.9.1 IrqReq(0x0200:0x0201)

Bits	描述	权限	复位值
0	异步数据报文(Acyc) 接收 FIFO AcycRxBuffer 非空中断 软件读取完 FIFO AcycRxBuffer 中存放的数据报文后, 清除中断	RO	0x0
1	异步数据报文(Acyc) 接收 FIFO AcycRxBuffer 已满中断 软件读取 FIFO AcycRxBuffer 中存放的数据报文后, 清 除中断	RO	0x0
2	TxScyc 同步事件中断, 软件往寄存器 ScycCSR (0x0700 : 0x0701) 的 bit 15 写 0 清除中断	RO	0x0
3	冗余组网网络异常中断, 软件往寄存器 RedOpStat(0x0041:0x0041) 写 0 清除中断	RO	0x0
7:4	保留	-	-

5.9.2 IrqMask(0x0200:0x0201)

Bits	描述	权限	复位值
0	异步数据报文(Acyc) 接收 FIFO AcycRxBuffer 非空中断	RW	0x0

	掩码		
1	异步数据报文(Acyc) 接收 FIFO AcycRxBuffer 已满中断掩码	RW	0x0
2	TxScyc 同步事件中断掩码	RW	0x0
3	冗余组网网络异常中断掩码	RW	0x0
7:4	保留	-	-

5.10 Package Counter

5.10.1 AcycTxCounter(0x0300:0x0307)

Bits	描述	权限	复位值
63:0	EtherCAT 主站发送的异步数据报文(Acyc)数(包含重复的报文), 软件写 0 清除	RW0C	0x0

5.10.2 AcycRxCounter(0x0308:0x030F)

Bits	描述	权限	复位值
63:0	EtherCAT 主站接收的异步数据报文(Acyc)数(包含重复的报文), 软件写 0 清除	RW0C	0x0

5.10.3 AcycTxCounterUniq(0x0310:0x0317)

Bits	描述	权限	复位值
63:0	EtherCAT 主站发送的异步数据报文(Acyc)数(不包含重复的报文), 软件写 0 清除	RW0C	0x0

5.10.4 AcycRxCounterUniq(0x0318:0x031F)

Bits	描述	权限	复位值
------	----	----	-----

63:0	EtherCAT 主站接收的异步数据报文(Acyc)数(不包含重复的报文), 软件写 0 清除	RW0C	0x0
------	---	------	-----

5.10.5 ScycTxCounter(0x0320:0x0327)

Bits	描述	权限	复位值
63:0	EtherCAT 主站发送的同步数据报文(Scyc), 软件写 0 清除	RW0C	0x0

5.10.6 ScycRxCounter(0x0328:0x032F)

Bits	描述	权限	复位值
63:0	EtherCAT 主站接收的异步数据报文(Scyc)数, 软件写 0 清除	RW0C	0x0

5.11 Error Counter

5.11.1 AcycTxErrCounter(0x0380:0x0381)

Bits	描述	权限	复位值
15:0	EtherCAT 主站发送的错误异步数据报文(Acyc)数, 表示软件写入 AcycTxBuffer 的报文存在错误。计数器计数到 0xFFFF 后停止计数, 软件写 0 清除	RW0C	0x0

5.11.2 AcycRxErrCounter(0x0382:0x0383)

Bits	描述	权限	复位值
15:0	EtherCAT 主站接收的错误异步数据报文(Acyc)数。计数器计数到 0xFFFF 后停止计数, 软件写 0 清除	RW0C	0x0

5.11.3 AcycRxLostCounter(0x0384:0x0385)

Bits	描述	权限	复位值
15:0	EtherCAT 主站丢失的异步数据报文(Acyc)数。计数器计数到 0xFFFF 后停止计数, 软件写 0 清除	RW0C	0x0

5.11.4 ScycTxErrCounter(0x038:0x0387)

Bits	描述	权限	复位值
------	----	----	-----

15:0	EtherCAT 主站发送的错误同步数据报文(Scyc)数, 表示软件写入的同步数据报文(Scyc)存在错误。。计数器计数到 0xFFFF 后停止计数, 软件写 0 清除	RW0C	0x0
------	---	------	-----

5.11.5 ScycRxErrCounter(0x0388:0x0389)

Bits	描述	权限	复位值
15:0	EtherCAT 主站接收的错误同步数据报文(Scyc)数。计数器计数到 0xFFFF 后停止计数, 软件写 0 清除	RW0C	0x0

5.11.6 ScycRxLostCounter(0x038A:0x038B)

Bits	描述	权限	复位值
15:0	EtherCAT 主站丢失的同步数据报文(Scyc)数。计数器计数到 0xFFFF 后停止计数, 软件写 0 清除	RW0C	0x0

5.11.7 ScycTxMissCounter(0x038C:0x038D)

Bits	描述	权限	复位值
15:0	EtherCAT 主站发送错失的同步数据报(Scyc)数。 在寄存器 ScycCSR(0x0700:0x0701)的 bit 12 为 0 时,	RW0C	0x0

	如果上个周期软件没有写同步数据报文, 则当前的同步周期, 主站不会发送同步数据报文, 下个同步周期, 该计数器计数错失的同步数据报文数(Scyc)。计数器计数到 0xFFFF 后停止计数, 软件写 0 清除		
--	---	--	--

5.11.8 Prot0RxCounter(0x038E:0x038E)

Bits	描述	权限	复位值
7:0	主网口 Port0 接收的错误报文数, 计数器计数到 0xFF 后停止计数, 软件写 0 清除	RW0C	0x0

5.11.9 Prot1RxCounter(0x038E:0x038E)

Bits	描述	权限	复位值
7:0	辅网口 Port1 接收的错误报文数, 计数器计数到 0xFF 后停止计数, 软件写 0 清除	RW0C	0x0

5.12 Physical Layer

5.12.1 MICtrlStat(0x0500:0x0501)

Bits	描述	权限	复位值
------	----	----	-----

7:0	保留	-	0x0
9:8	MDIO 命令寄存器： 0: 没有命令/MI 空闲 1: 读命令 2: 写命令 3: 保留/无效命令	RW	0x0
12:10	保留	-	0x0
13	读错误 0: 没有读错误 1: 读错误发生(PHY 或寄存器不可用) 写 0x0511 清除	RWC	0x0
14	命令错误 0: 上一个命令成功执行 1: 无效命令 硬件成功执行命令后清除，或者软件往 bit 9-8 写 0 清除	RO	0x0
15	Busy 0: MI 接口空闲 1:MI 接口繁忙	RO	0x0

5.12.2 PhyAddr(0x0502:0x0502)

Bits	描述	权限	复位值
4:0	Phy 地址， MDIO 最终访问的 PHY 地址由寄存器 PhyAddr[4:0] + PhyRstLinkPol[7:4] 得到	RW	0x0
7:5	保留	-	0x0

5.12.3 PhyRegAddr(0x0503:0x0503)

Bits	描述	权限	复位值
4:0	Phy 寄存器地址	RW	0x0
7:5	保留	-	0x0

5.12.4 PhyData(0x0504:0x0505)

Bits	描述	权限	复位值
15:0	读写 Phy 寄存器的数据	RW	0x0

5.12.5 PhyRstLinkPol(0x0506:0x0506)

Bits	描述	权限	复位值
0	主网口 Port 0 的 Phy 芯片复位控制 0:复位触发 1:复位释放	RW	0x0
1	主网口 Port 0 的 Link 信号有效的极性 0: 主网口 Port 0 的 Link 信号的有效极性是低电平 1: 主网口 Port 0 的 Link 信号的有效极性是高电平	RW	0x0

2	辅网口 Port 1 的 Phy 芯片复位控制 0:复位触发 1:复位释放	RW	0x0
3	辅网口 Port 1 的 Link 信号有效的极性 0: 辅网口 Port 1 的 Link 信号的有效极性是低电平 1: 辅网口 Port 1 的 Link 信号的有效极性是高电平	RW	0x0
7:4	Phy 地址的偏移量	RW	0x0

5.12.6 PhyMdcFreq(0x0508:0x0508)

Bits	描述	权限	复位值
7:0	MDIO 接口的时钟分频 0: 2.5MHz 1: 2.5MHz / 2 2: 2.5MHz / 4 3: 2.5MHz / 6 ... 255: 2.5MHz / 510	RW	0x0

5.12.7 LinkCSR(0x0509:0x0509)

Bits	描述	权限	复位值
0	主网口 Port 0 的 Link 状态: 0: Link 信号无效 1: Link 信号有效	RO	0x0
1	主网口 Port 0 的通信状态: 0: 没有通信 1: 已处于通信状态	RO	0x0
2	辅网口 Port 1 的 Link 状态: 0: Link 信号无效 1: Link 信号有效	RO	0x0
3	辅网口 Port 1 的通信状态: 0: 没有通信 1: 已处于通信状态	RO	0x0
4	主网口 Port0 通信状态控制 0: 通信状态由 Link 信号控制 1: 强制关闭通信状态	RW	0x0
5	辅网口 Port1 通信状态控制 0: 通信状态由 Link 信号控制 1: 强制关闭通信状态	RW	0x0

5.12.8 MIITxClkRelock(0x050A:0x050A)

Bits	描述	权限	复位值
0	主网口 Port 0 的 MII 接口发送报文时钟重新锁定, 软件写 1, 硬件自动清零	RW1C	0x0
0	辅网口 Port 1 的 MII 接口发送报文时钟重新锁定, 软件写 1, 硬件自动清零	RW1C	0x0

5.13 Acyc Tx/Rx Control

5.13.1 AcycRxBuffCSR(0x0600:0x0601)

Bits	描述	权限	复位值
7:0	异步数据报文(Acyc)接收 FIFO AcycRxBuffer 中已存放的报文数	RO	0x0
8	用于指示异步数据报文(Acyc)接收 FIFO AcycRxBuffer 是否为空 0: FIFO AcycRxBuffer 非空 1: FIFO AcycRxBuffer 为空	RO	0x1
9	用于指示异步数据报文(Acyc)接收 FIFO AcycRxBuffer 是否为已满 0: FIFO AcycRxBuffer 未滿 1: FIFO AcycRxBuffer 已滿	RO	0x0
14:10	保留	-	0x0
15	软件写 1 清空异步数据报文 (Acyc) 接收 FIFO AcycRxBuffer,硬件自动清零	RW1C	0x0

5.13.2 AcycRepeat(0x0602:0x0603)

Bits	描述	权限	复位值
15:0	异步数据报文(Acyc)重复发送次数 0: 重复发送 1 次 1: 重复发送 2 次 ... N: 重复发送 N+1 次	RW	0x0

5.13.3 AcycRepeatTxSta(0x0604:0x0604)

Bits	描述	权限	复位值
0	用于指示异步数据报文(Acyc)重复发送报文是否已完成 0: 正在发送异步数据报文(Acyc) 1: 异步数据报文(Acyc)已发送完成	RW	0x0
7:1	保留	-	0x0

5.13.4 AcycRepeatInterval(0x0606:0x0607)

Bits	描述	权限	复位值
0	重复发送异步数据报文(Acyc)的间隔时间, 单位 us	RW	0x0

5.13.5 AcycRxErrStat(0x0610:0x061F)

Bits	描述	权限	复位值
127:0	Index 为 0-127 的异步数据报文(Acyc)接收错误状态寄存器，每次接收异步报文时，根据异步报文的 Index 更新对应的 bit，或者软件写 0 清零。 Bit 0: Index 为 0 的异步数据报文(Acyc) 接收错误 Bit 1: Index 为 1 的异步数据报文(Acyc) 接收错误 ... Bit 127: Index 为 127 的异步数据报文(Acyc)接收错误	RW0C	0x0

5.13.6 AcycRxLostStat(0x0620:0x062F)

Bits	描述	权限	复位值
127:0	Index 为 0-127 的异步数据报文(Acyc)接丢失状态寄存器，检测到接收异步报文丢失时，根据异步报文的 Index 更新对应的 bit，或者软件写 0 清零。 Bit 0: Index 为 0 的异步数据报文(Acyc) 接收丢失 Bit 1: Index 为 1 的异步数据报文(Acyc) 接收丢失 ... Bit 127: Index 为 127 的异步数据报文(Acyc)接收丢失 硬件根据对比发送与接收报文的 Index 顺序判断丢失，对于软件而言，存在滞后性。	RW0C	0x0

5.14 Scyc Tx/Rx Control

5.14.1 ScycCSR(0x0700:0x0701)

Bits	描述	权限	复位值
7:0	同步数据报文的重复发送次数 0: 重复发送 1 次 1: 重复发送 2 次 ... N: 重复发送 N+1 次	RW	0x0
11:8	每个同步周期发送的同步数据报文数量 0: 禁用同步数据报文(Scyc)收发控制器 1: 每个同步周期发送 1 个同步数据报文(Scyc) 2: 每个同步周期发送 2 个同步数据报文(Scyc) 3: 每个同步周期发送 3 个同步数据报文(Scyc) 4: 每个同步周期发送 4 个同步数据报文(Scyc) 5: 每个同步周期发送 5 个同步数据报文(Scyc) 6: 每个同步周期发送 6 个同步数据报文(Scyc) 7: 每个同步周期发送 7 个同步数据报文(Scyc) 8-15: 每个同步周期发送 8 个同步数据报文(Scyc)	RW	0x0
12	同步数据报文(Scyc)发送模式:	RW	0x0

	0: 如果某个同步周期, 软件没有写同步报文, 下个同步周期, EtherCAT 主站不发送同步数据报文 1: 如果某个同步周期, 软件没有写同步报文, 下个同步周期, EtherCAT 主站重发上一次发送的同步数据报文 (Scyc)		
13	保留	-	0x0
14	指示同步报文是否发送完成 EtherCAT 主站在 TxScyc 时刻将寄存器清零, 同步报文发送完成后 置 1。	RO	0x0
15	TxScyc 同步中断状态, TxScyc 时刻到来时置 1, 软件写 0 清零	RW0C	0x0

5.14.2 ScycRxStat(0x0702:0x0702)

Bits	描述	权限	复位值
7:0	上个同步周期, 同步数据报文(Scyc) 的接收状态(1: 已接收, 0: 丢失/错误), 硬件在 TxScyc 时刻更新状态, 软件写清零 Bit 0: 第 1 个同步数据报文(Scyc)的接收状态 Bit 1: 第 2 个同步数据报文(Scyc)的接收状态 ...	RWC	0x0

	Bit 7: 第 8 个同步数据报文(Scyc)的接收状态		
--	-------------------------------	--	--

5.14.3 ScycRxErr(0x0703:0x0703)

Bits	描述	权限	复位值
7:0	上个同步周期，同步数据报文(Scyc) 的接收错误状态(1: 接收错误, 0: 接收正确), 硬件在 TxScyc 时刻更新状态, 软件写清零 Bit 0: 第 1 个同步数据报文(Scyc)的接收错误状态 Bit 1: 第 2 个同步数据报文(Scyc)的接收错误状态 ... Bit 7: 第 8 个同步数据报文(Scyc)的接收错误状态	RWC	0x0

5.15 Distributed Clocks

5.15.1 Port0TxTimestamp(0x0900:0x0903)

Bits	描述	权限	复位值
31:0	EtherCAT 主站主网口 Port0 发送 EtherCAT 报文 BWR 0x0900 的起始位时间戳	RO	0x0

5.15.2 Port0RxTimestamp(0x0904:0x0907)

Bits	描述	权限	复位值
31:0	EtherCAT 主站主网口 Port0 接收 EtherCAT 报文 BWR 0x0900 的起始位时间戳	RO	0x0

5.15.3 Port1TxTimestamp(0x0908:0x090B)

Bits	描述	权限	复位值
31:0	EtherCAT 主站辅网口 Port1 发送 EtherCAT 报文 BWR 0x0900 的起始位时间戳	RO	0x0

5.15.4 Port1RxTimestamp(0x090C:0x090F)

Bits	描述	权限	复位值
31:0	EtherCAT 主站辅网口 Port1 接收 EtherCAT 报文 BWR 0x0900 的起始位时间戳	RO	0x0

5.15.5 SystemTime(0x0910:0x0917)

Bits	描述	权限	复位值
63:0	系统时间的本地副本，软件读系统时间的第一个字节 (0x0910) 时锁存寄存器，保证软件读取的连续性	RO	0x0

5.15.6 EmcRxTimestamp(0x0918:0x091F)

Bits	描述	权限	复位值
63:0	EtherCAT 主站最终接收 EtherCAT 报文 BWR 0x0900 的时间戳	RO	0x0

5.15.7 SystemTimeOffset(0x0920:0x0927)

Bits	描述	权限	复位值
63:0	本地时间与系统时间的差值，软件写完 8 个字节后，才更新	RW	0x0

5.15.8 SystemTimeOffset(0x0928:0x092B)

Bits	描述	权限	复位值
31:0	参考时间的 EtherCAT 从站到 EtherCAT 主站之间的传播 延迟，软件软件写完 4 个字节后，才更新	RW	0x0

5.15.9 SystemTimeDiff(0x092C:0x092F)

Bits	描述	权限	复位值
31:0	本地系统时间副本与接收到的系统时间值之间的平均差异 $\text{Difference} = \text{Received SystemTime} + \text{Delay Time} - \text{Local Copy of SystemTime}$	RO	0x0

5.15.10 SpeedCounterStart(0x0930:0x0931)

Bits	描述	权限	复位值
15:0	用于调整系统时间本地副本的带宽，写操作复位内部的滤波器，软件写完 2 个字节后，才更新	RW	0x1000

5.15.11 SpeedCounterDiff(0x0932:0x0933)

Bits	描述	权限	复位值
15:0	本地时钟周期与参考时钟周期之间的平均偏差	RO	0x0

5.15.12 SpeedCounterFilterDepth(0x0935:0x0935)

Bits	描述	权限	复位值
7:0	用于平均时钟周期偏差的滤波器深度	RW	0x0C

5.15.13 Sync0StartTime(0x0940:0x0947)

Bits	描述	权限	复位值
63:0	写[63:0]: SYNC0 的起始系统时间 (ns), 需要软件写完 8 个字节后, 才生效 读[63:0]: 下一个 SYNC0 脉冲的系统时间(ns), 软件读第一个字节(0x0940) 时锁存寄存器, 保证软件读取的连续性	RW	All ones

5.15.14 TxScycSystemTime(0x0948:0x094F)

Bits	描述	权限	复位值
63:0	读[63:0]: 下一个 TxScyc 脉冲的系统时间(ns), 软件读第一个字节(0x0948) 时锁存寄存器, 保证软件读取的连续性	RO	All ones

5.15.15 TxScycShiftTime(0x0950:0x0953)

Bits	描述	权限	复位值
31:0	TxScyc 的脉冲触发系统时间相对于 Sync0 的脉冲触发系统时间的偏差, 软件要写完 4 个字节后, 才更新	RW	0x0

5.15.16 SyncCycleTime(0x0954:0x0957)

Bits	描述	权限	复位值
31:0	两个连续的 Sync0 或 TxScyc 脉冲的间隔时间(ns) 0: 单次触发模式, 仅生成一个 Sync0 或 TxScyc 脉冲	RW	0x0

5.15.17 SyncPulseLength(0x0958:0x0959)

Bits	描述	权限	复位值
15:0	Sync0 或 TxScyc 脉冲宽度(10ns)	RW	0x0

5.15.18 SyncActivation(0x095A:0x095A)

Bits	描述	权限	复位值
0	启用/禁用 Sync0/Txscyc 脉冲 0: 禁用 Sync0/Txscyc 脉冲 1: 启用 Sync0/Txscyc 脉冲	RW	0x0

5.16 AcycTx(0x1000:0x17FF)

Bits	描述	权限	复位值
-	异步报文发送 FIFO 缓冲区，往该内存写完整的 EtherCAT 报文后，主站会异步报文封装发送出去	WO	-

5.17. AcycRx(0x1800:0x1FFF)

Bits	描述	权限	复位值
-	异步报文接收 FIFO 缓冲区，内存存放接收的异步报文	RO	-

5.18 ScycTxSegX

Seg0: 0x8000:0x87FF

Seg1: 0x8800:0x8FFF

Seg2: 0x9000:0x97FF

Seg3: 0x9800:0x9FFF

Seg4: 0xA000:0xA7FF

Seg5: 0xA800:0xAFFF

Seg6: 0xB000:0xB7FF

Seg7: 0xB800:0xBFFF

Bits	描述	权限	复位值
-	用于缓存待发送的第 X 个同步数据报文	WO	-

5.19 ScycRxSegX

Seg0: 0xC000:0xC7FF

Seg1: 0xC800:0xCFFF

Seg2: 0xD000:0xD7FF

Seg3: 0xD800:0xDFFF

Seg4: 0xE000:0xE7FF

Seg5: 0xE800:0xEFFF

Seg6: 0xF000:0xF7FF

Seg7: 0xF800:0xFFFF

Bits	描述	权限	复位值
-	上个同步周期接收的第 X 个同步数据报文	RO	-

6. 电气特性

6.1 绝对最大额定值

电源电压(VDD12TX1, VDD12TX2, VDD12) (注 1)	-0.16 V 至 +1.32 V
电源电压(VDD33TXRX1, VDD33TXRX2, VDD33BIAS, VDD33, VDD33A)	-0.16 V 至 +3.63 V
输入信号管脚相对于地的正电压	+3.63 V
输入信号管脚相对于地的负电压	-0.16 V
OSCI 相对于地的正电压	+3.63 V
存储温度	-55°C 至 +150°C
最大存储结温	+150°C
引线温度范围	参考 JEDEC 规范 J-STD-020
HBM ESD 性能	±2000V
CDM ESD 性能	±2000V
极限工作温度	-40°C 至 +85°C

6.2 工作条件

电源电压 (VDD12TX1, VDD12TX2, VDD12)	+1.14 V 至 +1.26 V
模拟端口电源电压 (VDD33TXRX1, VDD33TXRX2, VDD33BIAS, VDD33A)	+3.135 V 至 +3.465 V
I/O 电源电压 (VDD33) (注 1)	+3.135 V 至 +3.465 V
长期工作温度 (TA)	-40°C 至 +65°C

注 1: 在未为芯片供电的情况下, 请勿驱动输入信号。

说明: 只有在此节指定的范围内, 才能保证芯片的正常运行。芯片完成上电后, VDD33 电压必须保持在 $\pm 10\%$ 的范围内。如果在芯片完成上电后电压变化超过 $\pm 10\%$, 可能会导致芯片运行错误。

6.3 功耗

模式	最大功耗 (W)
100BASE-TX, 内部稳压器启用, 工作温度 Ta=85℃	1

6.4 直流 (DC) 规格

I/O 直流电气特性

IO	VIL(V)		VIH(V)		VOL(V)	VOH(V)
	Min	Max	Min	Max	Max	Min
LVC MOS33	-0.16	0.8	2	3.465	0.4	VDD33-0.4

PHY 数字 I/O 电气特性

VIL(V)		VIH(V)		VOL(V)	VOH(V)
Min	Max	Min	Max	Max	Min
-0.5	0.2*VDD33	0.8*VDD33	3.3V+0.5V	0.1*VDD33	0.9*VDD33

100BASE-TX 收发器特性

Parameter	Symbol	Min	Typ	Max	Units	Notes
Peak Differential Output Voltage High	VPPH	950	-	1050	mVpk	注 2
Peak Differential Output Voltage Low	VPPL	-950	-	-1050	mVpk	注 2
Signal Amplitude Symmetry	VSS	98	-	102	%	注 2
Signal Rise and Fall Time	tRF	3.0	-	5.0	ns	注 2
Rise and Fall Symmetry	tRFS	-	-	0.5	ns	注 2
Duty Cycle Distortion	tCD	-0.25	-	0.25	ns	注 3
Overshoot and Undershoot	VOS	-	-	5	%	
Jitter	-	-	-	1.4	ns	注 4

注 2：在变压器的线路侧测量，线路已替换为 100 Ω (+/- 1%) 电阻。

注 3：从 16 纳秒脉冲宽度偏离，测量点位于脉冲峰值的 50%处。

注 4：以差分方式测量。

6.5 交流 (AC) 规格

本节详细介绍了芯片的各种交流时序规格。

6.5.1 上电时序

图 6-1 和 图 6-2 说明了 ISN8261 芯片上电顺序的要求。VDD33、VDD33A、VDD33TXRX1、VDD33TXRX2、和 VDD33BIAS 必须全部在规定的时段 t_{pon} 内达到工作水平。当内部稳压器被禁用时，VDD12、VDD12TX1 和 VDD12TX2 也包含在此要求中。

芯片电源可以按任意顺序关闭，只要它们都在规定的时段 t_{poff} 内达到 0 V 即可。

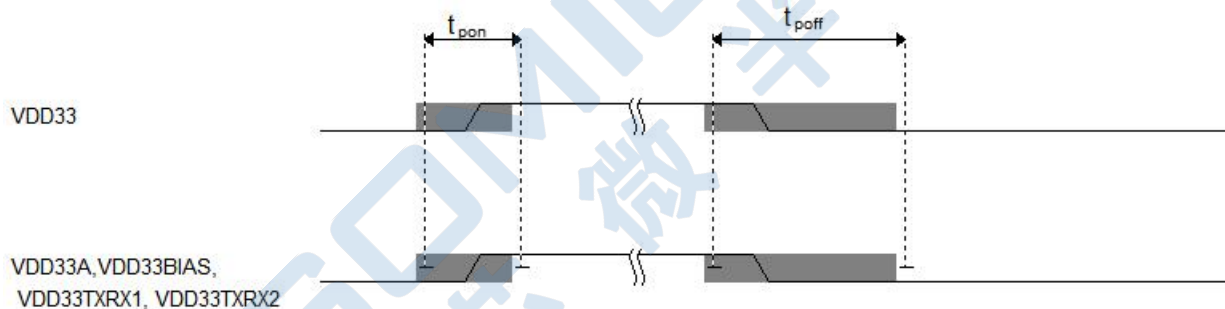


图 6-1: 上电时序 - 内部稳压器

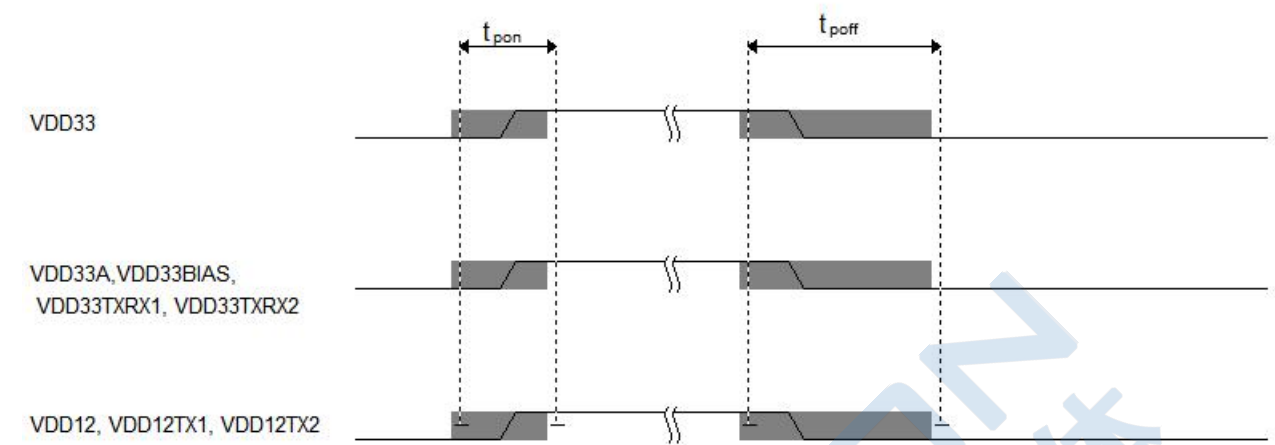


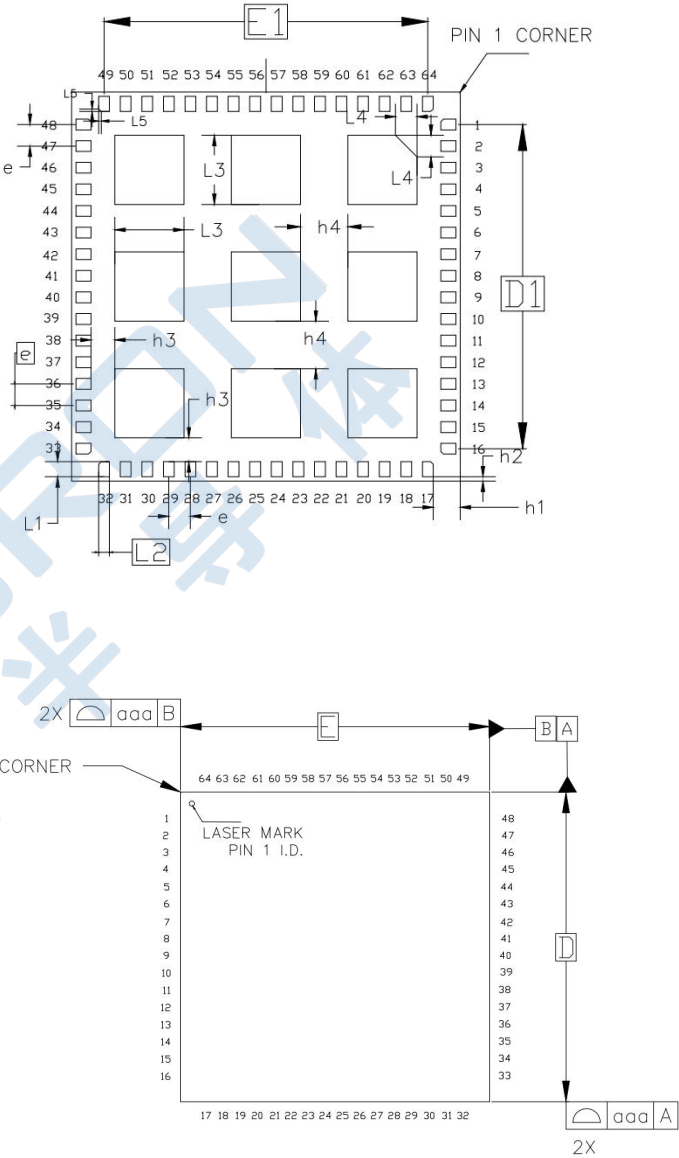
图 6-2：上电时序 - 外部稳压器

电源时序定时值

Symbol	Description	Min	Typ	Max	Units
t_{pon}	Power supply turn on time	-	-	100	ms
t_{poff}	Power supply turn off time	-	-	600	ms

7. 封装

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.80	1.86	1.92
A1	1.50 BASIC		
c	0.32	0.36	0.40
E	8.90	9.00	9.10
D	8.90	9.00	9.10
E1	7.50 BASIC		
D1	7.50 BASIC		
e	0.50 BASIC		
L1	0.30	0.35	0.40
L2	0.20	0.25	0.30
L3	1.55	1.60	1.65
L4	0.45	0.50	0.55
L5	0.05	0.06	0.07
h1	0.625 REF		
h2	0.100 REF		
h3	0.550 REF		
h4	1.100 REF		
aaa	0.10		
ccc	0.10		



免责声明

- ISOMICRON 保留在任何时候在不另行通知的情况下对 ISOMICRON 产品和/或本文件进行更改、更正、增强、修改和改进的权利。买方在下单前应获取有关 ISOMICRON 产品的最新相关信息。ISOMICRON 产品根据订单确认时的销售条款进行销售。
- 买方全权负责 ISOMICRON 产品的选择和使用，ISOMICRON 不承担应用协助或买方产品设计的责任。
- ISOMICRON 在此不授予任何知识产权的明示或暗示许可。
- ISOMICRON 对产品是否适用于任何特定用途或任何产品的持续生产，不作任何保证。在法律允许的最大范围内，ISOMICRON 不承担：
 - a. 包括但不限于特殊性、间接性或附带性损害或预期收益或商业利益的赔偿责任；
 - b. 任何隐含保证，如特定应用适用性的保证。
- 您可能从未经授权第三方获得及享用服务，本公司对其合法性概不负责，亦不承担法律责任。
- 本产品不适用于军工、航天、汽车、医疗、生命维持或救生应用，或任何其他可能导致人员伤害或死亡的应用，不得用于非法用途。
- 未尽事项请参考公司官网相关声明。