

Hi8000 BOOST 恒压控制驱动芯片

1. 特性

- 宽输入电压：2.7-40V
- 2.5V 启动
- 高效率：最高可达 95%
- 逐周期限流保护
- 可编程的软启动
- 内置过温保护
- 支持 PWM，PFM 以及 BURST 工作模式
- 内置 40V LDO 供电
- 支持低功耗关机模式
- 关机电流小于 2uA
- 可设定工作频率
- 恒压精度 $\leq\pm 3\%$
- 封装：ESSOP10

2. 应用领域

- 移动设备供电
- 太阳能
- 音频功放模块供电
- 锂电升压应用

4. 芯片选型：

3. 说明

Hi8000 是一款外围电路简单的 BOOST 升压恒压控制驱动芯片，适用于 2.7-40V 输入电压范围的升压恒压电源应用领域，启动电压低至 2.5V。

芯片会根据负载的大小自动切换 PWM，PFM 和 BURST 模式以提高各个负载端的电源系统效率。

本芯片可以通过 EN 脚实现低待机关机功能，当 EN 脚接 VIN 的时候，系统正常工作，当 EN 脚位被拉低，系统关机，此时流入芯片内部的电流小于 2uA，进入低功耗待机模式。

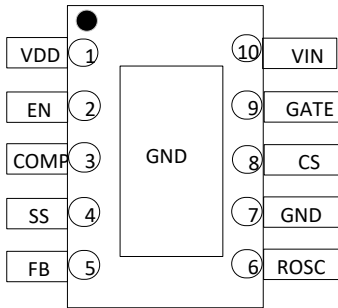
此外芯片还可以通过 ROSC 脚设置系统开关频率，当 ROSC 悬空，开关频率为 130KHz，当 ROSC 拉高，开关频率为 260KHz，如果需要别的开关频率，可以在 ROSC 上对地加电阻实现。

芯片支持软启动功能，调节 SS 端口的电容大小，可以改变软启动的时间。

芯片支持逐周期的限流保护，过温保护，当保护机制被触发时，芯片会及时关闭 GATE 的输出，有效保护电源系统以及输出负载。

型号	驱动 (A)	封装形式	编带数量 (颗/盘)
Hi8000	外置 MOS	ESSOP10	4000

5. 管脚配置



编号	管脚名称	功能描述
1	VDD	内部 LDO 供电
2	EN	芯片使能
3	COMP	环路补偿
4	SS	软启动设置
5	FB	输出电压反馈
6	ROSC	开关频率设置
7	GND	芯片地
8	CS	峰值电流检测
9	GATE	功率 MOS 驱动
10	VIN	芯片电源供电
EP	GND	芯片地

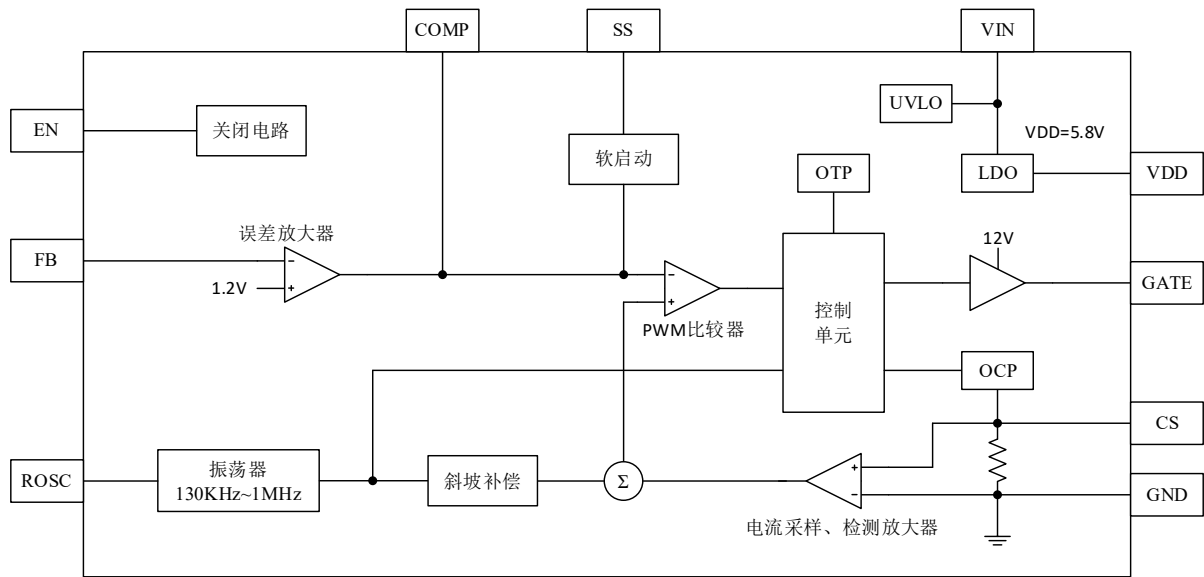
6. 极限工作参数

符号	说明	范围	单位
VIN	芯片工作电源耐压	-0.3~45	V
V _{CS}	CS 峰值电流检测脚耐压	-0.3~45	V
V _{GATE}	NMOS GATE 耐压	-0.3~20	V
V _{EN}	EN 使能脚耐压	-0.3~45	V
V	VDD/COMP/SS/FB/ROSC/管脚耐压	-0.3~7	V
R _{θJA}	PN 结到环境的热阻（注 1）	65	°C/W
P _D	最大承受功耗（注 2）	1	W
T _{STG}	存储温度	-40~150	°C
T _J	工作温度	-40~125	°C
HBM	人体放电模式	>2	KV

注 1：最大输出功率受限于芯片结温，最大极限值是指超出该工作范围，芯片有可能损坏。在极限参数范围内工作，器件功能正常，但并不完全保证满足个别性能指标。

注 2：温度升高最大功耗会减小，这也是由 T_{JMAX}，R_{θJA} 和环境温度 T_A 所决定的。最大允许功耗为 P_D=(T_{JMAX}-T_A)/R_{θJA} 或是极限范围给出的数值中较低值。

7. 结构框图



8. 电气特性

(除非特殊说明, 下列条件均为 $T_A=25^{\circ}\text{C}$)

符号	说明	测试条件	范围			单位
			最小	典型	最大	
VDD 工作部分						
I_{DD}	静态工作电流	VIN=24V、GATE 悬空	-	2	-	mA
$I_{STANDBY}$	休眠待机电流	VIN=5V			2	uA
VIN	输入电压		2.7	-	40	V
UVLO	欠压保护			2.4		V
V_{EN_H}	EN 使能开启电压		1.89	2.1	2.31	V
V_{EN_L}	EN 使能关闭电压		1.71	1.9	2.09	V
VDD	内部供电电压			5.6		V
恒压控制						
V_{FB}	FB 基准电压	VDD=5V	-	1.23	-	V
V_{OCP}	CS 峰值电压限制	VDD=5V		250		mV
D_{MAX}	最大占空比	-	-	90	-	%
T_{LEB}	LEB 时间		-	150	-	nS
GATE 驱动						
$T_{PULLDOWN}$	GATE 开启时间	VIN=12V, GATE 接 1nF 电容		30		nS
T_{PULLUP}	GATE 关闭时间			20		nS
V_{GATE}	GATEA 驱动电压			12		V
频率设置						
ROSC	ROSC 频率设置	ROSC 悬空		130		KHz
		ROSC 接 VDD		260		

符号	说明	测试条件	范围			单位
			最小	典型	最大	
		ROSC 接电阻	130		1000	
芯片保护						
I _{SS}	软启动电流	VDD=5V		8		uA
V _{SS}	软启动电压	VDD=5V, V _{T0} =0V		1.3		V
T _{OVR}	过温关断阈值	-		140	-	°C

备注:

规格书的最小、最大参数范围由测试保证，典型值由设计、测试或统计分析保证。

9. 应用说明

Hi8000 是一款外围电路简单的 BOOST 升压恒压控制驱动芯片，适用于 2.7-40V 输入电压范围的升压恒压电源应用领域，启动电压可以低至 2.5V，可以广泛应用于太阳能、便携式数码产品，锂电升压应用等供电领域。

9.1. 典型应用图

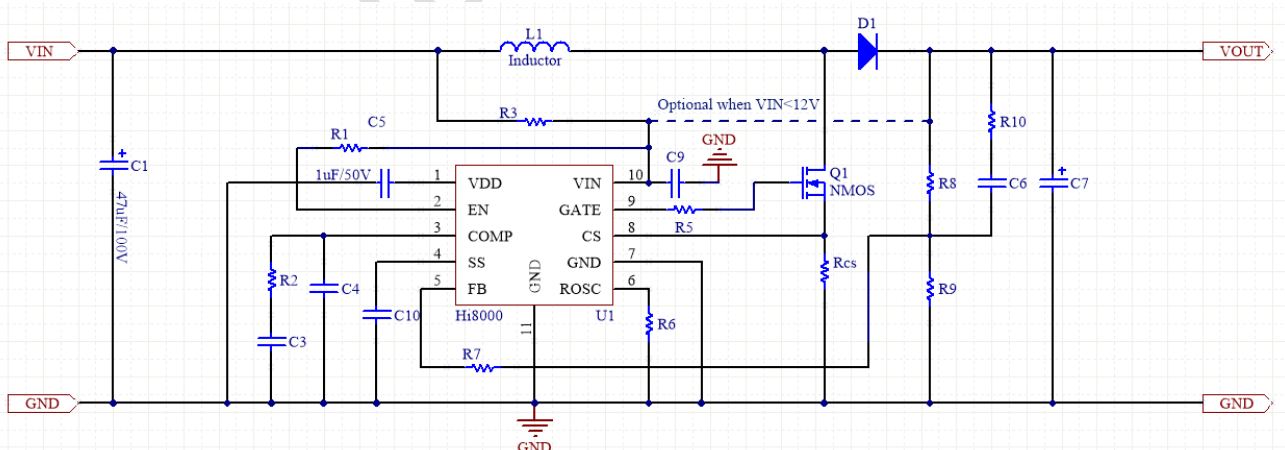


图 9.1.1 Hi8000 典型应用电路

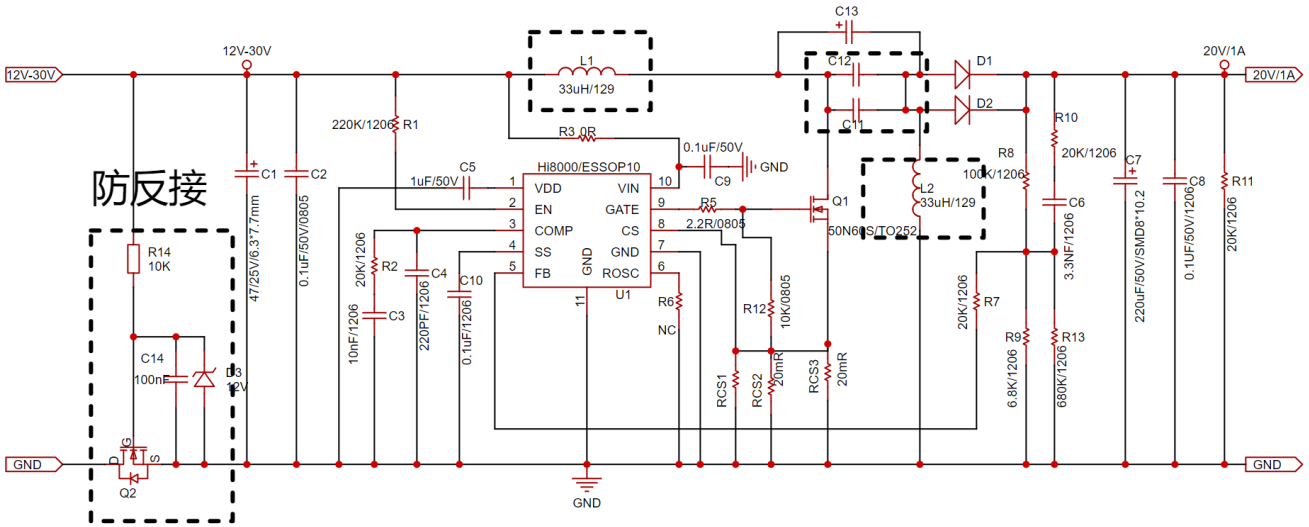


图 9.1.2 Hi8000 升降压应用电路

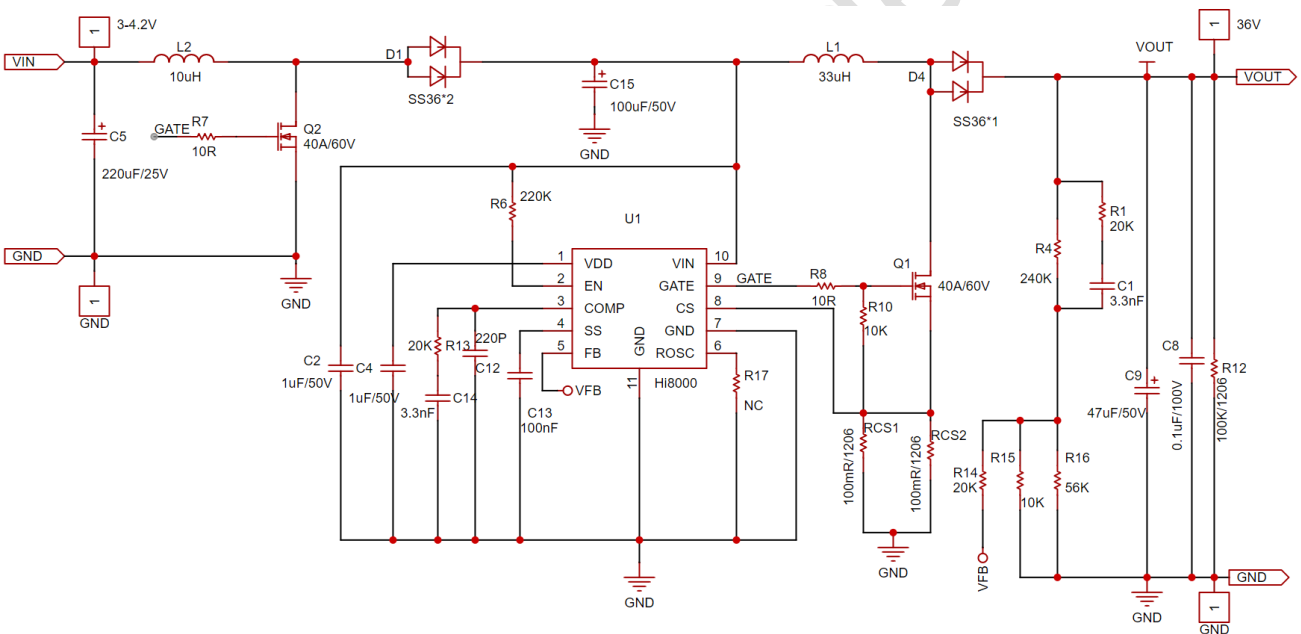


图 9.1.3 Hi8000 两级升压应用电路

9.2. 输出电压

输出电压由芯片内部的误差放大器采样并且和内部的 1.23V 基准进行比较以及误差放大，以实现系统的恒压控制，输出电压公式如下：

$$V_{out} = \frac{1.23V \times (R9 + R8)}{R9} V$$

其中 V_{out} 为输出电压，R8 和 R9 为系统的输出电压检测电阻。

9.3. 芯片启动

系统上电后通过 VIN 脚对 VDD 的电容充电，当 VIN 电压高于 2.5V 后，芯片电路开始工作，VDD 需要对 GND 接一个旁路电容，典型值为 1uF。

9.4. 软启动设置

Hi8000 可以通过 SS 脚对 GND 接电容可以设置电源系统软启动的时间，时间通过外置电容来设定：

9.5. 频率设置

当 ROSC 管脚悬空，开关频率是 130KHz；当 ROSC 管脚和 VDD 短接在一起，开关频率是 260KHz；当 ROSC 管脚对 GND 接入电阻，电阻计算公式如下：

$$R_{osc} = \frac{4680 - 1.1F_{sw}}{F_{sw}(\text{kHz}) - 130} (\text{Kohm})$$

9.6. CS 限流设置

Hi8000 通过 CS 脚检测电流，当 CS 脚电压超过 250mV，MOS 关闭，以限制流过 MOS 的电流峰值，设计时应预留 30%余量，以确保系统正常工作，CS 脚的电阻取值公式如下：

$$R_{cs}(\Omega) = \frac{0.25V}{I_{LP}(A) \times 1.3}$$

电感平均电流：

$$I_{Lavg} = \frac{V_{out} \times I_{out(max)}}{V_{in} \times Eff}$$

Vin 为输入电压，Vout 为输出电压，Iout (max) 为最大输出电流，Eff 为预估转化效率

电感峰峰值电流：

$$I_{Lpp} = \left\langle \frac{V_{in}}{V_{out}} \right\rangle^2 \times \left\langle \frac{V_{out} - V_{in}}{F_s \times I_{out}(\text{max})} \right\rangle \times \left\langle \frac{Eff}{L} \right\rangle \times I_{Lavg}$$

Fs 为工作频率，L 为电感值

电感峰值电流：

$$I_{Lp} = I_{Lavg} + \frac{I_{Lpp}}{2}$$

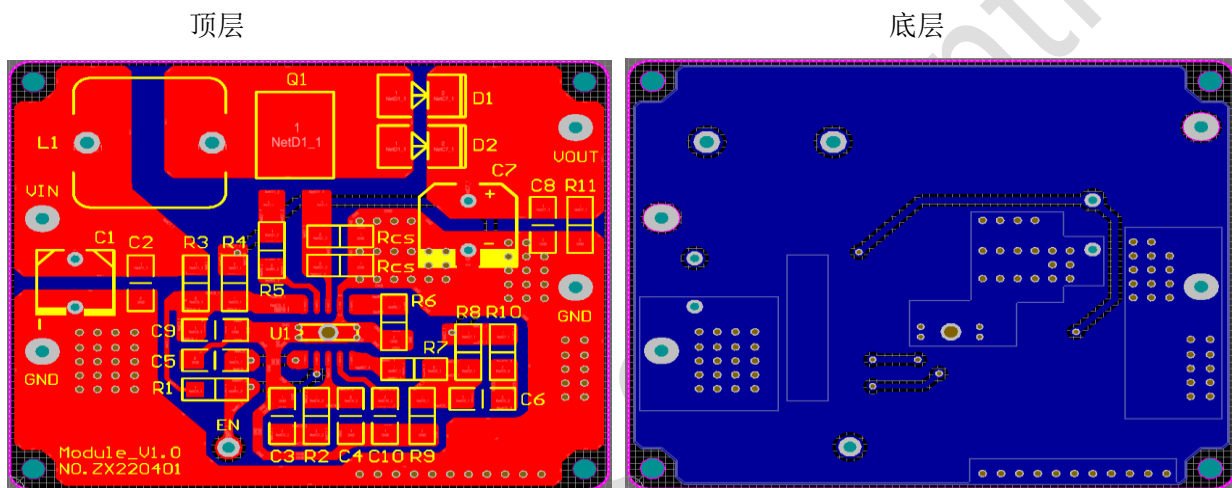
9.7. 续流二极管

续流二极管的额定平均电流要大于流过二极管的平均电流。平均电流计算公式如下：

$$I_{avg_diode} = I_{OUT} \times \frac{t_{OFF}}{t_{ON} + t_{OFF}}$$

二极管选择反向电压大于输出电压的肖特基二极管；

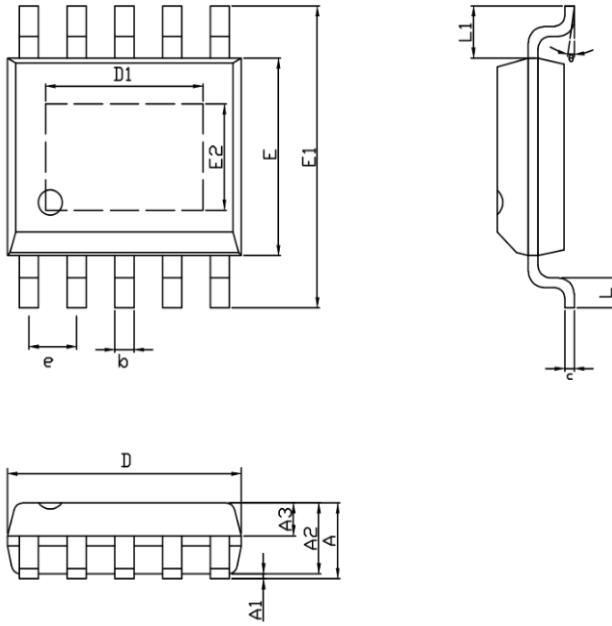
10. PCB 设计注意事项



一个好的 PCB 设计能够最大程度地提高系统的稳定性、终端产品的量产良率。为了提高 Hi8000 PCB 的设计水准，请尽可能遵循以下布局布线规则：

1. 电感、NMOS 管的 Drain 端与续流二极管 D1、D2 的布线覆铜尽可能长度短、线宽大；
2. Q1 Source 端与 CS 电阻的布线覆铜，CS 电阻靠近 CS 与 GND 管脚；
3. 芯片 FB 管脚要远离功率电感、NMOS 管、续流二极管，避免受到干扰；
4. 分压电阻 R8、R9 靠近芯片的 FB 和 GND 脚；
5. 输入电容、输出电容与 CS 电阻的地覆铜走线，下层地多打过孔连接；
6. 芯片的 VDD 电容靠近 VDD 与 GND 管脚布局，达到稳压和滤波的效果；
7. 输出电容的地一定要靠近 CS 电阻、可以降低开关切换尖冲和输出高频杂波；
8. 板子多余空间建议铺地；

11. 封装信息



Symbol	Dimensions In Millimeters	
	Min	Max
A	1.35	1.52
* A1	0.00	0.07
A2	1.35	1.45
A3	0.60	0.70
* b	0.30	0.50
c	0.19	0.25
D	4.80	5.00
D1	3.20	3.40
E	3.80	3.95
* E1	5.80	6.20
* E2	2.00	2.20
e	1.0 (bsc)	
* L	0.55	0.75
* L1	0.99	1.10
θ	0°	8°

HiChips