

HC32F558 系列

32 位 ARM Cortex-M4 微控制器

数据手册

Beta0.03

2026年3月

产品特性

ARM Cortex-M4F 32bit MCU with FPU, 240MHz / 300DMIPS, 512KB Flash, 128KB SRAM, 10Timers, 130ps 16ch HRPWM, TRLPWM, 4ADCs, 8DACs, 8CMPs, 4UARTs(LIN), 3SPIs, 3I2Cs, 3CANs (FD/2.0B), CPM, FMAC, CORDIC, PID, DSOGI-PLL, CRC, SDFM

- **ARMv7-M 架构 32bit Cortex-M4 CPU, 集成 FPU、MPU, 支持 SIMD 指令的 DSP, 及 CoreSight 标准调试单元。最高工作主频 240MHz, 达到 300DMIPS 或 825Coremarks 的运算性能**
- **内置存储器**
 - 最大 512KB 的 dual bank Flash memory, 支持 ECC
 - 最大 128KB 的单周期访问高速 SRAM, 支持 ECC
- **电源, 时钟, 复位管理**
 - 系统电源 (Vcc): 1.8-3.6V
 - 5 个独立时钟源: 外部主时钟晶振 (4-25MHz), 内部高速 RC (16/24MHz), 内部中速 RC (8MHz), 内部低速 RC (32KHz), PLL
 - 包括上电复位 (POR), 低电压检测复位 (PVD1R/PVD2R), 端口复位 (NRST) 在内的 15 种复位源, 每个复位源有独立标志位
- **低功耗运行**
 - 外设功能可以独立关闭或开启
 - 二种低功耗模式: Sleep 模式, Stop 模式
- **外设运行支持系统显著降低 CPU 处理负荷**
 - 16 通道双主机 DMAC
 - 支持外设事件相互触发 (AOS)
 - 集成 16 个可编程逻辑单元 PLA
 - 16 个独立 PLA 单元, 每个单元有两个输入多路选择器, 支持 32 个输入信号
 - 每个 PLA 有一个 LUT 单元, 可以提供 256 种可编程的数字逻辑功能
 - PLA 之间可以组合成更复杂的逻辑系统
- **高性能模拟**
 - 内置高精度 VREF
 - 4 个独立 12bit 5MSPS ADC
 - 4 个 12bit 15MSPS DAC, 支持斜坡补偿
 - 4 个 12bit 1MSPS DAC 带 Buf 可以输出
 - 8 个独立电压比较器 (CMP), 支持轨到轨
 - 1 个片上温度传感器 (OTS)
- **Timer**
 - 8*2 路 130ps 高分辨率 PWM (HRPWM), 即 16 路 HRPWM
 - 6 个多功能 PWM Timer (Timer6), 支持 6*2 路 PWM
 - 2 个基础 Timer (Timer0)
 - 2 个 WDT, 1 个支持内部专用时钟
- **数字电源增强型控制外设**
 - HRPWM 具有高度灵活 PWM 发波形方式
 - 独立的计数模式: 8 个独立的 17-bit 计数单元, 支持锯齿波 (向上) 或三角波计数模式
- 灵活多样的发波模式: 可以生成边沿对齐、中心对齐 PWM、移相、PUSH-PULL 等发波模式
- 丰富的比较事件: 4 个通用事件/2 个专用事件/10 个外部事件/零点周期点, 软、硬件同步等
- 其它特色功能: 支持立即空闲, 间隔输出, 延迟空闲, Auto delay, balanced idle, 全局缓存等
- 支持快速异步模式
- 支持 EMB 功能
- 支持同步 DAC 功能
- 带有 8*2 路捕获输入
- **最大 107 个 GPIO**
 - 最大 107 个 5V-tolerant IO
- **最大 13 个通信接口**
 - 4 个 USART (均支持 LIN), 支持自动波特率检测
 - 3 个 SPI
 - 3 个 I2C, 支持 FM+, 支持 SMBus/PMBus 协议
 - 3 个 CAN FD 控制器 (MCAN), 支持 CAN2.0A/B
- **加密协处理模块 (CPM): SKE/HASH (SHA256) / TRNG**
- **内置硬件加速计算单元: CORDIC, PID, DSOGI-PLL, CRC, SDFM, 三电平关断时序 (TRLPWM),**
- **集成硬件 FMAC, 支持 FIR 及 IIR**
- **支持 PID 硬件环路控制**
- **安全机制: 内置错误管理单元 (ERMU)**
- **支持热升级**
- **工作环境温度: -40 ~ 125 度**
- **封装形式:**
 - LQFP128 (14x14mm)
 - LQFP100 (14x14mm)
 - LQFP80 (12x12mm)
 - LQFP64 (10x10mm)
 - LQFP48 (7x7mm)
 - QFN48 (5x5mm)
- **目标行业应用**
 - AC/DC、DC/DC 数字电源应用, 如通信与服务器电源、砖块电源、微逆、充电桩 DC/DC, 光伏和储能变换器等

支持型号

HC32F558QETJ-LQFP128	HC32F558QCTJ-LQFP128	HC32F558QATJ-LQFP128
HC32F558PETJ-LQFP100	HC32F558PCTJ-LQFP100	HC32F558PATJ-LQFP100
HC32F558METJ-LQFP80	HC32F558MCTJ-LQFP80	HC32F558MATJ-LQFP80
HC32F558KETJ-LQFP64	HC32F558KCTJ-LQFP64	HC32F558KATJ-LQFP64
HC32F558JETJ-LQFP48	HC32F558JCTJ-LQFP48	HC32F558JATJ-LQFP48
HC32F558JEUJ-UFN48TR	HC32F558JCUJ-UFN48TR	HC32F558JAUJ-UFN48TR

说明事项

版权所有©2026 小华半导体有限公司。保留所有权利

本文件及附件包含的信息有关知识产权权益全部属于小华半导体有限公司（以下简称“XHSC”）；客户对本文件及附件包含的信息只享有内部使用权，未经 XHSC 书面允许，任何单位和个人不得擅自摘抄、复制、改动或以其他方式任何形式使用本文件的部分或全部内容，并不得以任何形式进行传播。

商标声明

XHSC 小华半导体有限公司、**XHSC** 小华半导体和其他商标均为 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

注意事项

- XHSC 保留随时更改、更正、增强、修改产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 本通知中的信息取代并替换先前版本中的信息。

小华半导体有限公司

地址:	上海市浦东新区中科路 1867 号 A 座 4 楼
网址:	https://www.xhsc.com.cn
邮箱:	XHSC_MCU@xhsc.com.cn
电话:	021-38880888-887

前言

数据格式

- 0x 前缀表示十六进制数据
- 0b 前缀表示二进制数据
- 数字没有前缀表示十进制数据

安全声明

由于使用某个功能或者协议，可能会存在潜在的安全问题，需要进行声明，提醒用户慎用，规避安全风险。

目录

产品特性	i
说明事项	ii
前言	iii
目录	iv
1 产品概述	1
1.1 产品阵容	1
1.2 功能框图	7
2 功能描述	8
2.1 CPU	8
2.2 总线架构 (BUS)	8
2.3 复位控制 (RMU)	8
2.4 时钟控制 (CMU)	9
2.5 电源控制 (PWC)	9
2.6 初始化配置 (ICG)	9
2.7 嵌入式 Flash (EFM)	9
2.8 内置 SRAM (SRAM)	10
2.9 通用 IO (GPIO)	10
2.10 中断控制 (INTC)	10
2.11 自动运行系统 (AOS)	11
2.12 存储保护单元 (MPU)	11
2.13 内部时钟校准器 (CTC)	11
2.14 DMA 控制器 (DMA)	11
2.15 电压比较器 (CMP)	12
2.16 模数转换器 (ADC)	12
2.17 数模转换器 (DAC)	12
2.18 温度传感器 (OTS)	14
2.19 高级控制定时器 (Timer6)	14
2.20 高精度 PWM (HRPWM)	14
2.21 紧急刹车模块 (EMB)	15
2.22 通用定时器 (Timer0)	15
2.23 看门狗计数器 (WDT/SWDT)	16
2.24 串行通信接口 (USART)	16
2.25 集成电路总线 (I2C)	16
2.26 串行外设接口 (SPI)	17
2.27 CAN FD 控制器 (MCAN)	17
2.28 加密协处理模块 (CPM)	18
2.29 CRC 计算单元 (CRC)	18
2.30 滤波数学加速器 (FMAC)	18
2.31 比例积分微分控制器 (PID)	18
2.32 CORDIC 计算单元 (CORDIC)	18

2.33 Sigma-Delta 滤波器 (SDFM)	18
2.34 基于双二次广义积分的电网锁相环 (DSOGI-PLL)	19
2.35 三电平 PWM (TRLPWM)	19
2.36 错误管理单元 (ERMU)	19
2.37 高精度参考 (VREF)	19
2.38 可编程逻辑阵列 (PLA)	20
2.39 调试控制器 (DBGC)	20
2.40 在线程序更新 (LFU)	20
3 引脚配置及功能	21
3.1 引脚配置图	21
3.1.1 LQFP128 封装	21
3.1.2 LQFP100 封装	22
3.1.3 LQFP80 封装	23
3.1.4 LQFP64 封装	24
3.1.5 LQFP48 封装	25
3.1.6 QFN48 封装	26
3.2 引脚功能表	27
3.3 引脚功能说明	46
3.4 引脚使用说明	48
4 电气特性	49
4.1 参数条件	49
4.1.1 最小值和最大值	49
4.1.2 典型数值	49
4.1.3 典型曲线	49
4.1.4 负载电容	49
4.1.5 引脚输入电压	49
4.1.6 电源方案	50
4.1.7 电流消耗测量	51
4.2 绝对最大额定值	52
4.3 工作条件	52
4.3.1 通用工作条件	52
4.3.2 上电和掉电时的工作条件	53
4.3.3 复位和电源控制模块特性	53
4.3.4 供电电流特性	54
4.3.5 低功耗模式唤醒时序	57
4.3.6 外部时钟源特性	58
4.3.6.1 外部源产生的高速外部用户时钟	58
4.3.6.2 晶振/陶瓷谐振器产生的高速外部时钟	58
4.3.7 内部时钟源特性	59
4.3.7.1 内部高速 (HRC) 振荡器	59
4.3.7.2 内部中速 (MRC) 振荡器	59
4.3.7.3 内部低速 (LRC) 振荡器	59

4.3.8 PLL 特性	59
4.3.9 存储器 (闪存) 特性	59
4.3.10 电气敏感性	60
4.3.10.1 静电放电 (ESD)	60
4.3.10.2 静态 Latch-up	60
4.3.11 I/O 端口特性	61
4.3.12 HRPWM 特性	63
4.3.13 I2C 接口特性	65
4.3.14 SPI 接口特性	66
4.3.15 CAN FD 接口特性	68
4.3.16 USART 接口特性	68
4.3.17 JTAG 接口特性	69
4.3.18 SWD 接口特性	70
4.3.19 TRACE 接口特性	70
4.3.20 12 位 ADC 特性	71
4.3.21 12 位 DAC 特性	74
4.3.22 温度传感器	75
4.3.23 比较器特性	75
4.3.24 高精度参考 VREF	76
4.3.25 EIRQ 滤波特性	76
4.3.26 USART1 STOP 模式下 RX 滤波特性	76
5 封装信息	77
5.1 封装尺寸	77
5.1.1 LQFP128 封装	77
5.1.2 LQFP100 封装	79
5.1.3 LQFP80 封装	81
5.1.4 LQFP64 封装	83
5.1.5 LQFP48 封装	85
5.1.6 QFN48 封装	87
5.2 焊盘示意图	89
5.2.1 LQFP128 封装 (14mm x 14mm)	89
5.2.2 LQFP100 封装 (14mm x 14mm)	90
5.2.3 LQFP80 封装 (12mm x 12mm)	91
5.2.4 LQFP64 封装 (10mm x 10mm)	92
5.2.5 LQFP48 封装 (7mm x 7mm)	93
5.2.6 QFN48 封装 (5mm x 5mm)	94
5.3 丝印说明	95
5.4 封装热阻系数	95
6 订购信息	97
版本记录	102

1 产品概述

1.1 产品阵容

产品名称

	HC	32	F	5	5	8	Q	E	T	J
小华半导体										
CPU位宽										
32: 32bit										
产品类型										
F: 通用										
CPU类型										
5: Cortex-M4										
性能识别码										
5: 主流型										
功能配置识别码										
8: 配置8										
引脚数										
Q: 128Pin										
P: 100Pin										
M: 80Pin										
K: 64Pin										
J 48Pin										
FLASH容量										
E: 512KB										
C: 256KB										
A: 128KB										
封装类型										
T: LQFP										
U: QFN										
环境温度范围										
J -40 Y ~ 125 Y										

型号功能对比表

产品名称		HC32F558QETJ	HC32F558PETJ	HC32F558METJ	HC32F558KETJ	HC32F558JETJ	HC32F558JEUJ
引脚数		128	100	80	64	48	48
GPIO 数		107	86	66	52	38	42
5V Tolerant GPIO 数		107	86	66	52	38	42
CPU	内核	Cortex-M4					
	频率	240MHz					
存储空间	Flash	512KB					
	OTP	134KB					
	SRAM	128KB					
时钟	内部高速时钟	HRC 16/24MHz					
	内部中速时钟	MRC 8MHz					
	内部低速时钟	LRC 32.768kHz					
	外部高速晶振	XTAL 4~25MHz					
电源电压范围		1.8~3.6V					
温度范围		-40~125℃					
外部端口中断		EIRQ * 16					
DMA 控制器		2unit * 8ch					
定时器和计数器	Timer0	2unit					
	Timer6	6unit					
	TRLPWM	1unit					
	HRPWM	16-ch	16-ch	16-ch	16-ch	12-ch	16-ch
	WDT	1ch					
	SWDT	1ch					
通信接口	USART	4ch					
	I2C	3ch					
	SPI	3ch					
	CAN FD	3ch					
模拟	12-bit ADC	4unit, 42ch	4unit, 42ch	4unit, 38ch	4unit, 26ch	4unit, 20ch	4unit, 19ch
	12-bit DAC	8ch					
	内置 VREF	√					
	OTS	√					
	CMP	8ch					
	PVD	√					

产品名称		HC32F558QETJ	HC32F558PETJ	HC32F558METJ	HC32F558KETJ	HC32F558JETJ	HC32F558JEUJ
安全	SKE				√		
	TRNG				√		
	Hash				SHA256		
协处理	FMAC				√		
	CORDIC				√		
	PID				√		
	DSOGI-PLL				√		
	SDFM				√		
频率监测 FCM					√		
可编程逻辑阵列 (PLA)					√		
热升级					√		
错误管理单元 ERMU					√		
调试接口	SWD				√		
	JTAG				√		
封装类型		LQFP	LQFP	LQFP	LQFP	LQFP	QFN

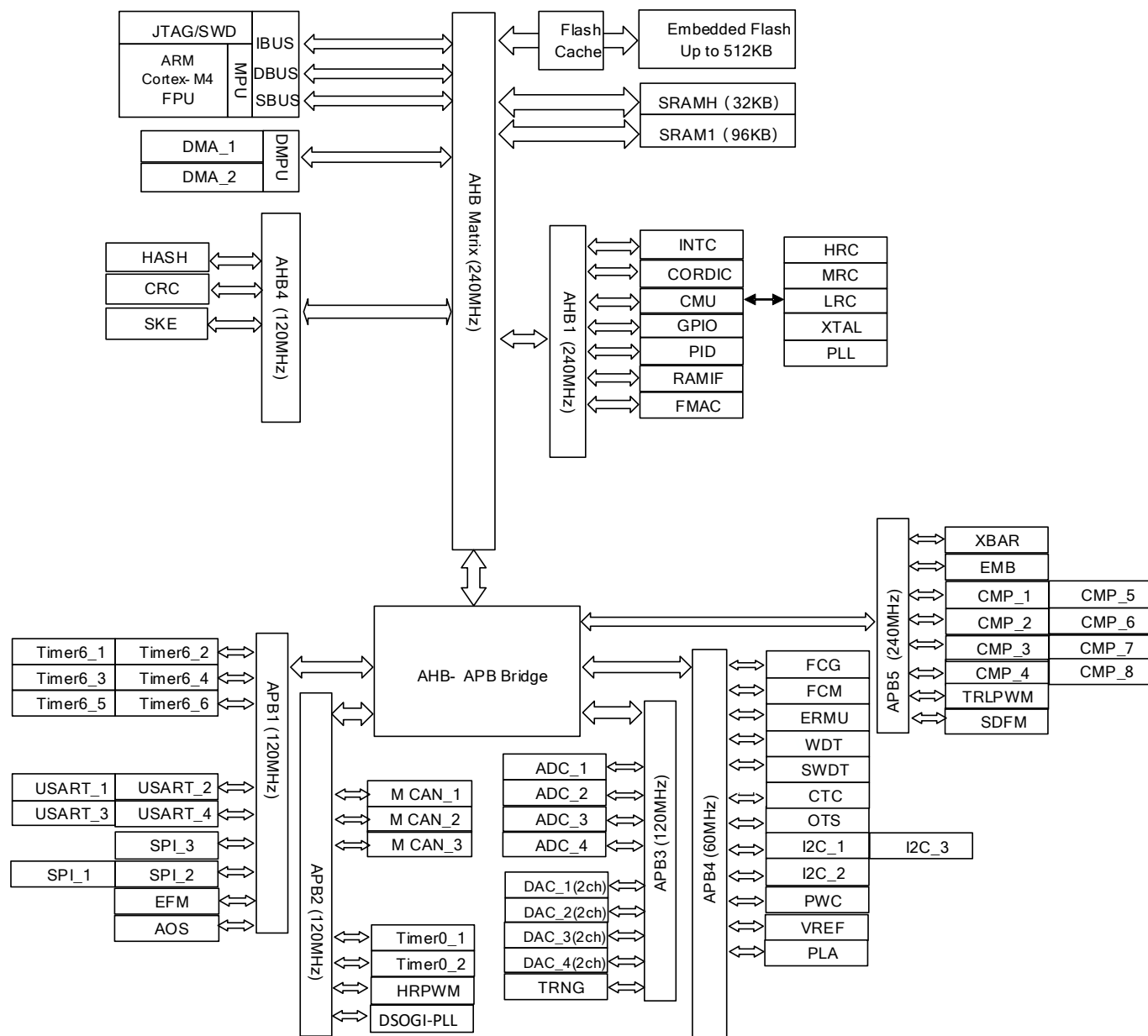
产品名称		HC32F558QCTJ	HC32F558PCTJ	HC32F558MCTJ	HC32F558KCTJ	HC32F558JCTJ	HC32F558JCUJ
引脚数		128	100	80	64	48	48
GPIO 数		107	86	66	52	38	42
5V Tolerant GPIO 数		107	86	66	52	38	42
CPU	内核	Cortex-M4					
	频率	240MHz					
存储空间	Flash	256KB					
	OTP	134KB					
	SRAM	128KB					
时钟	内部高速时钟	HRC 16/24MHz					
	内部中速时钟	MRC 8MHz					
	内部低速时钟	LRC 32.768kHz					
	外部高速晶振	XTAL 4~25MHz					
电源电压范围		1.8~3.6V					
温度范围		-40~125℃					
外部端口中断		EIRQ * 16					
DMA 控制器		2unit * 8ch					

产品名称		HC32F558QCTJ	HC32F558PCTJ	HC32F558MCTJ	HC32F558KCTJ	HC32F558JCTJ	HC32F558JCUJ
定时器和计数器	Timer0	2unit					
	Timer6	6unit					
	TRLPWM	1unit					
	HRPWM	16-ch	16-ch	16-ch	16-ch	12-ch	16-ch
	WDT	1ch					
	SWDT	1ch					
通信接口	USART	4ch					
	I2C	3ch					
	SPI	3ch					
	CAN FD	3ch					
模拟	12-bit ADC	4unit, 42ch	4unit, 42ch	4unit, 38ch	4unit, 26ch	4unit, 20ch	4unit, 19ch
	12-bit DAC	8ch					
	内置 VREF	√					
	OTS	√					
	CMP	8ch					
	PVD	√					
	安全	SKE	√				
TRNG		√					
Hash		SHA256					
协处理	FMAC	√					
	CORDIC	√					
	PID	√					
	DSOGI-PLL	√					
	SDFM	√					
频率监测 FCM	√						
可编程逻辑阵列 (PLA)	√						
热升级	√						
错误管理单元 ERMU	√						
调试接口	SWD	√					
	JTAG	√					
封装类型	LQFP	LQFP	LQFP	LQFP	LQFP	LQFP	QFN

产品名称		HC32F558QATJ	HC32F558PATJ	HC32F558MATJ	HC32F558KATJ	HC32F558JATJ	HC32F558JAUJ
引脚数		128	100	80	64	48	48
GPIO 数		107	86	66	52	38	42
5V Tolerant GPIO 数		107	86	66	52	38	42
CPU	内核	Cortex-M4					
	频率	240MHz					
存储空间	Flash	128KB					
	OTP	134KB					
	SRAM	128KB					
时钟	内部高速时钟	HRC 16/24MHz					
	内部中速时钟	MRC 8MHz					
	内部低速时钟	LRC 32.768kHz					
	外部高速晶振	XTAL 4~25MHz					
电源电压范围		1.8~3.6V					
温度范围		-40~125℃					
外部端口中断		EIRQ * 16					
DMA 控制器		2unit * 8ch					
定时器和计数器	Timer0	2unit					
	Timer6	6unit					
	TRLPWM	1unit					
	HRPWM	16-ch	16-ch	16-ch	16-ch	12-ch	16-ch
	WDT	1ch					
	SWDT	1ch					
通信接口	USART	4ch					
	I2C	3ch					
	SPI	3ch					
	CAN FD	3ch					
模拟	12-bit ADC	4unit, 42ch	4unit, 42ch	4unit, 38ch	4unit, 26ch	4unit, 20ch	4unit, 19ch
	12-bit DAC	8ch					
	内置 VREF	√					
	OTS	√					
	CMP	8ch					
	PVD	√					
安全	SKE	√					

产品名称		HC32F558QATJ	HC32F558PATJ	HC32F558MATJ	HC32F558KATJ	HC32F558JATJ	HC32F558JAUJ
	TRNG	√					
	Hash	SHA256					
协处理	FMAC	√					
	CORDIC	√					
	PID	√					
	DSOGI-PLL	√					
	SDFM	√					
频率监测 FCM		√					
可编程逻辑阵列 (PLA)		√					
热升级		√					
错误管理单元 ERMU		√					
调试接口	SWD	√					
	JTAG	√					
封装类型		LQFP	LQFP	LQFP	LQFP	LQFP	QFN

1.2 功能框图



说明

不同封装的产品支持的资源数量有差异，详细支持情况请参见 [型号功能对比表](#)。

2 功能描述

2.1 CPU

HC32F558 系列集成了最新一代的嵌入式 ARM® Cortex®-M4 with FPU 32bit 精简指令 CPU，提供出色的运算性能和迅速的中断反应能力。片上集成的存储容量可以充分发挥出 Cortex-M4 出色的指令效率。CPU 支持 DSP 指令，可以实现高效信号处理运算和复杂算法。单点精度 FPU (Floating Point Unit) 单元可以避免指令饱和，加快软件开发。

2.2 总线架构 (BUS)

主系统由 32 位多层 AHB 总线矩阵构成，可实现以下主机总线和从机总线的互连：

- 主机总线
 - Cortex-M4 内核 CPU-I 总线, CPU-D 总线, CPU-S 总线
 - 系统 DMA 总线
- 从机总线
 - Flash ICODE 总线
 - Flash DCODE 总线
 - Flash MCODE 总线 (CPU 以外其他主机访问 Flash 的总线)
 - 高速 SRAMH (SRAMH 32KB) 总线
 - 系统 SRAM (SRAM1 96KB) 总线
 - APB1 外设总线 (EFM/ AOS/Timer6/ SPI/ USART)
 - APB2 外设总线 (Timer0/ MCAN/HRPWM/DSOGI-PLL)
 - APB3 外设总线 (ADC/ DAC/TRNG)
 - APB4 外设总线 (FCG/ FCM/ ERMU/ WDT/ SWDT/ CTC/ OTS/ PWC/ I2C/ VREF/ PLA)
 - APB5 外设总线 (XBAR/EMB/CMP/TRLPWM/SDFM)
 - AHB1 外设总线 (RAMIF/ INTC/GPIO/ CMU/ CORDIC/ PID/ FMAC)
 - AHB4 外设总线 (HASH/ CRC/ SKE)

借助总线矩阵，可以实现主机总线到从机总线高效率的并发访问。

2.3 复位控制 (RMU)

芯片配置了 15 种复位方式：

- 上电复位 (POR)
- NRST 引脚复位 (NRST)
- 欠压复位 (BOR)
- 可编程电压检测 1 复位 (PVD1R)
- 可编程电压检测 2 复位 (PVD2R)
- 看门狗复位 (WDTR)
- 专用看门狗复位 (SWDTR)
- 软件复位 (SRST)
- MPU 错误复位 (MPUR)
- RAMECC 复位 (RAMECCR)
- FLASHECC 复位 (FLASHECCR)

- ERMU 复位 (ERMUR)
- 时钟异常复位 (CKFER)
- 外部高速振荡器异常停振复位 (XTALER)
- Cortex-M4 Lockup 复位 (LKUPR)

2.4 时钟控制 (CMU)

时钟控制单元提供了一系列频率的时钟功能，包括：一个外部高速振荡器、一个 PLL 时钟、一个内部高速振荡器、一个内部中速振荡器、一个内部低速振荡器、时钟预分频器、时钟多路复用和时钟门控电路。

时钟控制单元还提供时钟频率测量功能。时钟频率测量电路 (FCM) 使用测定基准时钟对测定对象时钟进行监视测定。在超出设定范围时发生中断或者复位。

AHB、APB 和 Cortex-M4 时钟都源自系统时钟。系统时钟的最大运行时钟频率可以达到 240MHz，有 5 个可选择的时钟源：

1. 外部高速振荡器 (XTAL)
2. PLLH 时钟 (PLLH)
3. 内部高速振荡器 (HRC)
4. 内部中速振荡器 (MRC)
5. 内部低速振荡器 (LRC)

对于每一个时钟源，在未使用时都可以单独打开和关闭，以降低功耗。

2.5 电源控制 (PWC)

电源控制器用来控制芯片的多个电源域在多个运行模式和低功耗模式下的电源供给、切换、检测。电源控制器由功耗控制逻辑 (PWCL)、电源电压检测单元 (PVD) 构成。

芯片的工作电压 (VCC) 为 1.8V 到 3.6V。电压调节器 (LDO) 为 VDD 域供电。芯片通过功耗控制逻辑 (PWCL) 提供了高速、超低速两种运行模式，睡眠、停止二种低功耗模式。

电源电压检测单元 (PVD) 提供了上电复位 (POR)、掉电复位 (PDR)、欠压复位 (BOR)、可编程电压检测 1 (PVD1)、可编程电压检测 2 (PVD2)、基准电压测量通路功能，其中 POR、PDR、BOR 通过检测 VCC 电压，控制芯片复位动作。PVD1 通过检测 VCC 电压，根据寄存器设定使芯片产生复位或者中断。PVD2 通过检测 VCC 电压或者外部输入检测电压，根据寄存器选择产生复位或者中断。基准电压测量通路，是使用 ADC 测量基准电压的功能。

模拟模块配备了专用供电引脚，提高了模拟性能。

2.6 初始化配置 (ICG)

芯片复位解除后，硬件电路会读取 FLASH 地址 0x0300 E000~0x0300 E06F 把数据加载到初始化配置寄存器。地址 0x0300 E008~0x0300 E00B, 0x0300 E010~0x0300 E01F, 0x0300 E038~0x0300 E05F 为预约功能区，请写入全 1 保证芯片正常动作。FLASH 引导交换有效，且 OTP 不使能时，该区域位于 FLASH 块 1 扇区 0；否则该区域存在 FLASH 块 0 扇区 0。用户可通过编程或擦除扇区 0 来修改初始化配置(ICG)寄存器。地址 0x0300 E020~0x0300 E037 为数据安全保护使能区。寄存器复位值由 FLASH 数据确定。

2.7 嵌入式 Flash (EFM)

Flash 接口通过 ICODE, DCODE 和 MCODE 总线对 Flash 进行访问。该接口可对 Flash 执行编程，擦除和全擦除操作；通过指令预取和缓存机制加速代码执行。

主要特性：

- 两块独立 Flash 构成 dual bank, 可实现 BGO (BackGroud Operation) 功能
- 134KBytes 的 OTP 空间
- ICODE 总线 16Bytes 预取指
- 两个独立缓存区: ICODE 总线缓存空间 2KBytes (128x128); DCODE 总线缓存空间 256Bytes (16x128)
- 支持引导交换功能
- 支持数据安全保护
- 带有 ECC 校验 (Error Checking and Correcting), ECC 校验可以纠正 128 位数据和 9 位 ECC 的一位错误, 检测 20 位地址相关信息的一位错误, 检测 128 位数据和 9 位 ECC 以及 20 位地址相关信息的两位错误

2.8 内置 SRAM (SRAM)

本产品带有 128KB 系统 SRAM (SRAMH/SRAM1)。

各 SRAM 可按照字节、半字 (16 位) 或全字 (32 位) 访问。高速 SRAM (SRAMH) 读写操作最快可以在 CPU 最高速度 (240MHz) 下 0 等待 (即 1 周期) 执行, 也可插入等待周期。各个 SRAM 的读写访问的等待周期由 SRAM 等待控制寄存器 (SRAM_WTCR) 设定。

SRAMH, SRAM1 带有 ECC 校验 (Error Checking and Correcting), ECC 校验为纠一检二码, 即可以纠正一位错误, 检查两位错误;

2.9 通用 IO (GPIO)

GPIO 主要特性:

- 每组 Port 配有 16 个 I/O Pin, 根据实际配置可能不足 16 个
- 支持上拉和下拉
- 支持推挽, 开漏输出模式
- 支持高、中、低型驱动模式
- 支持 CMOS/Schmitt 两种输入模式自由切换
- 支持外部中断的输入
- 支持 I/O pin 周边功能复用, 一个 I/O pin 最多可具有 64 个可选择的复用功能
- 各个 I/O pin 可独立编程
- 各个 I/O pin 可以选择 2 个功能同时有效 (不支持 2 个输出功能同时有效)

2.10 中断控制 (INTC)

中断控制器 (INTC) 选择中断事件作为中断请求送到 NVIC 唤醒 WFI; 选择中断事件作为事件输入 (RXEV) 唤醒 WFE; 选择中断事件唤醒系统低功耗模式 (休眠模式和停止模式); 控制外部中断和软件中断。

主要规格:

1. NVIC 中断请求: INTC 配备了 272 个中断事件, 处理后作为中断请求 (IRQ) 发送给 NVIC, 支持 156 个 IRQ, 每个 IRQ 可以根据中断选择寄存器选择对应的中断事件。



说明

更多关于异常和 NVIC 编程的说明, 请参考《Arm Cortex-M4 Processor Technical Reference Manual》。

2. 可编程优先级: 16 个可编程优先级 (使用了 4 位中断优先级)。
3. 不可屏蔽中断: 可以独立选择多种系统中断事件请求作为不可屏蔽中断, 且各中断事件请求配备独立的使能选择、挂起、清除挂起寄存器。
4. 配备 16 个外部管脚中断事件。

5. 配备多个中断事件，详细信息请参见《参考手册》“中断控制器 (INTC) - 向量表-中断事件表”。
6. 配备 32 个软件中断事件。
7. 中断可唤醒系统休眠模式和停止模式。

2.11 自动运行系统 (AOS)

自动运行系统 (Automatic Operation System) 用于在不借助 CPU 的情况下实现外设之间的联动。利用外设产生的事件作为 AOS 源 (AOS Source)，如定时器的比较匹配、定时器的计数溢出、通信模块的收发数据的各种状态 (空闲、接收数据满、发送数据结束、发送数据空)、ADC 的转换结束等事件，来触发其他外设动作。被触发的外设动作称为 AOS 目标 (AOS Target)。

2.12 存储保护单元 (MPU)

MPU 可以提供对存储器的保护，通过阻止非授权的访问，可以提高系统的安全性。

本芯片内置了 1 个针对 CPU 的 MPU 单元，2 个针对主机的 MPU 单元和 1 个针对 IP 的 MPU 单元。

其中 ARM MPU 提供 CPU 对全部 4G 地址空间的访问权限控制。

DMPU 包含 SMPU1/SMPU2，分别提供系统 DMA_1/系统 DMA_2 对全部 4G 地址空间的读写访问权限控制。

对禁止空间发生访问时，可以设置 MPU 动作为无视/总线错误/不可屏蔽中断/复位。

IPMPU 提供非特权模式时对系统 IP 和安全相关 IP 的访问权限控制。

2.13 内部时钟校准器 (CTC)

内部时钟校准器 (Clock Trimming Controller, 以下称 CTC) 可以自动校准内部高速振荡器 (HRC)。由于工作环境的影响 HRC 的频率可能会产生偏差，用 CTC 基于外部高精度参考时钟，采用硬件方式自动调整 HRC 的频率以得到一个精准的 HRC 时钟。

CTC 的主要特性如下：

- 二个外部参考时钟源：XTAL、CTGREF
- 用于频率测量并具有重载功能的 16 位校准计数器
- 用于频率校准的 8 位校准偏差值和 6 位校准值
- 用于提示校准失败的错误中断

2.14 DMA 控制器 (DMA)

DMA 用于在存储器和外围功能模块之间传送数据，能够在 CPU 不参与的情况下实现存储器之间，存储器和外围功能模块之间以及外围功能模块之间的数据交换。

- DMA 总线独立于 CPU 总线，按照 AMBA AHB-Lite 总线协议传输
- 拥有 2 个 DMA 控制单元，共 16 个独立通道，可以独立操作不同的 DMA 传输功能
- 每个通道的启动源通过独立的触发源选择寄存器配置
- 每次请求传输一个数据块
- 数据块最小为 1 个数据，最多可以是 1024 个数据
- 每个数据的宽度可配置为 8-bit、16-bit 或 32-bit
- 可以配置 1~65535 次传输或无限次传输
- 源地址和目标地址可以独立配置为固定、自增、自减、重复跳转或指定偏移量的跳转
- 可产生 3 种中断：块传输完成中断、传输完成中断和传输错误中断。每种中断都可以配置是否屏蔽。其中块传输完成、传输完成可作为事件输出，可作为其他外围模块的触发源
- 支持连锁传输功能，可实现一次请求传输多个数据块

- 支持外部事件触发通道重置
- 支持软件触发启动传输和软件触发通道重置
- 不使用时可设置进入模块停止状态以降低功耗

2.15 电压比较器 (CMP)

电压比较器 (Comparator, 以下简称 CMP) 是将两个模拟电压进行比较并且输出比较结果的外设模块。本产品搭载两组共 8 个比较通道: CMP1/ CMP2、CMP3/CMP4、CMP5/CMP6、CMP7/ CMP8。

CMP 具有以下主要特性:

- 8 个可比较通道可独立进行普通比较
- CMP1/CMP2、CMP3/CMP4、CMP5/CMP6、CMP7/CMP8 比较通道组合使用可实现窗口比较
- 每个比较通道的正/负端电压均有多个输入源 (IO/DAC/VREFBUF) 供选择
- 迟滞电压可配置
- 噪声滤波器可以对比较器输出滤波, 7 种采样时钟可选
- 可使用定时器 PWM 进行比较器空白窗口控制
- 可在比较结果的变化边沿产生中断、触发其他外设以及唤醒 STOP 模式
- 比较结果可通过寄存器监视, 也可输出到外部管脚 VCOUT
- 比较结果可用于紧急刹车 (EMB) 控制事件
- 比较结果可用于 HRPWM 的外部事件源
- 软件复位和看门狗复位发生时比较器输出保持

2.16 模数转换器 (ADC)

12 位 ADC 是一种采用逐次逼近方式的模拟数字转换器。本 MCU 搭载 4 个 ADC 单元, 单元 1 支持 19 个通道, 单元 2 支持 22 个通道, 单元 3 支持 24 个通道, 单元 4 支持 5 个差分通道以及 7 个单端通道, 可以转换来自外部引脚和芯片内部的模拟信号。模拟输入通道可以任意组合成一个序列, 一个序列可以进行单次扫描转换, 或连续扫描转换。支持对任意指定通道进行连续多次转换并对转换结果进行平均。ADC 模块还搭载模拟看门狗功能, 对任意指定通道的转换结果进行监视, 检测其是否超出用户设定的范围。

ADC 主要特性如下:

- 高性能
 - 可配置 12 位、10 位和 8 位分辨率
 - ADC 数字接口时钟 PCLK4 和转换时钟 PCLK2 (也称作 ADCLK) 的频率比率可设置为 1:1、2:1、4:1、8:1、1:2、1:4
 - PCLK2 频率最高支持 80MHz
 - 采样率: 4.4MSPS (PCLK2=80MHz, 12 位, 采样 5 周期, 变换 13 周期)
 - 各通道采样时间独立编程
 - 各通道独立定点、浮点数据寄存器
 - 数据寄存器可配置左/右对齐方式
 - 连续多次转换平均功能
 - 过采样功能
 - 看门狗滤波, 监视转换结果
 - 不使用时可以将 ADC 模块设定成停止状态
 - 支持偏置 (Offset) 补偿功能

- 模拟输入通道
 - ADC1~ADC4 总计 42 个外部模拟输入，其中 24 个支持 4.4MSPS 单端高速通道
 - 5 个内部模拟输入：内部基准电压 VDD，AVCC 分压，VREFINT 电压，OTS 输出电压，DAC 输出
- 转换开始条件
 - 软件设置转换开始
 - 周边外设同步触发转换开始
 - 外部引脚触发转换开始
- 转换模式
 - 3 个扫描序列 A、B、C，可任意指定单个或多个通道
 - 序列 A 单次扫描
 - 序列 A 连续扫描
 - 序列 A 数据缓冲
 - 双序列扫描，序列 A、B 独立选择触发源，序列 B 优先级高于 A
 - 三序列扫描，序列 A、B、C 独立选择触发源，序列 C 优先级高于 B，序列 B 优先级高于 A
 - 协同工作模式（适用于具有两个以上 ADC 的设备）
- 中断与事件信号输出
 - 序列 A 扫描结束中断和事件 ADC_EOCA
 - 序列 B 扫描结束中断和事件 ADC_EOCB
 - 序列 C 扫描结束中断和事件 ADC_EOCC
 - 模拟看门狗 0 比较中断和事件 ADC_CMP0
 - 模拟看门狗 1 比较中断和事件 ADC_CMP1
 - 上述的 5 个事件输出都可启动 DMA

2.17 数模转换器 (DAC)

本 MCU 搭载了 4 个 12 位的数模转换器单元 DAC1~DAC4。每个 DAC 单元包含两个 DAC 转换通道，两个通道可以独立转换也可以同步转换。模拟电压输出范围有两档可设。DAC1 和 DAC2 的 4 个转换通道配有输出放大器，可以在没有外部运放时直接驱动外部负载。DAC3 和 DAC4 支持斜坡补偿。独立管脚输入参考电压 VREFH 和 VREFL 可用来提高转换精度。支持数据传送模式和斜坡补偿模式。

DAC 主要特性如下：

- 4 个 DAC 单元，每个单元有两个 DAC 转换通道
- 12 位转换数据可配置成左对齐或者右对齐格式
- 同一个 DAC 模块的两个转换通道可实现同步转换
- DAC1 和 DAC2 的输出配有放大功能，可直接驱动外部负载
- DAC3 和 DAC4 最高速率支持 15MSPS，支持斜坡补偿
- ADC 转换优先模式可减少对 ADC 转换时的干扰
- 输出可用于电压比较器(CMP)的负端电压
- 独立管脚输入参考电压 VREFH1/VREFL
- 数据传送模式可在 HRPWM 触发信号有效时才对 DAC 端输出转换数据
- 支持斜坡补偿功能：可与 HRPWM 或者 CMP 联动使用在 DAC 端输出递减或者递增斜坡波形

2.18 温度传感器 (OTS)

OTS 可以获取芯片内部的温度，以支持系统的可靠性操作。使用软件或者硬件触发启动测温后，OTS 提供一组与温度相关的数字量，通过计算公式可以计算得到温度值。

2.19 高级控制定时器 (Timer6)

高级控制定时器 (Timer6) 是一个 32 位计数宽度的高性能定时器，能在各种复杂应用场景中提供丰富、灵活的搭配组合和各种中断、事件、PWM 输出。该定时器支持锯齿波和三角波两种波形模式，可生成各种 PWM 波形 (单边对齐独立 PWM、双边对称独立 PWM、双边对称互补 PWM、双边非对称 PWM 等)；单元间可实现软件同步和硬件同步 (同步启动、停止、清零、刷新等)；各基准值寄存器支持缓存功能 (单级缓存和双级缓存)；支持脉宽测量和周期测量；支持 2 相正交编码和 3 相正交编码；支持 EMB 控制；本系列产品中搭载 6 个单元的 Timer6。

2.20 高精度 PWM (HRPWM)

高精度 PWM (HRPWM) 是一个 17 位定时器，最多能够产生 16 个高分辨率 PWM 波形。该定时器提供锯齿波和三角波两种波形模式，可生成各种 PWM 波形 (单边对齐独立 PWM、双边对称独立 PWM、互补 PWM、双边非对称 PWM 等)；单元间可实现软件同步和硬件同步 (同步启动、清零、捕获等)；支持同步输出以同步片外计数器；各基准值寄存器支持缓存功能；支持多种空闲控制：立即空闲、间隔输出和延迟空闲等；外部事件支持消隐和窗口模式；支持 EMB 控制；支持同步 DAC。本系列产品 HRPWM 搭载 8 个计数单元，最多支持 8 组高精度 PWM 输出。

HRPWM 主要功能如下：

- 高分辨率定时器
 - 130ps 分辨率，支持周期校准
 - 所有输出支持高分辨率，支持占空比，周期，相位调节
 - 8 个 17bit 计数单元 (每个单元独立计数器，支持 6 个通用比较匹配点和 2 个专用比较匹配点)
 - 支持锯齿波 (向上) 和三角波计数模式
 - 每个单元 1 对高精度 PWM 输出，支持本单元 4 个通用比较匹配事件、2 个专用匹配事件以及外部事件控制 PWM
 - 支持 2 个捕获单元
 - 各基准值寄存器支持缓存功能
- 支持 10 个外部事件，可被任意单元使用
 - 支持电平和边沿敏感
 - 5 个外部事件支持快速异步模式
 - 5 个外部事件支持数字滤波
 - 单元内部可对外部事件进行消隐和窗口滤波
- 支持 EMB 功能
 - 每个单元有 8 个 EMB 群组可进行选择
 - 释放支持立即释放以及逐周期释放
- 支持同步输出

- 支持同步输出信号同步片外计数器
- 支持多种同步方式
 - 软件同步启动、清零、刷新和停止
 - 硬件同步启动、清零，硬件同步源可配置为片外和片上的事件
 - 单元 1 相位匹配事件同步清零和启动单元 2~8
- 灵活的 PWM 输出
 - 支持死区功能（分辨率为 130ps）
 - 支持输出极性选择
 - 支持 A/B 通道交换输出功能
- 多种空闲处理
 - 立即空闲
 - 间隔输出
 - 延迟空闲
 - 均衡空闲
- 支持 9 个中断向量，每个中断向量最大支持 14 个源
- 每个单元 1 个 AOS 事件输出，每个 AOS 事件包含 14 个源
- 支持 10 个全局 AOS 事件输出
- 支持 DAC 触发
 - 4 个 DAC 触发信号，可同步 DAC
 - 每个单元可产生 1 个 DAC 复位触发信号
 - 每个单元可产生 1 个 DAC 步进触发信号

2.21 紧急刹车模块 (EMB)

紧急刹车模块是在满足一定条件时产生控制事件输出给定时器，以控制定时器停止或更改向外部电机输出 PWM 信号的功能模块，下列要因用于产生控制事件：

- 外部端口输入电平变化
- PWM 输出端口电平发生同相（同高或同低）
- 电压比较器比较结果
- 系统错误发生
- 写寄存器软件控制

2.22 通用定时器 (Timer0)

通用定时器 0 (Timer0) 是一个可以实现同步计数和异步计数方式的基本定时器。该定时器内含 2 个通道 (CH-A 和 CH-B)，可以在计数期间产生比较匹配事件与计数溢出事件，该事件可以触发中断，也可作为事件输出来控制其它模块等。

本系列产品中搭载 2 个单元的 Timer0，一个 32 位计数宽度，一个 16 位计数宽度。

Timer0 主要功能如下：

- 支持硬件触发
- 支持软件同步启动

2.23 看门狗计数器 (WDT/SWDT)

本产品有两个看门狗计数器，一种是计数时钟源为 LRC 分频时钟 (SWDTLRC: 10kHz) 的专用看门狗计数器 (SWDT)，另一种是计数时钟源为 PCLK3 的通用看门狗计数器 (WDT)。专用看门狗和通用看门狗是 16 位递减计数器，用来监测由于外部干扰或不可预见的逻辑条件造成的应用程序背离正常的运行而产生的软件故障。两个看门狗都支持窗口功能。在计数开始前可预设窗口区间，计数值位于窗口区间时，可刷新计数器，计数重新开始。

2.24 串行通信接口 (USART)

本产品搭载通用同步异步收发器 (USART) 模块 4 个单元，能够灵活地与外部设备进行全双工数据交换；本产品搭载的 USART 支持通用异步串行通信接口 (UART)，时钟同步通信接口和 LIN 通信接口。支持调制解调器操作 (CTS/RTS 操作)，多处理器操作，DE 功能。与 Timer0 模块配合支持 UART 接收超时功能。USART1 支持通过 RX 线唤醒 STOP 模式功能。支持自动波特率检测。

具体功能分配如下：

功能特性	模块支持情况			
	USART1	USART2	USART3	USART4
UART	✓	✓	✓	✓
多处理器通信	✓	✓	✓	✓
时钟同步通信	✓	✓	✓	✓
RX 线唤醒 STOP 模式功能	✓	-	-	-
小数波特率	✓	✓	✓	✓
LIN	✓	✓	✓	✓
UART 接收超时功能	✓	✓	✓	✓
RS485 Driver Enable	✓	✓	✓	✓
自动波特率检测	✓	✓	✓	✓

2.25 集成电路总线 (I2C)

I2C (集成电路总线) 用作微控制器和 I2C 串行总线之间的接口。提供多主模式功能，可以控制所有 I2C 总线的协议、仲裁。支持标准模式、快速模式。还支持 SMBus、PMBUS 协议。

本产品搭载 3 个通道的集成电路总线 I2C。

I2C 主要特性：

- I2C 总线方式、SMBUS 总线方式可选。主机模式、从机模式可选。自动确保与传送速率相对于的各种准备时间、保持时间和总线空闲时间
- 标准模式最大 100kbps，快速模式最大 400kbps，FM+ 模式最大 1 Mbps
- 自动生成开始条件、重新开始条件和停止条件，并能检测到总线的开始条件，重新开始条件和停止条件
- 最大支持 128 个从机模式地址。支持 7 位地址格式和 10 位地址格式。能检测到广播呼叫地址、SMBus 主机地址、SMBus 设备默认地址、SMBus 报警地址
- 发送时可以自动判定应答位。接收时可以自动发送应答位
- 握手功能
- 仲裁功能
- 超时功能，可以检测 SCL 时钟长时间停止以及累计 SCL 延展低电平
- SCL 输入、SMBALRT 输入和 SDA 输入内置数字滤波器，滤波能力可编程

- 通信错误，接收数据满，发送数据空，一帧发送结束，地址匹配一致中断，NByte 发送完成，Reload 模式下 NByte 发送完成，接收 PEC 校验错误、SMBALRT 管脚中断
- 2 级发送 FIFO 和 2 级接收 FIFO

2.26 串行外设接口 (SPI)

本产品搭载 3 个通道的串行外设接口 SPI，支持高速全双工串行同步传输，方便地与外围设备进行数据交换。用户可根据需要进行三线/四线，主机/从机及波特率范围的设置。

表 2-1 SPI 主要特性

要点	描述
串行通信功能	<ul style="list-style-type: none"> ● 支持 4 线式 SPI 模式和 3 线式时钟同步运行模式 ● 支持全双工和只发送两种通信方式 ● 可调整通信时钟 SCK 的极性和相位
数据格式	<ul style="list-style-type: none"> ● 可选择数据移位顺序：MSB 开始/LSB 开始 ● 可选择数据宽度：4/5/6/7/8/9/10/11/12/13/14/15/16/20/24/32 位 ● 单次最多可传送或接收 4 帧宽度为 32 位的数据
波特率	<ul style="list-style-type: none"> ● 主机模式下可通过内置专用波特率发生器对波特率进行调整，波特率范围为 PCLK1 的 2 分频~256 分频 ● 从机模式下允许的最大波特率为 PCLK1 的 6 分频
数据缓冲	<ul style="list-style-type: none"> ● 带有 16 字节的数据缓冲器 ● 支持双重缓冲
错误监测	<ul style="list-style-type: none"> ● 模式故障错误监测 ● 数据过载错误监测 ● 数据欠载错误监测 ● 奇偶校验错误监测
片选信号控制	<ul style="list-style-type: none"> ● 每个通道配置四根片选信号线 ● 可对片选信号和通信时钟的相对时序关系进行调整 ● 可对连续两次通信之间的片选信号无效时间进行调整 ● 极性可调
主机模式下的传输控制	<ul style="list-style-type: none"> ● 通过将数据写入数据寄存器启动传输 ● 通信自动挂起功能
中断	<ul style="list-style-type: none"> ● 接收缓冲器已满 ● 发送缓冲器已空 ● SPI 错误（模式/过载/欠载/奇偶校验） ● SPI 空置 ● 传输完成（仅为事件源） ● STOP 唤醒功能（仅 SPI1 有效）
低功耗控制	<ul style="list-style-type: none"> ● 可设置模块停止
其他功能	<ul style="list-style-type: none"> ● SPI 初始化功能

2.27 CAN FD 控制器 (MCAN)

控制器局域网络 (CAN) 子系统由三个 CAN 模块、一个共享消息 RAM 存储器组成。

三个 CAN 模块均符合 ISO 11898-1: 2015 (CAN 协议规范第 2.0 版 A、B 部分) 和 CAN FD 协议规范第 1.0 版 (CAN with Flexible Data-Rate Specification Version 1.0)。

3KB 的消息 RAM 存储器可实现过滤器 (Rx Filter)、接收 FIFO (Rx FIFO)、接收缓冲区 (Rx Buffer)、发送事件 FIFO (Tx Event FIFO)、发送缓冲区 (Tx Buffer) 功能。该消息 RAM 在三个模块之间共用。

2.28 加密协处理模块 (CPM)

加密协处理模块 (CPM) 包括 HASH 安全散列算法、TRNG 真随机数发生器、SKE 对称加密算法三个子模块。HASH 安全散列算法是 SHA-2 版本的 SHA-256 (Secure Hash Algorithm), 符合美国国家标准和技术局发布的国家标准“FIPS PUB 180-3”, 可以对长度不超过 2^{64} 位的消息产生 256 位的消息摘要输出。

TRNG 真随机数发生器是以连续模拟噪声为基础的随机数发生器, 提供 64bit 随机数。

SKE 对称加密算法模块支持如下功能:

- AES 加解密算法, 支持 128、192 和 256 位密钥, 遵循《FIPS PUB 197》对算法原理的描述。
- DES 加解密算法, 遵循《FIPS PUB 46-3》对算法原理的描述。
- SM4 加解密算法, 遵循《GMT0002-2012》对算法原理的描述。
- 支持 ECB、CBC、CTR、CFB、OFB、GCM、CCM 和 CMAC 共 8 种工作模式, 并支持 GCM、CCM 和 CMAC 模式下的数据交织。

2.29 CRC 计算单元 (CRC)

在许多应用中, 都需要 CRC 算法来校验数据的完整性和正确性。尤其是在数据传输中, CRC 校验更是被广泛应用。本模块支持 CRC8, CRC16, CRC24, CRC32 共 13 种算法对数据进行运算和校验。

2.30 滤波数学加速器 (FMAC)

滤波数学加速器 (FMAC) 是一个含有 FIR 滤波和 IIR 滤波计算的硬件加速模块。FIR 数字滤波最大 255 阶, 且阶数可配置。IIR 数字滤波包含 6 个独立配置通道, 单个通道最大 4 阶, 且阶数可配置。内置 32×32 bit 乘法器、64+8bit 加法器、单精度浮点数乘法器、单精度浮点数加法器。用户可选择定点数或者浮点数, 可自定义输出数据精度。

2.31 比例积分微分控制器 (PID)

PID 是一个硬件加速运算模块, 包括 2 个独立计算单元, 支持输入输出限幅, 积分抗饱和和限幅及微分限幅功能; 支持动态变 PID 参数, 最大支持 3 组 PID 参数配置; 支持 PID 硬件环路控制, 无需 CPU 干预实现环路调整。

2.32 CORDIC 计算单元 (CORDIC)

CORDIC 可计算的数学函数有: 余弦 (cos)、正弦 (sin)、角度 (phase)、模长计算 (modulus)、反正切 (arctan)、双曲余弦 (cosh)、双曲正弦 (sinh)、双曲反正切 (arctanh)、自然对数 (ln)、平方根 (squareroot)。

CORDIC 支持浮点和定点运算。

2.33 Sigma-Delta 滤波器 (SDFM)

Sigma-Delta 滤波器 (SDFM) 是一种高性能模块, 专用于将外部 $\Sigma\Delta$ 调制器连接到微控制器。它具有多达 8 个外部数字串行接口 (通道) 和多达 4 个数字滤波器, 具有灵活的 $\Sigma\Delta$ 流数字处理选项, 可提供高达 24 位 ADC 最终分辨率。SDFM 输入可选择来自内部 ADC 外设或来自微控制器存储器。

外部 $\Sigma\Delta$ 调制器将其模拟输入的模拟值转换为数字数据流。此数字数据流通过串行接口发送到 SDFM 输入通道。SDFM 支持多种标准来连接各种 $\Sigma\Delta$ 调制器输出：SPI 接口和曼彻斯特编码单线接口（都具有可调参数）。SDFM 模块支持连接多达 8 个复用输入数字串行通道，这些通道可与多达 4 个 SDFM 模块共享。SDFM 模块还支持来自多达 8 个内部 16 位数据通道（可选择来自内部 ADC 或来自微控制器存储器）的并行数据输入。

SDFM 将输入数据流转换为最终数字数据字，该数字字表示 $\Sigma\Delta$ 调制器模拟输入上的模拟输入值。该转换基于以下可配置的数字处理而完成：对输入串行数据流进行数字滤波和抽取。

转换速度和分辨率可根据以下可配置的数字处理参数进行调整：滤波器类型、滤波器阶数、滤波器长度和积分器长度。最大输出数据分辨率高达 24 位。有两种转换模式：单次转换模式和连续转换模式。数据可通过 DMA 自动存储在系统 RAM 缓冲区中，因此降低了软件开销。

可使用灵活的定时器触发系统来控制启动 SDFM 转换。此定时控制可触发即时转换或延时转换，延时时间可以编程。

SDFM 具有模拟看门狗功能。模拟看门狗可以分配给任何输入通道数据流或最终输出数据。模拟看门狗本身可以对输入数据流进行数字滤波，以达到被监视数据的所需速度和分辨率。

为了检测控制应用中的短路情况，提供了一个短路检测器。该模块监视各个输入通道数据流是否在定义的持续时间内保持稳定（即输入数据流中有若干 0 或 1）。

极值检测器模块监视最终输出数据并存储最大和最小输出数据值。存储的极值可通过软件重新启动。

支持两种功率模式：正常模式和停止模式。

2.34 基于双二次广义积分的电网锁相环 (DSOGI-PLL)

DSOGI-PLL 可以实现单相电网锁相；三相电网锁相；以及三相电网普通锁相环路。支持基波频率为 40Hz ~ 800Hz 的电网锁相；支持过压、欠压保护；支持锁相失败保护等。支持软件控制和硬件自动计算两种工作模式。

2.35 三电平 PWM (TRLPWM)

TRLPWM 支持 Timer6 及 HRPWM 的 PWM 输入；支持 ANPC 拓扑；实现对三路 PWM 开关死区独立控制；支持保护事件和最小脉宽限制。

2.36 错误管理单元 (ERMU)

错误管理单元 (ERMU) 收集来自本产品安全机制的错误通知。每个错误通知可以配置为三种响应行为：系统中断、系统复位和输出至输出端口，用以通知系统进行进一步错误处理操作。

2.37 高精度参考 (VREF)

高精度参考支持 AVCC 分压输出、VREFINT 输出和 VREFH 输出。VREF 模块包含专用 BGR 电路 (Band Gap Reference)、CS 电路 (Current Source)。

AVCC 分压输出值有 AVCC*1/2、AVCC*2/5、AVCC*1/3、AVCC*1/4。可通过配置寄存器 AVCCMONS[1:0] 选择分压输出值。输出电压用作 ADC 模块自动诊断。

VREFINT 可同时输出 VREFINT(1.1V) 及其分压 VREFINT*3/4、VREFINT*1/2、VREFINT*1/4。输出电压用作比较器 CMP 的基准电压。

内部 VREF 电路输出内部参考电压 VREFH，作为 ADC/DAC 的参考电压。内部 VREF 电路关闭时，VREFH 可以通过管脚接通外部参考电压，当内部 VREF 电路关闭时，VREFH 也可以短接至 VSS 放电。

当专用 BGR 电路电压值不稳定，可通过寄存器位 VREF_SELV.SELVREF 选择 EXVREFVA（系统 BGR 的基准电压）作为内部 VREF 电路正端电压。

2.38 可编程逻辑阵列 (PLA)

可配置逻辑阵列为外部引脚、ADC 和定时器提供 256 个可编程数字逻辑操作，而无需 CPU 干预。本模块实现 16 个独立的 PLA 单元。

PLA 主要特性：

- 16 个独立的 PLA 单元，每个 PLA 单元具有两个输入多路选择器，支持 32 个输入信号，包括外部引脚、定时器通道、ADC 和 PLA 异步输出。
- 在每个 PLA 单元中实现一个查找表 (LUT)，提供 256 个可编程数字逻辑功能。
- 16 个 PLA 单元可以组合并支持复杂的逻辑操作。
- PLA 的逻辑输出可选择与同步信号同步后输出。

2.39 调试控制器 (DBGC)

本 MCU 的内核是 Cortex-M4，该内核包含用于高级调试功能的硬件。利用这些调试功能，可以在取指（指令断点）或访问数据（数据断点）时停止内核。内核停止时，可以查询内核的内部状态和系统的外部状态。查询完成后，将恢复内核和系统并恢复程序执行。

提供两个调试接口：

- 串行调试跟踪接口 SWD
- 并行调试跟踪接口 JTAG

2.40 在线程序更新 (LFU)

对服务器电源等应用而言，系统应持续运行，减少停机次数。但通常在因错误修复、新增功能或性能改进而进行固件升级期间，系统无法提供服务，导致停机。热升级 (Live Firmware Update)，可在系统运行期间更新固件，器件不用复位即可升级到新固件。

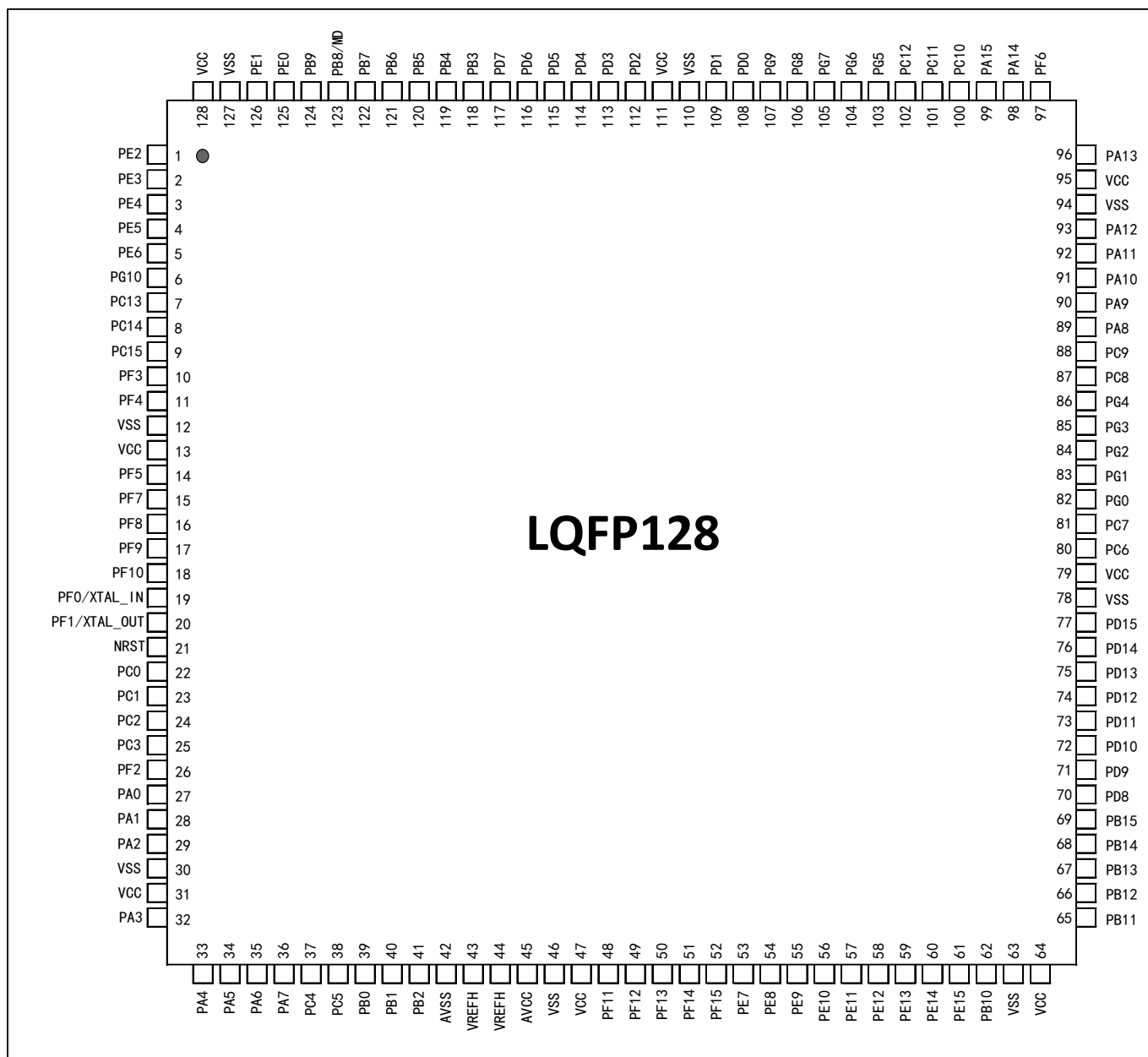
2.41 交叉选择模块 (XBAR)

交叉选择模块从一组输入信号中选择一个送到需要的模块，输入信号包括：GPIO 输入、比较器 (CMP) 输出信号、PLA 输出信号、Timer 比较事件、ADC 看门狗信号、SDFM 比较信号、HRPWM 事件等，可将信号选择后输出到 HRPWM、EMB、TRLPWM。

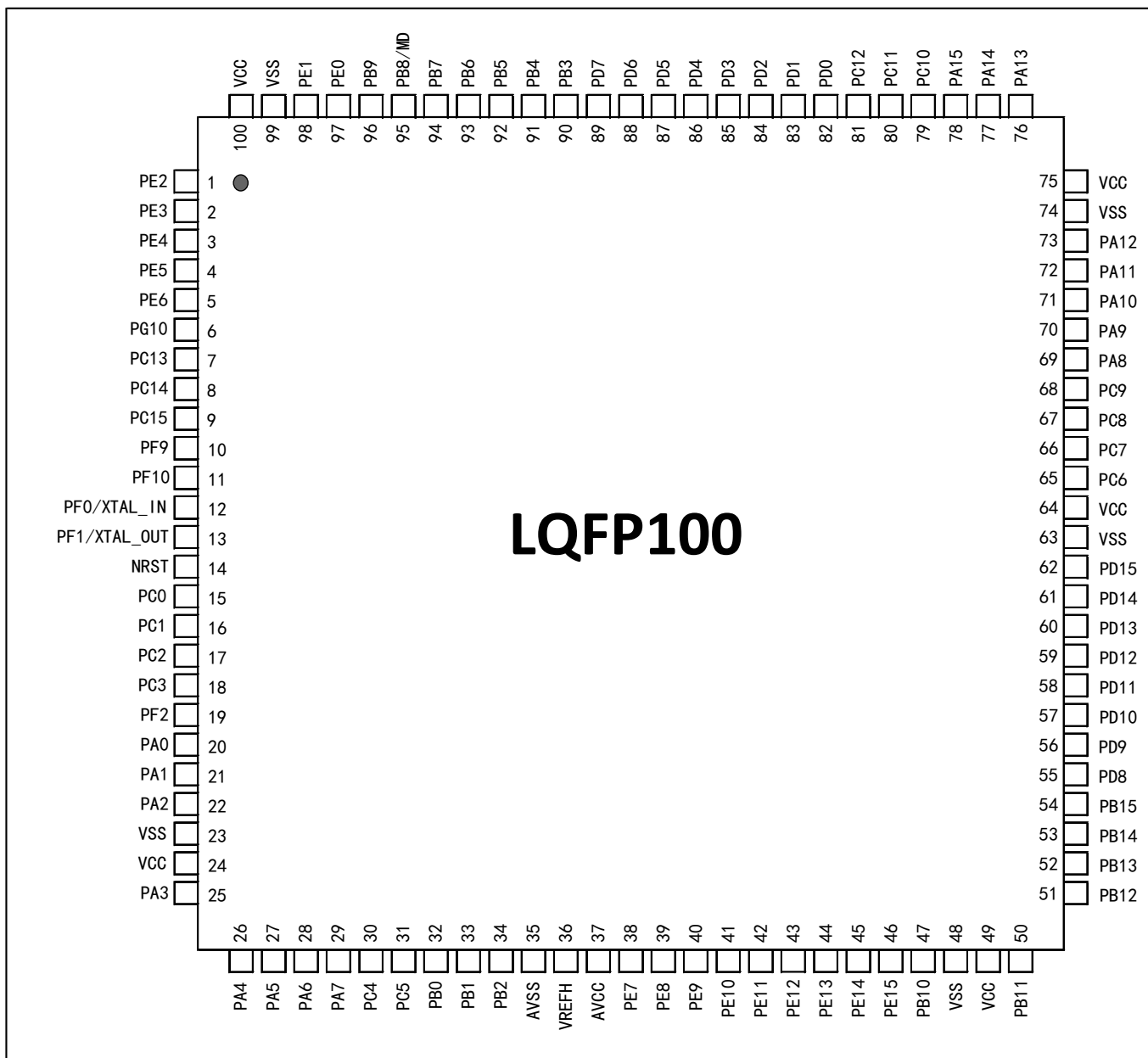
3 引脚配置及功能

3.1 引脚配置图

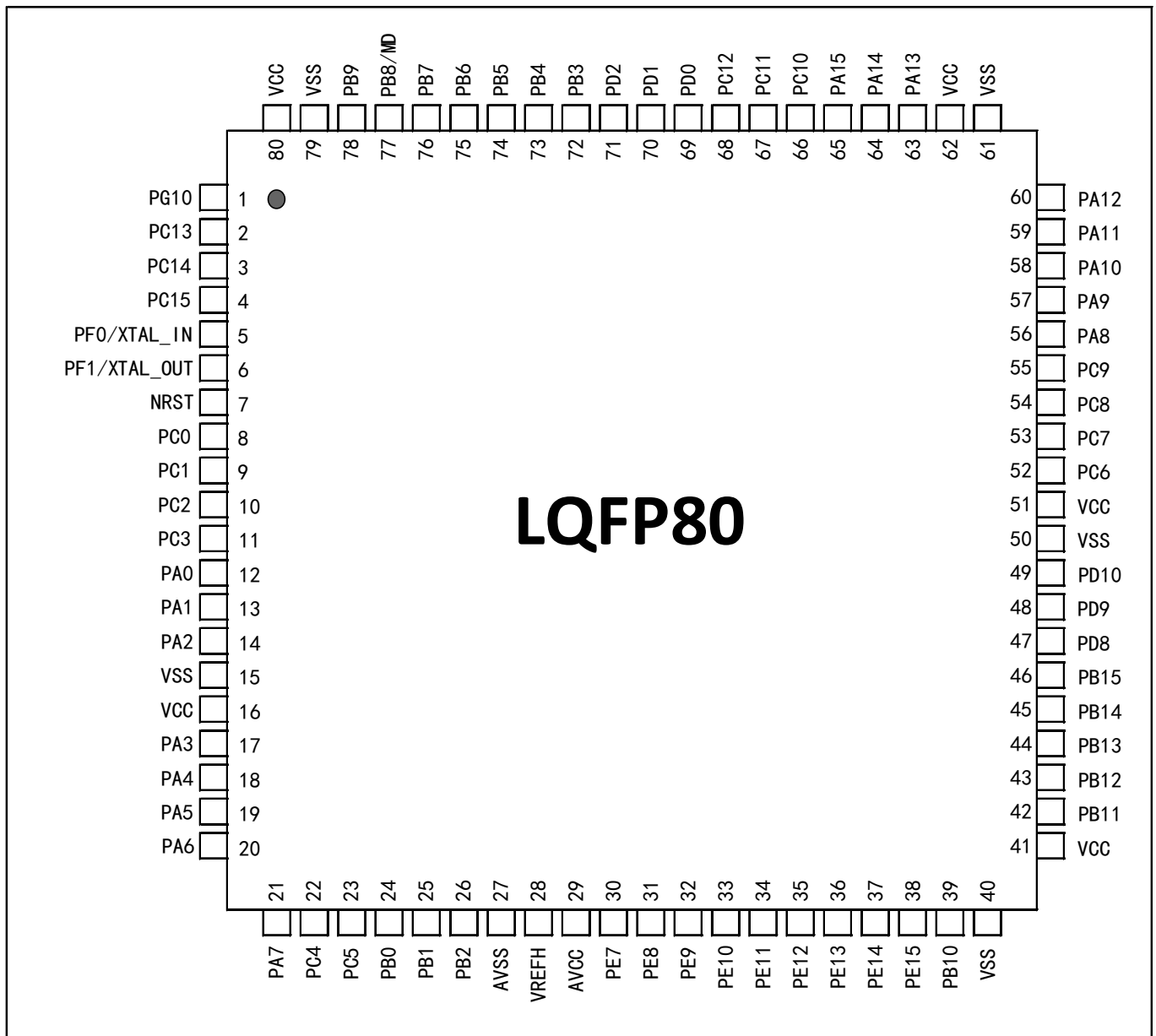
3.1.1 LQFP128 封装



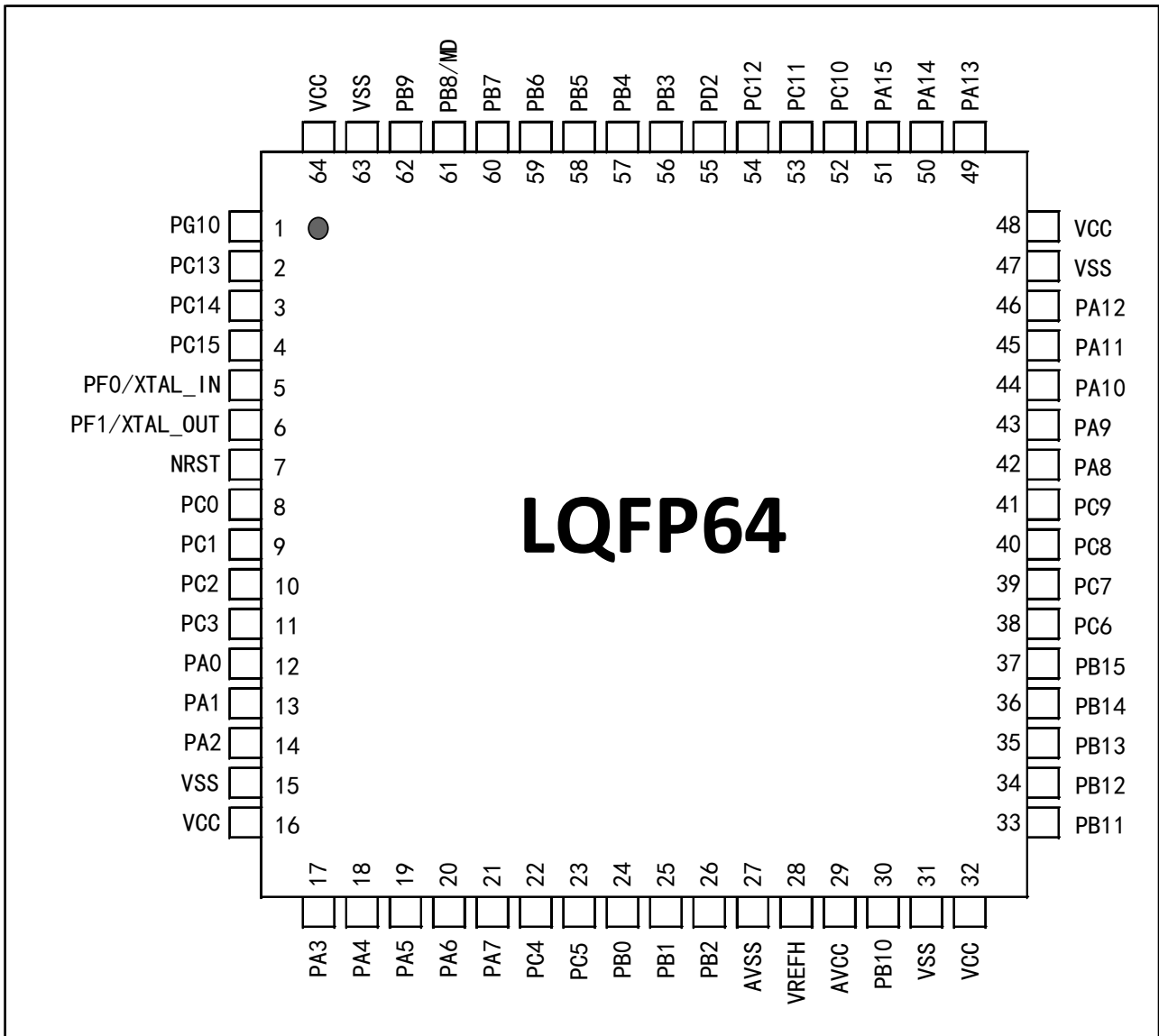
3.1.2 LQFP100 封装



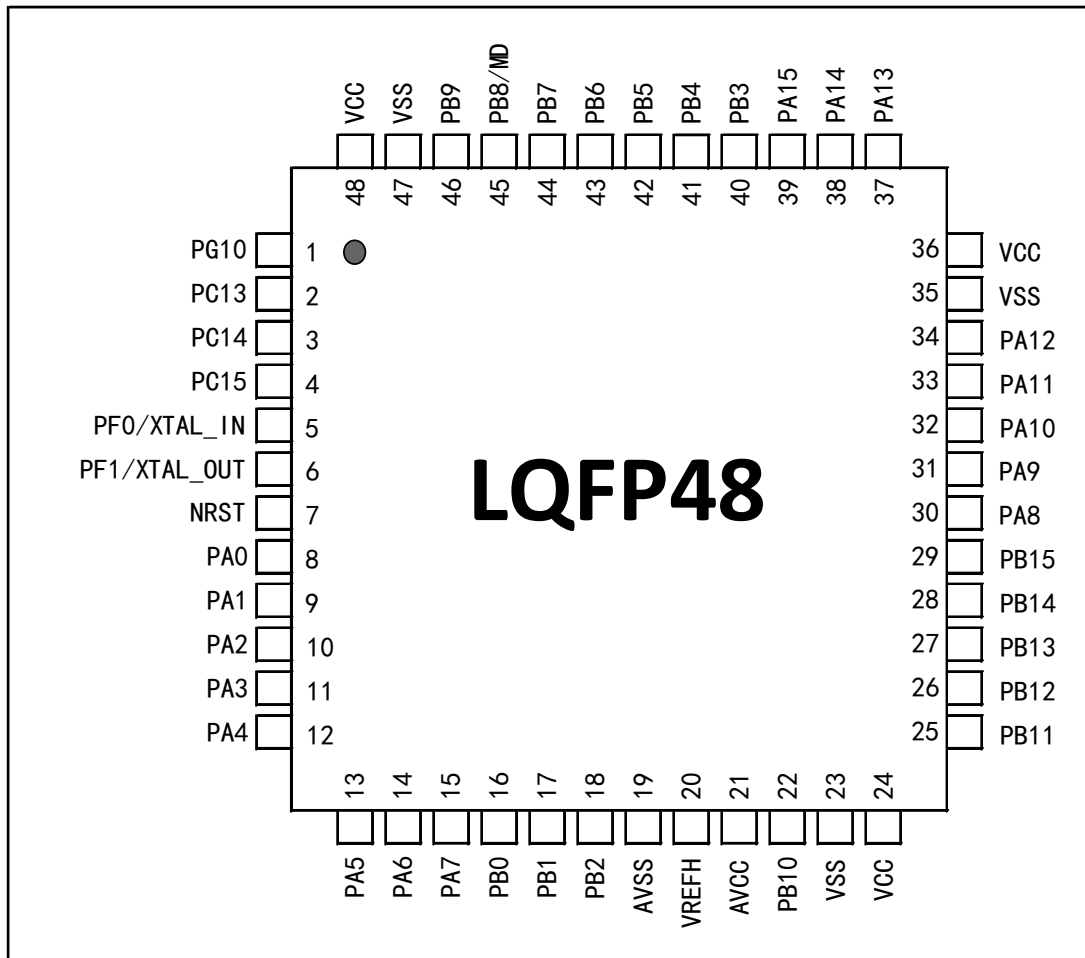
3.1.3 LQFP80 封装



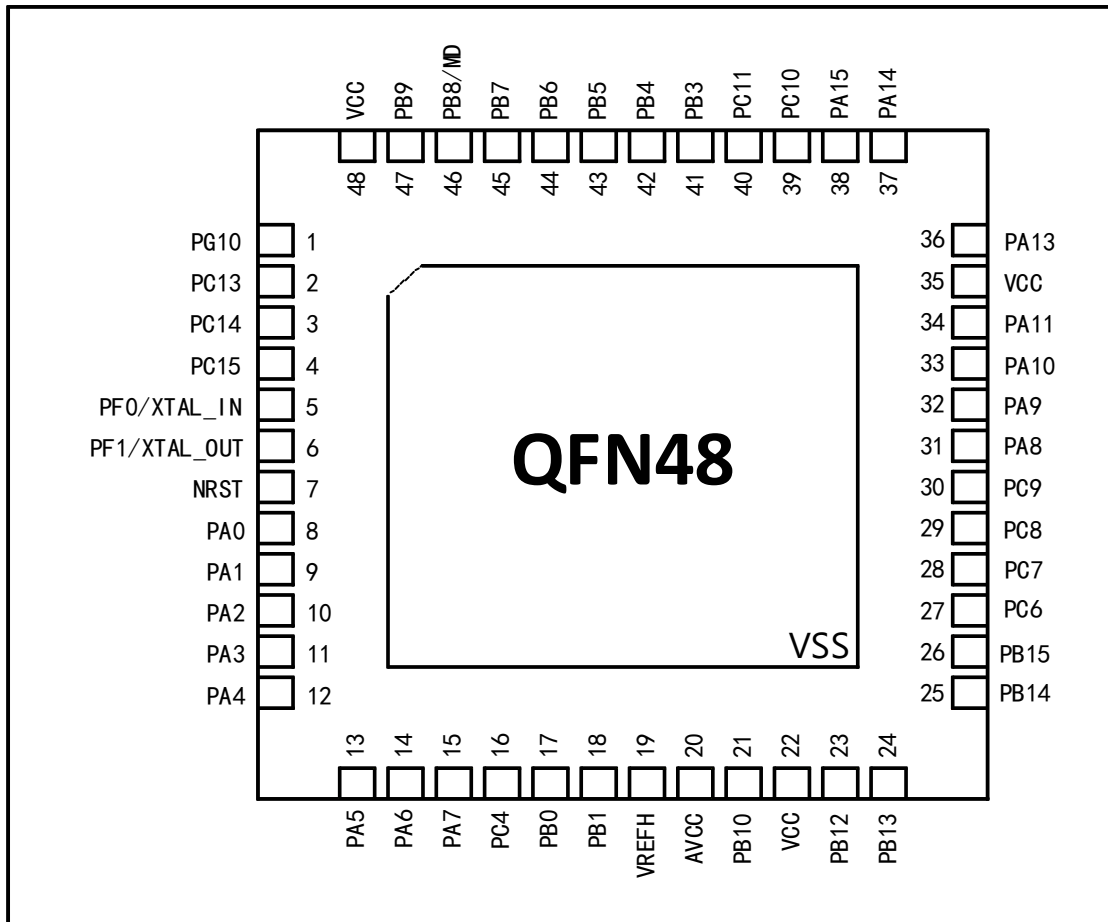
3.1.4 LQFP64 封装



3.1.5 LQFP48 封装



3.1.6 QFN48 封装



3.2 引脚功能表

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6, CMP	Func3 EMB1, TIM6	Func4 EMB2, TIM6	Func5 EMB2, TIM6	Func6 ERMU, TIM6	Func7 HRPWM	Func8 USART, HRPWM	Func9 SPI	Func10 USART, SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA, SDFM	Func14 PLA, SDFM	Func15 I2C, SMDA	Func16 TRLPWM	Func26'63 FuncG rp	
1	1	-	-	-	-	PE2		EIR Q2	TRACE CLK					FCMREF	TIM6_1_PWMA	TIM6_4_PWMA					USART3_CK			EVENT OUT						FG	
2	2	-	-	-	-	PE3		EIR Q3	TRACE D0						TIM6_2_PWMA	TIM6_1_PWMA								EVENT OUT					PWMA_T1_OUT	FG	
3	3	-	-	-	-	PE4		EIR Q4	TRACE D1						TIM6_3_PWMA	TIM6_4_PWMB						SDFM_DATAIN3		EVENT OUT					PWMA_T2_OUT	FG	
4	4	-	-	-	-	PE5		EIR Q5	TRACE D2					CTCF	TIM6_4_PWMA	TIM6_1_PWMB							SDFM_CKIN3		EVENT OUT				PWMA_T3_OUT	FG	
5	5	-	-	-	-	PE6		EIR Q6	TRACE D3						TIM6_2_PWMB									EVENT OUT					PWMA_T4_OUT	FG	
6	6	1	1	1	1	PG10		EIR Q10				HRPWM_1_PWMA												EVENT OUT						FG	
7	7	2	2	2	2	PC13		EIR Q13				HRPWM_1_PWMB			TIM6_1_PWMB	TIM6_2_PWMB	EMB2_PORT1							EVNTP313	EVENT OUT					PWMA_T1_OUT	FG

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB	Func16 TRLPWM	Func17 FuncGp		
8	8	3	3	3	3	PC14		EIRQ14				HRPWM_8_PWMA												EVNTP314	EVENT OUT					PWMA_T2_OUT	FG	
9	9	4	4	4	4	PC15		EIRQ15				HRPWM_8_PWMB												EVNTP315	EVENT OUT					PWMA_T3_OUT	FG	
10	-	-	-	-	-	PF3		EIRQ3							TIM6_3_PWMA										EVENT OUT					PWMA_T5_OUT	FG	
11	-	-	-	-	-	PF4		EIRQ4						CMP1_OUT	TIM6_4_PWMB										SDFM_DATAIN2	EVENT OUT					PWMA_T6_OUT	FG
12	-	-	-	-	-	VSS																										
13	-	-	-	-	-	VCC																										
14	-	-	-	-	-	PF5		EIRQ5							TIM6_1_PWMB										SDFM_CKIN2	EVENT OUT					PWMB_T1_OUT	FG
15	-	-	-	-	-	PF7		EIRQ7							TIM6_6_PWMA		EMB2_PRT5									EVENT OUT					PWMB_T2_OUT	FG

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP6	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB	Func16 TRLPWM	Func26'63 FuncGp
16	-	-	-	-	-	PF8		EIRQ8							TIM6_1_P WMA	EMB2_PO RT6								EVENT OUT					PWMB_T3 _OUT	FG
17	10	-	-	-	-	PF9		EIRQ9							TIM6_4_P WMA	TIM6_2_P WMA	EMB2_PO RT5							EVENT OUT					PWMB_T4 _OUT	FG
18	11	-	-	-	-	PF10		EIRQ10							TIM6_2_P WMA	EMB2_PO RT6								EVENT OUT					PWMB_T5 _OUT	FG
19	12	5	5	5	5	PF0	XTAL_IN+ADC1_IN8	EIRQ0							TIM6_3_P WMB									EVENT OUT				PWMA_T 4_OUT	FG	
20	13	6	6	6	6	PF1	XTAL_OUT+ADC2_IN9 +CMP3_INM1	EIRQ1																EVENT OUT				PWMA_T 5_OUT	FG	
21	14	7	7	7	7	NRS T																								
22	15	8	8	-	-	PC0	ADC1_IN4+ADC2_IN5+ CMP3_INM2	EIRQ0							TIM6_1_P WMA	EMB1_PO RT8			EOUT0C	HRPWM_T RIGB			SDFM_CK I_N0	EVNT P300	EVENT OUT		SDFM_DA TAIN4		PWMB_T6 _OUT	FG
23	16	9	9	-	-	PC1	ADC1_IN5+ADC2_IN6+ CMP3_INP2	EIRQ1				EOUT0M			TIM6_2_P WMA								SDFM_DA TAIN0	EVNT P301	EVENT OUT		SDFM_CK I_N4		PWMC_T1 _OUT	FG

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIR Q	TRACE	JTAG	ERMU	HRPWM	Func0 GP O	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP T	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB A	Func16 TRLPWM	Func26'63 FuncG rp
24	17	10	10	-	-	PC2	ADC1_IN6+ADC2_IN7+COMP8_INP1+COMP7_INP3	EIR Q2						CMP3_OUT	TIM6_3_P WMA	TIM6_1_P WMA				EOUT1 M			SDFM_CK OUT	EVNT P302	EVENT OUT		SDFM_CK1 N1		PWMC_T2_OUT	FG
25	18	11	11	-	-	PC3	ADC1_IN7+ADC2_IN8	EIR Q3							TIM6_4_P WMA		EMB2_POR T2			EOUT1C			SDFM_DAI N1	EVNT P303	EVENT OUT				PWMC_T3_OUT	FG
26	19	-	-	-	-	PF2		EIR Q2							TIM6_2_P WMA									EVENT OUT			I2C_S M B A	PWMC_T4_OUT	FG	
27	20	12	12	8	8	PA0	ADC12_IN0+COMP1_INM2+COMP3_INP1	EIR Q0						CMP1_OUT	TIM6_1_P WMA	TIM6_5_P WMA	EMB2_POR T3	TIM6_TRI GB	TIM6_T RIGA		USART2_CTS	SPI3_NSS2		EVNT P100	EVENT OUT	PLAIN0			PWMA_T6_OUT	FG
28	21	13	13	9	9	PA1	ADC12_IN1+COMP1_INP1	EIR Q1							TIM6_2_P WMA	TIM6_6_P WMA	TIM6_4_P WMB			EOUT2C		USART2_RTS	SPI3_NSS3		EVNT P101	EVENT OUT	PLAIN1		PWMB_T1_OUT	FG
29	22	14	14	10	10	PA2	ADC1_IN2+COMP2_INM2	EIR Q2						CMP2_OUT	TIM6_3_P WMA	TIM6_1_P WMA	EMB2_POR T3	TIM6_4_P WMA		EOUT3 M			SPI1_NSS3		EVNT P102	EVENT OUT	PLAIN2		PWMB_T2_OUT	FG
30	23	15	15	-	-	VSS																								
31	24	16	16	-	-	VCC																								

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C,SMBA	Func16 TRLPWM	Func17 FuncGp
32	25	17	17	11	11	PA3	ADC1_IN3+COMP2_INP2	EIR_Q3							TIM6_4_P WMA	TIM6_2_P WMA	TIM6_2_P WMA		EOUT3 C		SPI2_ NSS3		USART, SDFM	EVNTP P103	EVENT OUT	PLAIN3			PWMB_T3 _OUT	FG
33	26	18	18	12	12	PA4	ADC2_IN16+COMP1_INM1 +DAC1_OUT1	EIR_Q4						MCO_1	TIM6_2_P WMA				EOUT2 M	HRPWM_T RIGC	USART2_ CK		EVNTP P104	EVENT OUT	PLAIN4			PWMB_T4 _OUT	FG	
34	27	19	19	13	13	PA5	ADC2_IN12+COMP2_INM1 +DAC1_OUT2	EIR_Q5			EOU T0M			CTCRE F	TIM6_1_P WMA	TIM6_TRI GA				HRPWM_T RIGB			EVNTP P105	EVENT OUT	PLAIN5			PWMB_T5 _OUT	FG	
35	28	20	20	14	14	PA6	ADC2_IN2+DAC2_OUT1	EIR_Q6						CMP1_ OUT	TIM6_4_P WMA	TIM6_1_P WMA	EMB2_PO RT3	EMB2_PO RT1					EVNTP P106	EVENT OUT	PLAIN6			PWMB_T6 _OUT	FG	
36	29	21	21	15	15	PA7	ADC2_IN3+COMP2_INP1 +DAC2_OUT2+COMP1_INP3	EIR_Q7						CMP2_ OUT	TIM6_4_P WMA	TIM6_2_P WMA	TIM6_5_P WMB	TIM6_1_P WMB					EVNTP P107	EVENT OUT	PLAIN7			PWMC_T1 _OUT	FG	
37	30	22	22	-	16	PC4	ADC2_IN4	EIR_Q4							TIM6_TRI GA				EOUT0C	HRPWM_E EV4	USART1_ CK		SDFM_CK N2	EVNTP P304	EVENT OUT	PLAIN15			PWMC_T5 _OUT	FG
38	31	23	23	-	-	PC5	ADC2_IN10	EIR_Q5							TIM6_4_P WMB		EMB2_PO RT7		EOUT1 M	HRPWM_E EV10			SDFM_DA TAIN2	EVNTP P305	EVENT OUT	PLAIN16			PWMC_T6 _OUT	FG
39	32	24	24	16	17	PB0	ADC1_IN11+ADC3_IN11 +COMP4_INP1+COMP3_INP3	EIR_Q0						CMP_O UT	TIM6_3_P WMA	EMB1_PO RT5	TIM6_6_P WMB	TIM6_2_P WMB	EOUT1C		USART4_ CK		SDFM_CK OUT	EVNTP P200	EVENT OUT	PLAIN8			PWMC_T2 _OUT	FG

LQFP 128	LQFP 100	LQF P80	LQF P64	LQF P48	QF N48	Pin Name	Analog	EIR Q	TRACE	JTAG	ER MU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA, SDFM	Func14 PLA, SDFM	Func15 I2C_SM BA	Func16 TRLPWM	Func26 6'63	FuncG rp
40	33	25	25	17	18	PB1	ADC1_IN9+ADC2_IN14 +CMP1_INP2	EIR Q1				EOUT OM		CMP4_ OUT	TIM6_4_P WMA	TIM6_1_P WMB	TIM6_3_P WMB			HRPWM_ S COUT			SDFM_DA TAIN1	EVNT P201	EVENT OUT	PLAIN9				PWMC_T3 _OUT	FG
41	34	26	26	18	-	PB2	ADC2_IN11+CMP4_INM2	EIR Q2							TIM6_5_P WMA	TIM6_4_P WMA				HRPWM_ T RIGA	USART2_ CK		SDFM_CK1 N1	EVNT P202	EVENT OUT	PLAIN10		I2C3_S MBA	PWMC_T4 _OUT	FG	
42	35	27	27	19	-	AVS S																									
43	36	28	28	20	19	VRE FH	VREFBUF_OUT																								
44	-	-	-	-	-	VRE FH	VREFBUF_OUT																								
45	37	29	29	21	20	AV CC																									
46	-	-	-	-	-	VSS																									
47	-	-	-	-	-	VCC																									

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB	Func16 TRLPWM	Func26'63 FuncGp	
48	-	-	-	-	-	PF11		EIRQ11							TIM6_TRIG						USART2_CTS			EVENT OUT					PWMD_T1_OUT	FG	
49	-	-	-	-	-	PF12		EIRQ12							TIM6_4_PWMA						USART2_RTS			EVENT OUT	PLAIN15				PWMD_T2_OUT	FG	
50	-	-	-	-	-	PF13		EIRQ13							TIM6_1_PWMA							SDFM_DATAIN6		EVENT OUT	PLAIN16		I2C1_SMB	PWMD_T3_OUT	FG		
51	-	-	-	-	-	PF14		EIRQ14							TIM6_2_PWMA							SDFM_CKIN6		EVENT OUT	PLAIN8				PWMD_T4_OUT	FG	
52	-	-	-	-	-	PF15		EIRQ15							TIM6_3_PWMA									EVENT OUT					PWMD_T5_OUT	FG	
53	38	30	-	-	-	PE7	ADC3_IN3+COMP4_INP2	EIRQ7						ADTRG1	TIM6_TRIGA						USART1_CK		SDFM_DATAIN2		EVENT OUT					PWMD_T6_OUT	FG
54	39	31	-	-	-	PE8	ADC1_IN12+ADC23_IN15+COMP4_INM1	EIRQ8						CTCF	TIM6_1_PWMA	TIM6_1_PWMB							SDFM_CKIN2		EVENT OUT					PWME_T1_OUT	FG
55	40	32	-	-	-	PE9	ADC3_IN1+COMP8_INP2	EIRQ9						ADTRG3	TIM6_2_PWMA	TIM6_1_PWMA							SDFM_CKOUT		EVENT OUT					PWME_T2_OUT	FG

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIR Q	TRACE	JTAG	ERMU	HRPWM	Func0 GP O	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP T	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB A	Func16 TRLPWM	Func26'63 FuncG rp		
56	41	33	-	-	-	PE10	ADC1_IN17+ADC2_IN20+ADC3_IN22	EIR Q10						ADTRG4	TIM6_2_P WMB								SDFM_D A TAIN4		EVENT OUT					PWME_T3_OUT	FG	
57	42	34	-	-	-	PE11	ADC3_IN23+ADC4_INP0	EIR Q11							TIM6_2_P WMA									SDFM_CK IN4		EVENT OUT				PWME_T4_OUT	FG	
58	43	35	-	-	-	PE12	ADC1_IN18+ADC2_IN21+ADC3_IN0+ADC4_INN0	EIR Q12							TIM6_3_P WMB									SDFM_D A TAIN5		EVENT OUT	PLAIN11			PWME_T5_OUT	FG	
59	44	36	-	-	-	PE13	ADC3_IN2	EIR Q13							TIM6_3_P WMA									SDFM_CK IN5		EVENT OUT				PWME_T6_OUT	FG	
60	45	37	-	-	-	PE14	ADC3_IN5	EIR Q14							TIM6_4_P WMA		EMB2_P ORT2													PWMF_T1_OUT	FG	
61	46	38	-	-	-	PE15	ADC3_IN6	EIR Q15							TIM6_4_P WMB		EMB2_P ORT1														PWMF_T2_OUT	FG
62	47	39	30	22	21	PB10	CMP5_INM1	EIR Q10						ADTRG2	TIM6_3_P WMA	EMB1_P ORT3	EMB2_P ORT1			HRPWM_T RIGC				SDFM_D A TAIN0	EVNTP210	EVENT OUT	PLAIN11	SDFM_D A TAIN7		PWMC_T5_OUT	FG	
63	48	40	31	23	-	VSS																										

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GP O	Func1 other	Func2 TIM6,CMP6	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART, HRPWM	Func9 SPI	Func10 USART, SDFM	Func11 EVNTP T	Func12 EVENT OUT	Func13 PLA, SDFM	Func14 PLA, SDFM	Func15 I2C_S MBA	Func16 TRLPWM	Func26'63 FuncG rp	
64	49	41	32	24	22	VCC																									
65	50	42	33	25	-	PB11	ADC1_IN10+ADC23_IN13+CMP6_INP1+CMP5_INP3	EIRQ11				EOU TOM		ADTRG4	TIM6_4_PWMA	EMB1_POR T4				HRPWM_TRIGD			SDFM_DATAIN3	EVNTP211	EVENT OUT	SDFM_CKIN7	PLA0OUT		PWMC_T6_OUT	FG	
66	51	43	34	26	23	PB12	ADC3_IN14+ADC4_INP5+CMP7_INM2	EIRQ12				HRPWM_4_PWMA			TIM6_TRIGD		EMB2_POR T1		EOUT2M		USART3_CK		SDFM_DATAIN1	EVNTP212	EVENT OUT		PLA1OUT	I2C_S MBA	PWMD_T1_OUT	FG	
67	52	44	35	27	24	PB13	ADC3_IN4+CMP5_INP1	EIRQ13				HRPWM_4_PWMB			TIM6_1_PWMB				EOUT2C		USART3_CTS		SDFM_CKIN1	EVNTP213	EVENT OUT		PLA2OUT		PWMD_T2_OUT	FG	
68	53	45	36	28	25	PB14	ADC3_IN7+ADC4_INP1+CMP7_INP1	EIRQ14				HRPWM_5_PWMA		CMP4_OUT	TIM6_4_PWMA	TIM6_2_PWMB					USART3_RTS		SDFM_DATAIN2	EVNTP214	EVENT OUT		PLA3OUT		PWMD_T3_OUT	FG	
69	54	46	37	29	26	PB15	ADC3_IN8+ADC4_INN1+ADC4_INP6+CMP6_INM2	EIRQ15				HRPWM_5_PWMB		CMP3_OUT	TIM6_2_PWMA	TIM6_4_PWMB	TIM6_3_PWMB				USART3_CK		SDFM_CKIN2	EVNTP215	EVENT OUT		PLA4OUT		PWMD_T4_OUT	FG	
70	55	47	-	-	-	PD8	ADC3_IN12+ADC4_INP2+CMP8_INM1	EIRQ8				HRPWM_1_PWMA									USART1_CTS		SDFM_CKIN3	EVNTP408	EVENT OUT				PWMD_T3_OUT	FG	
71	56	48	-	-	-	PD9	ADC1_IN13+ADC3_IN16+ADC4_INN2+CMP8_INM2	EIRQ9				HRPWM_1_PWMB									USART1_RTS		SDFM_DATAIN3	EVNTP409	EVENT OUT				PWMD_T4_OUT	FG	

LQFP 128	LQFP 100	LQFP P80	LQFP P64	LQFP P48	QFN N48	Pin Name	Analog	EIR Q	TRACE	JTAG	ER M U	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP6	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP T	Func12 EVENT OUT	Func13 PLA, SDFM	Func14 PLA, SDFM	Func15 I2C_SM BA	Func16 TRLPWM	Func26 6'63	FuncG rp	
72	57	49	-	-	-	PD10	ADC3_IN17+ADC4_INP3+CMP6_INM1	EIR Q10													USART3_ CK		SDFM_CK OUT	EVNT P410	EVENT OUT					PWMF_T5 _OUT	FG	
73	58	-	-	-	-	PD11	ADC1_IN14+ADC2_IN17+ADC3_IN18+ADC4_INN3+CMP6_INP2	EIR Q11							TIM6_TRI GD						USART3_ CTS			EVNT P411	EVENT OUT				I2C3_S MBA	PWMF_T6 _OUT	FG	
74	59	-	-	-	-	PD12	ADC3_IN19+ADC4_INP4+CMP5_INP2	EIR Q12				HRPWM_8_ PWMA			TIM6_5_P WMA						USART3_ RTS			EVNT P412	EVENT OUT						FG	
75	60	-	-	-	-	PD13	ADC1_IN15+ADC2_IN18+ADC3_IN20+ADC4_INN4+CMP5_INM2	EIR Q13				HRPWM_8_ PWMB			TIM6_6_P WMA									EVNT P413	EVENT OUT						FG	
76	61	-	-	-	-	PD14	ADC1_IN16+ADC2_IN19+ADC3_IN21+CMP7_INP2	EIR Q14						ADTRG 1	TIM6_1_P WMA									EVNT P414	EVENT OUT	PLAIN17						FG
77	62	-	-	-	-	PD15	CMP7_INM1	EIR Q15						ADTRG 2	TIM6_2_P WMA									EVNT P415	EVENT OUT	PLAIN18						FG
78	63	50	-	-	-	VSS																										
79	64	51	-	-	-	VCC																										

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIR Q	TRACE	JTAG	ERMU	HRPWM	Func0 GPO	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART, HRPWM	Func9 SPI	Func10 USART, SDFM	Func11 EVNTP T	Func12 EVENT OUT	Func13 PLA, SDFM	Func14 PLA, SDFM	Func15 I2C_SMB A	Func16 TRLPWM	Func26'63 FuncG rp		
80	65	52	38	-	27	PC6		EIR Q6				HRPWM_7_PWMA		CMP6_OUT	TIM6_1_PWMA	TIM6_5_PWMA							SDFM_CKIN3	EVNTP306	EVENT OUT	PLAIN17					FG	
81	66	53	39	-	28	PC7		EIR Q7				HRPWM_7_PWMB		CMP5_OUT	TIM6_2_PWMA	EMB1_PORT5	TIM6_6_PWMA							SDFM_DATAIN3	EVNTP307	EVENT OUT	PLAIN18					FG
82	-	-	-	-	-	PG0		EIR Q0							TIM6_4_PWMB										EVENT OUT							FG
83	-	-	-	-	-	PG1		EIR Q1							TIM6_1_PWMB										EVENT OUT	PLAIN19						FG
84	-	-	-	-	-	PG2		EIR Q2						ADTRG3	TIM6_2_PWMB										EVENT OUT	PLAIN20						FG
85	-	-	-	-	-	PG3		EIR Q3							TIM6_3_PWMB		EMB2_PORT5								EVENT OUT							FG
86	-	-	-	-	-	PG4		EIR Q4									EMB2_PORT6							EVENT OUT								FG
87	67	54	40	-	29	PC8		EIR Q8				HRPWM_6_PWMA		CMP7_OUT	TIM6_3_PWMA	TIM6_1_PWMA	TIM6_2_PWMA							EVNTP308	EVENT OUT	PLAIN19						FG

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIR Q	TRACE	JTAG	ERMU	HRPWM	Func0 GP O	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP T	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_S M BA	Func16 TRLPWM	Func26'63 FuncG rp	
88	68	55	41	-	30	PC9		EIR Q9				HRPWM_6_PWMB		MCO_2	TIM6_4_P WMA	TIM6_2_P WMA	EMB2_P RT4							EVNT P309	EVENT OUT	PLAIN20					FG
89	69	56	42	30	31	PA8	ADC3_IN9	EIR Q8				HRPWM_2_PWMA		MCO_2	CMP7_OUT	TIM6_TRIGC	TIM6_1_P WMA				USART4_CK			EVNT P108	EVENT OUT		PLA5OUT		PWMD_T5_OUT		FG
90	70	57	43	31	32	PA9	ADC3_IN10	EIR Q9				HRPWM_2_PWMB		CMP5_OUT	TIM6_2_P WMA	TIM6_3_P WMA	EMB2_P RT7							EVNT P109	EVENT OUT		PLA6OUT	I2C3_S M BA	PWMD_T6_OUT		FG
91	71	58	44	32	33	PA10	PVD2EXINP	EIR Q10				HRPWM_3_PWMA		CMP6_OUT	TIM6_3_P WMA	TIM6_4_P WMA	EMB2_P RT9	EMB2_P RT3						EVNT P110	EVENT OUT		PLA7OUT	I2C2_S M BA	PWME_T1_OUT		FG
92	72	59	45	33	34	PA11		EIR Q11				HRPWM_3_PWMB		CMP1_OUT	TIM6_1_P WMB	TIM6_5_P WMA	EMB2_P RT2	TIM6_4_P WMA			USART4_CTS			EVNT P111	EVENT OUT		PLA8OUT		PWME_T2_OUT		FG
93	73	60	46	34	-	PA12		EIR Q12						CMP2_OUT	TIM6_4_P WMA	EMB1_P RT1	TIM6_2_P WMB	TIM6_6_P WMA	TIM6_T RIGA		USART4_RTS			EVNT P112	EVENT OUT		PLA9OUT		PWME_T3_OUT		FG
94	74	61	47	35	-	VSS																									
95	75	62	48	36	35	VCC																									

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENTOUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB	Func16 TRLPWM	Func26'63 FuncGp	
96	76	63	49	37	36	PA13		EIRQ13		JTMS_SWDIO				CMP8_OUT	TIM6_4_PWMB	TIM6_1_PWMA			EOUT3M		USART3_CTS	SPI1_NSS1		EVNT_P113	EVENTOUT	PLAIN12			I2C1_SMB	PWME_T4_OUT	FG
97	-	-	-	-	-	PF6		EIRQ6							TIM6_TRIGD	TIM6_2_PWMA	TIM6_5_PWMA				USART3_RTS			EVENTOUT							FG
98	77	64	50	38	37	PA14		EIRQ14		JTCK_SWCLK				CMP8_OUT	TIM6_6_PWMA	EMB2_POR1		EOUT3C	HRPWM_TRIGD	USART2_RTS	SPI1_NSS2		EVNT_P114	EVENTOUT	PLAIN13			I2C2_SMB	PWME_T5_OUT	FG	
99	78	65	51	39	38	PA15		EIRQ15		JTDI				ADTRG1	TIM6_1_PWMA	EMB1_POR2	EMB2_POR1	TIM6_5_PWMA	TIM6_TRIGA		USART4_RTS			EVNT_P115	EVENTOUT	PLAIN14			I2C3_SMB	PWME_T6_OUT	FG
100	79	66	52	-	39	PC10		EIRQ10							TIM6_5_PWMB	EMB1_POR6						SDFM_CKIN5	EVNT_P310	EVENTOUT							FG
101	80	67	53	-	40	PC11		EIRQ11							TIM6_6_PWMB				HRPWM_EEV2			SDFM_DATAIN5	EVNT_P311	EVENTOUT							FG
102	81	68	54	-	-	PC12		EIRQ12						ADTRG2	TIM6_6_PWMA	TIM6_1_PWMB			HRPWM_EEV1	USART3_CK			EVNT_P312	EVENTOUT							FG
103	-	-	-	-	-	PG5		EIRQ5						ADTRG4	TIM6_TRIGC					USART2_CK				EVENTOUT	PLAIN14						FG

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIRQ	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB	Func16 TRLPWM	Func26'63 FuncGp	
104	-	-	-	-	-	PG6		EIR Q6									EMB2_P RT5							EVENT OUT				I2C_S MBA		FG	
105	-	-	-	-	-	PG7		EIR Q7																EVENT OUT						FG	
106	-	-	-	-	-	PG8		EIR Q8																EVENT OUT						FG	
107	-	-	-	-	-	PG9		EIR Q9					ADTRG 3	TIM6_4_P WMB							USART4_ CK			EVENT OUT						FG	
108	82	69	-	-	-	PD0		EIR Q0					CMP_O UT	TIM6_2_P WMB	EMB1_PO RT7							SDFM_CK1 N6	EVNT P400	EVENT OUT						FG	
109	83	70	-	-	-	PD1		EIR Q1						TIM6_2_P WMA		EMB2_PO RT4							SDFM_DA TAIN6	EVNT P401	EVENT OUT						FG
110	-	-	-	-	-	VSS																									
111	-	-	-	-	-	VCC																									

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIR Q	TRACE	JTAG	ERMU	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,COMP	Func3 EMBI,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SMB	Func16 TRLPWM	Func26'63 FuncGp	
	84	71	55	-	-	PD2		EIR Q2							TIM6_TRIGB		EMB2_POR3			HRPWM_EV9				EVNT P402	EVENT OUT						FG
	85	-	-	-	-	PD3		EIR Q3							TIM6_1_PWMA	TIM6_TRIGA					USART2_CTS		SDFM_CKOUT	EVNT P403	EVENT OUT						FG
	86	-	-	-	-	PD4		EIR Q4							TIM6_2_PWMA						USART2_RTS			EVNT P404	EVENT OUT						FG
	87	-	-	-	-	PD5		EIR Q5																EVNT P405	EVENT OUT						FG
	88	-	-	-	-	PD6		EIR Q6					ADTRG1		TIM6_4_PWMA								SDFM_CKIN4	EVNT P406	EVENT OUT	SDFM_DAIN1					FG
	89	-	-	-	-	PD7		EIR Q7					ADTRG2		TIM6_3_PWMA						USART2_CK		SDFM_DAIN4	EVNT P407	EVENT OUT	SDFM_CKIN1					FG
	90	72	56	40	41	PB3		EIR Q3			JTDO_TRACESWO		FCMREF		TIM6_2_PWMA	TIM6_TRIGC	TIM6_5_PWMB	TIM6_TRIGB		HRPWM_SCOUT	HRPWM_EEV9			EVNT P203	EVENT OUT		PLA10OUT			PWMF_T1_OUT	FG
	91	73	57	41	42	PB4		EIR Q4			NJTRST		MCO_1		TIM6_4_PWMA	TIM6_1_PWMA	EMB2_POR9	TIM6_6_PWMB		HRPWM_EV7	USART4_RTS			EVNT P204	EVENT OUT		PLA11OUT			PWMF_T2_OUT	FG

LQFP128	LQFP100	LQFP80	LQFP64	LQFP48	QFN48	Pin Name	Analog	EIR Q	TRACE	JTAG	ERMU	HRPWM	Func0 GP O	Func1 other	Func2 TIM6,CMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP	Func12 EVENT OUT	Func13 PLA,SDFM	Func14 PLA,SDFM	Func15 I2C_SBA	Func16 TRLPWM	Func26'63	FuncG rp
120	92	74	58	42	43	PB5		EIR Q5						ADTRG3	TIM6_2_PWMA	TIM6_1_PWMB	EMB2_POR8	TIM6_4_PWMA		HRPWM_EV6	USART2_CK	SPI2_NSS1	USART4_CTS	EVNTP205	EVENT OUT	SDFM_CKIN0	PLA12OUT		I2C1_SMB	PWMF_T3_OUT	FG
121	93	75	59	43	44	PB6		EIR Q6						CMP4_OUT	TIM6_4_PWMB	TIM6_5_PWMA	EMB2_POR4	TIM6_TRIGB		HRPWM_TRIGA	HRPWM_EEV4	SPI2_NSS2	SDFM_DATAIN5	EVNTP206	EVENT OUT		PLA13OUT			PWMF_T4_OUT	FG
122	94	76	60	44	45	PB7		EIR Q7						CMP3_OUT	TIM6_4_PWMB	TIM6_6_PWMA	EMB2_POR3	TIM6_4_PWMA		HRPWM_EV3	USART4_CTS		SDFM_CKIN5	EVNTP207	EVENT OUT		PLA14OUT			PWMF_T5_OUT	FG
123	95	77	61	45	46	PB8								CMP1_OUT	TIM6_4_PWMA	TIM6_1_PWMA	EMB2_POR1	TIM6_6_PWMA		HRPWM_EEV8			SDFM_CKIN7	EVNTP208	EVENT OUT					PWMF_T6_OUT	FG
124	96	78	62	46	47	PB9		EIR Q9						CMP2_OUT	TIM6_4_PWMA	TIM6_2_PWMA	TIM6_1_PWMA	TIM6_3_PWMB		HRPWM_EV5	USART1_CTS	SPI3_NSS1	SDFM_DATAIN7	EVNTP209	EVENT OUT		PLA15OUT				FG
125	97	-	-	-	-	PE0		EIR Q0						MCO_1	TIM6_TRIGC	TIM6_3_PWMB	TIM6_4_PWMA	TIM6_TRIGC			USART1_RTS				EVENT OUT						FG
126	98	-	-	-	-	PE1		EIR Q1						MCO_2	TIM6_4_PWMA	TIM6_3_PWMA									EVENT OUT						FG
127	99	79	63	47	-	VSS																									

LQFP 128	LQFP 100	LQFP P80	LQFP P64	LQFP P48	QFN N48	Pin Name	Analog	EIR Q	TRACE	JTAG	ERM U	HRPWM	Func0 GPIO	Func1 other	Func2 TIM6,COMP	Func3 EMB1,TIM6	Func4 EMB2,TIM6	Func5 EMB2,TIM6	Func6 ERMU,TIM6	Func7 HRPWM	Func8 USART,HRPWM	Func9 SPI	Func10 USART,SDFM	Func11 EVNTP T	Func12 EVENT OUT	Func13 PLA, SDFM	Func14 PLA, SDFM	Func15 I2C_SM BA	Func16 TRLPWM	Func26~63 FuncG rp
128	100	80	64	48	48	VCC																								

Func26~63 主要为串行通信功能 (包含 MCAN、USART、SPI、I2C)，简称 FG。详细对应关系如下表所示。

表 3-1 Func28~63 表

	Func26	Func27	Func28	Func29	Func30	Func31	Func32	Func33	Func34	Func35	Func36	Func37	Func38	Func39
FG	CAN1_TX	CAN1_RX	CAN2_TX	CAN2_RX	CAN3_TX	CAN3_RX	USART1_TX	USART1_RX	USART2_TX	USART2_RX	USART3_TX	USART3_RX	USART4_TX	USART4_RX
	Func40	Func41	Func42	Func43	Func44	Func45	Func46	Func47	Func48	Func49	Func50	Func51	Func52	Func53
FG	SPI1_SCK	SPI1_MOSI	SPI1_MISO	SPI1_NSS0	SPI2_SCK	SPI2_MOSI	SPI2_MISO	SPI2_NSS0	SPI3_SCK	SPI3_MOSI	SPI3_MISO	SPI3_NSS0	I2C1_SDA	I2C1_SCL
	Func54	Func55	Func56	Func57	Func58	Func59	Func60	Func61	Func62	Func63				
FG	I2C2_SDA	I2C2_SCL	I2C3_SDA	I2C3_SCL										

表 3-2 端口配置

Package	Port Group	Bits																Pin Count Total	
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0		
LQFP128	PortA	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	107
	PortB	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortC	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortD	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortE	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortF	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortG	-	-	-	-	-	o	o	o	o	o	o	o	o	o	o	o	11	
LQFP100	PortA	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	86
	PortB	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortC	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortD	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortE	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortF	-	-	-	-	-	o	o	-	-	-	-	-	-	o	o	o	5	
	PortG	-	-	-	-	-	o	-	-	-	-	-	-	-	-	-	-	1	
LQFP80	PortA	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	66
	PortB	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortC	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortD	-	-	-	-	-	o	o	o	-	-	-	-	-	o	o	o	6	
	PortE	o	o	o	o	o	o	o	o	o	-	-	-	-	-	-	-	9	
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	-	-	o	o	2	
	PortG	-	-	-	-	-	o	-	-	-	-	-	-	-	-	-	-	1	
LQFP64	PortA	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	52
	PortB	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortC	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortD	-	-	-	-	-	-	-	-	-	-	-	-	-	o	-	-	1	
	PortE	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	0	
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	-	-	o	o	2	
	PortG	-	-	-	-	-	o	-	-	-	-	-	-	-	-	-	-	1	
LQFP48	PortA	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	38
	PortB	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	o	16	
	PortC	o	o	o	-	-	-	-	-	-	-	-	-	-	-	-	-	3	
	PortD	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	0	
	PortE	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	0	
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	-	-	o	o	2	
	PortG	-	-	-	-	-	o	-	-	-	-	-	-	-	-	-	-	1	
QFN48	PortA	o	o	o	-	o	o	o	o	o	o	o	o	o	o	o	o	15	42
	PortB	o	o	o	o	-	o	o	o	o	o	o	o	o	-	o	o	14	
	PortC	o	o	o	-	o	o	o	o	o	o	-	o	-	-	-	-	10	

Package	Port Group	Bits																Pin Count Total
		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
	PortD	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	0
	PortE	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	0
	PortF	-	-	-	-	-	-	-	-	-	-	-	-	-	-	0	0	2
	PortG	-	-	-	-	-	0	-	-	-	-	-	-	-	-	-	-	1

表 3-3 通用功能规格

Port		上拉	下拉	开漏输出	驱动能力	5V 耐压
PortA	PA0~PA15	支持	支持	支持	低/中/高	支持
PortB	PB0~PB15	支持	支持	支持	低/中/高	支持
PortC	PC0~PC15	支持	支持	支持	低/中/高	支持
PortD	PD0~PD15	支持	支持	支持	低/中/高	支持
PortE	PE0~PE15	支持	支持	支持	低/中/高	支持
PortF	PF0~PF15	支持	支持	支持	低/中/高	支持
PortG	PG0~PG10	支持	支持	支持	低/中/高	支持



说明

用作模拟功能时，输入电压不得高于 VREFH/AVCC。

3.3 引脚功能说明

表 3-4 引脚功能说明

类别	功能名	I/O	说明
Power	VCC	I	电源
	VSS	I	电源地
	AVCC	I	模拟电源
	VREFH	I	模拟参考电压
	AVSS	I	模拟电源地
System	NRST	I	复位端子, 低有效
	MD	I	模式端子
PVD	PVD2EXINP	I	PVD2 外部输入比较电压
Clock	XTAL_IN/ XTAL_EXT	I	外部主时钟振荡器接口/ XTAL_EXT 外部时钟输入
	XTAL_OUT	IO	外部主时钟振荡器接口
	MCO_x(x=1~2)	O	内部时钟输出
	CTCREF	I	CTC 模块外部输入参考时钟
GPIO	GPIOxy(x=A~F y=0~15; x=G y=0~10)	IO	通用输入输出
EVENTOUT	EVENTOUT	O	Cortex-M4 CPU 事件输出
EIRQ	EIRQx(x=0~15)	I	可屏蔽外部中断
Event Port	EVNTPxy(x=1~4 y=0~15)	IO	事件端口输入输出功能
JTAG/SWD	JTCK_SWCLK	I	在线调试接口
	JTMS_SWDIO	IO	
	JTDO_TRACESWO	O	
	JTDI	I	
	NJTRST	I	
TRACE	TRACECLK	O	跟踪调试同步时钟输出
	TRACEDx(x=0~3)	O	跟踪调试数据输出
FCM	FCMREF	I	时钟频率计测用外部基准时钟输入
Timer6	TIM6_TRIGA	I	外部事件触发 A 输入
	TIM6_TRIGB	I	外部事件触发 B 输入
	TIM6_TRIGC	I	外部事件触发 C 输入
	TIM6_TRIGD	I	外部事件触发 D 输入
	TIM6_x_PWMA(x=1~6)	IO	外部事件触发输入或 PWM 端口输出
	TIM6_x_PWMB(x=1~6)	IO	外部事件触发输入或 PWM 端口输出
EMB	EMBx_PORTyx(x=1,y=1~8;x=2,y=1~9)	I	端口输入控制信号

类别	功能名	I/O	说明
HRPWM	HRWPM_x_PWMA (x=1~8)	O	PWM 输出端口
	HRWPM_x_PWMB (x=1~8)	O	PWM 输出端口
	HRPWM_TRIGx (x=A~D)	I	硬件启动、停止、清零、刷新条件同步输入端口
	HRPWM_EEVx (x=1~10)	I	外部事件输入端口
	HRPWM_SCOUT	O	同步输出端口
USART	USARTx_TX(x=1~4)	IO	发送数据
	USARTx_RX(x=1~4)	IO	接收数据
	USARTx_CK(x=1~4)	IO	通信时钟
	USARTx_RTS/USARTx_DE(x=1~4)	O	请求发送信号/Driver Enable
	USARTx_CTS(x=1~4)	I	清除发送信号
SPI	SPIx_MISO(x=1~3)	IO	主输入/从输出数据传输引脚
	SPIx_MOSI(x=1~3)	IO	主输出/从输入数据传输引脚
	SPIx_SCK(x=1~3)	IO	传输时钟
	SPIx_NSS0(x=1~3)	IO	从机选择输入输出引脚
	SPIx_NSSy(x=1~3 y=1~3)	O	从机选择输出引脚
I2C	I2Cx_SCL(x=1~3)	IO	时钟线
	I2Cx_SDA(x=1~3)	IO	数据线
	I2Cx_SMBA(x=1~3)	IO	SMBus 告警
MCAN	MCANx_TX(x=1~3)	O	发送数据
	MCANx_RX(x=1~3)	I	接收数据
CMP	CMPx_OUT(x=1~8)	O	CMPx(x=1~8)结果输出
	CMP_OUT	O	CMPx(x=1~8)结果 OR 输出
	CMPx_INPy (x=1/3/5/7, y=1~3) CMPx_INPy (x=2/4/6/8, y=1~2)	I	CMPx 正端模拟输入
	CMPx_INMy(x=1~8, y=1~2)	I	CMPx 负端模拟输入
ADC	ADTRG1	I	ADC1 AD 转换外部启动源
	ADTRG2	I	ADC2 AD 转换外部启动源
	ADTRG3	I	ADC3 AD 转换外部启动源
	ADTRG4	I	ADC4 AD 转换外部启动源
	ADC12_INx (x=0~1)	I	ADC1/2 共用外部模拟输入端口
	ADC13_INx (x=12,16)	I	ADC1/3 共用外部模拟输入端口
	ADC1_INx (x=2~18)	I	ADC1 外部模拟输入端口
	ADC2_INx (x=2~12,14,16~21)	I	ADC2 外部模拟输入端口
	ADC23_INx (x=13,15)	I	ADC2/3 共用外部模拟输入端口
	ADC3_INx (x=0~12,14,16~23)	I	ADC3 外部模拟输入端口

类别	功能名	I/O	说明
	ADC4_INPx(x=0~6)	I	ADC4 外部模拟输入端口 (正端)
	ADC4_INNx(x=0~4)	I	ADC4 外部模拟输入端口 (负端)
DAC	DACx_OUTy(x=1~2 y=1~2)	O	DAC 模拟输出
PLA	PLAxIN (x=0~20)	I	逻辑运算单元 PLA 的输入
	PLAxOUT (x=0~15)	O	逻辑运算单元 PLA 的输出
TRLPWM	PWMx_Ty_OUT(x=A~F,y=1~6)	O	TRLWPM 模块输出信号
SDFM	SDFM_CKINx	I	外部 Sigma-Delta 模块时钟信号
	SDFM_DATAINx	I	外部 Sigma-Delta 模块数据信号
	SDFM_CKOUT	O	SDFM 模块时钟输出信号
ERMU	ERMU_EOUTxM(x=0~3)	O	错误输出端口  说明 ERMU_EOUT0M 通过 ICG 硬件配置, 优先级高于其他功能。
	ERMU_EOUTxC(x=0~3)	O	错误输出端口 (与 ERMU_EOUTxM 反向)

3.4 引脚使用说明

表 3-5 引脚使用说明

引脚名	使用说明
VCC	电源, 接 1.8V~3.6V 电压, 并就近与 VSS 引脚接去耦电容 (参考"电气特性")
VSS	电源地, 接 0V
AVCC	模拟电源, 给模拟模块供电, 接与 VCC 相同电压 (参考"电气特性") 不使用独立的模拟电源时, 请与 VCC 短接, 禁止悬空
AVSS	模拟电源地, 给模拟模块供电, 接与 VSS 相同电压 (参考"电气特性") 不使用独立的模拟电源时, 请与 VSS 短接, 禁止悬空
VREFH	模拟参考电压, 接不高于 AVCC 的电压 不使用时请与 AVCC 短接, 禁止悬空 注: 必须考虑下述条件: $0 \leq V_{AVCC} - V_{REFH} \leq 1.2V$
PB8/MD	模式输入。复位引脚 (NRST) 解除 (从低电平变为高电平) 时, 本管脚必须固定为低电平。推荐接电阻 (4.7kΩ) 到 VSS (下拉)
NRST	复位引脚, 低有效。不使用时接电阻到 VCC (上拉)
Pxy (x=A~F y=0~15; x=G y=0~10)	通用引脚。用作输入功能时, 支持 5V 耐压的引脚输入电压不要超过 5V, 不支持 5V 耐压的引脚输入电压不要超过 VCC。用作模拟输入时, 模拟电压不要超过 VREFH/AVCC 不使用时悬空, 或者接电阻到 VCC (上拉) /VSS (下拉)

4 电气特性

4.1 参数条件

若无另行说明，所有电压的都以 VSS 为基准。

4.1.1 最小值和最大值

所有最小值和最大值在最坏的条件下测得。

在每个表格下方的注解中说明为通过设计保证、综合评估得出的数据，不会在生产线上进行测试。

4.1.2 典型数值

除非另有说明，典型数据是基于 $T_A=25^{\circ}\text{C}$ 和 $V_{CC}=3.3\text{V}$ 给出的。这些数据仅用于设计指导，并未经过测试。

4.1.3 典型曲线

除非特别说明，否则所有典型曲线未经测试，仅供设计参考。

4.1.4 负载电容

图 4-1 (左) 中显示了用于测量引脚参数的负载条件。

4.1.5 引脚输入电压

图 4-1 (右) 中显示了器件引脚上输入电压的测量方法。

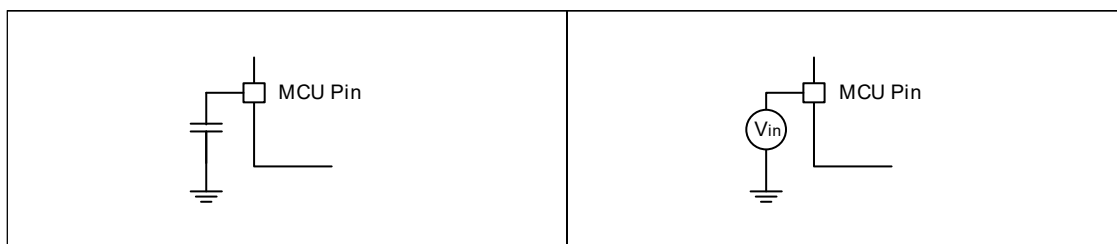


图 4-1 引脚负载条件 (左) 与输入电压测量 (右)

4.1.6 电源方案

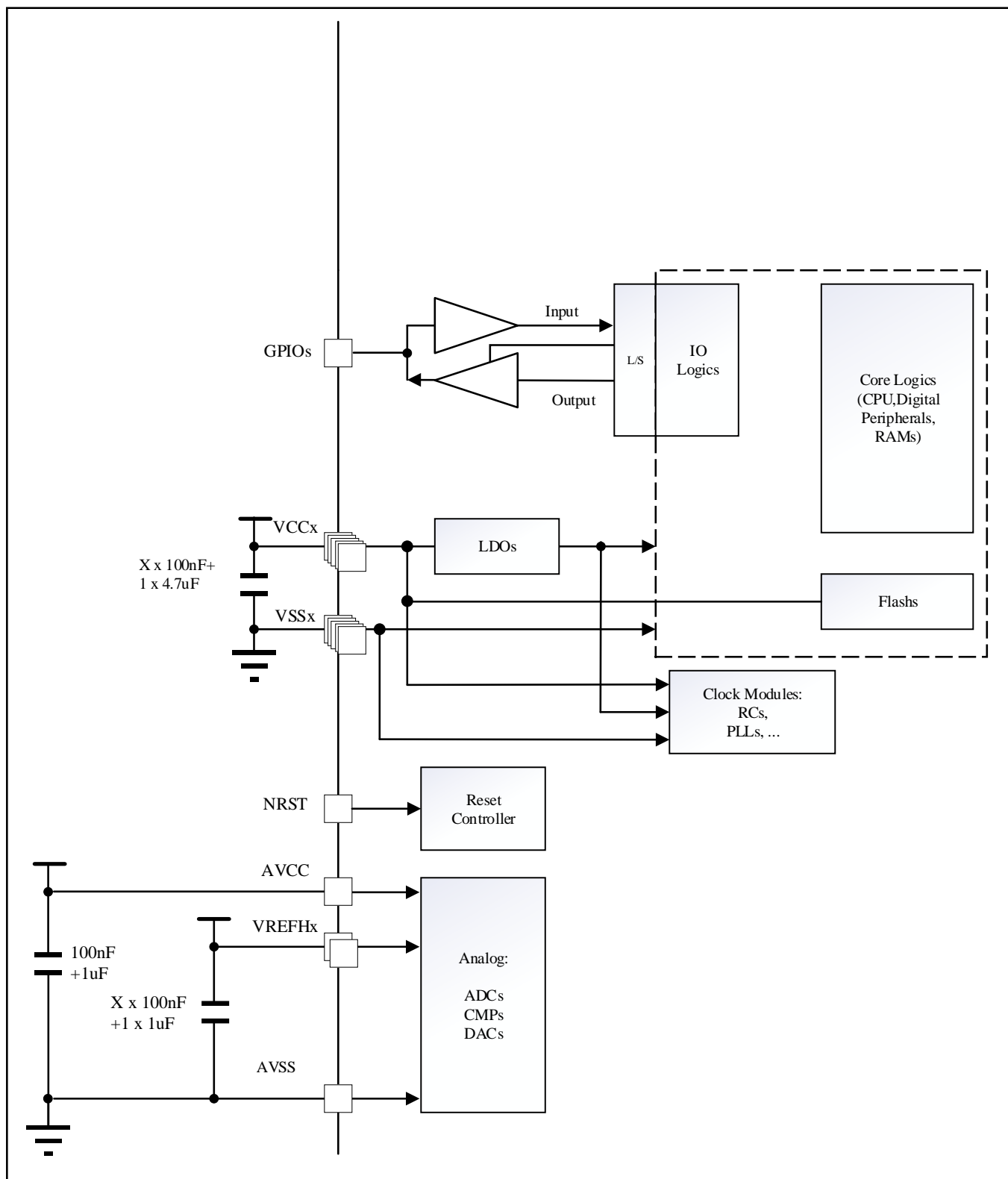


图 4-2 电源方案

说明

1. 4.7μF 陶瓷电容必须连至 VCC 引脚之一。
2. AVSS=VSS。
3. 每个电源对 (例如 VCC/VSS, AVCC/AVSS...) 必须使用上述的滤波陶瓷电容去耦。这些电容必须尽量靠近或低于 PCB 下面的适当引脚, 以确保器件正常工作。不建议去掉滤波电容来降低 PCB 尺寸或成本, 这可能导致器件工作不正常。

4.1.7 电流消耗测量

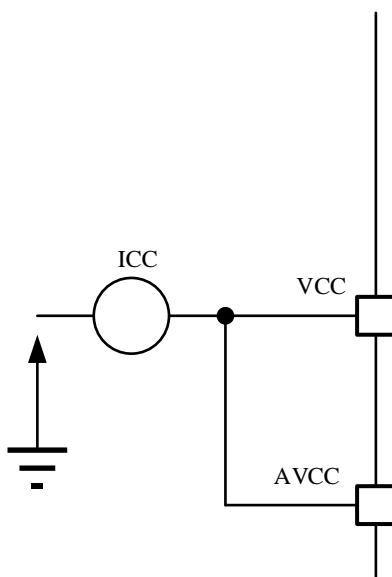


图 4-3 电流消耗测量方案

4.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 4-2 电压特性

符号	描述	最小值	最大值	单位
$V_{CC-V_{SS}}$	外部主电源电压 (包括 AVCC、VCC) ⁽¹⁾	-0.3	4.0	V
V_{IN}	引脚上的输入电压 ⁽²⁾	$V_{SS}-0.3$	$V_{CC}+4.0$ (最大 5.8V)	V
$V_{ESD(HBM)}$	静电放电电压(人体模型)	请参考“电气敏感性”		-

说明

1. 在允许的范围内，所有主电源 (VCC、AVCC) 和接地 (VSS、AVSS) 引脚必须始终连接到外部电源。
2. 必须始终遵循 V_{IN} 的最大值。有关允许的最大注入电流值的信息，请参见表 4-3。

表 4-3 电流特性

符号	描述	最大值	单位
$\sum I_{VCC}$	流入所有 VCC _x 电源线的总电流 (拉电流) ⁽¹⁾	240	mA
$\sum I_{VSS}$	流出所有 VSS _x 接地线的总电流 (灌电流) ⁽¹⁾	-240	mA
I_{VCC}	流入每个 VCC _x 电源线的最大电流 (拉电流) ⁽¹⁾	100	mA
I_{VSS}	流出每个 VSS _x 接地线的最大电流 (灌电流) ⁽¹⁾	-100	mA
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	20	mA
	任意 I/O 和控制引脚上的输出拉电流	-20	mA
$\sum I_{IO}$	所有 I/O 和控制引脚上的总输出灌电流 ⁽²⁾	100	mA
	所有 I/O 和控制引脚上的总输出拉电流 ⁽²⁾	-100	mA

说明

1. 在允许的范围内，所有主电源 (VCC、AVCC) 和接地 (VSS、AVSS) 引脚必须始终连接到外部电源。
2. 此总输出电流必须正确分布在所有电源域内；此总输出电流适用于 64 PINs 及以上封装，对于 48 PINs 封装，总输出电流最大值为±80mA。

表 4-4 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65~+150	°C
T_J	最大结温范围	-40~+150	°C

4.3 工作条件

4.3.1 通用工作条件

表 4-5 通用工作条件

符号	参数	条件	最小值	典型值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	-	-	240	MHz
$V_{CC}^{(1)}$	标准工作电压	-	1.8	-	3.6	V
$V_{AVCC}^{(1)(2)}$	模拟工作电压	-	1.8	-	3.6	V
$V_{IN}^{(1)}$	5V 耐压引脚上的输入电压 ⁽³⁾⁽⁴⁾⁽⁵⁾	$2V \leq V_{CC} \leq 3.6V$	-0.3	-	5.5	V
		$V_{CC} < 2V$ $V_{AVCC} < 2V$	-0.3	-	5.2	
$T_J^{(1)}$	结温范围	-	-40	-	150	°C

符号	参数	条件	最小值	典型值	最大值	单位
P _D ⁽¹⁾⁽⁶⁾	功耗消散 T _A =125℃	LQFP128	-	-	TBD	mW
		LQFP100	-	-	TBD	
		LQFP80	-	-	TBD	
		LQFP64	-	-	TBD	
		LQFP48	-	-	TBD	
		QFN48	-	-	TBD	
T _A ⁽¹⁾	工作温度范围	-	-40	-	125	℃

 说明

1. 由综合评估得出，不在生产中测试。
2. 若存在 VREFH 引脚，则必须考虑下述条件：0 ≤ V_{AVCC} - V_{REFH} ≤ 1.2V。
3. 要使电压保持在高于 V_{CC}+0.3，必须禁止内部上拉/下拉电阻。
4. 需保证器件的电源（V_{CC}、AV_{CC}）稳定后，此电压再加到器件的 5V 耐压引脚。
5. 禁止此类引脚直连非本芯片的电源、地。建议通过 ≥1kΩ 的电阻上拉到电源或下拉到地。
6. 如果 T_A 较低，只要 T_J 不超过 T_{Jmax}，便允许更高的 P_D 值。

4.3.2 上电和掉电时的工作条件

表 4-6 上电/掉电时的工作条件

符号	参数	最小值	最大值	单位
tv _{CC} ⁽¹⁾	VCC 上升时间速率	20	20000	μs/V
	VCC 下降时间速率	20	20000	

 说明

1. 由综合评估得出，不在生产中测试。

4.3.3 复位和电源控制模块特性

表 4-7 复位和电源控制模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{BOR}	BOR 的监测电压	ICG1.BOR_LEV[1:0]=0b00	1.85	2.00	2.10	V
		ICG1.BOR_LEV[1:0]=0b01 ⁽¹⁾	1.96	2.10	2.20	V
		ICG1.BOR_LEV[1:0]=0b10 ⁽¹⁾	2.52	2.60	2.68	V
		ICG1.BOR_LEV[1:0]=0b11	2.72	2.80	2.88	V
V _{PVD1}	PVD1 监测电压 ⁽³⁾	PVD1LVL[2:0]=0b000	1.96	2.10	2.20	V
		PVD1LVL[2:0]=0b001 ⁽¹⁾	2.06	2.20	2.30	V
		PVD1LVL[2:0]=0b010 ⁽¹⁾	2.27	2.40	2.52	V
		PVD1LVL[2:0]=0b011 ⁽¹⁾	2.48	2.60	2.72	V
		PVD1LVL[2:0]=0b100 ⁽¹⁾	2.58	2.70	2.82	V
		PVD1LVL[2:0]=0b101 ⁽¹⁾	2.69	2.80	2.92	V
		PVD1LVL[2:0]=0b110 ⁽¹⁾	2.79	2.95	3.07	V
		PVD1LVL[2:0]=0b111	2.90	3.05	3.17	V
V _{PVD2}	PVD2 监测电压 ⁽³⁾	PVD2LVL[2:0]=0b000	2.06	2.20	2.30	V
		PVD2LVL[2:0]=0b001 ⁽¹⁾	2.27	2.40	2.50	V
		PVD2LVL[2:0]=0b010 ⁽¹⁾	2.48	2.60	2.72	V
		PVD2LVL[2:0]=0b011 ⁽¹⁾	2.58	2.70	2.82	V
		PVD2LVL[2:0]=0b100 ⁽¹⁾	2.69	2.85	2.94	V
		PVD2LVL[2:0]=0b101 ⁽¹⁾	2.79	2.95	3.07	V
		PVD2LVL[2:0]=0b110	2.90	3.05	3.17	V
		PVD2LVL[2:0]=0b111 ⁽⁵⁾	1.05	1.15	1.25	V
V _{pvdhyst} ⁽¹⁾	PVD1/2 的迟滞 ⁽⁴⁾	-	-	100	-	mV
V _{POR}	上电/掉电复位阈值	上升沿 VPOR	1.60	1.68	1.80	V
		下降沿 VPDR	1.56	1.64	1.76	V

符号	参数	条件	最小值	典型值	最大值	单位
V _{PORhyst} ⁽¹⁾	POR 迟滞	-	-	40	-	mV
I _{RUSH} ⁽¹⁾	调压器上电时的浪涌电流(POR 或从待机唤醒)	-	-	160	200	mA
T _{NRST} ⁽¹⁾	NRST 复位最低宽度	-	10	-	-	μs
T _{IPVD1} ⁽²⁾	PVD1 复位解除时间	-	300	380	460	μs
T _{IPVD2} ⁽²⁾	PVD2 复位解除时间	-	300	380	460	μs
T _{INRST} ⁽²⁾	NRST 复位解除时间	-	25	35	50	μs
T _{RIPT} ⁽²⁾	内部复位时间	-	140	160	200	μs
T _{RSTBOR} ⁽²⁾	BOR 复位解除时间	-	440	520	610	μs
T _{RSTPOR} ⁽²⁾	上电复位解除时间	-	-	2500	3000	μs

 说明

1. 由综合评估得出，不在生产中测试。
2. 由设计保证，不在生产中测试。
3. PVD1 监测电压是 VCC 电压下降时的监测电压；在 PVD2LVL[2:0] 设置为 0b111 时 PVD2 监测电压是 PVDEXINP 电压下降时的监测电压，在 PVD2LVD[2:0] 设置为 0b111 之外的值时 PVD2 监测电压是 VCC 电压下降时的监测电压。
4. PVD1/2 的迟滞是 VCC 或 PVDEXINP 上升时的监测电压与下降时的监测电压的差值。
 VCC 上升时的 PVD1 监测电压 = V_{PVD1} + V_{pvdhyst};
 VCC 上升时的 PVD2 监测电压 = V_{PVD2} + V_{pvdhyst}。
5. PVD2LVLDL[2:0]=0b111 时，比较电压是 PVD2EXINP 管脚的外部输入比较电压。

4.3.4 供电电流特性

电流消耗受多个参数和因素影响，其中包括工作电压、环境温度、I/O 引脚负载、器件软件配置、工作频率、I/O 引脚开关速率、程序在存储器中的位置以及运行的代码等。

图 4-3 介绍了电流消耗的测量方法。本节所述各种模式下的电流消耗测量值都是在实验室条件下通过一套运行在 FLASH 的测试代码得出。

具体条件如下：

1. 所有 I/O 引脚都处于高阻模式（无负载）。
2. 时钟频率选择高速模式 f_{HCLK}=240MHz/120MHz/24MHz。
3. 功耗模式分为：正常工作模式 ICC_RUN，休眠模式 ICC_SLEEP，停止模式 ICC_STP，Dhrystone 工作模式 ICC_DHRYSTONE。
4. 外设时钟 ON/OFF 请参考具体电流条件说明。
5. 高速模式 f_{HCLK}=240MHz/120MHz 下 PLL 处于开启状态。

表 4-8 高速模式电流消耗 1

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =240MHz	-	TBD	-	mA
	while(1),全模块时钟 ON	T _A =-40°C	-	TBD	-	mA
ICC_DHRYSTONE ⁽¹⁾	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	CACHE ON		-	TBD	-	mA
ICC_SLEEP	全模块时钟 OFF		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =240MHz	-	TBD	-	mA
	while(1),全模块时钟 ON	T _A =25°C	-	TBD	-	mA
ICC_DHRYSTONE ⁽¹⁾	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	CACHE ON		-	TBD	-	mA
ICC_SLEEP	全模块时钟 OFF		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN ⁽¹⁾	while(1),全模块时钟 OFF	f _{HCLK} =240MHz	-	-	TBD	mA

符号	参数	条件	最小值	典型值	最大值	单位
	while(1),全模块时钟 ON	T _A =85°C	-	-	TBD	mA
ICC_DHRYSTON E ⁽¹⁾	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA
	CACHE ON		-	-	TBD	mA
ICC_SLEEP ⁽¹⁾	全模块时钟 OFF		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =240MHz	-	-	TBD	mA
	while(1),全模块时钟 ON	T _A =125°C	-	-	TBD	mA
ICC_DHRYSTON E ⁽¹⁾	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA
	CACHE ON		-	-	TBD	mA
ICC_SLEEP	全模块时钟 OFF		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA



说明

1. 由综合评估得出, 不在生产中测试。

表 4-9 高速模式电流消耗 2⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =120MHz	-	TBD	-	mA
	while(1),全模块时钟 ON	T _A =-40°C	-	TBD	-	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	CACHE ON		-	TBD	-	mA
ICC_SLEEP	全模块时钟 OFF		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =120MHz	-	TBD	-	mA
	while(1),全模块时钟 ON	T _A =25°C	-	TBD	-	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	CACHE ON		-	TBD	-	mA
ICC_SLEEP	全模块时钟 OFF		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =120MHz	-	-	TBD	mA
	while(1),全模块时钟 ON	T _A =85°C	-	-	TBD	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA
	CACHE ON		-	-	TBD	mA
ICC_SLEEP	全模块时钟 OFF		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =120MHz	-	-	TBD	mA
	while(1),全模块时钟 ON	T _A =125°C	-	-	TBD	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA
	CACHE ON		-	-	TBD	mA
ICC_SLEEP	全模块时钟 OFF		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA



说明

1. 由综合评估得出, 不在生产中测试。

表 4-10 高速模式电流消耗 3⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =24MHz	-	TBD	-	mA
	while(1),全模块时钟 ON	T _A =-40°C	-	TBD	-	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	CACHE ON		-	TBD	-	mA
ICC_SLEEP	全模块时钟 OFF		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =24MHz	-	TBD	-	mA
	while(1),全模块时钟 ON	T _A =25°C	-	TBD	-	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	CACHE ON		-	TBD	-	mA
ICC_SLEEP	全模块时钟 OFF		-	TBD	-	mA

符号	参数	条件	最小值	典型值	最大值	单位
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =24MHz T _A =85°C	-	-	TBD	mA
	while(1),全模块时钟 ON		-	-	TBD	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA
	全模块时钟 OFF		-	-	TBD	mA
ICC_SLEEP	全模块时钟 ON		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =24MHz T _A =125°C	-	-	TBD	mA
	while(1),全模块时钟 ON		-	-	TBD	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA
	全模块时钟 OFF		-	-	TBD	mA
ICC_SLEEP	全模块时钟 ON		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA

 说明

1. 由综合评估得出，不在生产中测试。

表 4-11 超低速模式电流消耗 1

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =8MHz T _A =-40°C	-	TBD	-	mA
	while(1),全模块时钟 ON		-	TBD	-	mA
ICC_DHRYSTON E ⁽¹⁾	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	全模块时钟 OFF		-	TBD	-	mA
ICC_SLEEP	全模块时钟 ON		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =8MHz T _A =25°C	-	TBD	-	mA
	while(1),全模块时钟 ON		-	TBD	-	mA
ICC_DHRYSTON E ⁽¹⁾	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	全模块时钟 OFF		-	TBD	-	mA
ICC_SLEEP	全模块时钟 ON		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN ⁽¹⁾	while(1),全模块时钟 OFF	f _{HCLK} =8MHz T _A =85°C	-	-	TBD	mA
	while(1),全模块时钟 ON		-	-	TBD	mA
ICC_DHRYSTON E ⁽¹⁾	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA
	全模块时钟 OFF		-	-	TBD	mA
ICC_SLEEP ⁽¹⁾	全模块时钟 ON		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA

 说明

1. 由综合评估得出，不在生产中测试。

表 4-12 超低速模式电流消耗 2⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =1MHz T _A =-40°C	-	TBD	-	mA
	while(1),全模块时钟 ON		-	TBD	-	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	全模块时钟 OFF		-	TBD	-	mA
ICC_SLEEP	全模块时钟 ON		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =1MHz T _A =25°C	-	TBD	-	mA
	while(1),全模块时钟 ON		-	TBD	-	mA
ICC_DHRYSTON E	CACHE OFF	V _{CC} =3.3V	-	TBD	-	mA
	全模块时钟 OFF		-	TBD	-	mA
ICC_SLEEP	全模块时钟 ON		-	TBD	-	mA
	全模块时钟 ON		-	TBD	-	mA
ICC_RUN	while(1),全模块时钟 OFF	f _{HCLK} =1MHz T _A =85°C	-	-	TBD	mA
	while(1),全模块时钟 ON		-	-	TBD	mA
ICC_DHRYSTON	CACHE OFF	V _{CC} =1.8~3.6V	-	-	TBD	mA

符号	参数	条件	最小值	典型值	最大值	单位
E						
ICC_SLEEP	全模块时钟 OFF		-	-	TBD	mA
	全模块时钟 ON		-	-	TBD	mA

 说明

1. 由综合评估得出，不在生产中测试。

表 4-13 低功耗模式电流消耗

符号	参数	条件	最小值	典型值	最大值	单位
ICC_STP (停止模式)	PWC_PWRC1.STPDAS=0b00	T _A =-40°C	-	TBD	-	μA
	PWC_PWRC1.STPDAS=0b11	V _{CC} =3.3V	-	TBD	-	μA
	PWC_PWRC1.STPDAS=0b00	T _A =25°C	-	TBD	-	μA
	PWC_PWRC1.STPDAS=0b11	V _{CC} =3.3V	-	TBD	-	μA
	PWC_PWRC1.STPDAS=0b00 ⁽¹⁾	T _A =85°C	-	-	TBD	mA
	PWC_PWRC1.STPDAS=0b11 ⁽¹⁾	V _{CC} =1.8~3.6V	-	-	TBD	mA
	PWC_PWRC1.STPDAS=0b00	T _A =125°C	-	-	TBD	mA
	PWC_PWRC1.STPDAS=0b11	V _{CC} =1.8~3.6V	-	-	TBD	mA

 说明

1. 由综合评估得出，不在生产中测试。

表 4-15 模拟模块电流消耗⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
ICC_MODULE	XTAL 振荡模式大驱动 24MHz	T _A =25°C	-	TBD	-	mA
	振荡模式中驱动 16MHz	V _{CC} =V _{AVCC} =3.3V	-	TBD	-	mA
	振荡模式小驱动 10MHz		-	TBD	-	mA
	振荡模式超小驱动 8MHz		-	TBD	-	mA
	HRC		-	TBD	-	mA
	PLLH (VCO=1200MHz)		-	TBD	-	mA
	PLLH (VCO=600MHz)		-	TBD	-	mA
	ADC		-	TBD	-	mA
	DAC		-	TBD	-	mA
	CMP		-	TBD	-	mA

 说明

1. 由综合评估得出，不在生产中测试。

4.3.5 低功耗模式唤醒时序

唤醒时间测量方法为，从唤醒事件触发至 CPU 执行的第一条指令：

- 对于停止或睡眠模式：唤醒事件为 WFE。
- 所有时序均在环境温度及 V_{CC}=3.3V 测试得出。

表 4-16 低功耗模式唤醒时间⁽¹⁾

符号	参数	条件	典型值	最大值	单位
T _{STOP1}	从停止模式唤醒	PWC_PWRC1.VHRCSD=1 且 PWC_PWRC1.VPLLS=1，系统时钟为 MRC，程序在 RAM 上执行	TBD	TBD	μs
T _{STOP2}	从停止模式唤醒	系统时钟为 MRC，程序在 Flash 上执行	TBD	TBD	μs

 说明

1. 由综合评估得出，不在生产中测试。

4.3.6 外部时钟源特性

4.3.6.1 外部源产生的高速外部用户时钟

在旁路模式，XTAL 振荡器关闭，输入引脚为标准 I/O。外部时钟信号必须考虑 I/O 静态特性。

表 4-17 高速外部用户时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{XTAL_EXT}	用户外部时钟源频率	-	1	-	25	MHz
V_{IH_XTAL}	XTAL_EXT 输入引脚高电平电压	-	$0.8 \cdot V_{CC}$	-	V_{CC}	V
V_{IL_XTAL}	XTAL_EXT 输入引脚低电平电压	-	V_{SS}	-	$0.2 \cdot V_{CC}$	V
$t_{r(XTAL)}^{(1)}$ $t_{f(XTAL)}^{(1)}$	XTAL_EXT 上升或下降时间	-	-	-	5	ns
$Duty_{(XTAL)}^{(1)}$	占空比	-	40	-	60	%

说明

1. 由综合评估得出，不在生产中测试。

4.3.6.2 晶振/陶瓷谐振器产生的高速外部时钟

高速外部 (XTAL) 时钟可以使用一个 4~25MHz 的晶振/陶瓷谐振振荡器产生。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以尽量减小输出失真和起振稳定时间。有关谐振器特性 (频率、封装、精度等) 的详细信息，请咨询晶振谐振器制造商。

表 4-18 XTAL 4~25MHz 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{XTAL_IN}^{(1)}$	振荡器频率	-	4	-	25	MHz
R_F	反馈电阻	-	-	300	-	kΩ
$A_{XTAL}^{(2)(3)}$	XTAL 精度	-	-500	-	500	ppm
$G_{mmax}^{(2)}$	振荡器 Gm	起振	4	-	-	mA/V
$t_{SU(XTAL)}^{(1)(4)}$	启动时间	V_{CC} 稳定, 晶振=8MHz	-	2.0	-	ms
		V_{CC} 稳定, 晶振=4MHz	-	4.0	-	ms

说明

1. 由综合评估得出，不在生产中测试。
2. 由设计保证，不在生产中测试。
3. 此参数取决于应用系统上使用到的谐振器。
4. $t_{SU(XTAL)}$ 是起振时间，即从软件使能 XTAL 开始测量，直至得到稳定的 8MHz 振荡频率这段时间。该值基于标准晶振谐振器测得，可能随晶振制造商的不同而显著不同。

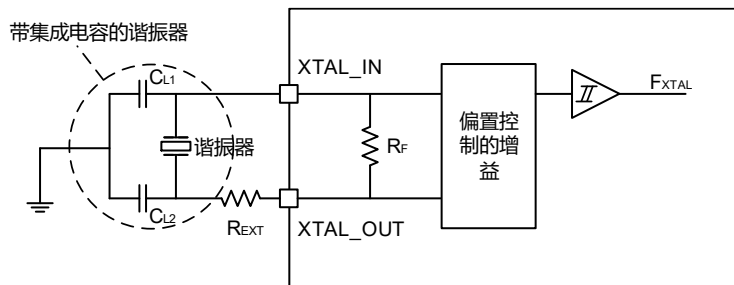


图 4-4 采用 8MHz 晶振的典型应用

说明

- 对于 C_{L1} 和 C_{L2} ，建议使用专为高频应用设计、可满足晶振或谐振器的要求且大小介于 5pF 到 25pF (典型值) 之间的高质量外部陶瓷电容 (请参见上图)。 C_{L1} 和 C_{L2} 的大小通常相同。晶振制造商指定的负载

电容通常是 C_{L1} 和 C_{L2} 的串联组合。确定 C_{L1} 和 C_{L2} 的规格时，必须将 PCB 和 MCU 引脚的电容考虑在内（引脚与电路板的电容可粗略地估算为 10pF）。

- 阻尼电阻 R_{EXT} 可选，阻值的取值取决于晶振特性。

4.3.7 内部时钟源特性

4.3.7.1 内部高速 (HRC) 振荡器

表 4-20 HRC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HRC}	频率	模式 1	-	16	-	MHz
		模式 2	-	24	-	
	用户调整刻度 ⁽¹⁾	-	-	0.2	%	
	频率精度	$T_A = -40 \sim 125^\circ\text{C}$	-2	-	2	%
$t_{st(HRC)}$	HRC 振荡器振荡稳定时间	-	-	-	15	μs



1. 由综合评估得出，不在生产中测试。

4.3.7.2 内部中速 (MRC) 振荡器

表 4-21 MRC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{MRC}	频率	-	7.2	8	8.8	MHz
$t_{st(MRC)}$	MRC 振荡器稳定时间	-	-	-	3	μs

4.3.7.3 内部低速 (LRC) 振荡器

表 4-22 LRC 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LRC}	频率	-	27.853	32.768	37.683	kHz
$t_{st(LRC)}$	LRC 振荡器稳定时间	-	-	-	36	μs

4.3.8 PLL 特性

表 4-26 系统 PLL (PLLH) 主要性能指标

符号	参数	条件	最小值	典型值	最大值	单位
f_{PLL_IN}	PLL 鉴相鉴频器 (PFD) 的输入时钟	-	8	-	25	MHz
$f_{PLL_OUT}^{(1)}$	PLL 倍增器的输出时钟	-	37.5	-	600	MHz
f_{VCO_OUT}	PLL 压控振荡器 (VCO) 的输出	-	600	-	1200	MHz
$Jitter_{PLL}^{(1)}$	周期抖动	PLL PFD 输入时钟为 8MHz, 系统时钟为 120MHz, 峰峰值	-	± 70	-	ps
	相邻周期间抖动	PLL PFD 输入时钟为 8MHz, 系统时钟为 120MHz, 峰峰值	-	± 100	-	ps
t_{LOCK}	PLL 锁定时间	-	-	80	120	μs



1. 由综合评估得出，不在生产中测试。

4.3.9 存储器 (闪存) 特性

器件交付给客户时，闪存已被擦除。

表 4-27 闪存特性

符号	参数	条件	最小值	典型值	最大值	单位
I _{vcc} ⁽¹⁾	供电电流	读模式, 1.8V ≤ V _{CC} ≤ 3.6V	-	-	5	mA
		编程模式, 1.8V ≤ V _{CC} ≤ 3.6V	-	-	10	mA
		块擦除模式, 1.8V ≤ V _{CC} ≤ 3.6V	-	-	10	mA
		全擦除模式, 1.8V ≤ V _{CC} ≤ 3.6V	-	-	10	mA



说明

1. 由设计保证, 不在生产中测试。

表 4-28 闪存编程擦除时间⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
T _{prog}	字编程时间	单编程模式	-	120	270	μs
	字编程时间	连续编程模式	-	384	850	μs
T _{erase}	块擦除时间	-	-	1.1	62	ms
T _{mas}	全擦除时间	-	-	22	25	ms
T _{PEAL}	编程和扇区擦除中止操作延迟	-	-	17	19	μs
T _{MAL}	全擦除中止操作延迟	-	-	125	138	μs



说明

1. 由设计保证, 不在生产中测试。

表 4-29 闪存可擦写次数和数据保存期限⁽¹⁾

符号	参数	条件	最小值	典型值	单位
N _{end}	编程, 块擦除次数	编程, 块擦除: T _A = -40°C ~ 105°C	数据保存期限 T _{ret} : 10 年, T _A = 85°C	10,000	- 次



说明

1. 由综合评估得出, 不在生产中测试。

4.3.10 电气敏感性

使用特定的测量方法对芯片进行不同的测试 (ESD、LU), 以确定其在电气敏感性方面的性能。

4.3.10.1 静电放电 (ESD)

根据每种引脚组合, 对每个样本的引脚施加静电放电。此项测试符合 ANSI/ESDA/JEDEC JS-001、ANSI/ESDA/JEDEC JS-002 标准。

表 4-30 ESD 特性⁽¹⁾

符号	参数	条件	最大值	单位
V _{ESD(HBM)}	静电放电电压 (人体模型)	T _A = 25°C, 符合 ANSI/ESDA/JEDEC JS-001 标准	4000	V
V _{ESD(CDM)}	静电放电电压 (充电设备模型)	T _A = 25°C, 符合 ANSI/ESDA/JEDEC JS-002 标准	1000	V



说明

1. 由综合评估得出, 不在生产中测试。

4.3.10.2 静态 Latch-up

为评估静态 Latch-up 性能, 需要对芯片执行两项互补的静态 Latch-up 测试:

- 对每个电源和模拟输入引脚施加过压
- 对其他输入、输出和可配置 I/O 引脚施加电流注入

这些测试符合 JEDEC 78 IC Latch-up 标准。

表 4-31 静态 Latch-up 特性⁽¹⁾

符号	参数	条件	最大值	单位
LU	静态 Latch-up	T _A =125°C, 符合 JESD78 标准	200	mA

 说明

1. 由综合评估得出, 不在生产中测试。

4.3.11 I/O 端口特性

常规输入/输出特性

表 4-32 I/O 静态特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IL}	Schmitt 输入低电平	1.8 ≤ V _{CC} ≤ 3.6	-	-	0.2V _{CC}	V
V _{IH}	Schmitt 输入高电平	1.8 ≤ V _{CC} ≤ 3.6	0.8V _{CC}	-	-	V
V _{HYS} ⁽¹⁾	Schmitt 输入迟滞	1.8 ≤ V _{CC} ≤ 3.6	-	0.2	-	V
V _{IL}	CMOS 输入低电平	1.8 ≤ V _{CC} ≤ 3.6	-	-	0.3V _{CC}	V
V _{IH}	CMOS 输入高电平	1.8 ≤ V _{CC} ≤ 3.6	0.7V _{CC}	-	-	V
TTL_V _{IL}	CMOS 兼容 TTL 输入低电平	2.7 ≤ V _{CC} ≤ 3.6	-	-	0.8	V
TTL_V _{IH}	CMOS 兼容 TTL 输入高电平	2.7 ≤ V _{CC} ≤ 3.6	2.0	-	-	V
I _{LKG}	I/O 输入泄露电流	V _{SS} ≤ V _{IN} ≤ V _{CC}	-	-	1	μA
		V _{IN} =5.5V	-	-	10	μA
R _{PU} ⁽³⁾⁽⁴⁾	弱上拉等效电阻	V _{IN} =V _{SS}	-	30	-	kΩ
R _{PD} ⁽²⁾⁽³⁾⁽⁵⁾	弱下拉等效电阻	V _{IN} =V _{CC}	-	20	-	kΩ
C _{IO} ⁽²⁾	I/O 引脚电容	-	-	TBD	-	pF
	之外的其他输入引脚	-	-	TBD	-	pF

 说明

1. 由综合评估得出, 不在生产中测试。
2. 由设计保证, 不在生产中测试。
3. 要使电压保持在高于 V_{CC}+0.3V, 必须禁止内部上拉/下拉电阻。

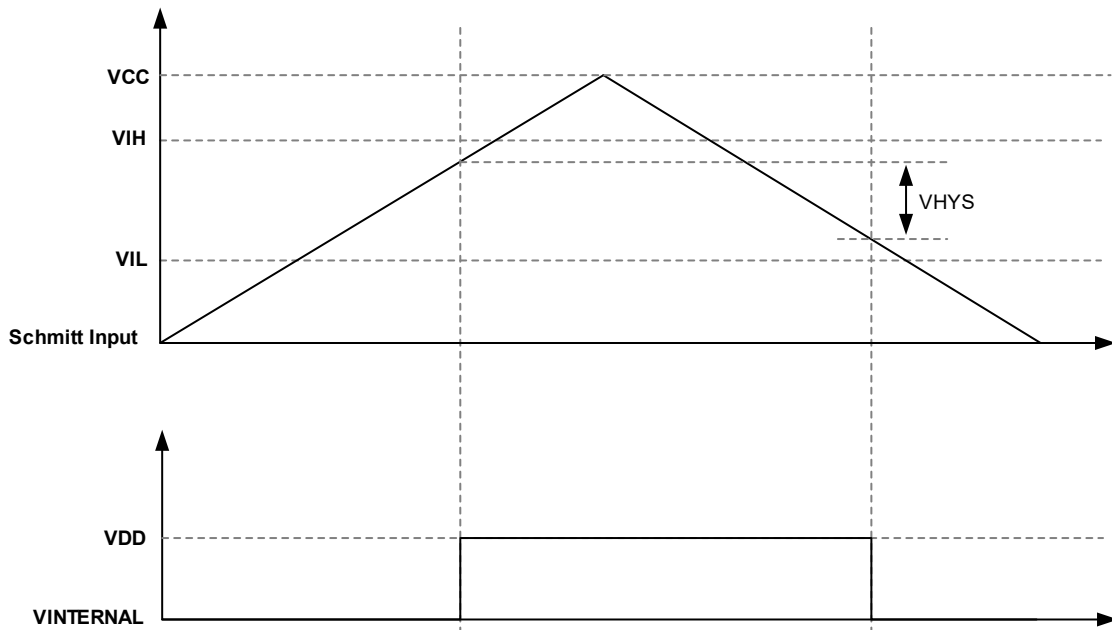


图 4-6 Schmitt input DC electrical characteristics definition

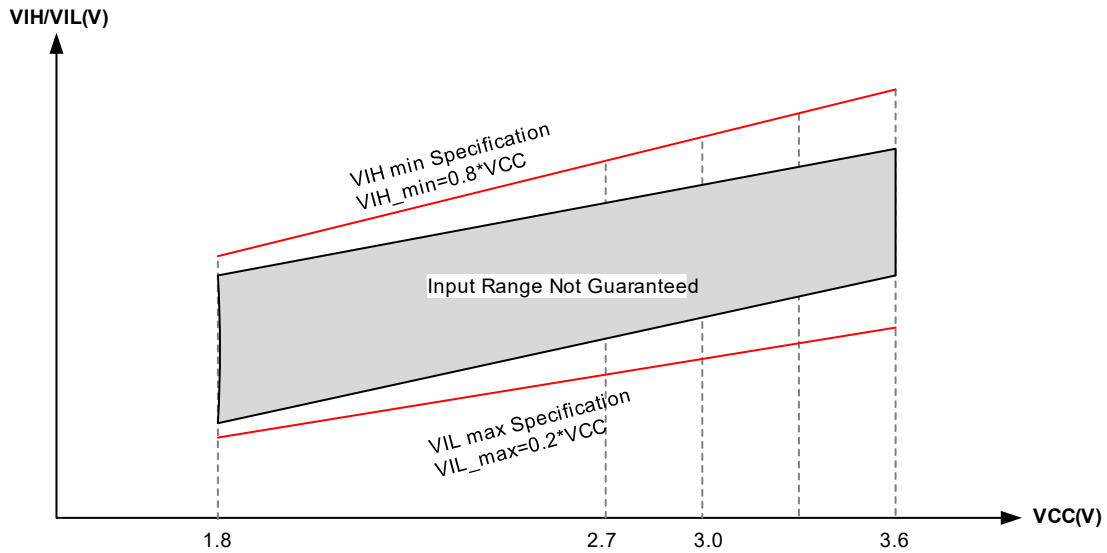


图 4-7 VIH/VIL versus VCC (Schmitt Input)

输出电流

GPIO (通用输入/输出) 可提供最大±20mA 的拉电流或灌电流。

输出电压

表 4-33 输出电压特性

驱动设置	符号	参数	条件	最小值	典型值	最大值	单位
低驱动	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 1.5mA$	-	-	0.6	V
	$V_{OH}^{(2)}$	高电平输出	$1.8\leq V_{CC}<2.7$	$V_{CC}-0.6$	-	-	V
	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 3mA$	-	-	0.6	V
	$V_{OH}^{(2)}$	高电平输出	$2.7\leq V_{CC}\leq 3.6$	$V_{CC}-0.6$	-	-	V
	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 6mA$	-	-	1.3	V
	$V_{OH}^{(2)}$	高电平输出	$2.7\leq V_{CC}\leq 3.6$	$V_{CC}-1.3$	-	-	V
中驱动	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 3mA$	-	-	0.4	V
	$V_{OH}^{(2)}$	高电平输出	$1.8\leq V_{CC}<2.7$	$V_{CC}-0.4$	-	-	V
	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 5mA$	-	-	0.4	V
	$V_{OH}^{(2)}$	高电平输出	$2.7\leq V_{CC}\leq 3.6$	$V_{CC}-0.4$	-	-	V
	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 12mA$	-	-	1.3	V
	$V_{OH}^{(2)}$	高电平输出	$2.7\leq V_{CC}\leq 3.6$	$V_{CC}-1.3$	-	-	V
高驱动	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 6mA$	-	-	0.4	V
	$V_{OH}^{(2)}$	高电平输出	$1.8\leq V_{CC}<2.7$	$V_{CC}-0.4$	-	-	V
	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 8mA$	-	-	0.4	V
	$V_{OH}^{(2)}$	高电平输出	$2.7\leq V_{CC}\leq 3.6$	$V_{CC}-0.4$	-	-	V
	$V_{OL}^{(1)}$	低电平输出	$I_{IO}=\pm 20mA$	-	-	1.3	V
	$V_{OH}^{(2)}$	高电平输出	$2.7\leq V_{CC}\leq 3.6$	$V_{CC}-1.3$	-	-	V

说明

1. 器件的 I_{IO} 灌电流必须一直考虑表 4-3 中规定的绝对最大额定。 I_{IO} (I/O 端口和控制引脚) 之和一定不能超过 I_{VSS} 。
2. 器件的 I_{IO} 拉电流必须始终遵循表 4-3 所列的绝对最大额定值, I_{IO} (I/O 端口和控制引脚) 的总和不得超过 I_{VCC} 。

输入/输出交流特性

表 4-34 I/O 交流特性⁽¹⁾

驱动设置	符号	参数	条件	最小值	典型值	最大值	单位
低驱动	$f_{max(I/O)out}^{(2)}$	最大频率	$C_L=30pF, V_{CC}\geq 2.7V$	-	-	20	MHz
			$C_L=30pF, V_{CC}\geq 1.8V$	-	-	10	
			$C_L=10pF, V_{CC}\geq 2.7V$	-	-	40	
			$C_L=10pF, V_{CC}\geq 1.8V$	-	-	20	

驱动设置	符号	参数	条件	最小值	典型值	最大值	单位
	$t_{f(I/O)out}$	输出高至低电平下降时间及输出低至高电平上升时间	$C_L=30pF, V_{CC}\geq 2.7V$	-	-	15	ns
	$t_{r(I/O)out}$		$C_L=30pF, V_{CC}\geq 1.8V$	-	-	25	
			$C_L=10pF, V_{CC}\geq 2.7V$	-	-	7.5	
			$C_L=10pF, V_{CC}\geq 1.8V$	-	-	15	
中驱动	$f_{max(I/O)out}^{(2)}$	最大频率	$C_L=30pF, V_{CC}\geq 2.7V$	-	-	45	MHz
			$C_L=30pF, V_{CC}\geq 1.8V$	-	-	22.5	
			$C_L=10pF, V_{CC}\geq 2.7V$	-	-	90	
			$C_L=10pF, V_{CC}\geq 1.8V$	-	-	45	
	$t_{f(I/O)out}$ $t_{r(I/O)out}$	输出高至低电平下降时间及输出低至高电平上升时间	$C_L=30pF, V_{CC}\geq 2.7V$	-	-	6	ns
			$C_L=30pF, V_{CC}\geq 1.8V$	-	-	10	
			$C_L=10pF, V_{CC}\geq 2.7V$	-	-	4	
			$C_L=10pF, V_{CC}\geq 1.8V$	-	-	6	
高驱动	$f_{max(I/O)out}^{(2)}$	最大频率	$C_L=30pF, V_{CC}\geq 2.7V$	-	-	100	MHz
			$C_L=30pF, V_{CC}\geq 1.8V$	-	-	50	
			$C_L=10pF, V_{CC}\geq 2.7V$	-	-	180	
			$C_L=10pF, V_{CC}\geq 1.8V$	-	-	100	
	$t_{f(I/O)out}$ $t_{r(I/O)out}$	输出高至低电平下降时间及输出低至高电平上升时间	$C_L=30pF, V_{CC}\geq 2.7V$	-	-	4	ns
			$C_L=30pF, V_{CC}\geq 1.8V$	-	-	6	
			$C_L=10pF, V_{CC}\geq 2.7V$	-	-	2.5	
			$C_L=10pF, V_{CC}\geq 1.8V$	-	-	3.5	

说明

1. 由综合评估得出，不在生产中测试。
2. 最大频率在下图中定义。
3. 负载电容 C_L 必须将 PCB 和 MCU 引脚的电容考虑在内（引脚与电路板的电容可粗略地估算为 10pF）。

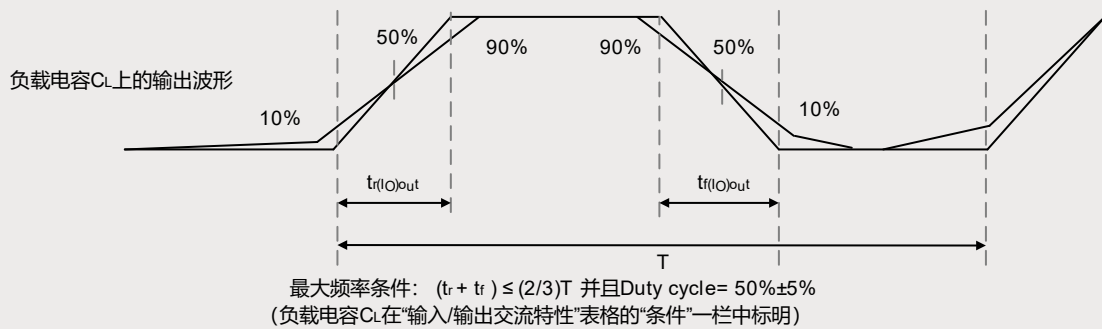


图 4-8 I/O 交流特性定义

4.3.12 HRPWM 特性

表 4-36 HRPWM 特性

符号	参数	最小值	典型值	最大值	单位
f_{PCLK0}	HRPWM 校准时钟输入	-	120	-	MHz
$T_{res}(HRPWM)$	定时器分辨率时间	-	8.33	-	ns
$ReSHRPWM$	定时器分辨率	-	130	-	ps
		-	17	-	bit

说明

1. 由综合评估得出，不在生产中测试。

表 4-36 HRPWM EMB 响应时间

符号	参数	条件	最小值	典型值	最大值	单位
$T_{LAT}(DEMB)$	数字 EMB 响应时间	从 EMB1_PORTx 输入到	-	TBD	25	ns

符号	参数	条件	最小值	典型值	最大值	单位
		HRPWM_<t>_PWMA/B 输出端口的延迟				
T _{W(EMB)}	最小 EMB 脉冲宽度	-	12.5	-	-	ns
T _{LAT(AEMB)}	模拟 EMB 响应时间	-	-	TBD	TBD	ns

 说明

1. 由综合评估得出，不在生产中测试。

表 4-36 HRPWM 外部事件 1~5 响应时间 (2) (快速异步模式)

符号	参数	条件	最小值	典型值	最大值	单位
T _{LAT(DEEV)}	数字外部事件响应时间	从 HRPWMEEVy 输入到 HRPWM_<t>_PWMA/B 输出端口的延迟 (30pF 负载)	-	TBD	25	ns
T _{W(EEV)}	最小外部事件脉冲宽度	-	12.5	-	-	ns
T _{LAT(AEEV)}	模拟外部事件响应时间	从 CMPy_INPz 输入到 HRPWM_<t>_PWMA/B 输出端口的延迟(30pF 负载)	-	TBD	TBD	ns
T _{JIT(EEV)}	外部事件反应 jitter	从 HRPWM_EEVy 输入到 HRPWM_<t>_PWMA/B 输出端口的 jitter	-	-	0	t _{PCLK0} (1)

 说明

1. 由综合评估得出，不在生产中测试。
2. t_{PCLK0} = 1/f_{PCLK0}
3. 快速异步模式通过 HRPWM_EECR1.EEyFAST 寄存器位设定，仅支持外部事件 1~5

表 4-36 HRPWM 外部事件 1~5 响应时间 (同步模式)

符号	参数	条件	最小值	典型值	最大值	单位
T _{LAT(DEEV)}	数字外部事件响应时间	从 HRPWMEEVy 输入到 HRPWM_<t>_PWMA/B 输出端口的延迟 (30pF 负载)	-	TBD	TBD (70)	ns
T _{W(EEV)}	最小外部事件脉冲宽度	-	12.5	-	-	ns
T _{LAT(AEEV)}	模拟外部事件响应时间	从 CMPy_INPz 输入到 HRPWM_<t>_PWMA/B 输出端口的延迟(30pF 负载)	-	TBD	TBD (85)	ns
T _{JIT(EEV)}	外部事件反应 jitter	从 HRPWM_EEVy 输入到 HRPWM_<t>_PWMA/B 输出端口的 jitter	-	-	1	t _{PCLK0}

 说明

1. 由综合评估得出，不在生产中测试。

表 4-36 HRPWM 特性

符号	参数	最小值	典型值	最大值	单位
T _{w(TRGA-D)}	同步输入信号 HRPWM_TRGA~D 最小脉宽	2	-	-	t _{PCLK0}

符号	参数	最小值	典型值	最大值	单位
$T_{RES}(TRGA-D)$	同步请求响应时间	-	-	4	t_{CLK0}
$T_w(TRGA-D)$	同步输入信号 HRPWM_TRGA~D 最小脉宽。	16	-	65535	t_{CLK0}

 说明

1. 由综合评估得出，不在生产中测试。

4.3.13 I2C 接口特性

表 4-35 I2C 电气特性

符号	参数	标准模式 (SM)		快速模式 (FM)		快速模式 Plus (FM+) ⁽³⁾		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
$f_{SCL}^{(1)}$	SCL 频率	0	100	0	400	0	1000	k Hz
$t_{HD,STA}^{(1)}$	开始条件/重新开始条件 Hold	4.0	-	0.6	-	0.26	-	μs
$t_{LOW}^{(1)}$	SCL 低电平	4.7	-	1.3	-	0.5	-	μs
$t_{HIGH}^{(1)}$	SCL 高电平	4	-	0.6	-	0.26	-	μs
$t_{SU,STA}^{(1)}$	重新开始条件 Setup	4.7	-	0.6	-	0.26	-	μs
$t_{HD,DAT}$	数据 Hold	0	-	0	-	0	-	μs
$t_{SU,DAT}$	数据 Setup	50+t _{I2C} 基准时钟周期 ⁽²⁾	-	50+t _{I2C} 基准时钟周期 ⁽²⁾	-	30+t _{I2C} 基准时钟周期 ⁽²⁾	-	ns
$t_R^{(1)}$	SCL/SDA 的上升时间	-	1000	6.5	300	-	120	ns
$t_F^{(1)}$	SCL/SDA 的下降时间	-	300	6.5	300	-	120	ns
$t_{SU,STO}^{(1)}$	停止条件 Setup	4	-	0.6	-	0.26	-	μs
$t_{BUF}^{(1)}$	停止条件到开始条件间的 BUS 空闲时间	4.7	-	1.3	-	0.5	-	μs
$C_b^{(1)}$	负载电容	-	400	-	400	-	550	pF

 说明

1. 由综合评估得出，不在生产中测试。
2. t_{I2C} 基准时钟周期即 I2C 基准时钟周期，由 I2C_CCR.FREQ[2:0]位设定。
3. FM+模式下，I2C 功能需配置在 PF3、PF4、PC4、PF14、PF15、PC6、PC7、PG3、PG4、PA13、PA14、PA15。

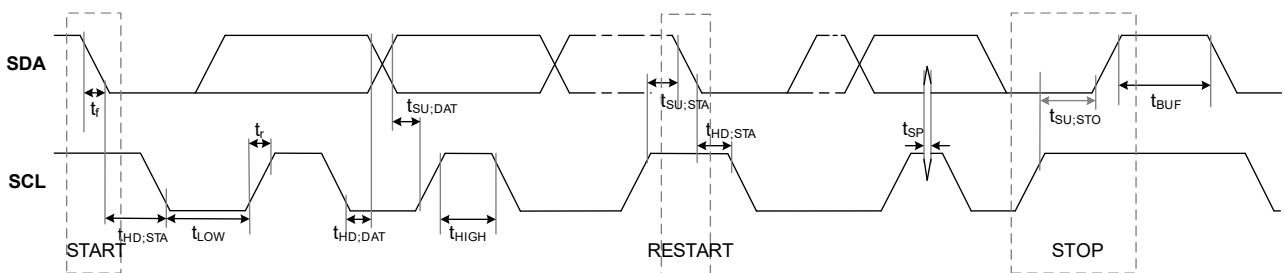


图 4-9 I2C 总线时序定义

4.3.14 SPI 接口特性

表 4-36 SPI 电气特性

符号	参数	条件	最小值	最大值	单位
$t_w(\text{SCKH})^{(1)}$	SCK 高电平时间	主机模式 ⁽⁴⁾ $1.8V \leq V_{CC} \leq 3.6V$	$t_{\text{PCLK1}} - 1^{(5)}$	$t_{\text{PCLK1}} + 1^{(5)}$	ns
		从机模式 ⁽⁴⁾ $1.8V \leq V_{CC} \leq 3.6V$	$3 * t_{\text{PCLK1}} - 1^{(5)}$	$3 * t_{\text{PCLK1}} + 1^{(5)}$	ns
$t_w(\text{SCKL})^{(1)}$	SCK 低电平时间	主机模式 ⁽⁴⁾ $1.8V \leq V_{CC} \leq 3.6V$	$t_{\text{PCLK1}} - 1^{(5)}$	$t_{\text{PCLK1}} + 1^{(5)}$	ns
		从机模式 ⁽⁴⁾ $1.8V \leq V_{CC} \leq 3.6V$	$3 * t_{\text{PCLK1}} - 1^{(5)}$	$3 * t_{\text{PCLK1}} + 1^{(5)}$	ns
$t_{\text{su}}(\text{SI})$	Data 输入建立时间	从机模式 $1.8V \leq V_{CC} \leq 3.6V$	4	-	ns
$t_{\text{h}}(\text{SI})$	Data 输入保持时间	从机模式 $1.8V \leq V_{CC} \leq 3.6V$	3	-	ns
$t_v(\text{SO})$	Data 输出有效时间	从机模式 $2.7V \leq V_{CC} \leq 3.6V$	-	15	ns
		从机模式 $1.8V \leq V_{CC} < 2.7V$	-	26	ns
$t_{\text{su}}(\text{MI})$	Data 输入建立时间	主机模式 $2.7V \leq V_{CC} \leq 3.6V$	5	-	ns
		主机模式 $1.8V \leq V_{CC} < 2.7V$	9	-	ns
$t_{\text{h}}(\text{MI})$	Data 输入保持时间	主机模式 $1.8V \leq V_{CC} \leq 3.6V$	$t_{\text{PCLK1}} * 1$	-	ns
$t_{\text{su}}(\text{SS})^{(1)}$	SS 建立时间	从机模式 $1.8V \leq V_{CC} \leq 3.6V$	$6 * t_{\text{PCLK1}}^{(5)}$	-	ns
		主机模式 $2.7V \leq V_{CC} \leq 3.6V$	$-5 + N * t_{\text{SCK}}^{(2)(5)}$	-	ns
		主机模式 $1.8V \leq V_{CC} < 2.7V$	$-10 + N * t_{\text{SCK}}^{(2)(5)}$	-	ns
$t_{\text{h}}(\text{SS})^{(1)}$	SS 保持时间	从机模式 $1.8V \leq V_{CC} \leq 3.6V$	$6 * t_{\text{PCLK1}}^{(5)}$	-	ns
		主机模式 $2.7V \leq V_{CC} \leq 3.6V$	$-5 + N * t_{\text{SCK}}^{(3)(5)}$	-	ns
		主机模式 $1.8V \leq V_{CC} < 2.7V$	$-10 + N * t_{\text{SCK}}^{(3)(5)}$	-	ns
$t_v(\text{MO})$	Data 输出有效时间	主机模式 $2.7V \leq V_{CC} \leq 3.6V$	-	4	ns
		主机模式 $1.8V \leq V_{CC} \leq 2.7V$	-	9	ns
$t_{\text{wake}}^{(1)}$	Sleep 唤醒时间 (SS0 有效到系统被唤醒时间)	CPU 使用 MRC 时钟: 8Mhz	16	-	us
	Stop 唤醒时间 (SS0 有效到系统被唤醒时间)	CPU 使用 MRC 时钟: 8Mhz	45	-	us

 说明

1. 由综合评估得出, 不在生产中测试。
2. $N=1 \sim 8$, 由寄存器 SPI_CFG1.MSSI[2:0]决定。
3. $N=1 \sim 8$, 由寄存器 SPI_CFG1.MSSDL[2:0]决定。
4. $t_w(\text{SCKH})$ 和 $t_w(\text{SCKL})$ 的数值由 SPI_CFG2.MBR 决定, 表格中所列值为 SPI_CFG2.MBR=0 的值。
5. t_{PCLK1} 是指时钟 PCLK1 的 1 个周期, t_{SCK} 是指 SPI 通信时钟的 1 个周期。

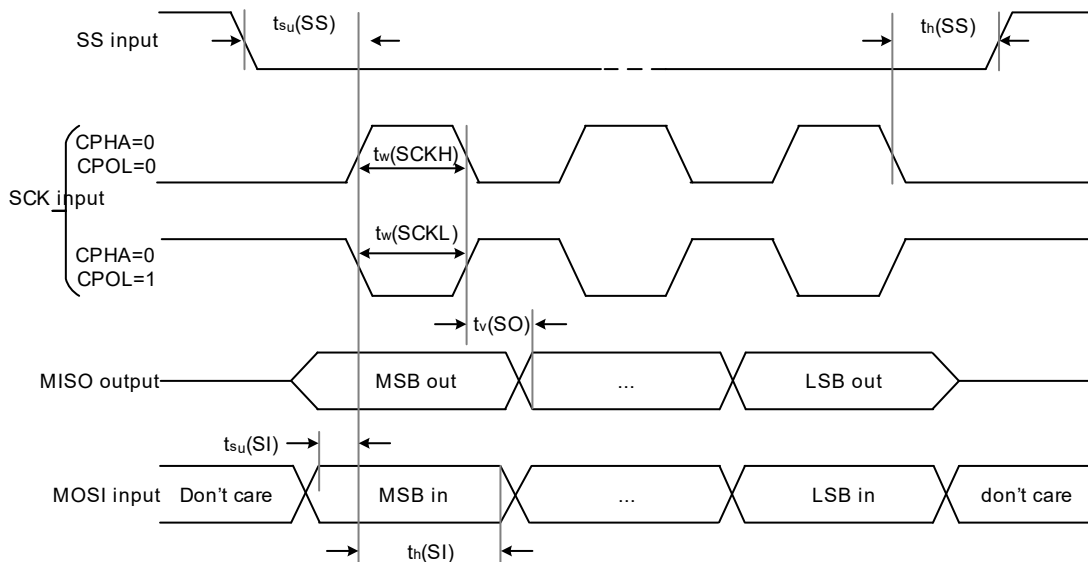


图 4-10 SPI 时序定义 (从机模式, CPHA=0)

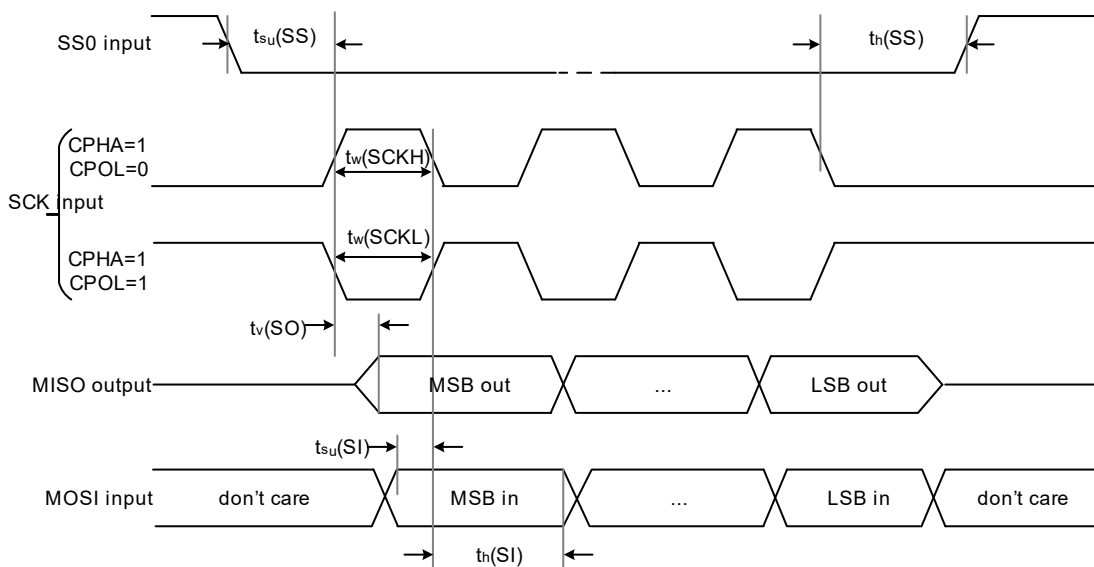


图 4-11 SPI 时序定义 (从机模式, CPHA=1)

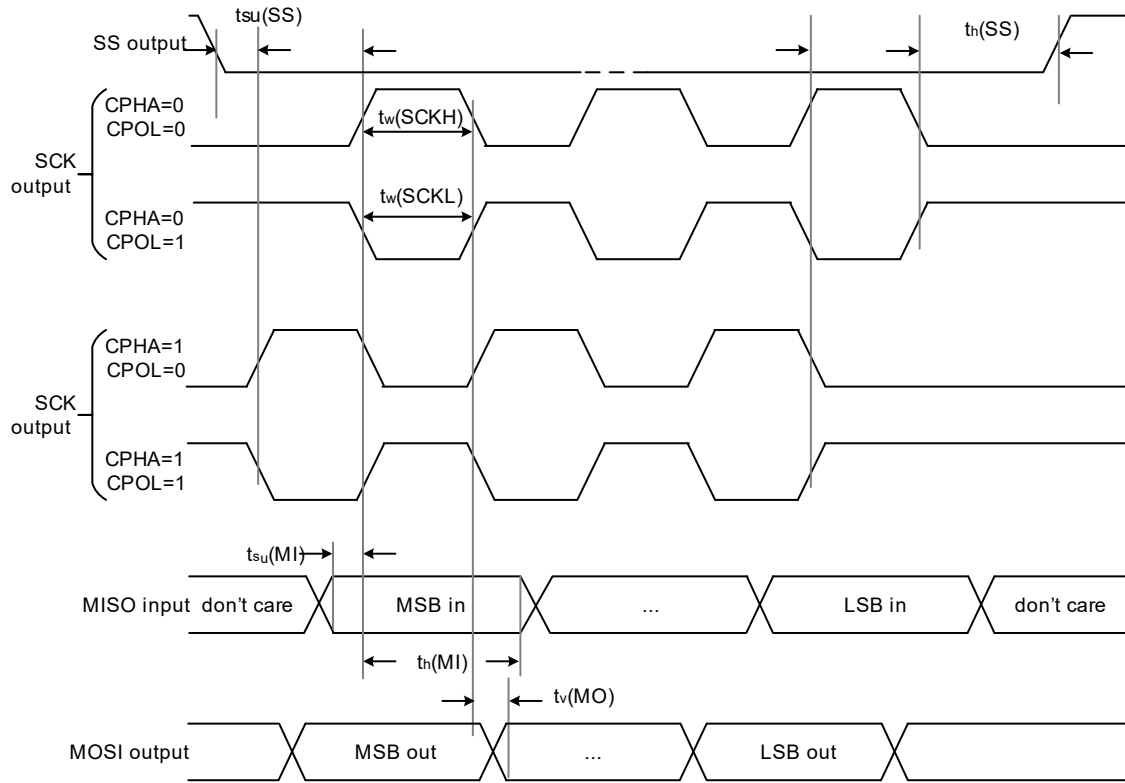


图 4-12 SPI 时序定义 (主机模式)

4.3.15 CAN FD 接口特性

CAN_x_TX/RX 和 MCAN_x_TX/RX 的端口特性，请参考“[I/O 端口特性](#)”。

4.3.16 USART 接口特性

表 4-45 USART AC 时序

符号	参数	条件	最小值	最大值	单位
$t_{cyc}^{(1)}$	输入时钟周期数	UART 时钟同步模式	4 6	-	t_{PCLK1}
$t_{CKw}^{(1)}$	输入时钟宽度	-	0.4	0.6	t_{cyc}
$t_{CKr}^{(1)}$	输入时钟上升时间	-	-	5	ns
$t_{CKf}^{(1)}$	输入时钟下降时间	-	-	5	ns
t_{TD}	发送延迟时间	时钟同步模式, $2.7V \leq V_{CC} \leq 3.6V$ 时钟同步模式, $1.8V \leq V_{CC} < 2.7V$	-	23 30	ns
t_{RDS}	接收数据建立时间	时钟同步模式, $2.7V \leq V_{CC} \leq 3.6V$ 时钟同步模式, $1.8V \leq V_{CC} < 2.7V$	17 23	-	ns
t_{RDH}	接收数据保持时间	时钟同步模式	5	-	ns

说明

1. 由综合评估得出，不在生产中测试。

表 4-46 USART 最高波特率⁽¹⁾

模式	最高波特率
UART	内部时钟源 外部时钟源
时钟同步模式 $2.7V \leq V_{CC} \leq 3.6V$	PCLK1/8 PCLK1/32 12.0Mbps
时钟同步模式 $1.8V \leq V_{CC} < 2.7V$	8.0Mbps

说明

1. 由设计保证，不在生产中测试。

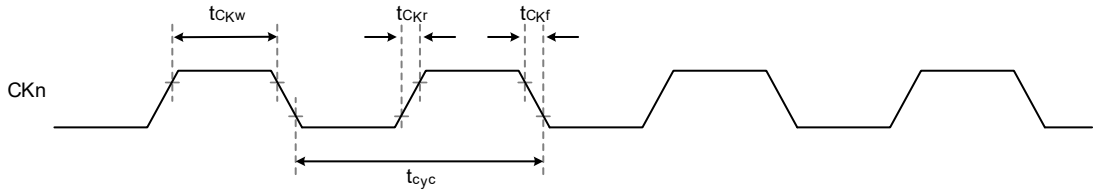


图 4-23 USART 时钟时序

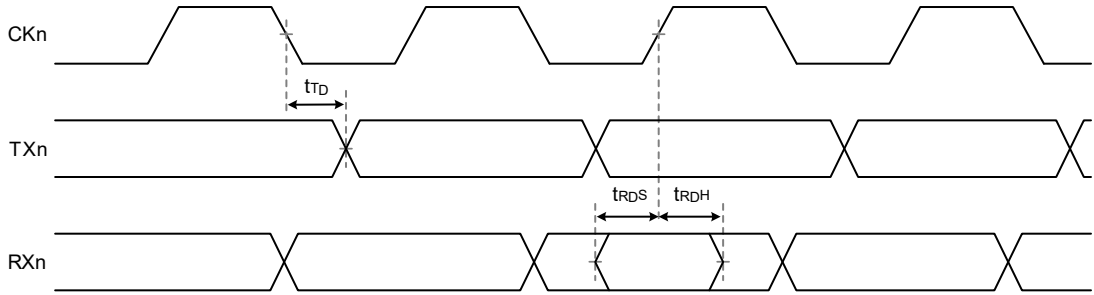


图 4-24 USART (CSI) 输入输出时序

4.3.17 JTAG 接口特性

表 4-47 JTAG 接口特性

符号	参数	最小值	典型值	最大值	单位
tTCKcyc ⁽¹⁾	JTCK 时钟周期	50	-	-	ns
tTCKH ⁽¹⁾	JTCK 时钟高电平	15	-	-	ns
tTCKL ⁽¹⁾	JTCK 时钟低电平	15	-	-	ns
tTCKr ⁽¹⁾	JTCK 时钟上升时间	-	-	5	ns
tTCKf ⁽¹⁾	JTCK 时钟下降时间	-	-	5	ns
tTMSs	JTMS 建立时间	10	-	-	ns
tTMSh	JTMS 保持时间	10	-	-	ns
tTDIs	JTDI 建立时间	10	-	-	ns
tTDIh	JTDI 保持时间	10	-	-	ns
tTDOd	JTDO 数据迟延	-	-	25	ns

说明

1. 由综合评估得出，不在生产中测试。

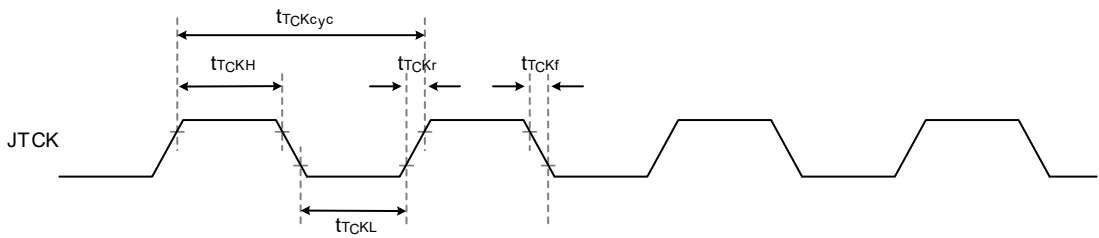


图 4-25 JTAG TCK 时钟

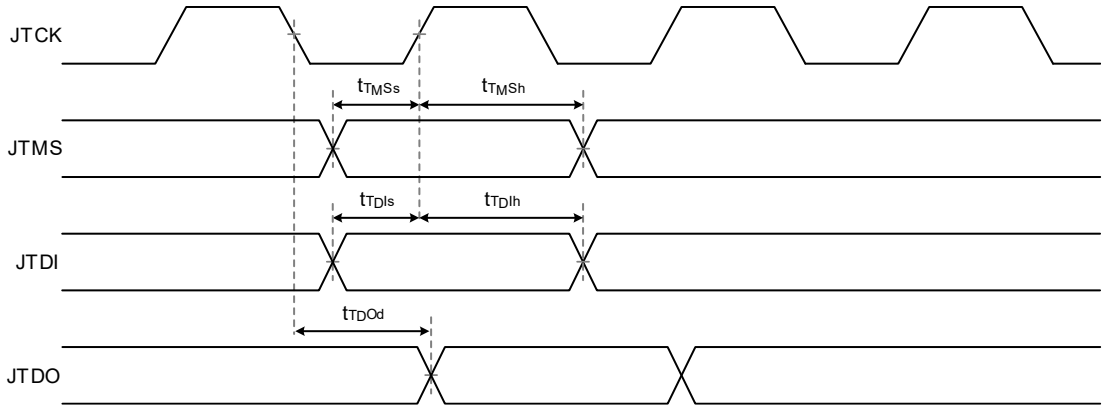


图 4-26 JTAG 输入输出

4.3.18 SWD 接口特性

表 4-48 SWD 接口特性

符号	参数	最小值	典型值	最大值	单位
$t_{SWCLKcyc}^{(1)}$	SWCLK 时钟周期	50	-	-	ns
$t_{SWCLKH}^{(1)}$	SWCLK 时钟高电平	15	-	-	ns
$t_{SWCLKL}^{(1)}$	SWCLK 时钟低电平	15	-	-	ns
$t_{SWCLKr}^{(1)}$	SWCLK 时钟上升时间	-	-	5	ns
$t_{SWCLKf}^{(1)}$	SWCLK 时钟下降时间	-	-	5	ns
t_{SWDIs}	SWDI 建立时间	10	-	-	ns
t_{SWDIh}	SWDI 保持时间	10	-	-	ns
t_{SWDOd}	SWDO 数据延迟	2	-	25	ns

说明

1. 由综合评估得出，不在生产中测试。

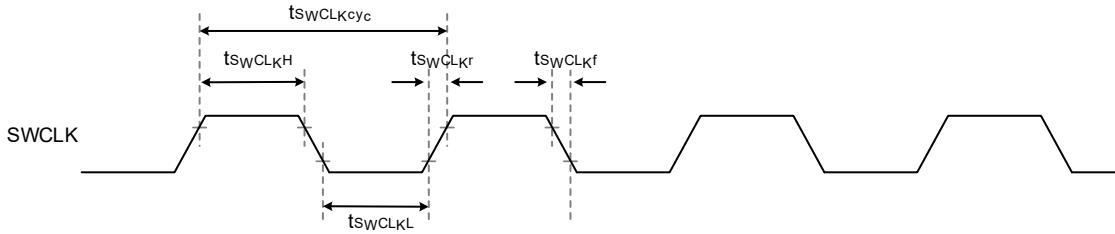


图 4-27 SWCLK 时钟

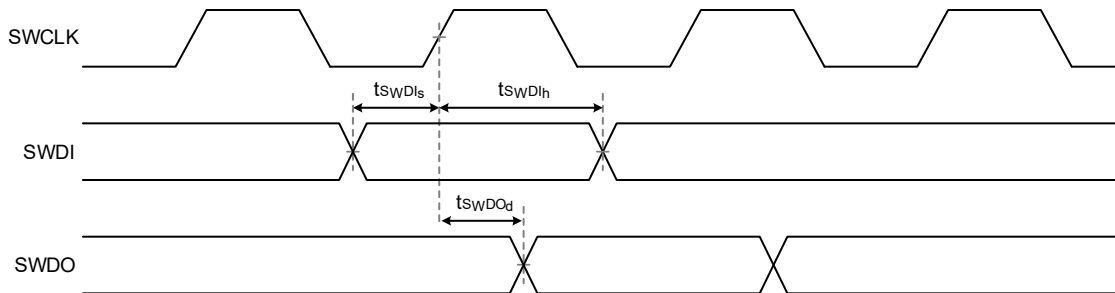


图 4-28 SWDIO 输入输出

4.3.19 TRACE 接口特性

表 4-49 TRACE 接口特性

符号	参数	最小值	典型值	最大值	单位
$t_{TRCLKcyc}^{(1)}$	TRACECK 时钟周期	20	-	-	ns
$t_{TRCKH}^{(1)}$	TRACECK 时钟高电平	7	-	-	ns
$t_{TRCKL}^{(1)}$	TRACECK 时钟低电平	7	-	-	ns
$t_{TRCKr}^{(1)}$	TRACECK 时钟上升时间	-	-	2.5	ns

符号	参数	最小值	典型值	最大值	单位
$t_{TRCKr}^{(1)}$	TRACECK 时钟下降时间	-	-	2.5	ns
t_{TRDd}	TRACED 0~3 数据延迟	1.6	-	8.4	ns

 说明

1. 由综合评估得出，不在生产中测试。

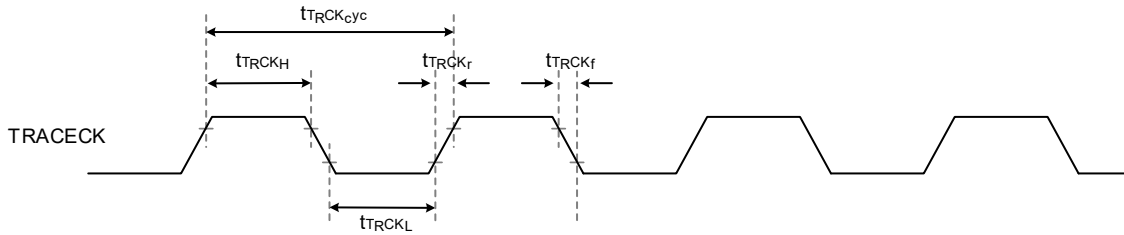


图 4-29 TRACE 时钟

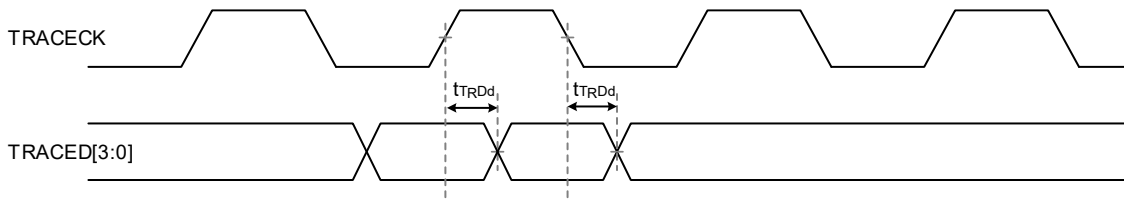


图 4-30 TRACE 数据输出

4.3.20 12 位 ADC 特性

表 4-50 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{AVCC}^{(3)}$	电源	-	1.8	-	3.6	V
$V_{REFH}^{(3)}$	正参考电压 ⁽²⁾	-	1.8	-	V_{AVCC}	V
$f_{ADC}^{(3)}$	ADC 转换时钟频率	高速工作模式下 $2.7V \leq V_{AVCC} \leq 3.6V$	1	-	80	MHz
		低速工作模式下 $1.8V \leq V_{AVCC} < 2.7V$	1	-	30	
		超低速工作模式	1	-	8	
$V_{AIN}^{(3)}$	转换电压范围	-	V_{REFL}	-	V_{REFH}	V
$R_{AIN}^{(1)}$	外部输入阻抗	详见公式 1	-	-	50	kΩ
$R_{ADC}^{(1)}$	采样开关电阻	-	-	3	6	kΩ
$C_{ADC}^{(1)}$	内部采样和保持电容	-	-	4	7	pF
$t_D^{(1)}$	触发器转换延迟	$f_{ADC}=80MHz$				μs
$t_s^{(1)}$	采样时间	$f_{ADC}=80MHz$				μs
						$1/f_{AD}$ C
$t_{CONV}^{(1)}$	单通道总转换时间 (包括采样时间, 计算 方式为: 采样时间 T_s + 逐次趋近 n 位分辨率 +1)	$f_{ADC}=80MHz$ 12 位分辨率				μs $1/f_{AD}$ C
		$f_{ADC}=80MHz$ 10 位分辨率				μs $1/f_{AD}$ C
		$f_{ADC}=80MHz$ 8 位分辨率				μs $1/f_{AD}$ C
$f_s^{(1)}$	采样率 $f_{ADC}=80MHz$	12 位分辨率单 ADC	-	-	4.4	Msp/s
$t_{ST}^{(1)}$	启动时间	-	-	TBD	TBD	μs

 说明

1. 由设计保证，不在生产中测试。

2. $0 \leq V_{AVCC} - V_{REFH} \leq 1.2V$ 。
3. 由综合评估得出，不在生产中测试。

公式 1: RAIN 最大值公式

$$R_{AIN} = \frac{k}{f_{ADC} C_{ADC} \ln(2^{N+2})} - R_{ADC}$$

上式 (公式 1) 用于确定使误差低于 1/4LSB 的最大外部阻抗。其中 N=12 (12 位分辨率), k 为 ADC_SSTR 寄存器中定义的采样周期数。

表 4-51 输入通道精度@f_{ADC}=80MHz⁽¹⁾

符号	参数	条件	最小值	最大值	单位
E _T	总未调整误差	f _{ADC} =80MHz			LSB
E _O	偏移误差	输入源阻抗<1kΩ			LSB
E _G	增益误差	V _{REFH} =V _{AVCC} =2.7V/3.6V			LSB
E _D	微分非线性误差	T _A =-40°C/125°C			LSB
E _L	积分非线性误差				LSB



说明

1. 由综合评估得出，不在生产中测试。

表 4-52 输入通道精度@f_{ADC}=8MHz/30MHz⁽¹⁾

符号	参数	条件	最小值	最大值	单位
E _T	总未调整误差	f _{ADC} =8MHz/30MHz			LSB
E _O	偏移误差	输入源阻抗<1kΩ			LSB
E _G	增益误差	V _{REFH} =V _{AVCC} =1.8V			LSB
E _D	微分非线性误差	T _A =-40°C/125°C			LSB
E _L	积分非线性误差				LSB



说明

1. 由综合评估得出，不在生产中测试。

表 4-53 输入通道精度@f_{ADC}=80MHz⁽¹⁾

符号	参数	条件	最小值	最大值	单位
ENOB	有效位数	f _{ADC} =80MHz			Bits
SINAD	信噪谐波比	输入信号频=2kHz			dB
SNR	信噪比	输入源阻抗=0Ω			dB
THD	总谐波失真	V _{REFH} =V _{AVCC} =2.7V/3.6V T _A =-40°C/125°C			dB



说明

1. 由综合评估得出，不在生产中测试。

表 4-54 输入通道精度@f_{ADC}=8MHz/30MHz⁽¹⁾

符号	参数	条件	最小值	最大值	单位
ENOB	有效位数	f _{ADC} =8MHz/30MHz		-	Bits
SINAD	信噪谐波比	输入信号频=2kHz		-	dB
SNR	信噪比	输入源阻抗=0Ω		-	dB
THD	总谐波失真	V _{REFH} =V _{AVCC} =1.8V T _A =-40°C/125°C	-		dB



说明

1. 由综合评估得出，不在生产中测试。

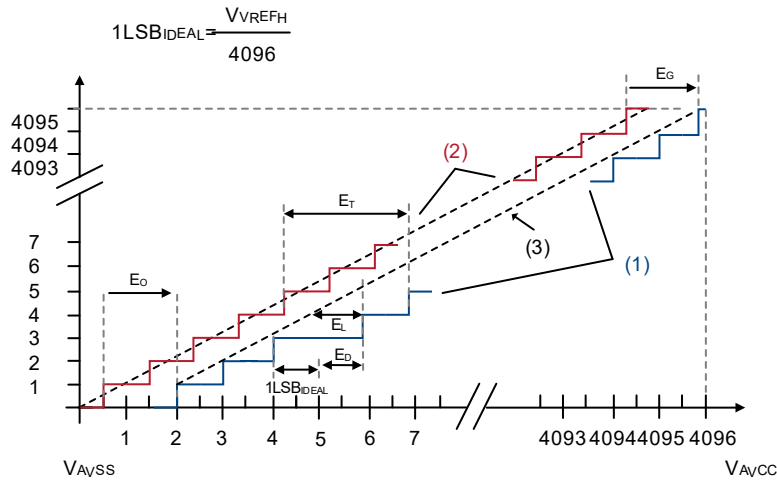


图 4-31 ADC 精度特性

1. 实际传输曲线举例。
2. 理想传输曲线。
3. 端点相关线。
4. E_T =总未调整误差：实际和理想传输曲线间的最大偏离。
 E_O =偏移误差：第一次实际转换和第一次理想转换间的偏离。
 E_G =增益误差：最后一次理想转换和最后一次实际转换间的偏离。
 E_D =微分非线性误差：实际步进和理想值间的最大偏离。
 E_L =积分非线性误差：任何实际转换和端点相关线间的最大偏离。

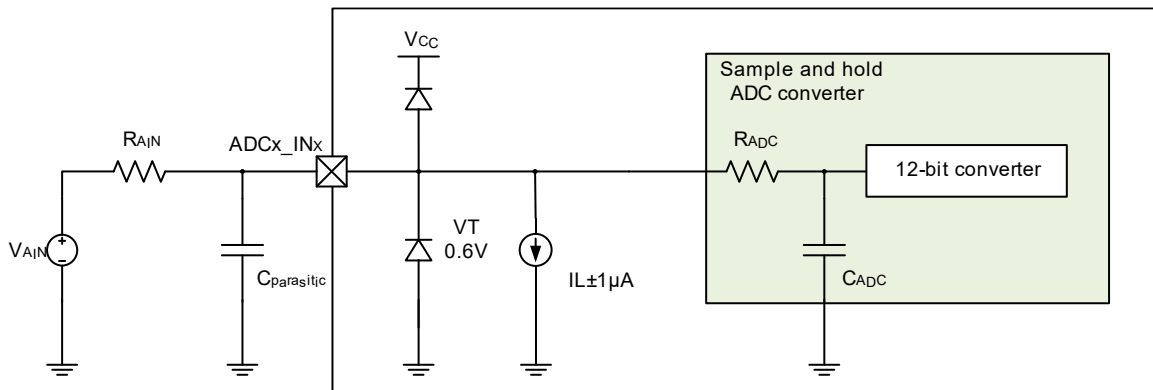


图 4-32 使用 ADC 的典型连接

1. 有关 R_{AIN} 、 R_{ADC} 和 C_{ADC} 值的信息，请参见表 4-50。
2. $C_{parasitic}$ 表示 PCB 电容（取决于焊接和 PCB 布线质量）以及焊盘电容（约 5pF）。 $C_{parasitic}$ 值较高会导致转换精度降低。要解决这一问题，应减小 f_{ADC} 。

通用 PCB 设计准则

应按照下图所示对电源进行去耦，具体取决于 V_{REFH} 是否与 AV_{CC} 相连以及 AV_{CC} 引脚个数。0.1 μ F 电容应为（优质）陶瓷电容。这些电容应尽可能靠近芯片。

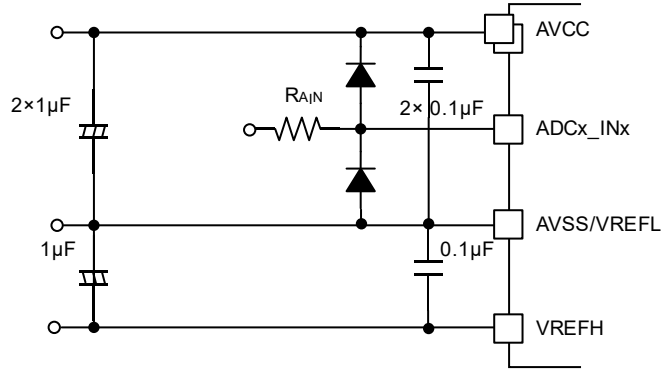


图 4-33 电源和参考电源去耦例

1. 有关 R_{AIN} 值的信息，请参见表 4-50。

4.3.21 12 位 DAC 特性

表 4-56 12-bit DAC 端口输出允许且输出放大器允许时特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{AVCC}^{(2)}$	模拟电源电压	-	1.8	3.3	3.6	V
$A_{ref}^{(2)}$	参考电源电压 (V_{REFH})	$=V_{AVCC}$	1.8	3.3	3.6	V
$A_{O}^{(2)}$	输出电压范围	-	0.2	-	$A_{ref}-0.2$	-
$R_L^{(2)}$	负载电阻	-	5	-	-	k Ω
$C_L^{(2)}$	负载电容	-	-	-	50	pF
$DNL^{(2)}$	微分非线性误差 (两个连续代码之间的偏差-1LSB)	-	-	-	3	LSB
$INL^{(2)}$	积分非线性误差 (代码 I 处测得的值与代码 0 及最后一个代码 4095 之间连线上代码 I 处的值之间的差)	-	-	-	5	LSB
$OE^{(2)}$	偏移误差 (代码 0x800 处测得值与理想值 $V_{REF+}/2$ 之间的差)	$V_{REFH}=3.6V$	-	-	± 15	LSB
		$V_{REFH}=1.8V$	-	-	± 25	LSB
$GE^{(2)}$	增益误差	-	-	-	± 0.5	%
$T_{st}^{(1)}$	建立时间 (满刻度: 适用于到 DAC 输出达到最终值 $\pm 4LSB$ 时, 最低输入代码与最高输入代码之间 12 位输入代码转换)	-	-	1.2	2.1	μs
$I_{AVCC}^{(2)}$	模拟电源电流 (静态电流, 无负载)	-	-	604	800	μA
$I_{AREF}^{(2)}$	参考电源电流 (静态电流)	-	-	161	270	μA

说明

1. 由设计保证，不在生产中测试。
2. 由综合评估得出，不在生产中测试。

表 4-57 12-bit DAC 端口输出允许且输出放大器禁止时特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{AVCC}^{(2)}$	模拟电源电压	-	1.8	3.3	3.6	V
$A_{ref}^{(2)}$	参考电源电压	$=V_{AVCC}$	1.8	3.3	3.6	V
$A_{O}^{(2)}$	输出电压范围	-	0	-	$A_{ref}-1LSB$	V
$C_L^{(2)}$	负载电容	-	-	-	20	pF
$R_O^{(2)}$	输出电阻	-	-	8.6	12	k Ω
DNL	微分非线性误差 (两个连续代码之间的偏差-1LSB)	-	-	-	± 2	LSB
$TUE^{(2)}$	总不可调整误差	-	-	-	± 24	LSB
$T_{st}^{(1)}$	建立时间 (适用于到 DAC 输出达到最终值 $\pm 4LSB$ 时, 最低输入代码与最高输入代码之间 12 位输入代码转换, $C_L=10pF$)	-	-	0.9	1.2	μs
$I_{AVCC}^{(2)}$	模拟电源电流 (静态电流)	-	-	0.1	2	μA
$I_{AREF}^{(2)}$	参考电源电流 (静态电流)	-	-	146	260	μA



说明

1. 由设计保证，不在生产中测试。
2. 由综合评估得出，不在生产中测试。

表 4-58 12-bit DAC 端口输出禁止且输出放大器禁止时特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{AVCC}^{(2)}$	模拟电源电压	-	1.8	3.3	3.6	V
$A_{ref}^{(2)}$	参考电源电压	$=V_{AVCC}$	1.8	3.3	3.6	V
$AO^{(1)}$	输出电压范围	-	0	-	$A_{ref}-1LSB$	V
$DNL^{(1)}$	微分非线性误差 (两个连续代码之间的偏差-1LSB)	-	-	-	± 2	LSB
$TUE^{(1)}$	总不可调整误差	-	-	-	$\pm TBD$	LSB
$T_{st}^{(1)}$	建立时间 (适用于到 DAC 输出达到最终值 $\pm 1LSB$ 时, 最低输入代码与最高输入代码之间 12 位输入代码转换)	$V_{AVCC} \geq 2.7$	-	65.3	81	ns
	建立时间 (适用于到 DAC 输出达到最终值 $\pm 32LSB$ 时, 最低输入代码与最高输入代码之间 12 位输入代码转换)	$V_{AVCC} \geq 2.7$	-	36	44.9	ns
	建立时间 (适用于到 DAC 输出达到最终值 $\pm 1LSB$ 时, 最低输入代码与最高输入代码之间 12 位输入代码转换)	$V_{AVCC} < 2.7$	-	-	83.82	ns
	建立时间 (适用于到 DAC 输出达到最终值 $\pm 32LSB$ 时, 最低输入代码与最高输入代码之间 12 位输入代码转换)	$V_{AVCC} < 2.7$	-	-	48.55	ns
$I_{avcc}^{(2)}$	模拟电源电流 (静态电流)	-	-	0.1	2	μA
$I_{aref}^{(2)}$	参考电源电流 (静态电流)	-	-	146	260	μA



说明

1. 由设计保证，不在生产中测试。
2. 由综合评估得出，不在生产中测试。

4.3.22 温度传感器

表 4-59 温度传感器特性⁽²⁾

符号	参数	条件	最小值	典型值	最大值	单位
T_L	温度线性度	$V_{CCA} \geq 2.4 V$	-2.5	-	+2.5	$^{\circ}C$
T_E	绝对精度 ⁽¹⁾	25 $^{\circ}C$, 105 $^{\circ}C$ 两点定标	-4	-	+4	$^{\circ}C$
		$V_{CCA} \geq 2.4 V$				



说明

1. 实际特性与定标点温度的精度有关。如果使用芯片预置的数据定标，由于量产测试环境的温度存在偏差，特性不做保证。
2. 由综合评估得出，不在生产中测试。

4.3.23 比较器特性

表 4-60 比较器特性

符号	参数	条件	最小值	典型值	最大值	单位	
$V_{AVCC}^{(2)}$	模拟电源电压	-	1.8	3.3	3.6	V	
$V_I^{(2)}$	输入电压范围	-	0	-	V_{AVCC}	V	
$T_{cmp}^{(1)}$	比较时间 (从 CMP 输入引脚到输出引脚的延迟时间)	输入信号斜率: $\geq 4mV/nS$ 比较器分辨电压: 100mV	$V_{CCA} < 2.7 V$	-	-	35	ns
		$V_{CCA} \geq 2.7 V$	-	-	31	ns	
$T_{set}^{(2)}$	输入通道切换稳定时间	-	-	100	200	ns	

符号	参数	条件	最小值	典型值	最大值	单位
Vhyst	迟滞电压	HYST[2:0]=0b000	-	0	-	mv
		HYST[2:0]=0b001	-	10	-	mv
		HYST[2:0]=0b010	-	20	-	mv
		HYST[2:0]=0b011	-	30	-	mv
		HYST[2:0]=0b100	-	40	-	mv
		HYST[2:0]=0b101	-	50	-	mv
		HYST[2:0]=0b110	-	60	-	mv
		HYST[2:0]=0b111	-	70	-	mv
Voffset	比较器输入失调电压	-	-15	-	+15	mV
I _{AVCC}	比较器消耗电流 (单个比较器)	-	-	400	500	uA

 说明

1. 由设计保证，不在生产中测试。
2. 由综合评估得出，不在生产中测试。

4.3.24 高精度参考 VREF

表 4-68 高精度参考 VREF

符号	参数	条件	最小值	典型值	最大值	单位	
V _{REFBUF_OUT}	高精度参考电压输出	正常	VREF_SELV.VREFVVS[1:0]=0b0x	2.871	2.9	2.929	V
			VREF_SELV.VREFVVS[1:0]=0b11	2.475	2.5	2.525	
			VREF_SELV.VREFVVS[1:0]=0b10	2.028	2.048	2.068	
		退化	VREF_SELV.VREFVVS[1:0]=0b0x	VCCA -250 mV		VCCA	
			VREF_SELV.VREFVVS[1:0]=0b11	VCCA -250 mV		VCCA	
			VREF_SELV.VREFVVS[1:0]=0b10	VCCA -250 mV		VCCA	

 说明

1. 由综合评估得出，不在生产中测试。

4.3.25 EIRQ 滤波特性

表 4-68 EIRQ 滤波特性

符号	参数	条件	最小值	典型值	最大值	单位
W _{F_EIRQ} ⁽¹⁾	EIRQ 输入滤波宽度	INTC_NOCCR.NOCSEL=0b00	0.4	-	1.2	μs
		INTC_NOCCR.NOCSEL=0b01	0.8	-	2.3	μs
		INTC_NOCCR.NOCSEL=0b10	1.7	-	4.5	μs
		INTC_NOCCR.NOCSEL=0b11	3.4	-	8.9	μs

 说明

2. 由综合评估得出，不在生产中测试。

4.3.26 USART1 STOP 模式下 RX 滤波特性

表 4-69 USART1 STOP 模式下 RX 滤波特性

符号	参数	条件	最小值	典型值	最大值	单位
W _{F_USART1} ⁽¹⁾	USART1 输入滤波宽度	USART1_NFC.USART1_NFS=0b00	0.4	-	1.2	μs
		USART1_NFC.USART1_NFS=0b01	0.8	-	2.3	μs
		USART1_NFC.USART1_NFS=0b10	1.7	-	4.5	μs
		USART1_NFC.USART1_NFS=0b11	3.4	-	8.9	μs

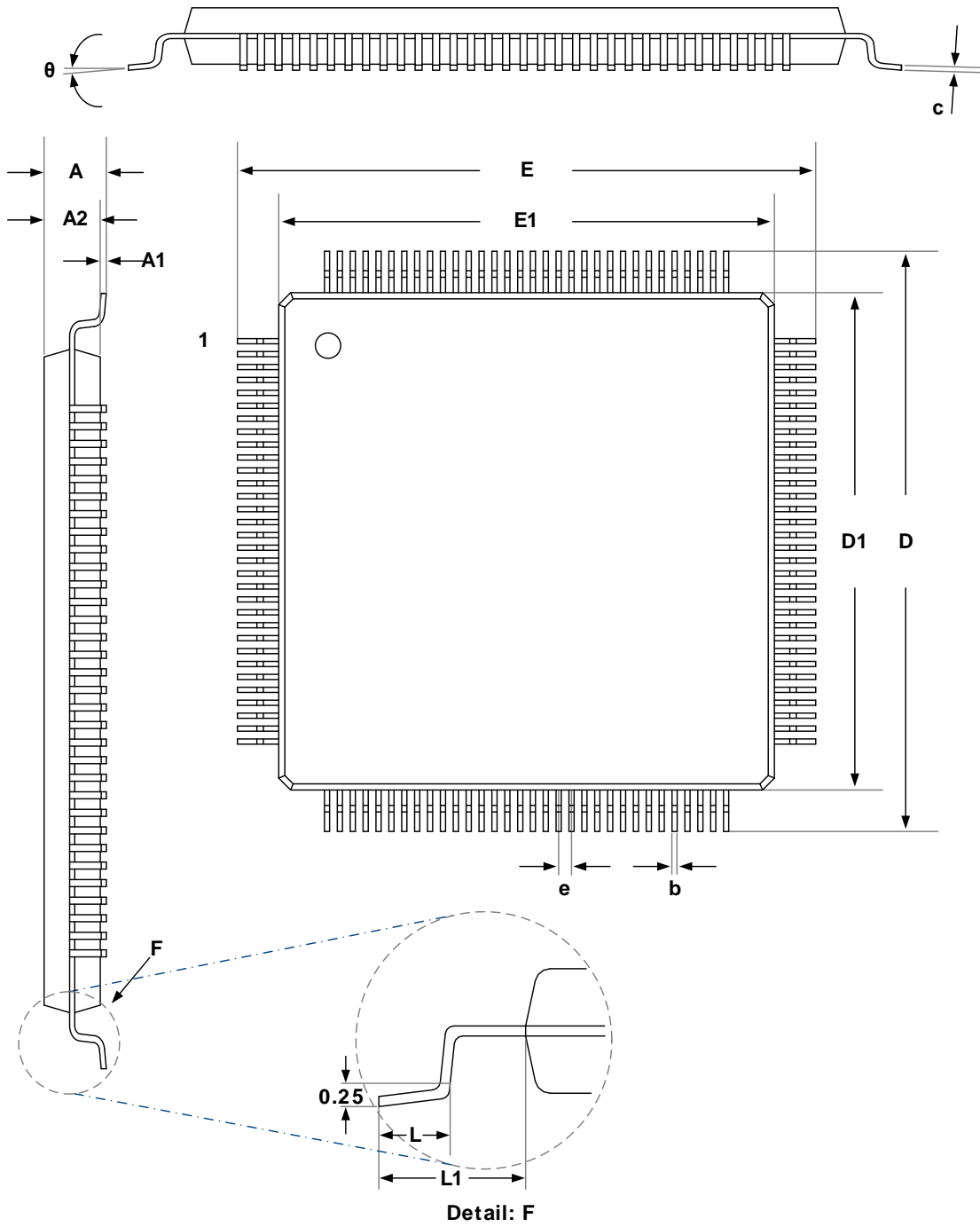
 说明

1. 由综合评估得出，不在生产中测试。

5 封装信息

5.1 封装尺寸

5.1.1 LQFP128 封装

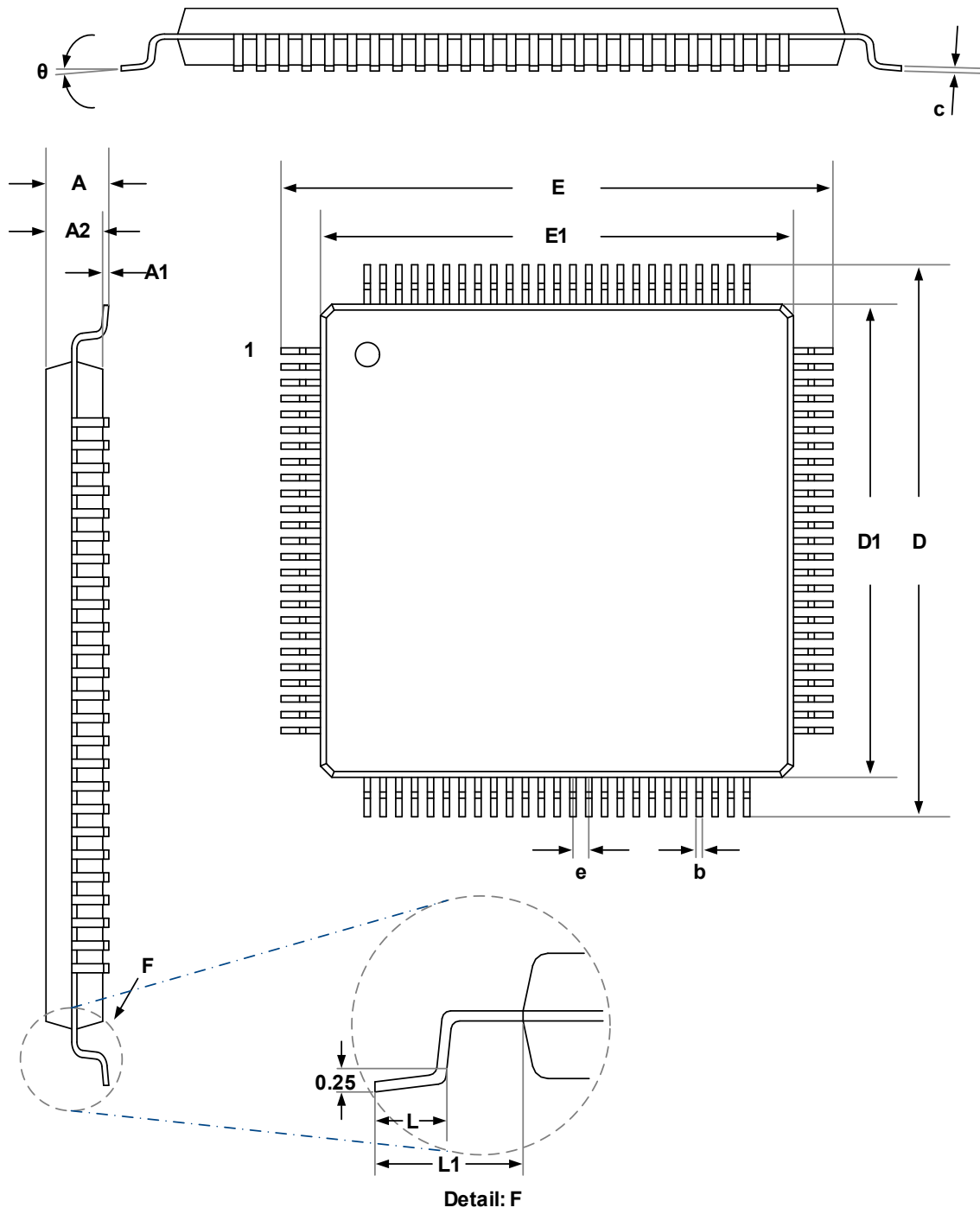


Symbol	14 x 14 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.14	--	0.23
b1	0.13	0.16	0.19
c	0.13	--	0.18
c1	0.12	0.127	0.134
D	15.80	16.00	16.20
D1	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.90	14.00	14.10
e	0.40BSC		
L	0.45	0.60	0.75
L1	1.00REF		
L2	0.25BSC		
θ	0	3.5°	7°

 说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

5.1.2 LQFP100 封装



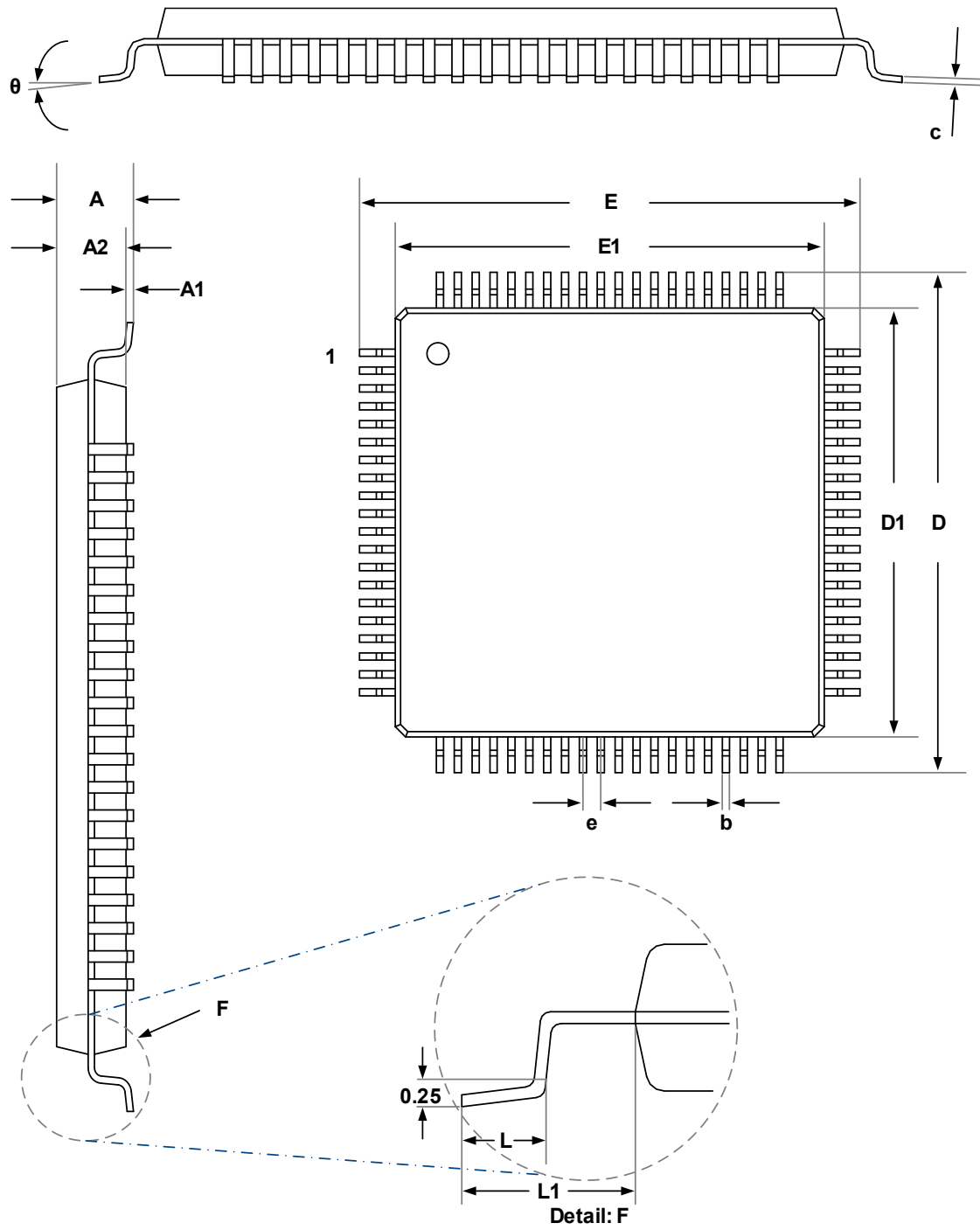
Symbol	14 x 14 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	--	0.27
c	0.09	--	0.20
D	15.80	16.00	16.20
D1	13.90	14.00	14.10
E	15.80	16.00	16.20
E1	13.90	14.00	14.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	3.5°	7°



说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

5.1.3 LQFP80 封装

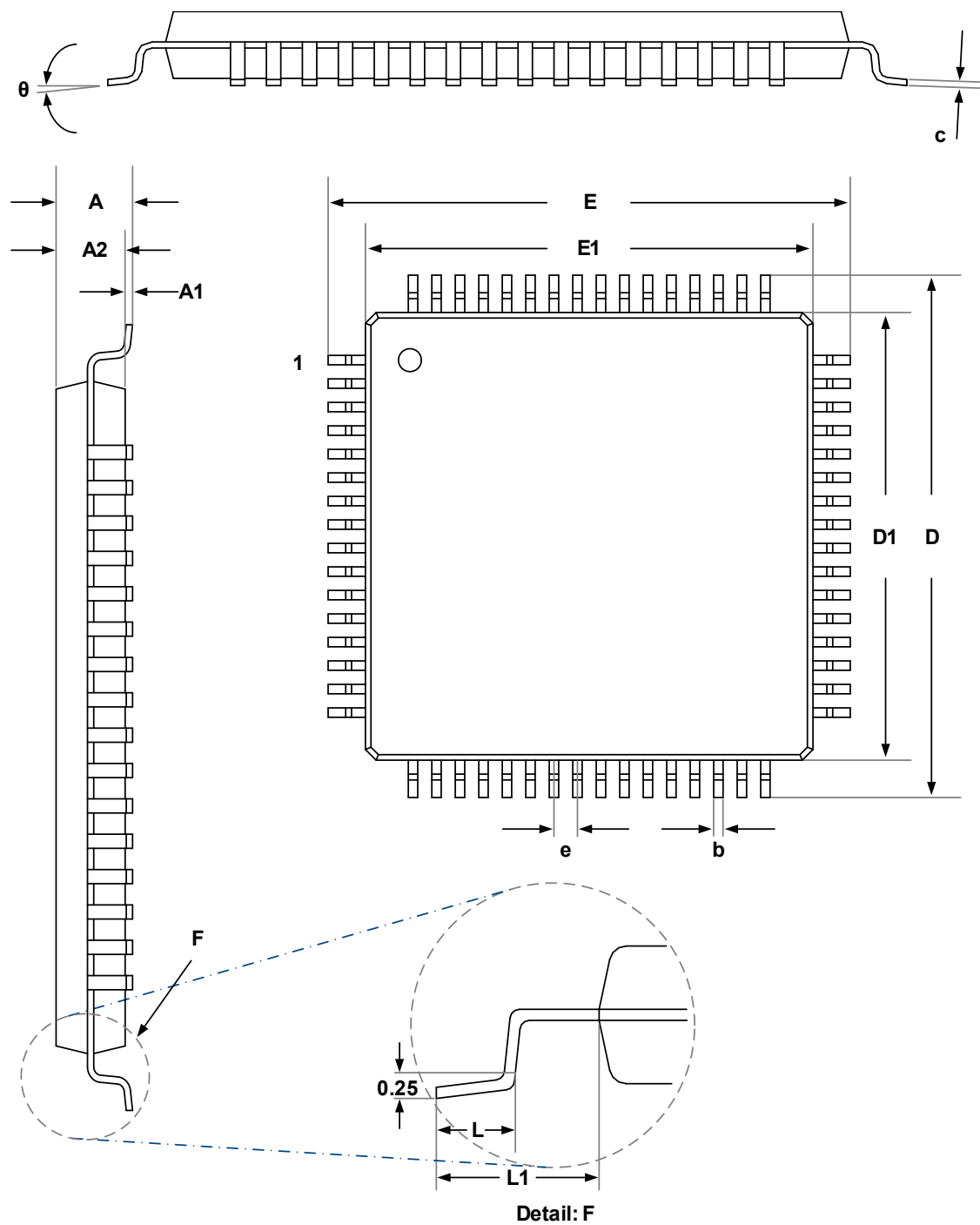


Symbol	12 x 12 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	--	0.20
D	13.80	14.00	14.20
D1	11.90	12.00	12.10
E	13.80	14.00	14.20
E1	11.90	12.00	12.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0	--	7°

 说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

5.1.4 LQFP64 封装

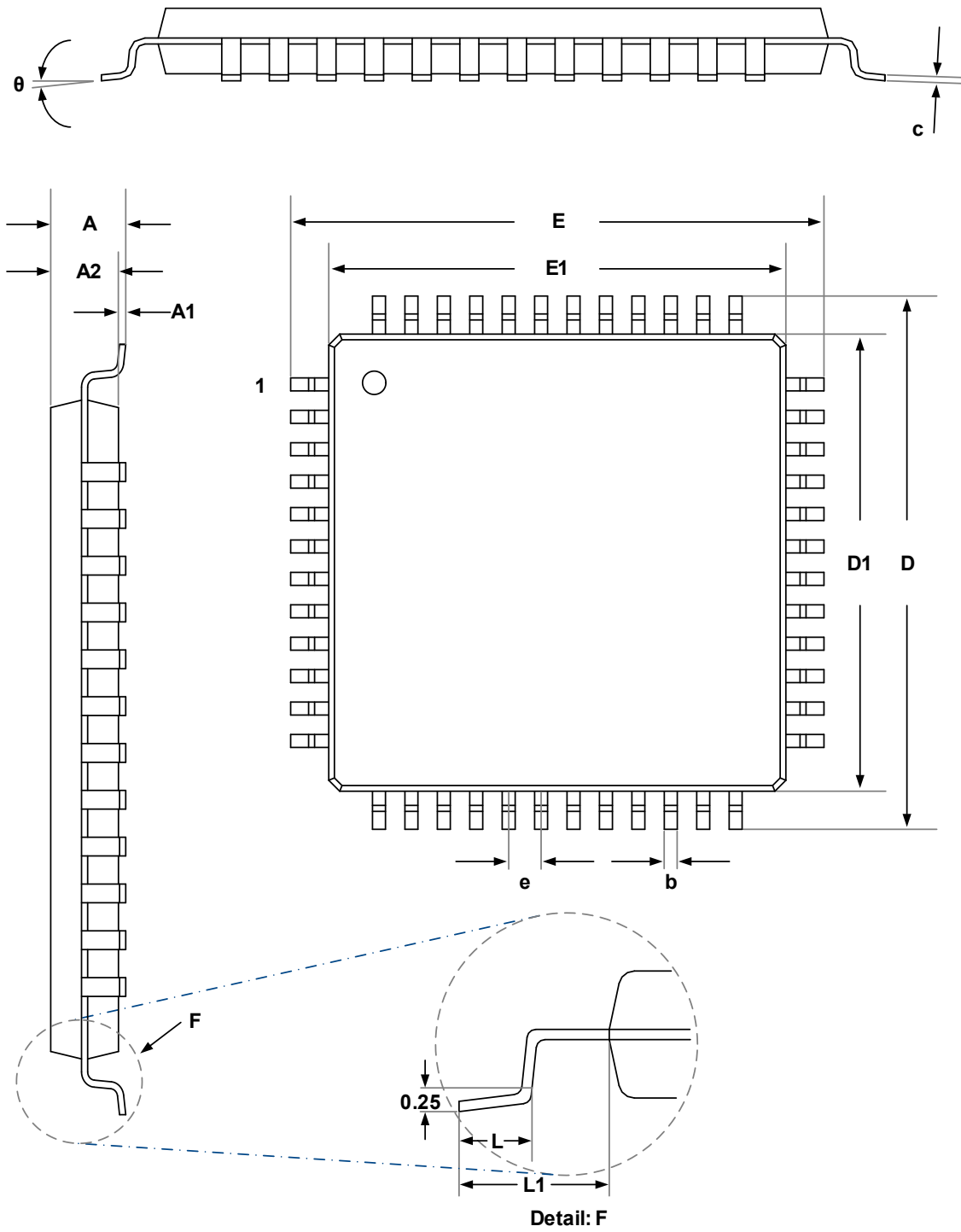


Symbol	10 x 10 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	--	0.20
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ	0°	--	7°

 说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

5.1.5 LQFP48 封装

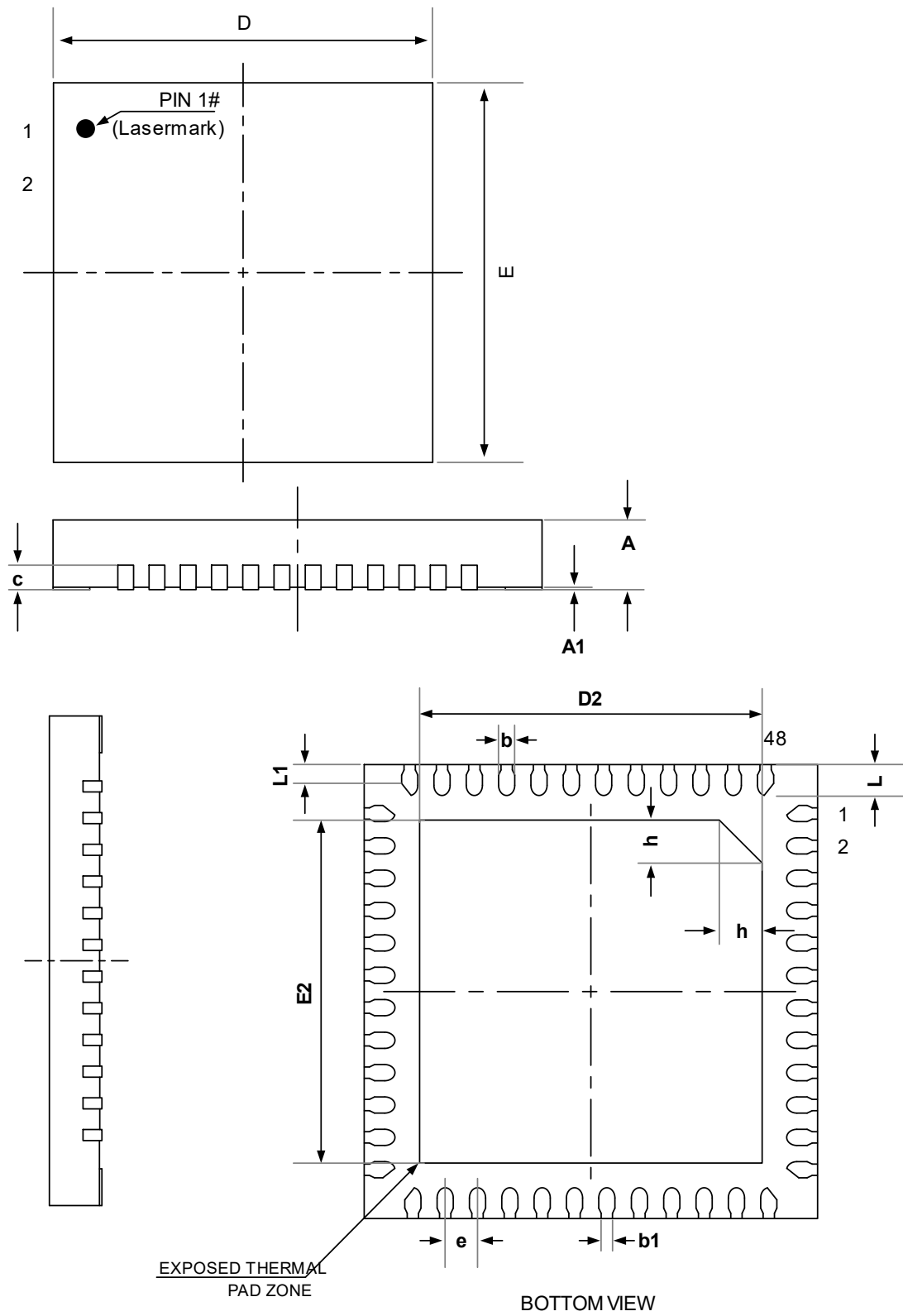


Symbol	7 x 7 Millimeter		
	Min	Nom	Max
A	--	--	1.60
A1	0.05	--	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	--	0.20
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.50BSC		
L	0.45	--	0.75
L1	1.00REF		
θ	0	--	7°

 说明

D1 和 E1 尺寸不包含模具注塑产生的溢料。

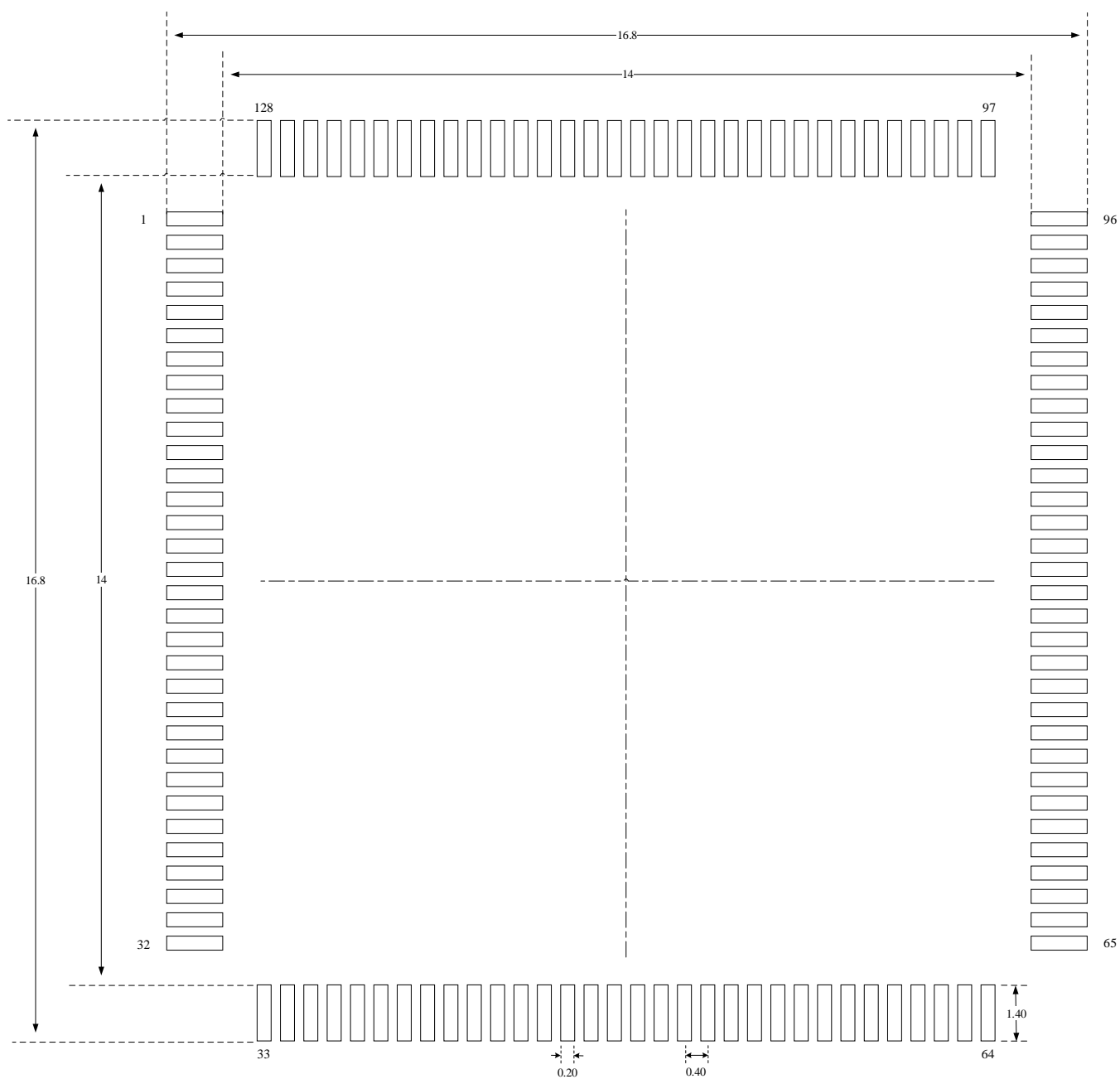
5.1.6 QFN48 封装



Symbol	5 x 5 Millimeter		
	Min	Nom	Max
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
b	0.13	0.18	0.23
b1	0.12REF		
c	0.10	0.15	0.20
D	4.90	5.00	5.10
D2	3.60	3.70	3.80
e	0.35BSC		
E	4.90	5.00	5.10
E2	3.60	3.70	3.80
L	0.30	0.35	0.40
L1	0.13	0.18	0.23
h	0.25	0.30	0.35

5.2 焊盘示意图

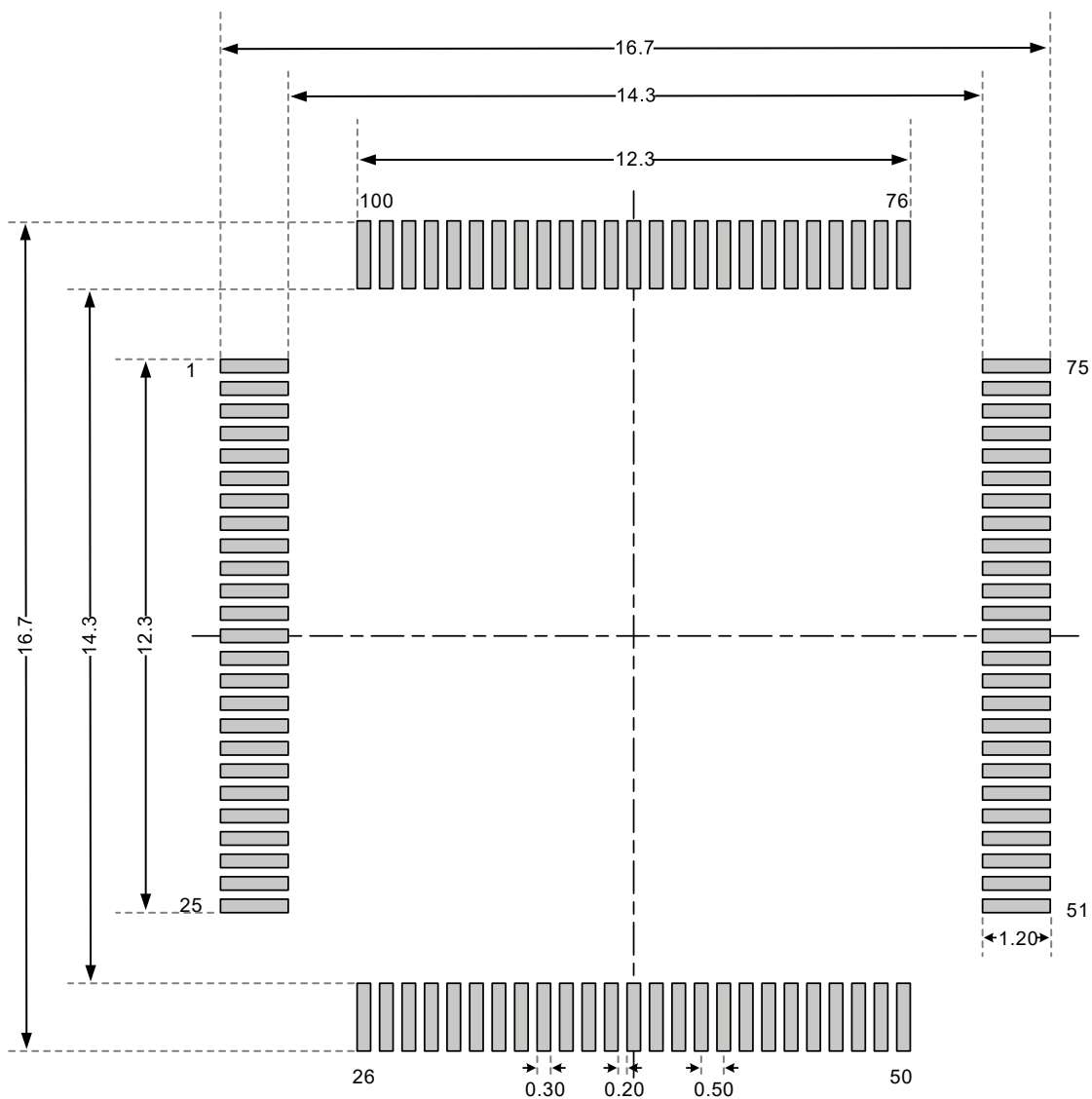
5.2.1 LQFP128 封装 (14mm x 14mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

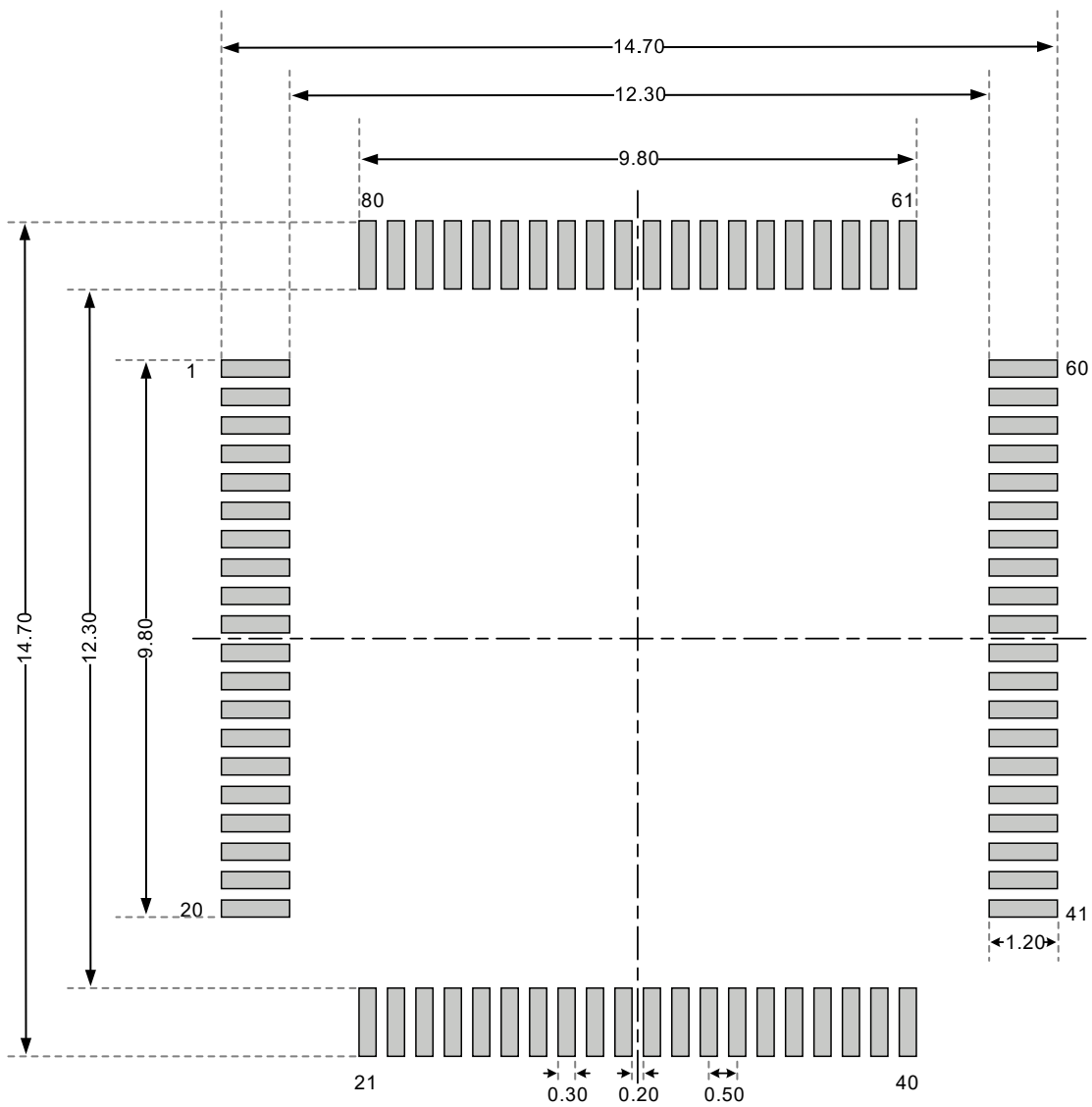
5.2.2 LQFP100 封装 (14mm x 14mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

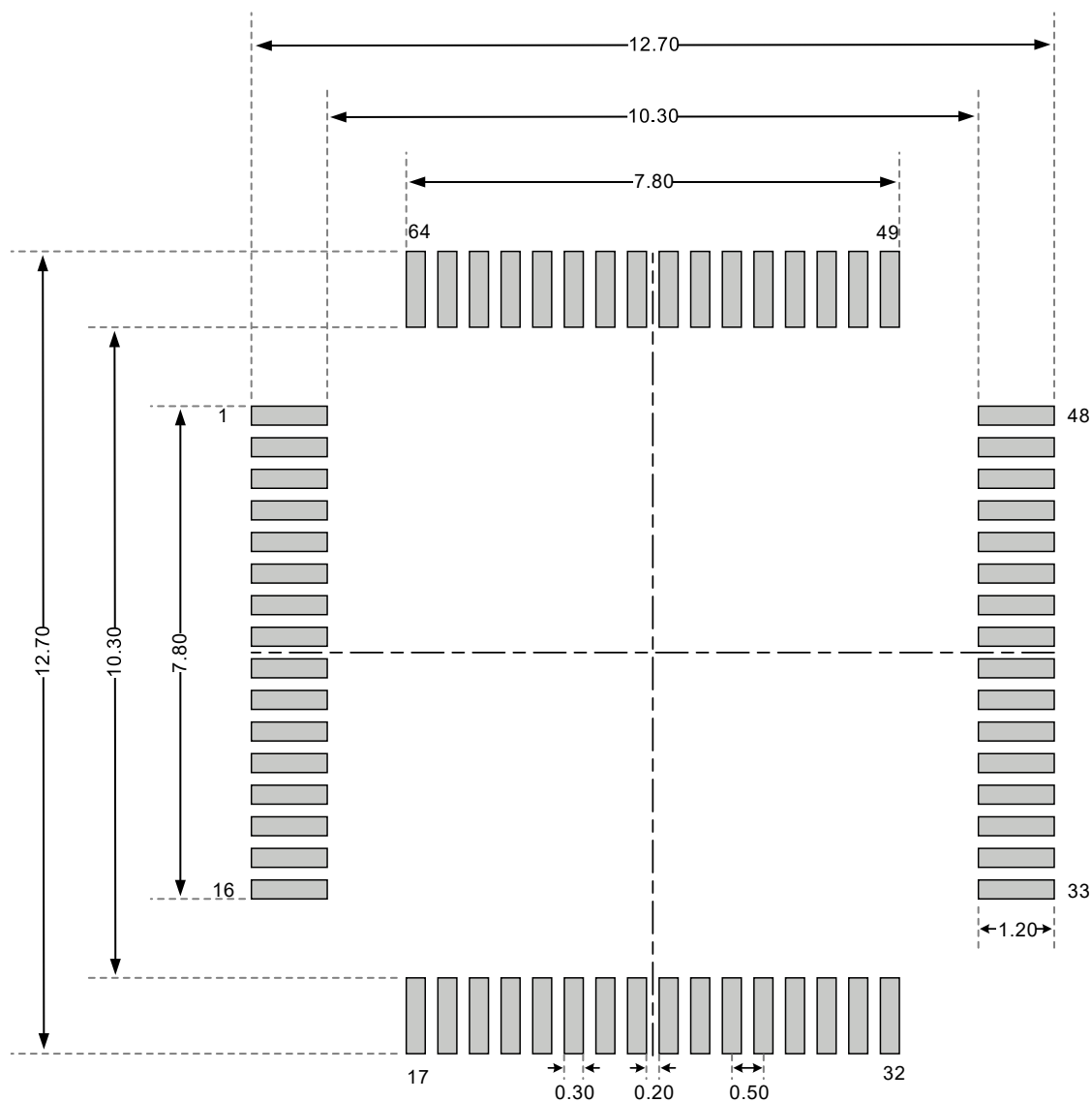
5.2.3 LQFP80 封装 (12mm x 12mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

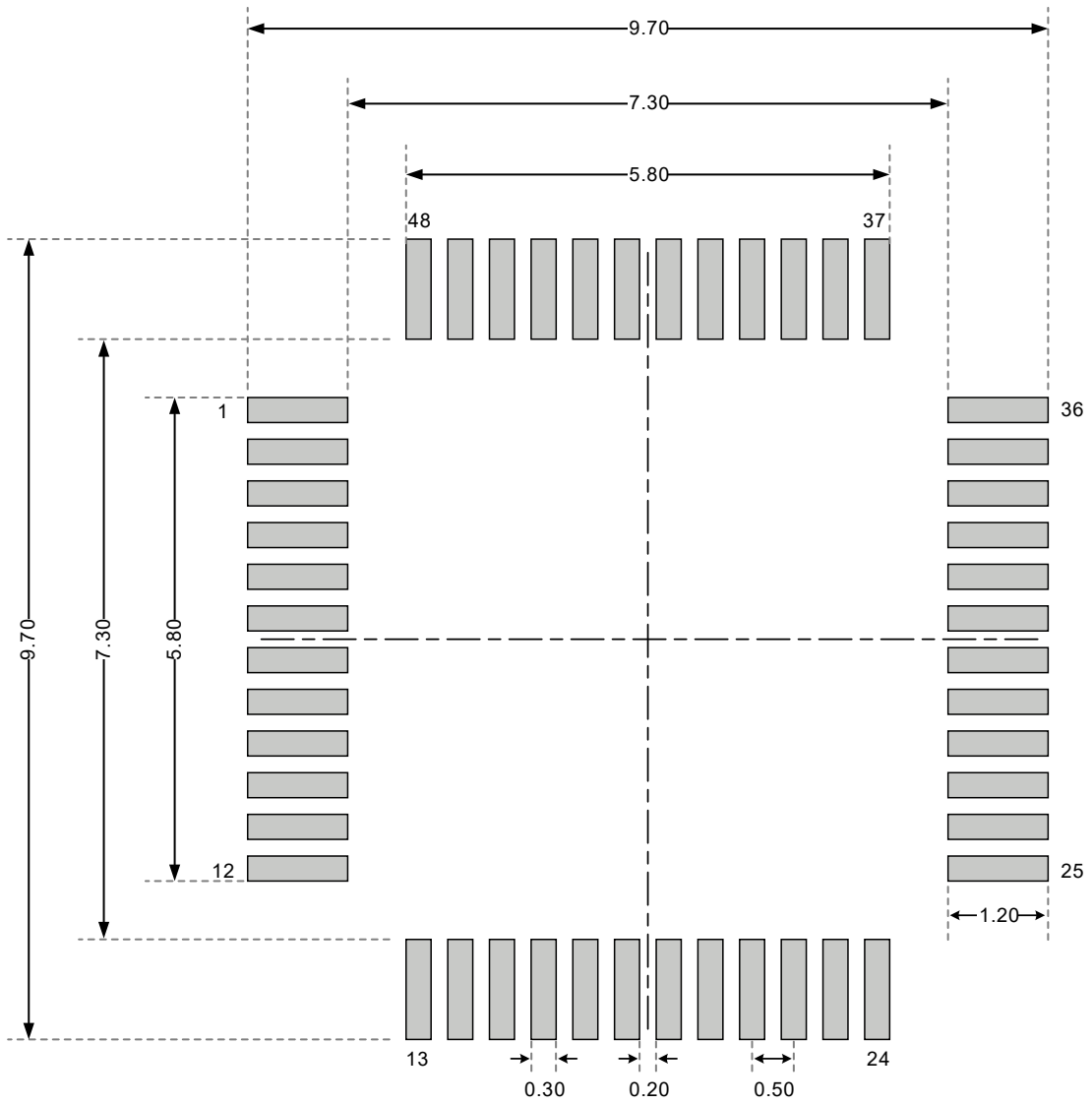
5.2.4 LQFP64 封装 (10mm x 10mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

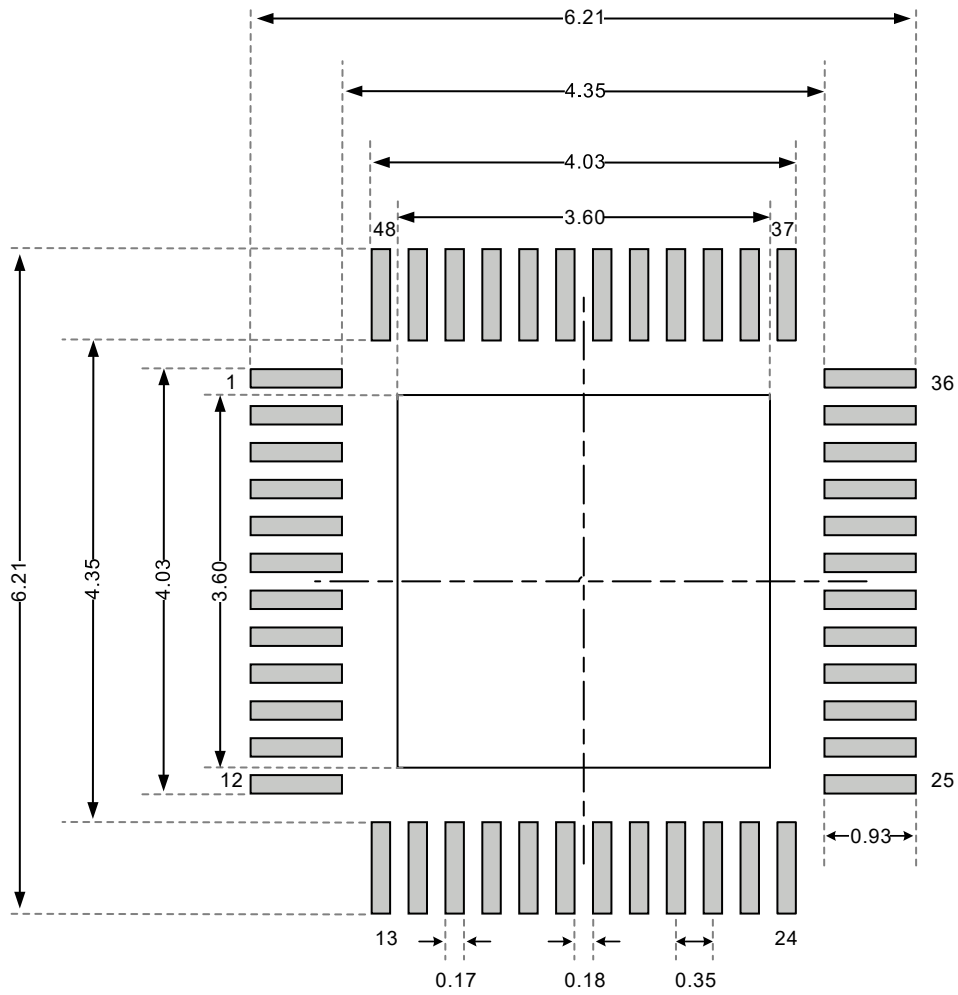
5.2.5 LQFP48 封装 (7mm x 7mm)



说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

5.2.6 QFN48 封装 (5mm x 5mm)



说明

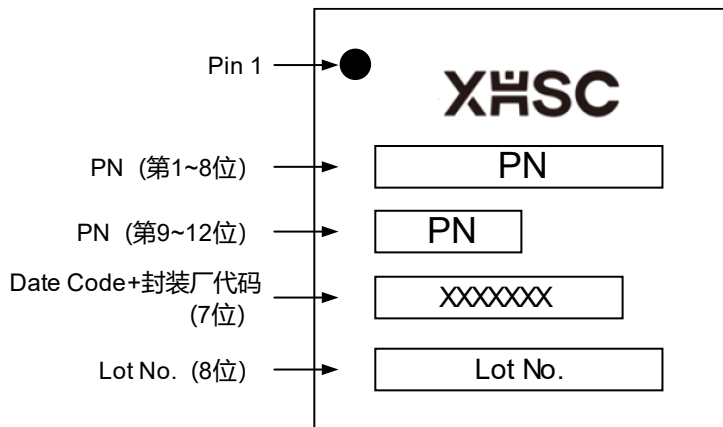
- 尺寸单位是毫米。
- 尺寸仅做参考。

5.3 丝印说明

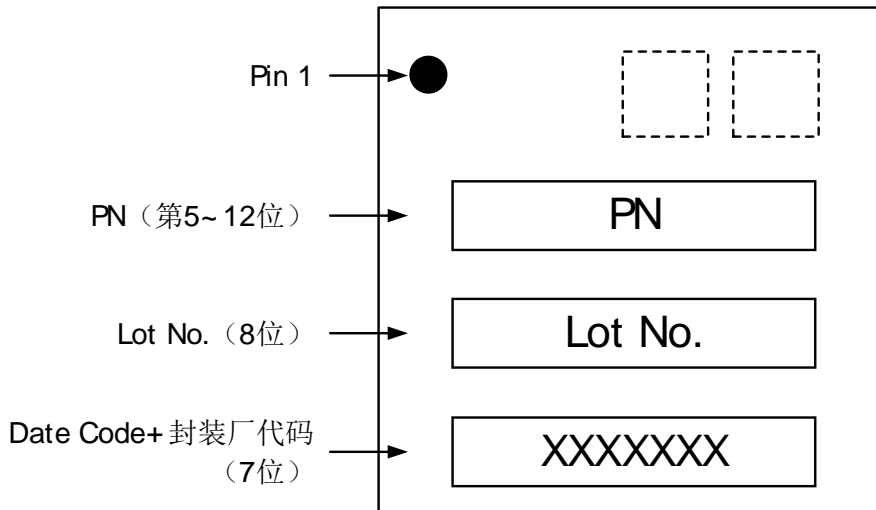
以下给出各封装正面丝印的 Pin1 位置和信息说明。

LQFP128 封装 (14mm x 14mm) /LQFP100 封装 (14mm x 14mm) /LQFP80 封装 (12mm x 12mm)

LQFP64 封装 (10mm x 10mm) /LQFP48 封装 (7mm x 7mm)



QFN48 封装 (5mm x 5mm)



5.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j (°C) 可以按照下面的公式计算：

$$T_j = T_A + (P_D \times \theta_{JA})$$

- T_A 是指封装芯片工作时的环境温度，单位是 °C；
- θ_{JA} 是指封装对环境的热阻系数，单位是 °C/W；
- P_D 等于芯片的内部功耗 (P_{INT}) 和芯片工作时 I/O 引脚产生的功耗 (P_{IO}) 之和，单位是 W。

$$P_D = P_{INT} + P_{IO}$$

- P_{INT} 是芯片的内部功耗，产品的 I_{CC} 与 V_{CC} 的乘积。
- P_{IO} 是芯片所有输出 IO 的功耗，计算公式为： $P_{IO} = \sum(V_{OL} * I_{OL}) + \sum((V_{CC} - V_{OH}) * I_{OH})$

芯片在指定工作环境温度下工作时芯片表面的结温 T_j ，不可以超出芯片可容许的最大结温 T_{jmax} 。

表 5-3 各封装热阻系数表

Package Type and Size	Thermal Resistance Junction-ambient Value (θ_{JA})	Unit
LQFP128 14mm x 14mm/0.4mm pitch	46	°C/W
LQFP100 14mm x 14mm/0.5mm pitch	46	°C/W

Package Type and Size	Thermal Resistance Junction-ambient Value (θ_{JA})	Unit
LQFP80 12mm x 12mm/0.5mm pitch	52	°C/W
LQFP64 10mm x 10mm/0.5mm pitch	55	°C/W
LQFP48 7mm x 7mm/0.5mm pitch	57	°C/W
QFN48 5mm x 5mm/0.35mm pitch	42	°C/W

6 订购信息

产品名称		HC32F558QETJ	HC32F558PETJ	HC32F558METJ	HC32F558KETJ	HC32F558JETJ	HC32F558JEUJ
引脚数		128	100	80	64	48	48
GPIO 数		107	86	66	52	38	42
5V Tolerant GPIO 数		107	86	66	52	38	42
CPU	内核	Cortex-M4					
	频率	240MHz					
存储空间	Flash	512KB					
	OTP	134KB					
	SRAM	128KB					
时钟	内部高速时钟	HRC 16/24MHz					
	内部中速时钟	MRC 8MHz					
	内部低速时钟	LRC 32.768kHz					
	外部高速晶振	XTAL 4~25MHz					
电源电压范围		1.8~3.6V					
温度范围		-40~125°C					
外部端口中断		EIRQ * 16					
DMA 控制器		2unit * 8ch					
定时器和计数器	Timer0	2unit					
	Timer6	6unit					
	TRLPWM	1unit					
	HRPWM	16-ch	16-ch	16-ch	16-ch	12-ch	16-ch
	WDT	1ch					
	SWDT	1ch					
通信接口	USART	4ch					
	I2C	3ch					
	SPI	3ch					
	CAN FD	3ch					
模拟	12-bit ADC	4unit, 42ch	4unit, 42ch	4unit, 38ch	4unit, 26ch	4unit, 20ch	4unit, 19ch
	12-bit DAC	8ch					
	内置 VREF	√					
	OTS	√					

产品名称		HC32F558QETJ	HC32F558PETJ	HC32F558METJ	HC32F558KETJ	HC32F558JETJ	HC32F558JEUJ
	CMP	8ch					
	PVD	√					
	安全	√					
	SKE	√					
	TRNG	√					
	Hash	SHA256					
协处理	FMAC	√					
	CORDIC	√					
	PID	√					
	DSOGI-PLL	√					
	SDFM	√					
频率监测 FCM		√					
可编程逻辑阵列 (PLA)		√					
热升级		√					
错误管理单元 ERMU		√					
调试接口	SWD	√					
	JTAG	√					
封装类型		LQFP128(14*14)	LQFP100(14*14)	LQFP80(12*12)	LQFP64(10*10)	LQFP48(7*7)	QFN48(5*5)
Packaging		Tray					
Pitch		0.4mm	0.5mm	0.5mm	0.5mm	0.5mm	0.35mm

产品名称		HC32F558QCTJ	HC32F558PCTJ	HC32F558MCTJ	HC32F558KCTJ	HC32F558JCTJ	HC32F558JCUJ
引脚数		128	100	80	64	48	48
GPIO 数		107	86	66	52	38	42
5V Tolerant GPIO 数		107	86	66	52	38	42
CPU	内核	Cortex-M4					
	频率	240MHz					
存储空间	Flash	256KB					
	OTP	134KB					
	SRAM	128KB					
时钟	内部高速时钟	HRC 16/24MHz					
	内部中速时钟	MRC 8MHz					
	内部低速时钟	LRC 32.768kHz					
	外部高速晶振	XTAL 4~25MHz					

产品名称		HC32F558QCTJ	HC32F558PCTJ	HC32F558MCTJ	HC32F558KCTJ	HC32F558JCTJ	HC32F558JCUJ
电源电压范围		1.8~3.6V					
温度范围		-40~125℃					
外部端口中断		EIRQ * 16					
DMA 控制器		2unit * 8ch					
定时器和计数器	Timer0	2unit					
	Timer6	6unit					
	TRLPWM	1unit					
	HRPWM	16-ch	16-ch	16-ch	16-ch	12-ch	16-ch
	WDT	1ch					
	SWDT	1ch					
通信接口	USART	4ch					
	I2C	3ch					
	SPI	3ch					
	CAN FD	3ch					
模拟	12-bit ADC	4unit, 42ch	4unit, 42ch	4unit, 38ch	4unit, 26ch	4unit, 20ch	4unit, 19ch
	12-bit DAC	8ch					
	内置 VREF	√					
	OTS	√					
	CMP	8ch					
	PVD	√					
安全	SKE	√					
	TRNG	√					
	Hash	SHA256					
协处理	FMAC	√					
	CORDIC	√					
	PID	√					
	DSOGI-PLL	√					
	SDFM	√					
频率监测 FCM		√					
可编程逻辑阵列 (PLA)		√					
热升级		√					
错误管理单元 ERMU		√					
调试接口	SWD	√					

产品名称	HC32F558QCTJ	HC32F558PCTJ	HC32F558MCTJ	HC32F558KCTJ	HC32F558JCTJ	HC32F558JCUJ
JTAG	√					
封装类型	LQFP128(14*14)	LQFP100(14*14)	LQFP80(12*12)	LQFP64(10*10)	LQFP48(7*7)	QFN48(5*5)
Packaging	Tray					
Pitch	0.4mm	0.5mm	0.5mm	0.5mm	0.5mm	0.35mm

产品名称	HC32F558QATJ	HC32F558PATJ	HC32F558MATJ	HC32F558KATJ	HC32F558JATJ	HC32F558JAUJ	
引脚数	128	100	80	64	48	48	
GPIO 数	107	86	66	52	38	42	
5V Tolerant GPIO 数	107	86	66	52	38	42	
CPU	内核	Cortex-M4					
	频率	240MHz					
存储空间	Flash	128KB					
	OTP	134KB					
	SRAM	128KB					
时钟	内部高速时钟	HRC 16/24MHz					
	内部中速时钟	MRC 8MHz					
	内部低速时钟	LRC 32.768kHz					
	外部高速晶振	XTAL 4~25MHz					
电源电压范围	1.8~3.6V						
温度范围	-40~125℃						
外部端口中断	EIRQ * 16						
DMA 控制器	2unit * 8ch						
定时器和计数器	Timer0	2unit					
	Timer6	6unit					
	TRLPWM	1unit					
	HRPWM	16-ch	16-ch	16-ch	16-ch	12-ch	16-ch
	WDT	1ch					
	SWDT	1ch					
通信接口	USART	4ch					
	I2C	3ch					
	SPI	3ch					
	CAN FD	3ch					
模拟	12-bit ADC	4unit, 42ch	4unit, 42ch	4unit, 38ch	4unit, 26ch	4unit, 20ch	4unit, 19ch

产品名称		HC32F558QATJ	HC32F558PATJ	HC32F558MATJ	HC32F558KATJ	HC32F558JATJ	HC32F558JAUJ
	12-bit DAC				8ch		
	内置 VREF				√		
	OTS				√		
	CMP				8ch		
	PVD				√		
安全	SKE				√		
	TRNG				√		
	Hash				SHA256		
协处理	FMAC				√		
	CORDIC				√		
	PID				√		
	DSOGI-PLL				√		
	SDFM				√		
频率监测 FCM					√		
可编程逻辑阵列 (PLA)					√		
热升级					√		
错误管理单元 ERMU					√		
调试接口	SWD				√		
	JTAG				√		
封装类型		LQFP128(14*14)	LQFP100(14*14)	LQFP80(12*12)	LQFP64(10*10)	LQFP48(7*7)	QFN48(5*5)
Packaging		Tray					
Pitch		0.4mm	0.5mm	0.5mm	0.5mm	0.5mm	0.35mm

订购前，请联系销售窗口咨询最新量产信息。

版本记录

文档版本	发布日期	修改说明
Beta0.01	2025/6/16	初版, 参考结构化格式修改。
Beta0.02	2026/1/20	1、QFN48 使用 QFN48(Try)封装, 目的是把 HRPWM 都拉出来。 2、更新产品阵容和订购信息。 3、Sigma-Delta 滤波器更改为 SDFM。
Beta0.02	2026/1/22	1、标注化处理后版本 2、删掉 MAU/WKTM
Beta0.03	2026/3/16	1、增加了 XBAR 章节描述; 2、SOGI 更改为 DSOGI-PLL 3、I2C 电气特性章增加 FM+引脚描述