

2 差分通道二选一、四刀双掷超高速模拟开关 CH482A/C/D/X

3 差分通道二选一、六刀双掷超高速模拟开关 CH483A/F/M/X

2 差分通道四选一、四刀四掷超高速模拟开关 CH484A/F/M

2 差分通道交换、四刀双掷超高速模拟开关 CH481D

2 差分通道四选一、四刀四掷高速模拟开关 CH486F

1、概述

CH482A/C/D/X、CH483A/F/M/X、CH484A/F/M、CH481D、CH486F 是基于 RF 工艺的差分高速信号双向模拟开关芯片，高带宽。其中，CH482A/C、CH483A/F、CH484A/F 是硬件改进版，带宽更高。

CH482A/C/D/X 包含 2 路差分超高速信号二选一模拟开关，合计 QPDT，可以用于 USB 3.0 Super Speed、PCIe Gen1/2、SATA/SAS 1.5G/3G/6G、Display Port、MIPI 等 2 路差分信号的二选一切换。CH482A 和 CH482C 是改进版，还支持 USB 3.1 Gen2、PCIe Gen3、Thunderbolt 等。

CH484A/F/M 包含 2 路差分超高速信号四选一模拟开关，合计 QPQT，可以用于 USB 3.0 Super Speed、PCIe Gen1/2、SATA/SAS 1.5G/3G、Display Port、MIPI 等 2 路差分信号的四选一切换。CH484A 和 CH484F 是改进版，还支持 USB 3.1 Gen2、PCIe Gen3、SATA/SAS 6G 等。

CH481D 包含 2 路差分超高速信号矩阵交换模拟开关 Exchange Switch，可以用于 USB 3.0 Super Speed、PCIe Gen1/2、SATA/SAS 1.5G/3G/6G、Display Port 等 2 路差分信号的直通或交叉。更多路矩阵交换开关或者中低频信号交叉开关可参考 CH449 芯片手册。

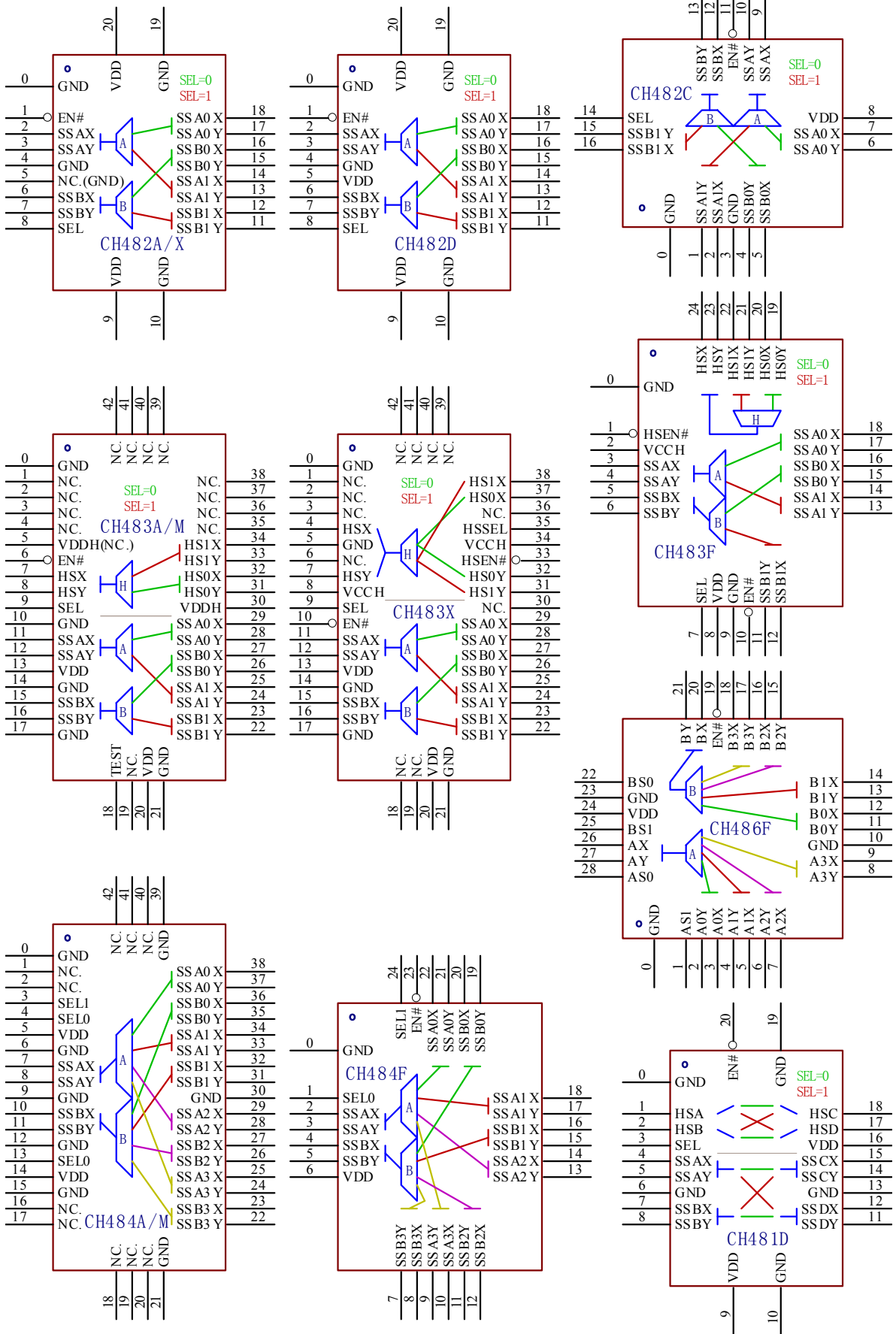
CH483A/F/M/X 在包含 CH482 全部模块的基础上（简称 SS 超速通道），还另包含 1 路差分高速信号二选一模拟开关（简称 HS 高速通道），合计 QPDT+DPDT，可以用于 USB 3.0 Super Speed & USB 2.0 High Speed、PCIe Gen1/2 & Refclk、Display Port 等 3 路差分信号的二选一切换。CH483A 和 CH483F 是改进版，还支持 USB 3.1 Gen2、PCIe Gen3、SATA/SAS 6G 等。

CH486F 包含 2 路差分高速信号四选一模拟开关，合计 QPQT，可以用于 USB 2.0 High Speed、SATA/SAS 1.5G 等 2 路差分信号的四选一切换。DPOT 八选一开关（8:1 MUX）可参考 CH448 芯片。

2、特点

- 高带宽，SS 超速通道支持 6Gbps 差分信号，支持超速 USB 信号。
- CH482A/482C/482X/483A/483F/484A/484F 超速通道支持 10Gbps 信号，支持 USB 3.2 Gen2。
- CH482A/CH482C/CH483A/CH483F 超速通道的典型带宽为 11GHz。
- HS 高速通道支持 1Gbps 差分信号，支持满幅电压模拟信号。
- HS 高速通道支持视频信号，支持低速、全速和高速 USB 信号。
- 低导通电阻，低串扰，高隔离度。
- 部分型号提供全局使能引脚，多通道模拟开关统一使能、统一切换。
- SS 超速通道 ESD 支持 2KV HBM，其它通道及控制引脚 ESD 支持 4KV HBM。
- 支持额定 3.3V 电源电压，低静态功耗。
- 提供 QFN20-2.5X4.5、QFN42-3.5X9 和 QFN28 等封装形式，兼容 RoHS。

3、封装



封装形式	尺寸	引脚节距		封装说明	订货型号
QFN20-2.5X4.5	2.5*4.5mm	0.50mm	19.7mil	四边无引线 20 脚	CH482A
QFN16C-2X2	2*2mm	0.40mm	15.7mil	WCH 四边无引线 16 脚	CH482C
QFN20-2.5X4.5	2.5*4.5mm	0.50mm	19.7mil	四边无引线 20 脚	CH482D
QFN20-2.5X4.5	2.5*4.5mm	0.50mm	19.7mil	四边无引线 20 脚	CH482X
QFN42-3.5X9	3.5*9mm	0.50mm	19.7mil	四边无引线 42 脚	CH483A
QFN24C-2X3	2*3mm	0.35mm	13.8mil	WCH 四边无引线 24 脚	CH483F
QFN42-3.5X9	3.5*9mm	0.50mm	19.7mil	四边无引线 42 脚	CH483M
QFN42-3.5X9	3.5*9mm	0.50mm	19.7mil	四边无引线 42 脚	CH483X
QFN42-3.5X9	3.5*9mm	0.50mm	19.7mil	四边无引线 42 脚	CH484A
QFN24C-2X3	2*3mm	0.35mm	13.8mil	WCH 四边无引线 24 脚	CH484F
QFN42C-3.5X9	3.5*9mm	0.50mm	19.7mil	WCH 四边无引线 42 脚	CH484M
QFN20-2.5X4.5	2.5*4.5mm	0.50mm	19.7mil	四边无引线 20 脚	CH481D
QFN28	4*4mm	0.40mm	15.7mil	四边无引线 28 脚	CH486F

注：QFN 封装的底板标示为 0# 引脚，应该连接 GND。

新设计请优先选用 CH482C、CH482A、CH483F、CH483A、CH484F、CH484A。

CH482A 引脚兼容 CH482X 和 CH482D；CH483A 引脚兼容 CH483M；CH484A 引脚兼容 CH484M。

CH483X 仅用于 PCB 兼容应用，需预定；新设计请用 CH483A 或 CH483F 代替。

4、引脚

4.1. CH482A、CH482C、CH482D 和 CH482X 引脚

CH482A /D/X 引脚号	CH482C	引脚名称	类型	引脚说明
9、20	8	VDD	电源	正电源，额定 3.3V，需外接退耦电容
4、10、 19、0	3、0	GND	电源	公共接地，数字信号参考地
5	-	VDD	电源	CH482D：可选的正电源，额定 3.3V
		NC. (GND)	空脚	CH482A/X：没有电信号连接，建议接 GND 或 VDD
1	11	EN#	数字 输入	全局使能输入，低电平有效；高电平断开且下电
8	14	SEL	数字 输入	二选一模拟开关的选择输入： 高电平选择 1#端 (SS*1*)； 低电平选择 0#端 (SS*0*)
2、3、 6、7	9、10、 12、13	SSAX、SSAY、 SSBX、SSBY	模拟 信号	二选一模拟开关的公共端
18、17、 16、15	7、6、 5、4	SSA0X、SSA0Y、 SSB0X、SSB0Y	模拟 信号	模拟开关的 0#端，SEL 引脚输入低电平选中
14、13、 12、11	2、1、 16、15	SSA1X、SSA1Y、 SSB1X、SSB1Y	模拟 信号	模拟开关的 1#端，SEL 引脚输入高电平选中

4.2. CH483A、CH483M、CH483F 和 CH483X 引脚

483A/M 引脚号	CH483F 引脚号	CH483X 引脚号	引脚名称	类型	引脚说明
---------------	---------------	---------------	------	----	------

13、20	8	13、20	VDD	电源	SS 超速通道的正电源，额定 3.3V
-	-	30	NC.	空脚	没有电信号连接，可接 GND 或 VDD
30	-	-	VDDH	电源	HS 高速通道的正电源， CH483M 额定 3.3V， CH483A 额定 5V 或 3.3V
5	-	-	VDDH (NC.)	电源	HS 高速通道可选正电源， 可以悬空或短接其它 VDDH
-	2	8、34	VCCH	电源	HS 高速通道的正电源， 额定 5V 或 3.3V
10、14、 17、21、 0	9、0	5、14、 17、21、 0	GND	电源	公共接地，数字信号参考地
18	-	-	TEST	模拟	保留引脚，默认悬空。 如果 SS 工作于 2.5V 电源电压时 建议短接 VDD 以改善性能
6	-	-	EN#	数字 输入 @VDD	全局使能输入，低电平有效； 高电平断开且下电
-	10	10	EN#		SS 全局使能输入，低电平有效； 高电平断开且下电
-	1	33	HSEN#	数字 输入 @VCCH	HS 全局使能输入，低电平有效
9	7	-	SEL	数字 输入 @VDD	全局二选一模拟开关的选择输入： 高电平选择 1#端 (*S*1*)； 低电平选择 0#端 (*S*0*)
-	-	9	SEL		SS 二选一模拟开关的选择输入： 高电平选择 1#端 (SS*1*)； 低电平选择 0#端 (SS*0*)
-	-	35	HSSEL	数字 输入 @VCCH	HS 二选一模拟开关的选择输入： 高电平选择 1#端 (HS1*)； 低电平选择 0#端 (HS0*)
11、12、 15、16	3、4、 5、6	11、12、 15、16	SSAX、SSAY、 SSBX、SSBY	模拟	SS 二选一模拟开关的公共端
29、28、 27、26	18、17、 16、15	29、28、 27、26	SSAOX、SSAOY、 SSBOX、SSBOY	模拟	SS 模拟开关的 0#端， SEL 引脚输入低电平选中
25、24、 23、22	14、13、 12、11	25、24、 23、22	SSA1X、SSA1Y、 SSB1X、SSB1Y	模拟	SS 模拟开关的 1#端， SEL 引脚输入高电平选中
7、8	24、23	4、7	HSX、HSY	模拟	HS 二选一模拟开关的公共端
32、31	20、19	37、32	HSOX、HSOY	模拟	HS 模拟开关的 0#端， HSSEL 引脚输入低电平选中
34、33	22、21	38、31	HS1X、HS1Y	模拟	HS 模拟开关的 1#端， HSSEL 引脚输入高电平选中
1、2、 3、4、 19、35、 36、37、 38、39、 40、41、 42	-	1、2、 3、6、 18、19、 36、39、 40、41、 42	NC.	空脚	没有电信号连接，建议悬空

4.3. CH484A、CH484M 和 CH484F 引脚

484A/M 引脚号	CH484F 引脚号	引脚名称	类型	引脚说明
5、14	6	VDD	电源	正电源，额定 3.3V，需外接退耦电容
6、9、 12、15、 21、30、 39、0	0	GND	电源	公共接地，数字信号参考地
-	23	EN#	数字 输入	全局使能输入，低电平有效； 高电平断开且下电
3	24	SEL1	数字 输入	四选一模拟开关的选择输入 SEL1/0： 00 选择 0#端 (SS*0*)； 01 选择 1#端 (SS*1*)； 10 选择 2#端 (SS*2*)； 11 选择 3#端 (SS*3*)。 QFN42 的 4 脚与 13 脚需短接后共同作为 SEL0
4、13	1	SEL0		
7、8、 10、11	2、3、 4、5	SSAX、SSAY、 SSBX、SSBY	模拟	四选一模拟开关的公共端
38、37、 36、35	22、21、 20、19	SSA0X、SSA0Y、 SSB0X、SSB0Y	模拟	模拟开关的 0#端，SEL1/0 引脚输入 00 选中
34、33、 32、31	18、17、 16、15	SSA1X、SSA1Y、 SSB1X、SSB1Y	模拟	模拟开关的 1#端，SEL1/0 引脚输入 01 选中
29、28、 27、26	14、13、 12、11	SSA2X、SSA2Y、 SSB2X、SSB2Y	模拟	模拟开关的 2#端，SEL1/0 引脚输入 10 选中
25、24、 23、22	10、9、 8、7	SSA3X、SSA3Y、 SSB3X、SSB3Y	模拟	模拟开关的 3#端，SEL1/0 引脚输入 11 选中
1、2、 16、17、 18、19、 20、40、 41、42	-	NC.	空脚	没有电信号连接，建议悬空

4.4. CH481D 引脚

引脚号	引脚名称	类型	引脚说明
9、16	VDD	电源	正电源，额定 3.3V，需外接退耦电容
6、10、13、 19、0	GND	电源	公共接地，数字信号参考地
20	EN#	数字输入	全局使能输入，低电平有效；高电平断开且下电
3	SEL	数字输入	矩阵模拟开关的模式输入： 低电平选择直通模式 (A 连接 C、B 连接 D)； 高电平选择交换模式 (A 连接 D、B 连接 C)
4、5	SSAX、SSAY	模拟信号	SS 超速通道 A 端口
7、8	SSBX、SSBY	模拟信号	SS 超速通道 B 端口
15、14	SSCX、SSCY	模拟信号	SS 超速通道 C 端口
12、11	SSDX、SSDY	模拟信号	SS 超速通道 D 端口

1	HSA	模拟信号	HS 高速通道 A 端口
2	HSB	模拟信号	HS 高速通道 B 端口
18	HSC	模拟信号	HS 高速通道 C 端口
17	HSD	模拟信号	HS 高速通道 D 端口

4.5. CH486F 引脚

引脚号	引脚名称	类型	引脚说明
24	VDD	电源	正电源，额定 3.3V，需外接退耦电容
10、23、0	GND	电源	公共接地，数字信号参考地
19	EN#	数字输入	全局使能输入，低电平有效
1、28	AS1、AS0	数字输入	A 通道四选一模拟开关的选择输入： 00 选择 0#端 (A0*); 01 选择 1#端 (A1*); 10 选择 2#端 (A2*); 11 选择 3#端 (A3*)
26、27	AX、AY	模拟信号	A 通道四选一模拟开关的公共端
3、2	A0X、A0Y	模拟信号	模拟开关的 0#端，AS1/0 引脚输入 00 选中
5、4	A1X、A1Y	模拟信号	模拟开关的 1#端，AS1/0 引脚输入 01 选中
7、6	A2X、A2Y	模拟信号	模拟开关的 2#端，AS1/0 引脚输入 10 选中
9、8	A3X、A3Y	模拟信号	模拟开关的 3#端，AS1/0 引脚输入 11 选中
25、22	BS1、BS0	数字输入	B 通道四选一模拟开关的选择输入： 00 选择 0#端 (B0*); 01 选择 1#端 (B1*); 10 选择 2#端 (B2*); 11 选择 3#端 (B3*)
20、21	BX、BY	模拟信号	B 通道四选一模拟开关的公共端
12、11	B0X、B0Y	模拟信号	模拟开关的 0#端，BS1/0 引脚输入 00 选中
14、13	B1X、B1Y	模拟信号	模拟开关的 1#端，BS1/0 引脚输入 01 选中
16、15	B2X、B2Y	模拟信号	模拟开关的 2#端，BS1/0 引脚输入 10 选中
18、17	B3X、B3Y	模拟信号	模拟开关的 3#端，BS1/0 引脚输入 11 选中

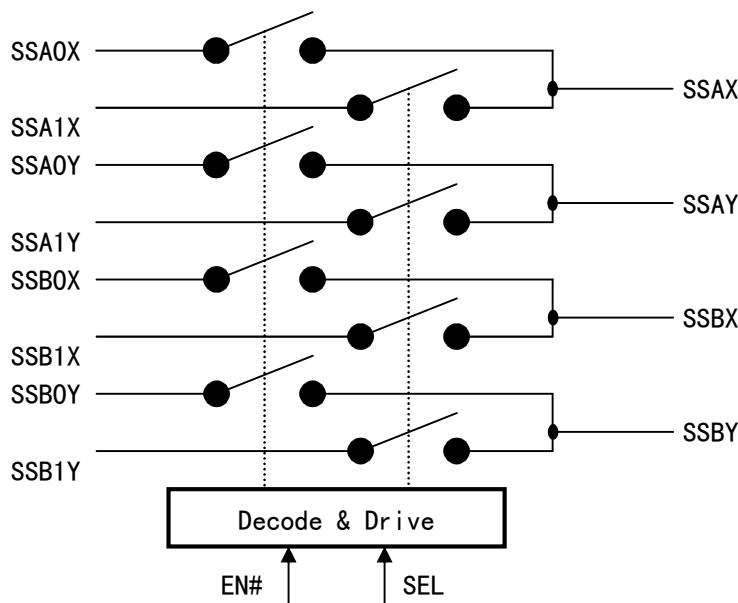
5、功能说明

5.1. CH482A、CH482C、CH482D 和 CH482X

CH482D 是 QPDT 宽带超速双向模拟开关芯片，包含 2 个差分通道 2:1 MUX 模拟开关（共 4 通道二选一），可以用于不超过 1.5V 电压及 6Gbps 差分信号的二选一切换。

CH482A/C/X 是 QPDT 宽带超速双向模拟开关芯片，包含 2 个差分通道 2:1 MUX 模拟开关（共 4 通道二选一），可以用于不超过 1.5V 电压及 10Gbps 差分信号的二选一切换，支持 USB 3.1/3.2 Gen2。

SSAX 和 SSAY 构成超速差分通道 SSA；SSBX 和 SSBY 构成超速差分通道 SSB。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为+/-（p/n）或反之；通道 SSA 和 SSB 可以根据 PCB 设计优化的需要设定为 TX/RX 或反之。



CH482A/C/D/X 由 EN#引脚控制实现统一使能，由 SEL 引脚选择进行统一切换。下表是其控制表。

EN#	SEL	SSAX	SSAY	SSBX	SSBY
0	0	选择 SSA0X	选择 SSA0Y	选择 SSB0X	选择 SSB0Y
0	1	选择 SSA1X	选择 SSA1Y	选择 SSB1X	选择 SSB1Y
1	X	全部断开	全部断开	全部断开	全部断开

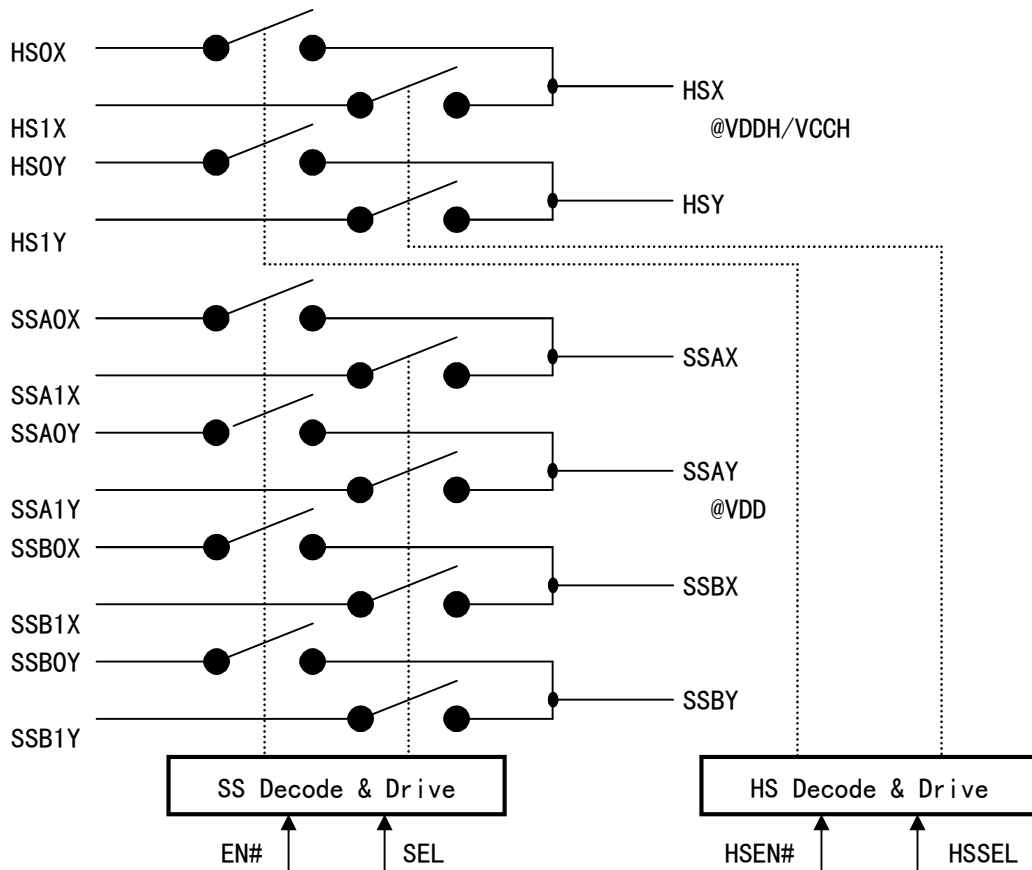
5.2. CH483A、CH483F、CH483M 和 CH483X

CH483A/F/M/X 是 QPDT 宽带超速双向+DPDT 宽带高速双向模拟开关芯片，包含 3 个差分通道 2:1 MUX 模拟开关（共 6 通道二选一），可以用于“USB 超速+USB 高速”等差分信号的二选一切换。

HSX 和 HSY 构成高速差分通道 HS，CH483M 支持 VDDH 电压满幅及 2.5Gbps 的信号，CH483A/F/X 支持 VDDH/VCCH 电压满幅及 700Mbps 的信号，HS 高速通道可用于 USB 2.0 或者参考时钟 refclk。

CH483M 的 SS 超速通道同 CH482D 芯片，支持 USB 3.0 或不超过 6Gbps 的信号。

CH483A/F/X 的 SS 超速通道同 CH482A 芯片，可以用于不超过 1.5V 电压及 10Gbps 差分信号的二选一切换，支持 USB 3.1/3.2 Gen2。



CH483A/F/M/X 的 SS 由 EN# 引脚控制实现使能，由 SEL 引脚选择进行切换。下表是其控制表。

EN#	SEL	SSAX	SSAY	SSBX	SSBY
0	0	选择 SSA0X	选择 SSA0Y	选择 SSB0X	选择 SSB0Y
0	1	选择 SSA1X	选择 SSA1Y	选择 SSB1X	选择 SSB1Y
1	X	全部断开	全部断开	全部断开	全部断开

CH483X 的 HS 通道与 SS 通道各自使用独立的选择信号 SEL 和使能信号 EN#；CH483F 合用选择信号 SEL 但使能信号独立；CH483A/M 的 HS 通道与 SS 通道合用选择信号 SEL 和使能信号 EN#。

CH483X 的 HS 由 HSEN# 引脚控制实现使能，由 HSEL 引脚选择进行切换。下表是其控制表。

HSEN#	HSEL	HSX	HSY
0	0	选择 HSOX	选择 HSOY
0	1	选择 HS1X	选择 HS1Y
1	X	全部断开	全部断开

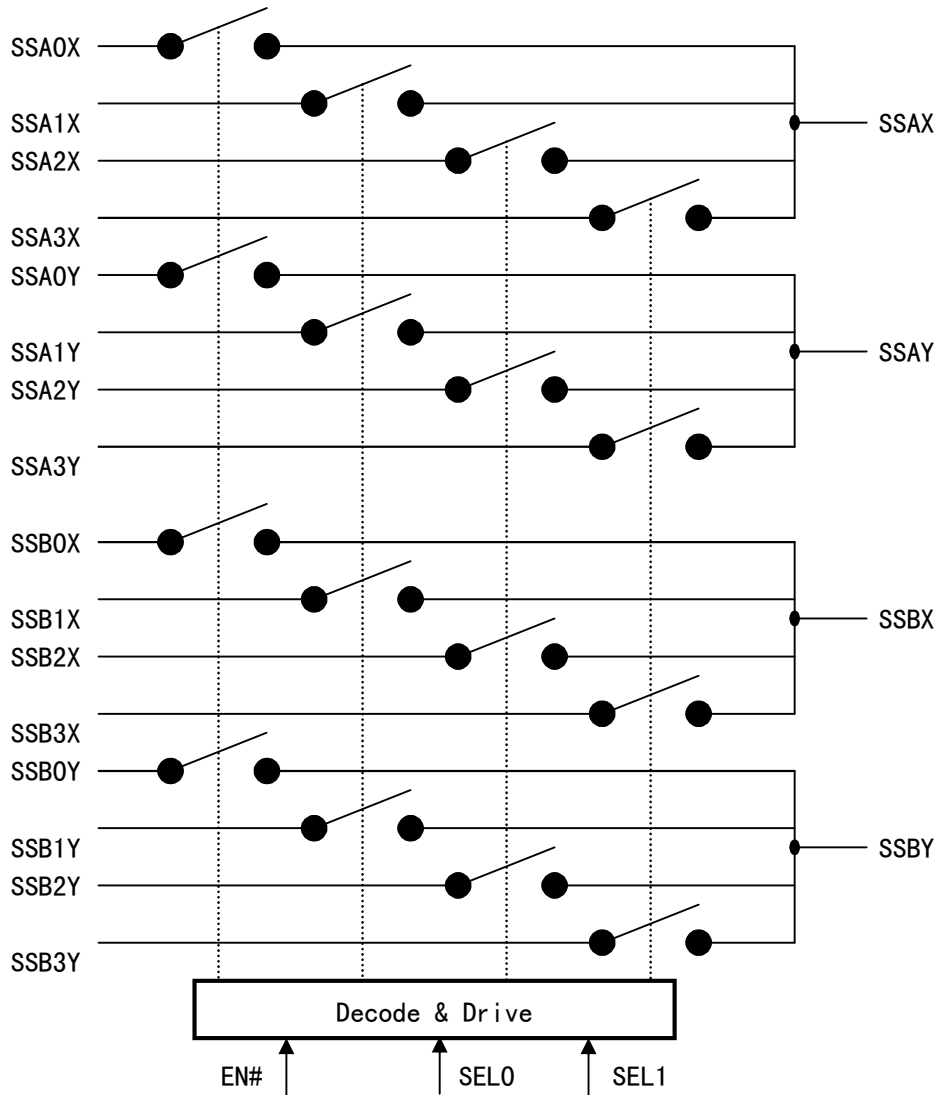
CH483F/X 的 HS 通道 VCCH 支持 5V 或 3.3V 电源电压，控制信号兼容 5V 或 3.3V。

5.3. CH484A、CH484F 和 CH484M

CH484M 是 QPQT 宽带超速双向模拟开关芯片，包含 2 个差分通道 4:1 MUX 模拟开关（共 4 通道四选一），可以用于不超过 1.5V 电压及 5Gbps 差分信号的四选一切换。

CH484A/F 是 QPQT 宽带超速双向模拟开关芯片，包含 2 个差分通道 4:1 MUX 模拟开关（共 4 通道四选一），可以用于不超过 1.5V 电压及 10Gbps 差分信号的四选一切换，支持 USB 3.1/3.2 Gen2。

SSAX 和 SSAY 构成超速差分通道 SSA；SSBX 和 SSBY 构成超速差分通道 SSB。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为+/- (p/n) 或反之；通道 SSA 和 SSB 可以根据 PCB 设计优化的需要设定为 TX/RX 或反之。



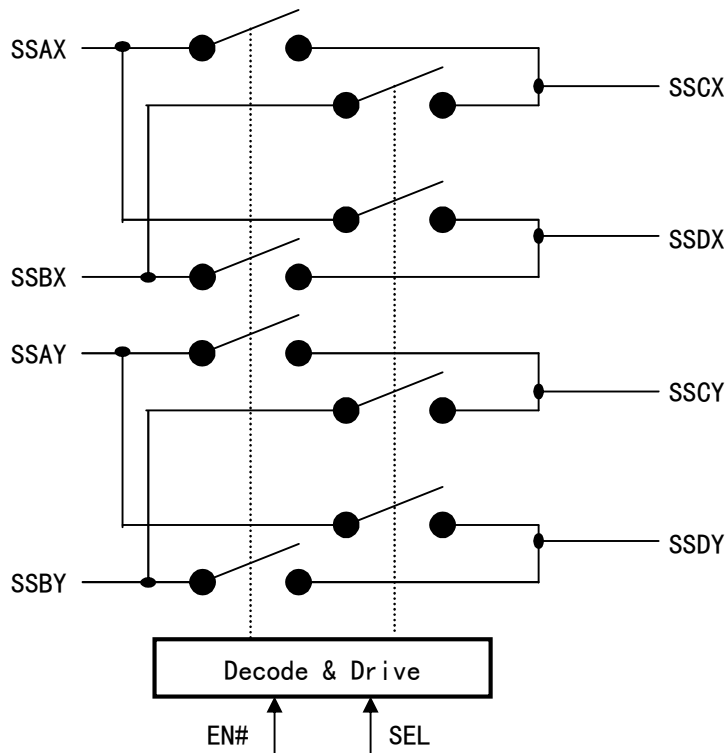
CH484F 由 EN#引脚控制实现使能，CH484A/M 的通道总是使能 (EN#=0)。CH484A/F/M 由 SEL1 和 SEL0 引脚选择通道的切换。下表是其控制表。

EN#	SEL1	SEL0	SSAX	SSAY	SSBX	SSBY
0	0	0	选择 SSA0X	选择 SSA0Y	选择 SSB0X	选择 SSB0Y
0	0	1	选择 SSA1X	选择 SSA1Y	选择 SSB1X	选择 SSB1Y
0	1	0	选择 SSA2X	选择 SSA2Y	选择 SSB2X	选择 SSB2Y
0	1	1	选择 SSA3X	选择 SSA3Y	选择 SSB3X	选择 SSB3Y
1	X	X	全部断开	全部断开	全部断开	全部断开

5.4. CH481D

CH481D 是 2*2 矩阵交换宽带超速模拟开关芯片，包含 2 个差分通道 2:2 MUX 模拟开关（共 2 通道二选二 Exchange Switch），可以用于不超过 1.5V 电压及 6Gbps 差分信号的物理层路由。

SSAX 和 SSAY 构成超速差分通道的 SSA 端口；SSBX 和 SSBY 构成超速差分通道的 SSB 端口，SSCX 和 SSCY 构成超速差分通道的 SSC 端口；SSDX 和 SSDY 构成超速差分通道的 SSD 端口。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为 +/- (p/n) 或反之；端口 SSA、SSB、SSC 和 SSD 可以根据 PCB 设计优化的需要设定为 TX/RX 或反之。



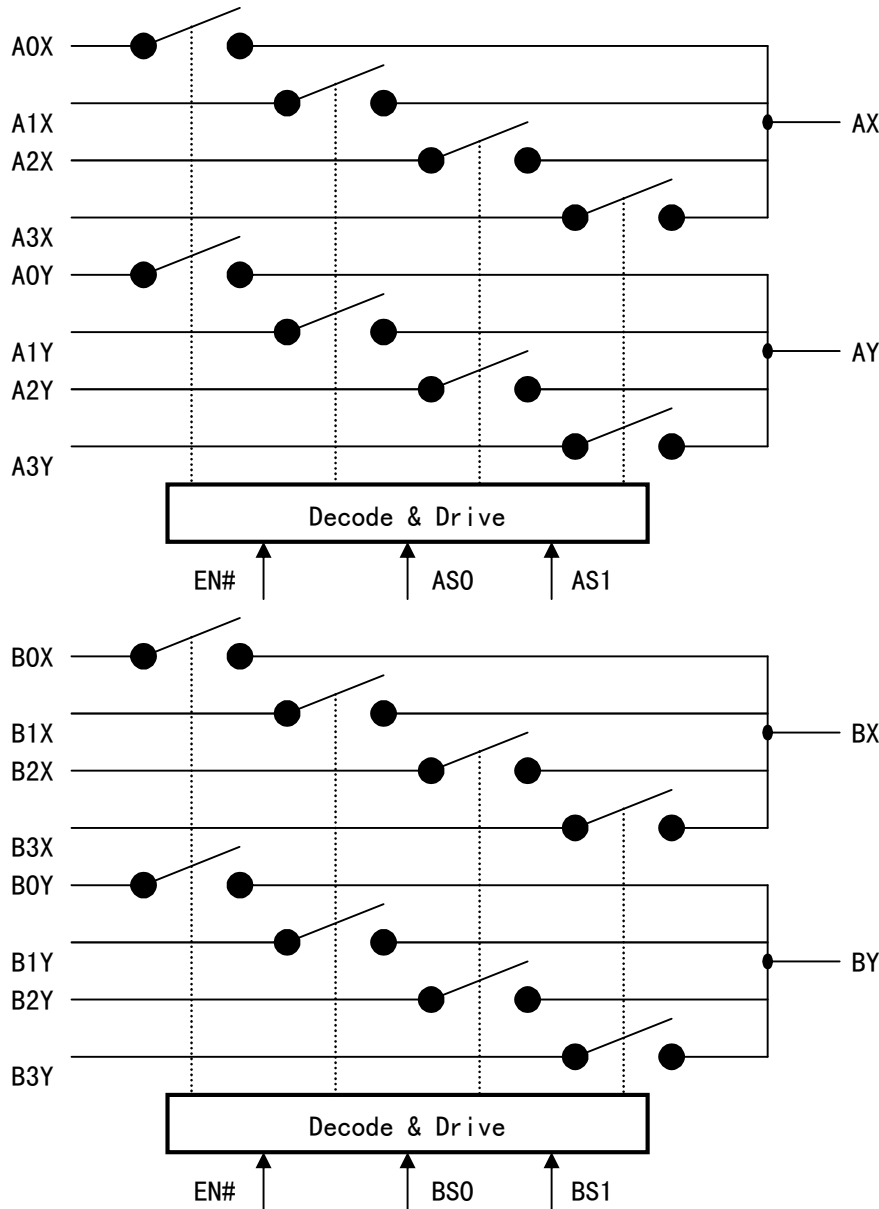
CH481D 由 EN# 引脚控制实现统一使能，由 SEL 引脚选择进行切换。下表是其控制表。

EN#	SEL	SSAX	SSAY	SSBX	SSBY	说明
0	0	选择 SSCX	选择 SSCY	选择 SSDX	选择 SSDY	A=C、B=D
0	1	选择 SSDX	选择 SSDY	选择 SSCX	选择 SSCY	A=D、B=C
1	X	全部断开	全部断开	全部断开	全部断开	

5.5. CH486F

CH486F 是 QPQT 宽带高速双向模拟开关芯片，包含 2 个差分通道 4:1 MUX 模拟开关（共 4 通道四选一），可以用于不超过 1.5Gbps 差分信号的四选一切换。

AX 和 AY 构成高速差分通道 A；BX 和 BY 构成高速差分通道 B；2 个差分通道完全独立控制。差分信号 X 和 Y 可以根据 PCB 设计优化的需要设定为 +/- (p/n) 或反之；通道 A 和 B 可以根据 PCB 设计优化的需要设定为 RX/TX 或反之。



CH486F 由 EN# 引脚控制实现统一使能，由 AS1 和 AS0 引脚选择 A 通道的切换，由 BS1 和 BS0 引脚选择 B 通道的切换。下表是其控制表。

EN#	AS1	AS0	AX	AY
0	0	0	选择 A0X	选择 A0Y
0	0	1	选择 A1X	选择 A1Y
0	1	0	选择 A2X	选择 A2Y
0	1	1	选择 A3X	选择 A3Y
1	X	X	全部断开	全部断开

EN#	BS1	BS0	BX	BY
0	0	0	选择 B0X	选择 B0Y
0	0	1	选择 B1X	选择 B1Y
0	1	0	选择 B2X	选择 B2Y
0	1	1	选择 B3X	选择 B3Y
1	X	X	全部断开	全部断开

6、参数

6.1. 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
TA	工作时的环境温度	-40	85	°C
TJ	工作结温	-40	105	°C
TS	储存时的环境温度	-55	150	°C
VCCH	VCCH 电源电压、CH483A 的 VDDH 电源电压	-0.4	6.0	V
VDD	VDD 电源电压、CH483M 的 VDDH 电源电压	-0.4	3.8	V
VIOHX	CH483F/X 的 HS 通道的数字或模拟引脚上的电压	-0.4	VCCH+0.4	V
VIOHC	其它数字输入引脚上的电压	-0.3	3.8	V
VIOHS	CH483A/M/486 的 HS 通道的模拟开关引脚上的电压	-0.3	VDDH+0.3	V
VIOSS	SS 模拟开关输入或输出引脚上的电压	-0.3	3.8	V
Isw	模拟开关的连续通过电流	0	10	mA
Iall	所有模拟开关的连续通过电流的总和	0	100	mA

6.2. 热阻和 ESD 特性（测试条件：TA=25°C）

名称	参数说明	最小值	典型值	最大值	单位
θ_{JA}	封装热阻	QFN20-2.5X4.5		74	°C/W
		QFN16C-2X2		150	°C/W
		QFN24C-2X3		130	°C/W
		QFN42/QFN42C-3.5X9		30	°C/W
		QFN28		57	°C/W
VESD	HBM ESD 耐压	超速通道 SS	2	3	KV
		CH482X/484M 超速通道 SS	1.6	2.5	KV
		高速通道 HS	4	6	KV
		数字引脚	4	6	KV

6.3. CH482/483/484/481 超速通道电气参数（测试条件：TA=25°C，VDD=3.3V）

名称	参数说明	最小值	典型值	最大值	单位	
VDDS	VDD 电源电压	2.5	3.3	3.45	V	
ICCS	静态电源电流，EN#=GND，SEL=VDD 或 GND		80	800	uA	
ICCS D	下电电源电流，EN#=VDD，SEL=VDD 或 GND		2	30	uA	
VILS	数字引脚低电平输入电压	0		0.8	V	
VIHS	数字引脚高电平输入电压	1.9		VDD	V	
ILEAKS	数字引脚的输入泄漏电流		0.2	10	uA	
IOFFS	模拟开关在关闭状态下的泄漏电流@1.7V		±2	±50	uA	
VCMS	推荐的模拟信号的电压范围	0		1	V	
VCMXS	允许的模拟信号的电压范围	-0.3		1.5	V	
RONSO	模拟开关导通电阻 @信号电压=0V	CH482D/483M/481		3.5	5	Ω
		CH482X/484M		5	7	Ω
		CH482A/C/483A/F		6.5	9	Ω
		CH484A/F		9.5	13	Ω
RON SOP5	模拟开关导通电阻		@信号电压=0.5V	125%		
RON S1	相对值		@信号电压=1V	175%		

6.4. CH483M/486 高速通道电气参数 (测试条件: TA=25°C, VDDH=VCCH=VDD=3.3V)

名称	参数说明	最小值	典型值	最大值	单位
VDDH	高速通道 HS、CH486 电源电压	3.0	3.3	3.45	V
ICCH	静态电源电流, HSEN#/HSSEL=VDD 或 GND, CH486 的 EN#/SEL/AS/BS=VDD 或 GND		1	30	uA
ICCXH	静态电源电流, *EN#/*SEL/AS/BS=2.3V			500	uA
VILH	数字引脚低电平输入电压	0		0.8	V
VIHH	数字引脚高电平输入电压	1.9		VDDH	V
ILEAKH	数字引脚的输入泄漏电流		0.2	10	uA
IOFFH	模拟开关在关闭状态下的泄漏电流		±0.02	±5	uA
VCMH	推荐的模拟信号的电压范围	0		VDDH	V
VCMXH	允许的模拟信号的电压范围	-0.3		VDDH+0.2	V
RONH0	模拟开关导通电阻	@信号电压=0V	3.5	5	Ω
RONH2		@信号电压=2.5V	9	14	Ω
RONH3		@信号电压=VDDH	7.5	11	Ω

6.5. CH483A/3F/3X 高速通道电气参数 (测试条件: TA=25°C, VDDH=VCCH=3.3V 或 5V)

名称	参数说明	最小值	典型值	最大值	单位
VCCH	CH483A/F/X 高速通道 HS 的电源电压	3.0	3.3 或 5	5.5	V
ICCH5	静态电源电流, HSEN#/HSSEL=VCCH 或 GND		0.1	50	uA
ICCXH5	静态电源电流, HSEN#/HSSEL=3.3V		1	5	mA
VILH5	数字引脚低电平输入电压	0		0.8	V
VIHH5	数字引脚高电平输入电压	1.9		VCCH	V
ILEAKH5	数字引脚的输入泄漏电流		0.1	10	uA
IOFFH5	模拟开关在关闭状态下的泄漏电流		±0.01	±1	uA
VCMH5	推荐的模拟信号的电压范围	0		VCCH	V
VCMXH5	允许的模拟信号的电压范围	-0.3		VCCH+0.3	V
RONH50	VCCH=5V 时 模拟开关导通电阻	@信号电压=0V	3.8	5.5	Ω
RONH53		@信号电压=3.3V	8.2	12	Ω
RONH55		@信号电压=5V	6	8.5	Ω
RONH30	VCCH=3.3V 时 模拟开关导通电阻	@信号电压=0V	4.7	6.5	Ω
RONH33		@信号电压=3.3V	7.8	11	Ω

6.6. CH482D/2X/3M/4M/481 超速通道时序参数 (测试条件: TA=25°C, VDD=3.3V, VCM=0V)

名称	参数说明	最小值	典型值	最大值	单位
CIN	数字输入引脚电容, F=1MHz		3	7	pF
DILS	CH482D/483M 差分插入损耗 Differential insertion loss	0.1GHz	-0.33		dB
		2.5GHz	-0.6		dB
		4GHz	-1.2		dB
DOIS	CH482D/483M 差分关断隔离度 Differential off-isolation	0.1GHz	-65		dB
		2.5GHz	-29		dB
		4GHz	-24		dB
DRLS	CH482D/483M 差分回损 Differential return loss	0.1GHz	-29		dB
		2.5GHz	-16		dB

		4GHz		-11		dB
NECS	CH482D/483M 差分近端串扰 Near end crosstalk	0.1GHz		-70		dB
		2.5GHz		-48		dB
		4GHz		-32		dB
BWS2D	CH482D/483M 模拟开关-3dB 信号带宽	5	7			GHz
BWS2X	CH482X 模拟开关-3dB 信号带宽	7	10			GHz
BWS4M	CH484M 模拟开关-3dB 信号带宽	3	4			GHz
BWS1D	CH481D 模拟开关-3dB 信号带宽	5	6.5			GHz
TONS	模拟开关开启延时, RL=50Ω			1	20	μs
TSWS	模拟开关切换延时, RL=50Ω			9	80	ns
TOFFS	模拟开关关闭延时, RL=50Ω			6	60	ns

6.7. CH482A/2C/3A/3F/3X/4A/4F 超速通道时序参数 (测试条件: TA=25°C, VDD=3.3V, VCM=0V)

名称	参数说明		最小值	典型值	最大值	单位
CIN	数字输入引脚电容, F=1MHz			2	6	pF
DILS	CH482A/2C/483A/3F/3X 差分插入损耗 Differential insertion loss	0.1GHz		-0.55		dB
		2.5GHz		-1.0		dB
		4GHz		-1.4		dB
DOIS	CH482A/2C/483A/3F/3X 差分关断隔离度 Differential off-isolation	0.1GHz		-60		dB
		2.5GHz		-25		dB
		4GHz		-22		dB
DRLS	CH482A/2C/483A/3F/3X 差分回损 Differential return loss	0.1GHz		-25		dB
		2.5GHz		-15		dB
		4GHz		-11		dB
NECS	CH482A/2C/483A/3F/3X 差分近端串扰 Near end crosstalk	0.1GHz		-80		dB
		2.5GHz		-32		dB
		4GHz		-31		dB
BWS2A	CH482A/C/3A/F/X 模拟开关-3dB 信号带宽		8	11		GHz
BWS4A	CH484A/4F 模拟开关-3dB 信号带宽		7	9		GHz
TONS	模拟开关开启延时, RL=50Ω			1	20	μs
TSWS	模拟开关切换延时, RL=50Ω			9	80	ns
TOFFS	模拟开关关闭延时, RL=50Ω			20	60	ns

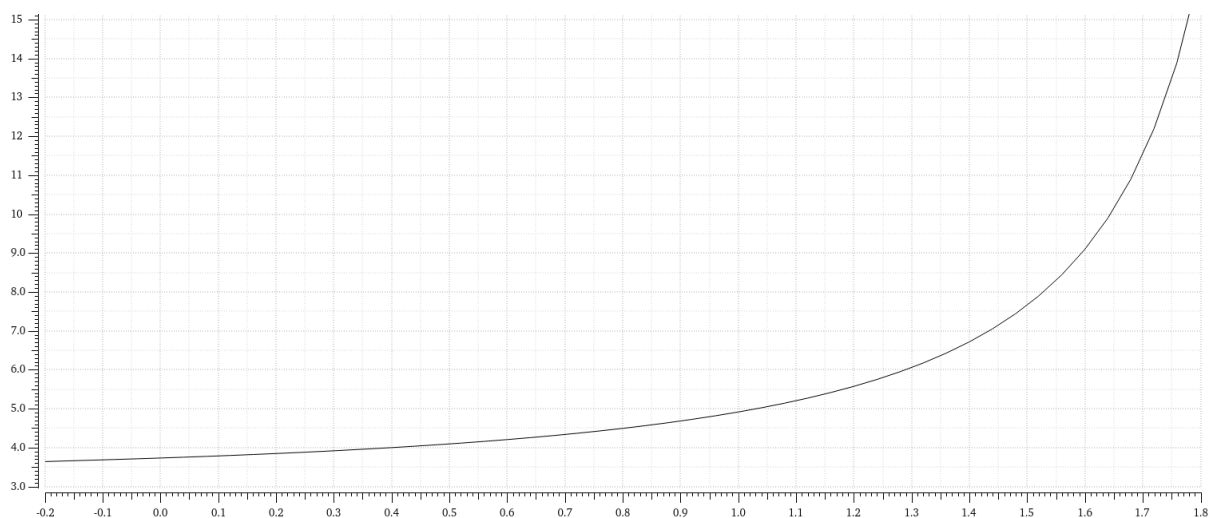
6.8. CH483/486 高速通道时序参数 (测试条件: TA=25°C, VDDH=VDD=3.3V, VCM=0V)

名称	参数说明		最小值	典型值	最大值	单位
CIN	数字输入引脚电容, F=1MHz			3	8	pF
DILH	差分插入损耗 Differential insertion loss	CH483M-HS	100MHz		-0.3	dB
			1GHz		-1.0	dB
		CH486F	100MHz		-0.32	dB
			1GHz		-1.7	dB
DOIH	差分隔离度 Differential off-isolation	CH483M-HS	100MHz		-47	dB
			1GHz		-26	dB
		CH486F	100MHz		-47	dB
			1GHz		-25	dB
DRLH	差分回损 Differential	CH483M-HS	100MHz		-26	dB
			1GHz		-9.4	dB

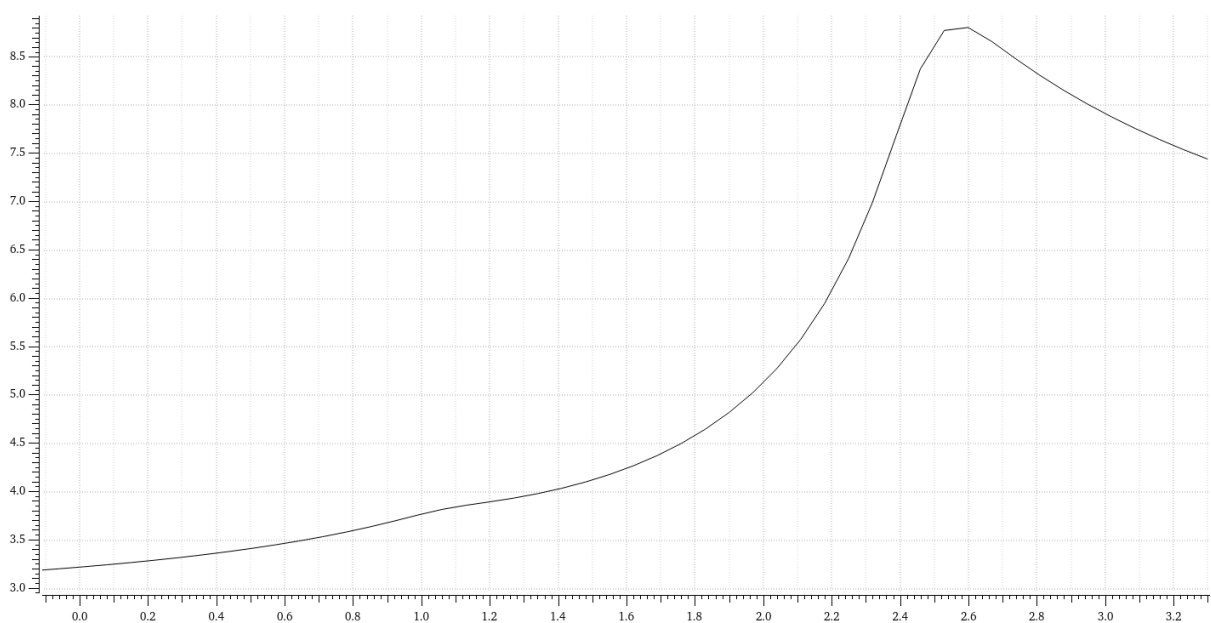
	return loss	CH486F	100MHz		-24		dB
			1GHz		-7		dB
NECH	差分近端串扰 Near end crosstalk	CH483M-HS	100MHz		-84		dB
			1GHz		-35		dB
		CH486F	100MHz		-88		dB
			1GHz		-47		dB
BWH	模拟开关-3dB 信号带宽 Bandwidth	CH483M-HS		2.0	2.5		GHz
		CH486F		1.3	1.6		GHz
		CH483A/F/X-HS		0.5	0.7		GHz
TONH	模拟开关开启延时, RL=50Ω				15	40	nS
TSWH	模拟开关切换延时, RL=50Ω				15	40	nS
TOFFH	模拟开关关闭延时, RL=50Ω				7	30	nS

6.9. 特性图示（仅供参考。测试条件：TA=25℃）

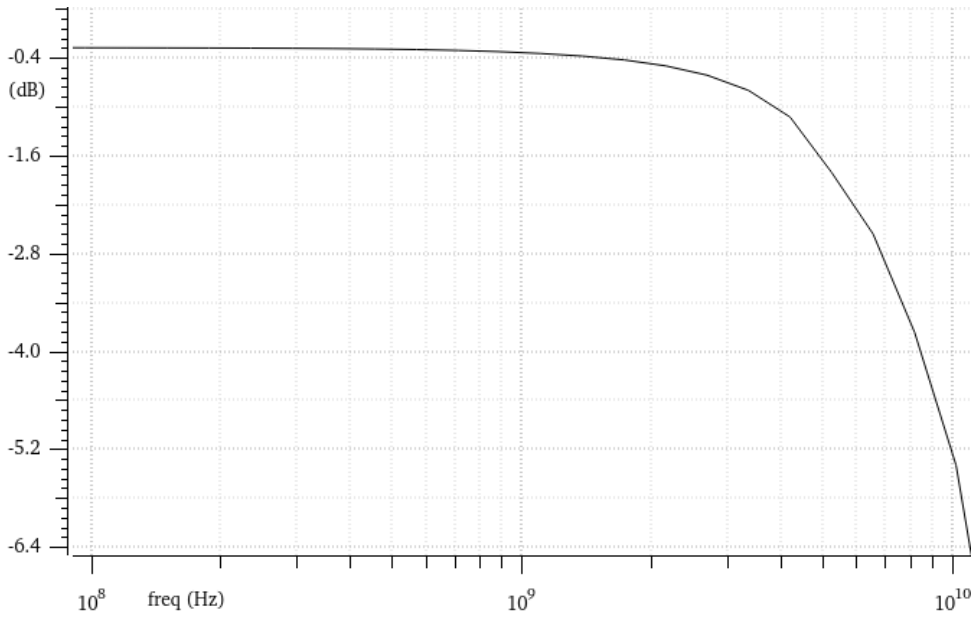
6.9.1 CH482D/483M/481D 超速通道 SS 模拟开关导通电阻 RON 与模拟信号电压 VCOM 的相关性



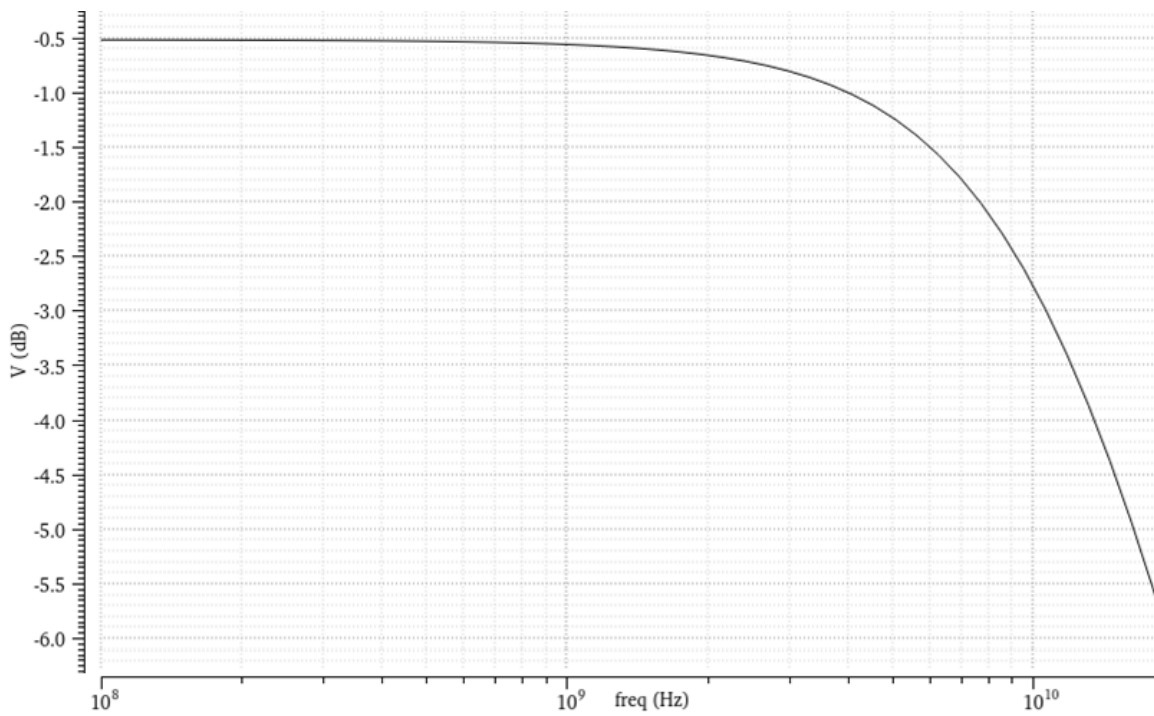
6.9.2 CH483M/486 高速通道 HS 模拟开关导通电阻 RON 与模拟信号电压 VCOM 的相关性



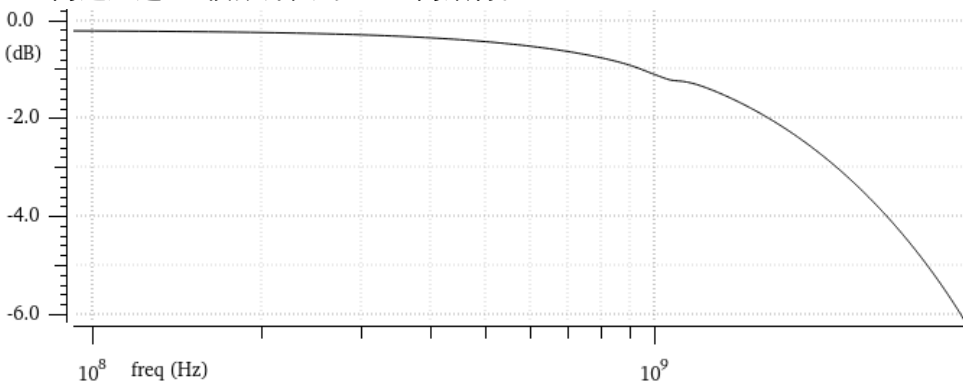
6.9.3 CH482D/483M/481D 超速通道 SS 模拟开关的 DILS 高频特性



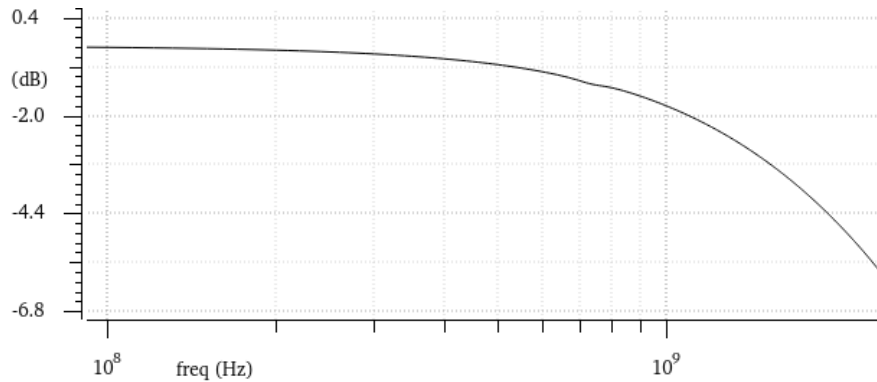
6.9.4 CH482A/482C/483A/483F 超速通道 SS 模拟开关的 DILS 高频特性



6.9.5 CH483M 高速通道 HS 模拟开关的 DILH 高频特性



6.9.6 CH486F 高速通道 HS 模拟开关的 DILH 高频特性



7、应用

7.1. 超速/高速 USB 信号切换

CH48X 芯片是多通道差分信号的 multiplexer/demultiplexer switch。

CH483 可以用于 USB 3.0 超速信号和 USB 2.0 高速信号的 2 选 1 同步切换。

CH482 可以用于 USB 3.0 SuperSpeed 信号的 2 选 1 切换。

CH484 可以用于 USB 3.0 SuperSpeed 信号的 4 选 1 切换。

CH482A/CH482C/CH483A/CH483F/CH484A/CH484F 支持 10Gbps 信号，可以用于 USB 3.1、USB 3.2 Gen2 SuperSpeed+、Thunderbolt 信号切换。

CH482X 支持 10Gbps 信号，但 ESD 性能略低，建议外加寄生电容较小的高频 ESD 保护器件，可以用于 USB 3.1、3.2 Gen2 SuperSpeed+信号的 2 选 1 切换。

模拟端口一般推荐：SSA 对应 TX，SSB 对应 RX，X 对应+或 p，Y 对应-或 n。

CH486F 可以用于 USB 2.0 High Speed 信号的 4:1 MUX/DEMUX，相比 CH444 带宽更高，信号更好。

CH482 可以与 CH634 等 USB HUB 芯片配合将 Type-A 转成 Type-C，建议 CH48X 与 HUB 芯片之间的 PCB 走线尽量短，并且符合阻抗匹配等要求。

PCB 设计对信号质量、传输距离、兼容性等影响很大，建议参考成熟设计。PCB 设计时，必须重点关注高频信号的布线（阻抗匹配、差分对匹配、通道间匹配、寄生电容优化、串扰与隔离、线宽、线距、地平面、EMI 等），根据 PCB 布线便利性调整优化引脚的功能和连接，另外靠近电源引脚放置电源退耦电容。

7.2. 其它差分或非差分信号切换

CH482 和 CH483 及 CH484 可以用于 PCIe Gen1/2、SATA/SAS 1.5G/3G、Display Port 等差分信号的切换。CH483 还支持辅助差分信号 PCIe Refclk 的同步切换。

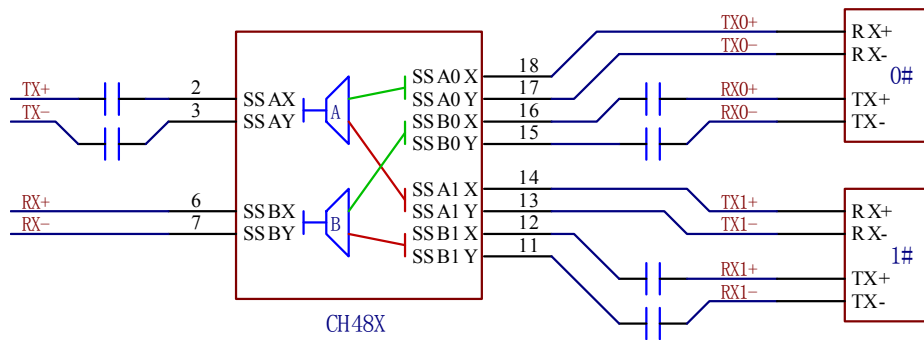
CH482A/C/X 和 CH483A/F/X 及 CH484A/F 还可以用于 PCIe Gen3、SATA/SAS 6G、DP1.4、10GE 等。

所有 CH48X 芯片都可以用于非差分信号、视频信号的切换。

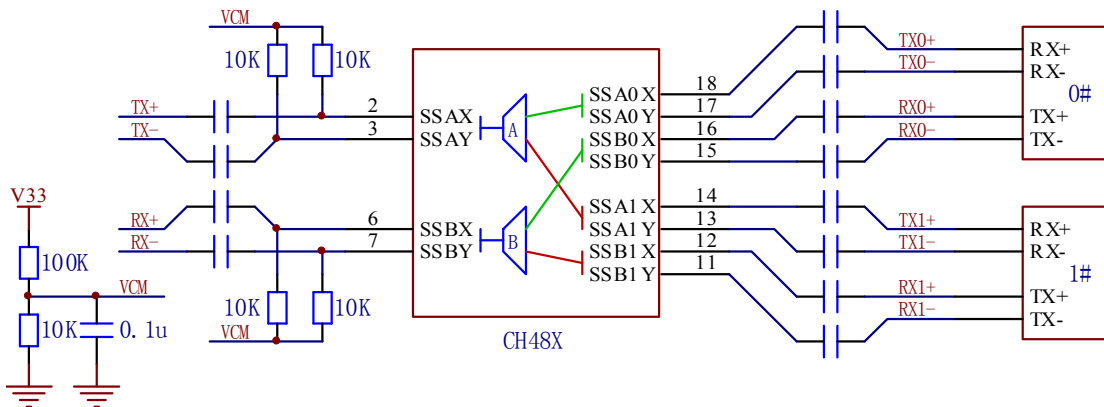
7.3. 信号共模电压与直流偏置

通常情况下，CH48X 的 SS 通道有一端为直流耦合，顺便为模拟开关提供直流偏置电压（共模电压），如下图所示，用于 USB、PCIe 等应用，适用于芯片连接芯片。如果下图左右有一侧信号是连接器（不是板载芯片），那么图中的交流耦合电容优选放置于连接器所在一侧。例 1，左侧为 USB 芯片，右侧 0#和 1#是 USB 连接器，那么优选方案是：TX+/TX-的一对电容去掉，在 TX0+/TX0-和 TX1+/TX1-处放置两对电容，RX0+/RX0-和 RX1+/RX1-的两对电容可以去掉（右侧连接器所连的 USB 主机或设备将提供该电容）。例 2，右侧 0#和 1#是两个 USB 芯片，左侧是 USB 连接器，那么优选方案是：RX0+/RX0-和 RX1+/RX1-的两对电容去掉，在 RX+/RX-处放置一对电容，TX+/TX-的一对电容可以去掉（左侧连接

器所连的 USB 主机或设备将提供该电容)。

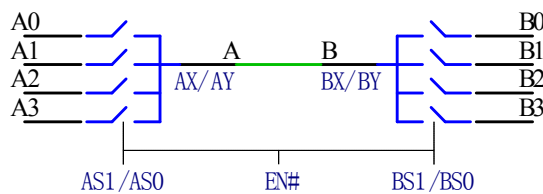


在特定应用中，如果信号电压超出 $-0.2V \sim 1.2V$ 范围，那么建议改用交流耦合，即模拟开关两端各有小体积的高频电容（新增或利用远端主机设备的已有隔直电容）隔离超范围的直流电压，并通过电阻（数KΩ到数十KΩ）为模拟开关的公共端引脚提供 $0.2V \sim 0.7V$ 的偏置电压。例如，信号为 $2.8V \sim 3.3V$ 范围，如下图所示，模拟开关两端通过电容交流耦合，由两电阻分压产生 $0.3V$ 作为共用的偏置电压VCM，再通过电阻提供到各个模拟开关作为共模参考。



7.4. 差分配对/路由

参考下图，将CH486F的AX/AY分别与BX/BY短接，通过AS1/0选择A*X/A*Y端口、通过BS1/0选择B*X/B*Y端口，可以实现A*端与B*端之间信号的重新配对/重新路由。更复杂路由请参考CH449。



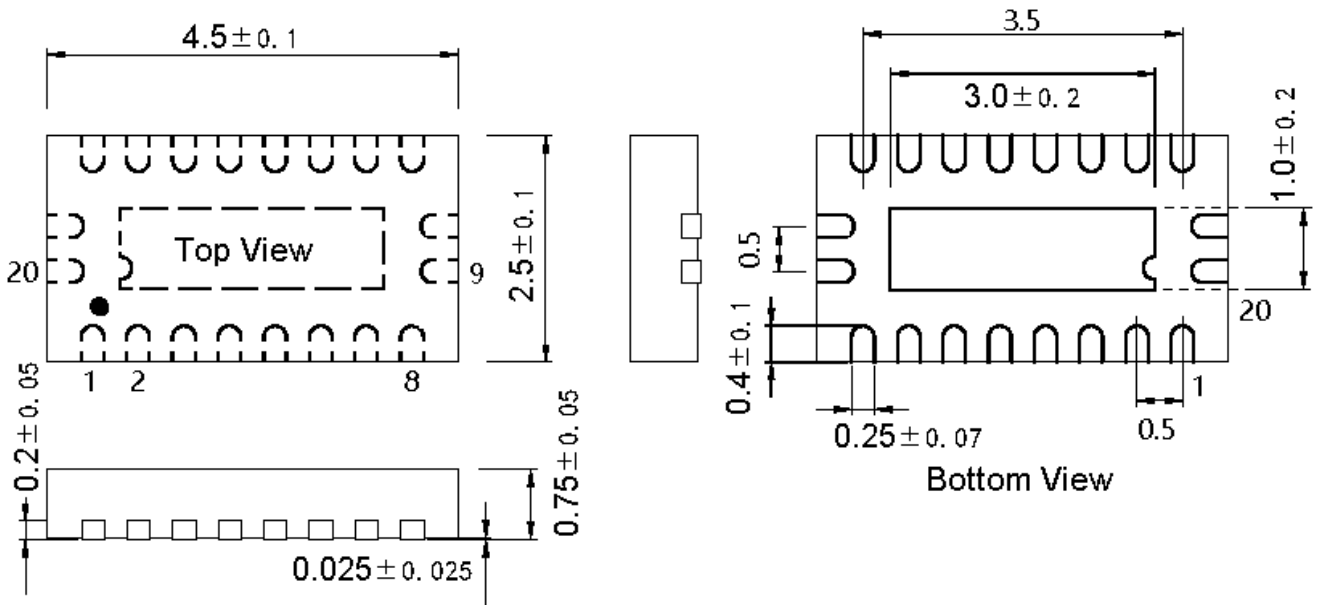
7.5. 信号对之间交叉/对调

CH481D 提供两进两出的信号直通或对调交换，可以用于两路差分通道之间的可控交换。

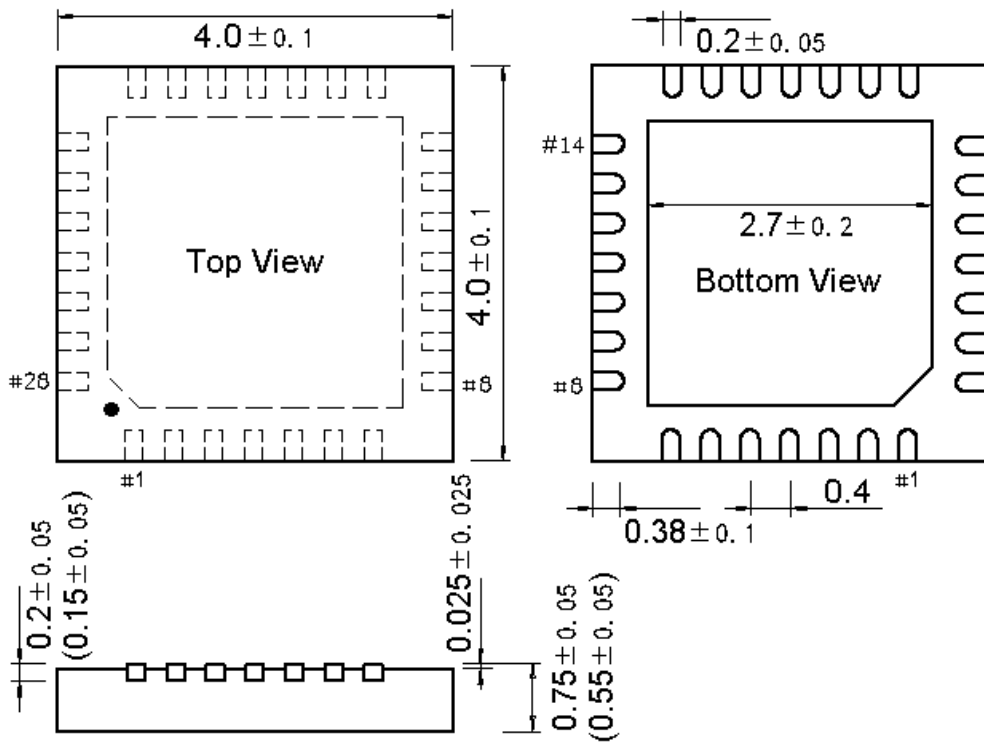
8、封装信息

说明：尺寸标注的单位是 mm（毫米），引脚中心间距是标称值，除此之外的尺寸误差不大于 $\pm 0.2\text{mm}$ 。

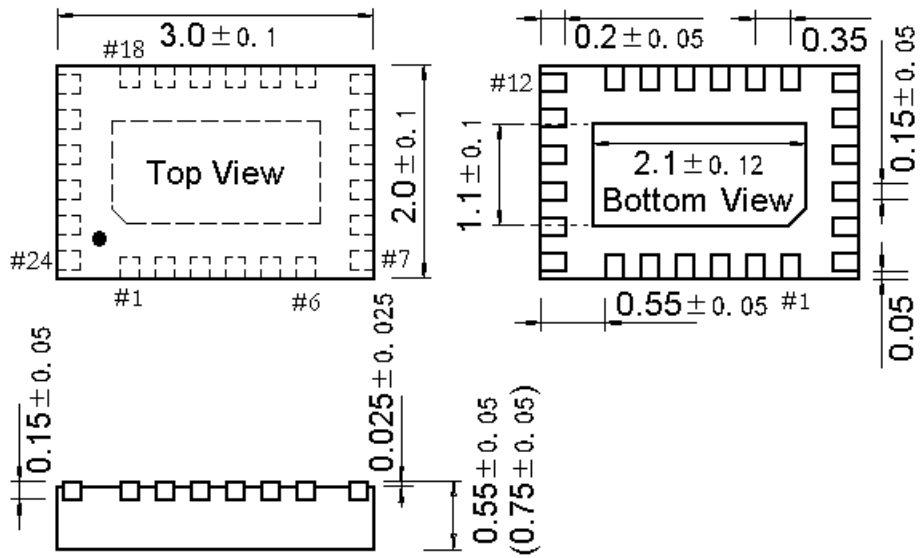
8.1. QFN20-2.5X4.5



8.2. QFN28-4X4



8.3. QFN24C-2X3



8.4. QFN42-3.5X9 (CH483A/M/X/CH484A)

