

产品概述

BDR6315T 是一款专用于三相无刷直流电机 (BLDC) 控制的功率管驱动芯片, 该芯片集成了 6 路 NMOSFET 栅极驱动器。每个驱动器能提供高达 $I_{O+}/I_{O-}=1.0A/1.2A$ 的峰值电流能力, 可满足广泛的 BLDC 应用场合。BDR6315T 具有 5.5V~50V 的宽电源范围, 可以应用于 12V、24V 以及众多由多节锂电池供电的 BLDC 应用场合。

BDR6315T 集成高低边欠压锁定, 防止驱动 MOSFET 的电压过低而产生大量热损耗。同时该芯片还具备 200ns 的防直通死区时间, 防止高低边 MOS 同时开通而损坏的极端情况。

BDR6315T 集成了优秀的共模噪声消除电路, 因此高边具有非常高的 dv/dt 共模抑制能力 (CMTI); 该芯片还具有卓越的负电压瞬态抑制能力 (NTSOA)。

特征

- 单片集成 6 路 NMOSFET 直接驱动器
- 宽电源范围 5.5~50V
- 集成自举二极管
- 集成 VCC/VBS 欠压锁定
- 内置死区时间 200ns
- 驱动能力: $I_{O+}/I_{O-}=1.0A/1.2A$
- 集成高边共模噪声消除电路和具有优秀负电压瞬态抑制能力
- I/O 兼容 5V/3.3V 逻辑
- 宽工作温度范围 -40~125°C
- TSSOP20L

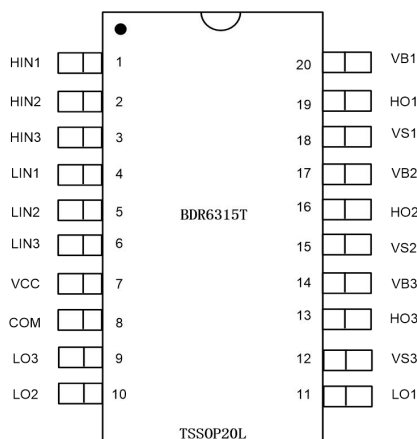
应用领域

- 电动工具、水泵、暴力风筒等
- 其他 BLDC 马达驱动

订单资料

产品编号	封装类型	标记	包装
BDR6315T	TSSOP20L	BDR6315T	4K/盘

脚位定义



引脚名称	引脚序号		引脚描述
	TSSOP20L	QFN24L (暂无)	
HIN1	1	22	相 1 高边 PWM 输入引脚
HIN2	2	23	相 2 高边 PWM 输入引脚
HIN3	3	24	相 3 高边 PWM 输入引脚
LIN1	4	1	相 1 低边 PWM 输入引脚
LIN2	5	2	相 2 低边 PWM 输入引脚
LIN3	6	3	相 3 低边 PWM 输入引脚
VCC	7	4	低边驱动器供电电源
NC.	--	5	未连接引脚
COM	8	6	低边驱动器电源地
NC.	--	7	未连接引脚
NC.	--	8	未连接引脚
LO3	9	9	相 3 低边驱动器输出引脚
LO2	10	10	相 2 低边驱动器输出引脚
LO1	11	11	相 1 低边驱动器输出引脚
VS3	12	12	相 3 高边驱动器浮动电源地
HO3	13	13	相 3 高边驱动器输出引脚
VB3	14	14	相 3 高边驱动器浮动电源
VS2	15	15	相 2 高边驱动器浮动电源地
HO2	16	16	相 2 高边驱动器输出引脚
VB2	17	17	相 2 高边驱动器浮动电源
VS1	18	18	相 1 高边驱动器浮动电源地
HO1	19	19	相 1 高边驱动器输出引脚
VB1	20	20	相 1 高边驱动器浮动电源
NC.	--	21	未连接引脚

极限参数

如无特殊说明，以下差数均以 COM 为参考地

参数说明	最小值	最大值	单位
高边驱动器浮动电源 $V_{B1,2,3}$	-0.3	70	V

高边驱动器浮动地电压 $V_{S1,2,3}$		$V_{B1,2,3}-20$	$V_{B1,2,3}+0.3$	V
高边驱动器输出电压 $V_{HO1,2,3}$		$V_{S1,2,3}-0.3$	$V_{B1,2,3}+0.3$	V
最大浮动地电压摆率		-	50	V/nS
低边驱动器电源 VCC		-0.3	20	V
低边驱动器输出电压 $V_{LO1,2,3}$		-0.3	VCC+0.3	V
其他 IO 引脚电压 $V_{HIN1,2,3}, V_{LIN1,2,3}$		-0.3	6	V
存储温度		-55	150	°C
最大功耗		-	TBD	W
封装热阻	TSSOP20L	Θ_{ja}	TBD	°C/W
	QFN24L	Θ_{ja}	TBD	°C/W
引脚焊接温度 (10S)		-	260	°C

注：任何超出极限参数范围的应力可能会造成芯片的损坏或者存在潜在的损坏。以上仅为芯片的极限参数，但并不表示芯片可以在超出推荐工作条件所示的应力下长期可靠地进行工作。

推荐工作条件

如无特殊说明，以下差数均以 COM 为参考地

参数说明	最小值	最大值	单位
低边驱动器电源 VCC	5.5	16.5	V
高边驱动电源 $V_{B1,2,3}-V_{S1,2,3}$	5.5	16.5	V
高边浮动地 $V_{S1,2,3}$	-8①	50	V
逻辑输入 $V_{HIN1,2,3}, V_{LIN1,2,3}$	0	5	V
推荐工作温度	-25	125	°C

①VBS=15V 时，高边驱动器顺利传输低边逻辑信号所允许的浮动地 VS 电压范围-8V~50V。如果 VS 的电压处于-8V~-VBS 之间，高边驱动器的状态被维持住，无法被低边逻辑信号改变。

电特性参数

如无特殊规定，以下参数以 COM 为参考，VCC=VBS1,2,3=15V，Ta=25°C。

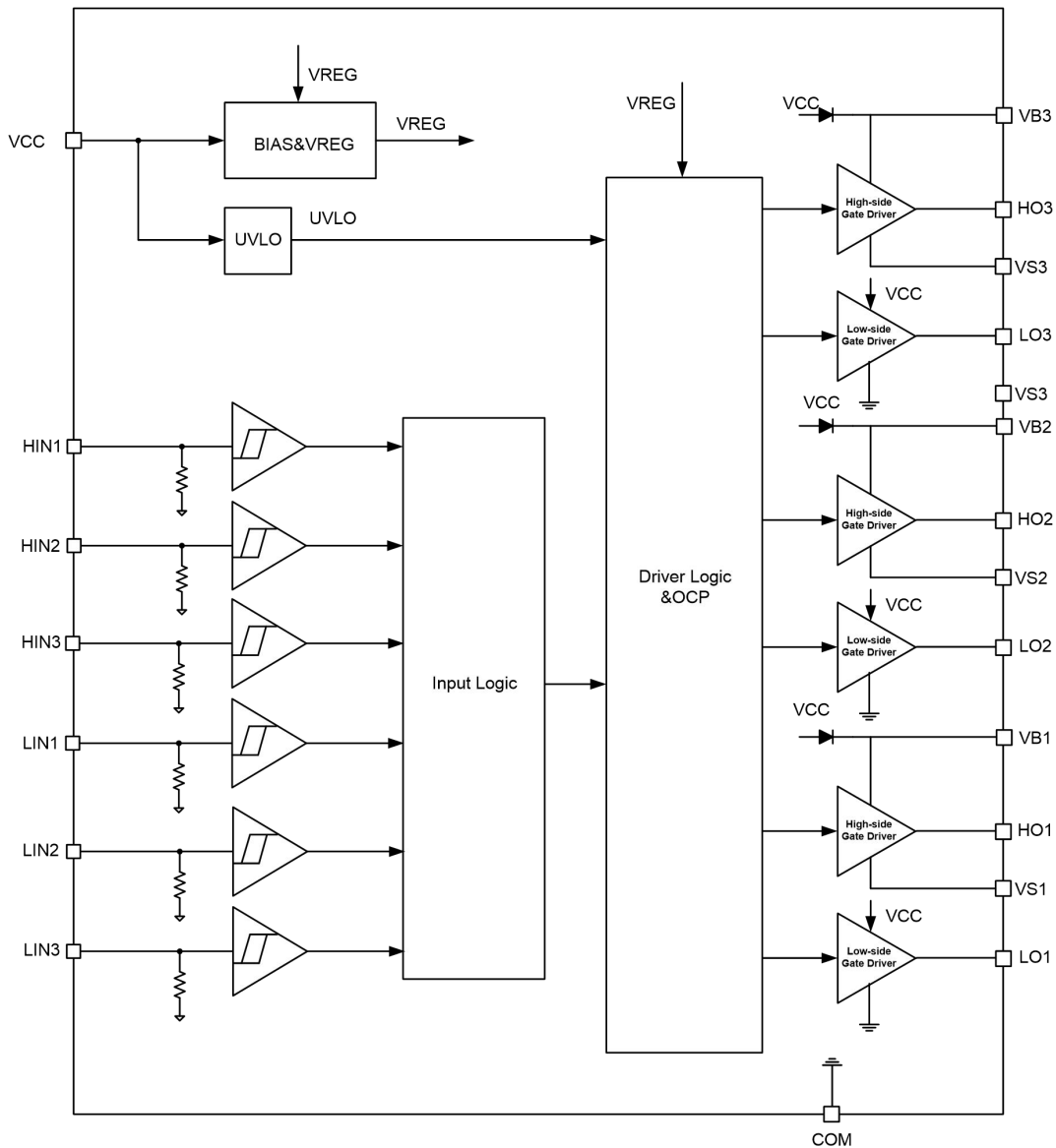
参数	符号	测试条件	最小值	典型值	最大值	单位
低边驱动器电源特性						

VCC 欠压释放电压	V_{CC_UV+}	VCC 上升	3	4	5	
VCC 欠压锁定电压	V_{CC_UV-}	VCC 下降	2.7	3.7	4.7	
VCC 欠压滞回电压	V_{CC_UVHYS}	-	-	0.3	-	
VCC 输入静态电流	I_{VCCQ}	没有 PWM 输入, $V_{S1,2,3}=0$	-	330	550	mA
高边驱动器电源特性						
VBS 欠压释放电压	$V_{BS1,2,3_UV+}$	$V_{BS1,2,3}=V_{B1,2,3}-V_{S1,2,3}$ 上升	2.8	3.4	4	V
VBS 欠压锁定电压	$V_{BS1,2,3_UV-}$	$V_{BS1,2,3}=V_{B1,2,3}-V_{S1,2,3}$ 下降	2.6	3.1	3.6	V
VBS 欠压滞回电压	$V_{BS1,2,3_UVHYS}$	-	-	0.3	-	V
VBS 静态电流	$I_{BS1,2,3}$	$V_{BS1,2,3}=V_{B1,2,3}-V_{S1,2,3}=15V$	-	70	100	uA
高边电路泄漏电流	I_{LK}	$V_{B1,2,3}=V_{S1,2,3}=70V$	-	-	10	uA
输入逻辑特性						
HIN1,2,3/LIN1,2,3	V_{IN+}	-	2.2	-	-	V
HIN1,2,3/LIN1,2,3	V_{IN-}	-	-	-	0.8	V
HIN1,2,3/LIN1,2,3 逻辑输入端下拉电阻	R_{PDN}	MODE=悬空或者 0	-	100	-	K Ω
HIN1,2,3/LIN1,2,3 高电平时逻辑输入端电流	I_{IN+}	$V_{IPX,INX}=5V$, MODE=悬空或者 0	30	50	70	uA
HIN1,2,3/LIN1,2,3 低电平时逻辑输入端电流	I_{IN-}	$V_{IPX,INX}=0V$, MODE=悬空或者 0	-1	0	1	uA
驱动器特性①						
高边驱动器输出峰值电流	I_{HO+}	$V_{HO1,2,3}=V_{S1,2,3}$	-	1.0	-	A
高边驱动器吸入峰值电流	I_{HO-}	$V_{HO1,2,3}=V_{B1,2,3}$	-	1.2	-	A
高边驱动器输出峰值电流	I_{LO+}	$V_{LO1,2,3}=COM$	-	1.0	-	A
高边驱动器吸入峰值电流	I_{LO-}	$V_{LO1,2,3}=V_{CC}$	-	1.2	-	A
传输 HIN1,2,3 信号至 HO1,2,3 时可允许负 VS	V_{SN}	-	-	-8	-	V
交流特性①						
输入高电平至输出高电平延迟	t_{d_on}	50% of $V_{HIN1,2,3}/V_{LIN1,2,3}$ 上升沿→ 10% of $V_{HO1,2,3}/V_{LO1,2,3}$, $C_{LOAD}=2.2nf$	-	100	-	ns
输入低电平至输出低电平延迟	t_{d_off}	50% of $V_{HIN1,2,3}/V_{LIN1,2,3}$ 上升沿→ 90% of $V_{HO1,2,3}/V_{LO1,2,3}$, $C_{LOAD}=2.2nf$	-	100	-	ns
输出上升时间	t_r	$C_{LOAD}=2.2nf$	-	60	-	ns
输出下降时间	t_f	$C_{LOAD}=2.2nf$	-	40	-	ns

防直通内置死区时间	t_{DT}	输入信号 PWM 信号，无死区时间	-	200	-	ns
死区时间匹配 ($MDT= t_{DT_HL}-t_{DT_LH} $)	MDT	输入信号 PWM 信号，无死区时间	-	-	70	ns
信号传输延迟匹配	MT	输入反相 PWM 信号，死区时间 $> 1\mu s$	-	-	70	ns
输入输出脉冲匹配 ($PM= PW_{OUT}-PW_{IN} $)	PM	输入反相 PWM 信号，死区时间 $> 1\mu s$ ，脉冲宽度 $=10\mu s$ 。	-	-	70	ns

① 仅由设计保证，非 100% 产品量产测试。

结构框图



功能说明

BDR6315T 为一款专用于三相无刷直流电机 (BLDC) 控制的功率管驱动芯片, 该芯片集成了 6 路 NMOSFET 栅极驱动器。每个驱动器能提供高达 $I_{O+}/I_{O-}=1.0A/1.2A$ 的峰值电流能力, 可满足广泛的 BLDC 应用场合。BDR6315T 具有 5.5V~50V 的宽电源范围, 可以应用于 12V、24V 以及众多由多节锂电池供电的 BLDC 应用场合。

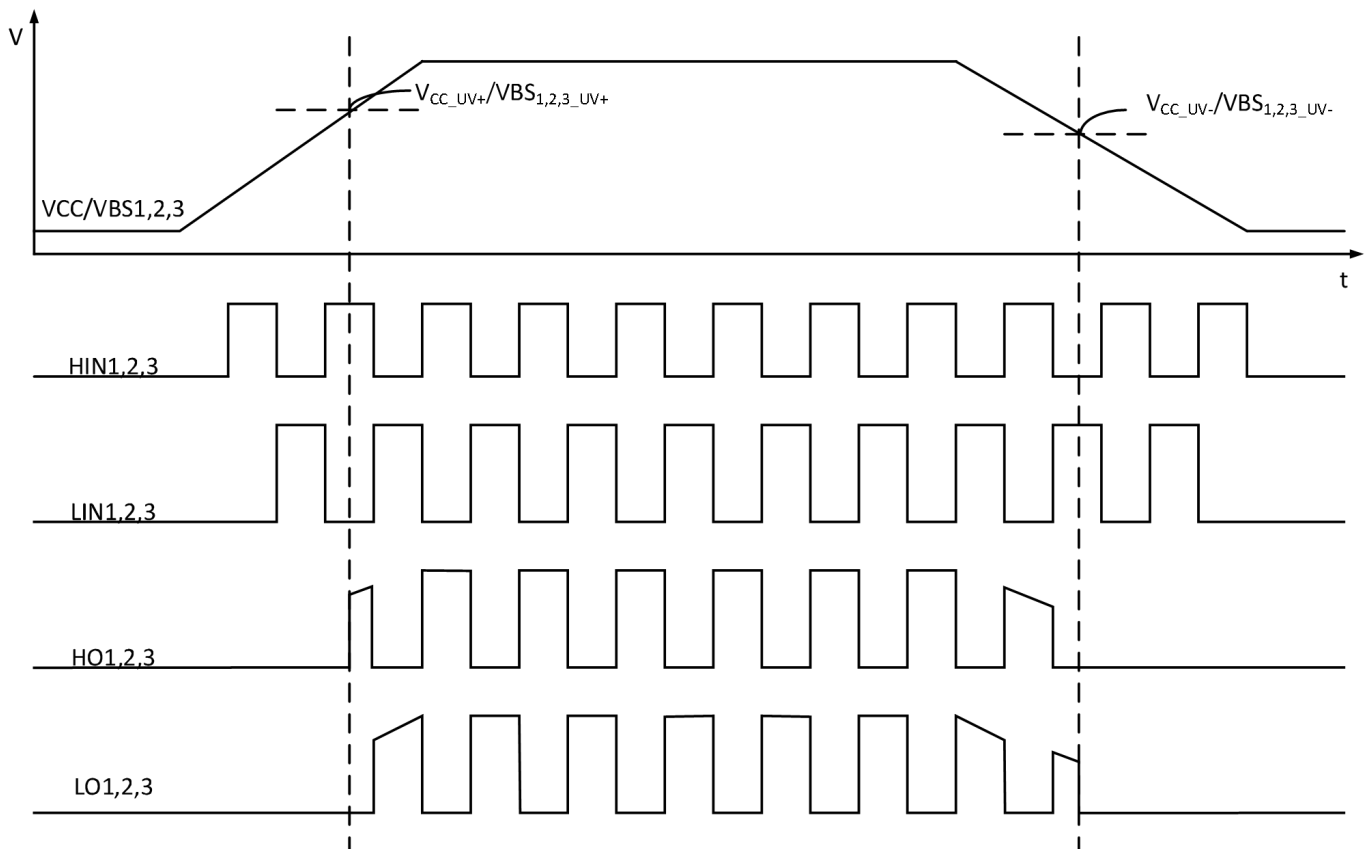
BDR6315T 还集成了高低边欠压锁定, 防止驱动 MOSFET 的电压过低而产生大量热损耗。同时该芯片还具备 200ns 的防直通死区时间, 防止高低边 MOS 同时开通而损坏的极端情况。

BDR6315T 集成了优秀的共模噪声消除电路, 因此高边具有非常高的 dv/dt 共模抑制能力 (CMTI)。同时该芯片还具有卓越的负电压瞬态抑制能力 (NTSOA)。

BDR6315T 内部为每个半桥驱动器均配备了自举二极管。因此, 该芯片节省了外部元器件数量, 有效降低系统成本。

低边驱动器电源 VCC 和高边驱动器电源 $V_{BS1,2,3}$ 欠压保护

当输入电源 VCC 电压过低时, 会导致电路工作异常, 甚至因驱动电压不足而导致功率级发热严重而损坏。为了防止此种欠压情况, 芯片内部集成了低边驱动器和高边驱动器的欠压保护电路。当低边驱动器电源 VCC 电压和高边驱动器电源 $V_{BS1,2,3}$ 分别低于欠压阈值 V_{CC_UV-} 和 V_{BS_UV-} 时, IC 停止工作并关闭驱动输出 (驱动器 HO 和 LO 均输出低电平)。当 VCC 和 $V_{BS1,2,3}$ 电压分别大于欠压释放阈值 V_{CC_UV+} 和 V_{BS_UV+} 时, IC 进入到工作状态。六个功率管将按照 HIN1,2,3 和 LIN1,2,3 逻辑输入状态进行开关。电源和逻辑工作状态见下图:



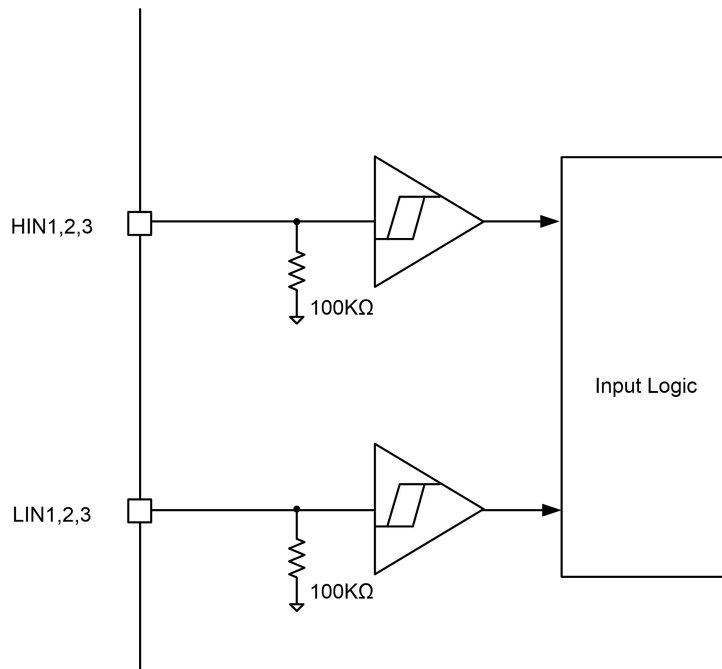
PWM 输入引脚：HIN1,2,3 和 LIN1,2,3

BDR6315T 的 PWM 输入输出状态表，见表一：

表一：

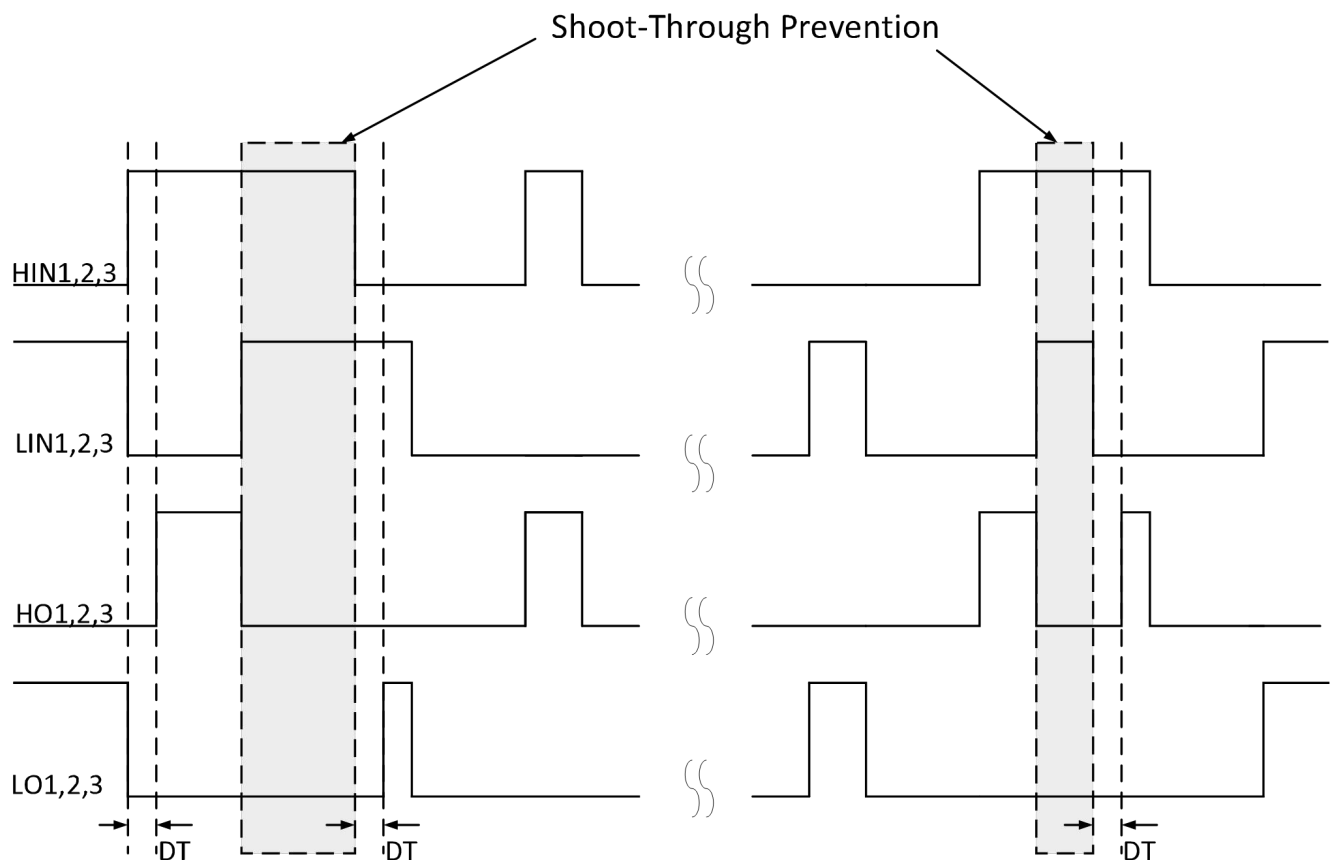
HIN1	LIN1	HIN2	LIN2	HIN3	LIN3	H01	L01	H02	L02	H03	L03
0	0	X	X	X	X	0	0	X	X	X	X
0	1	X	X	X	X	0	1	X	X	X	X
1	0	X	X		X	1	0	X	X	X	X
1	1	X	X	X	X	0	0	X	X	X	X
X	X	0	0		X	X	X	0	0	X	X
X	X	0	1	X	X	X	X	0	1	X	X
X	X	1	0	X	X	X	X	1	0	X	X
X	X	1	1	X	X	X	X	0	0	X	X
X	X	X	X	0	0	X	X	X	X	0	0
X	X	X	X	0	1	X	X	X	X	0	1
X	X	X	X	1	0	X	X	X	X	1	0
X	X	X	X	1	1	X	X	X	X	0	0

PWM 输入引脚兼容 3.3V/5V 逻辑电平。每个引脚均具有 100k Ω 电阻下来到 COM 引脚。输入端口结构见下图：

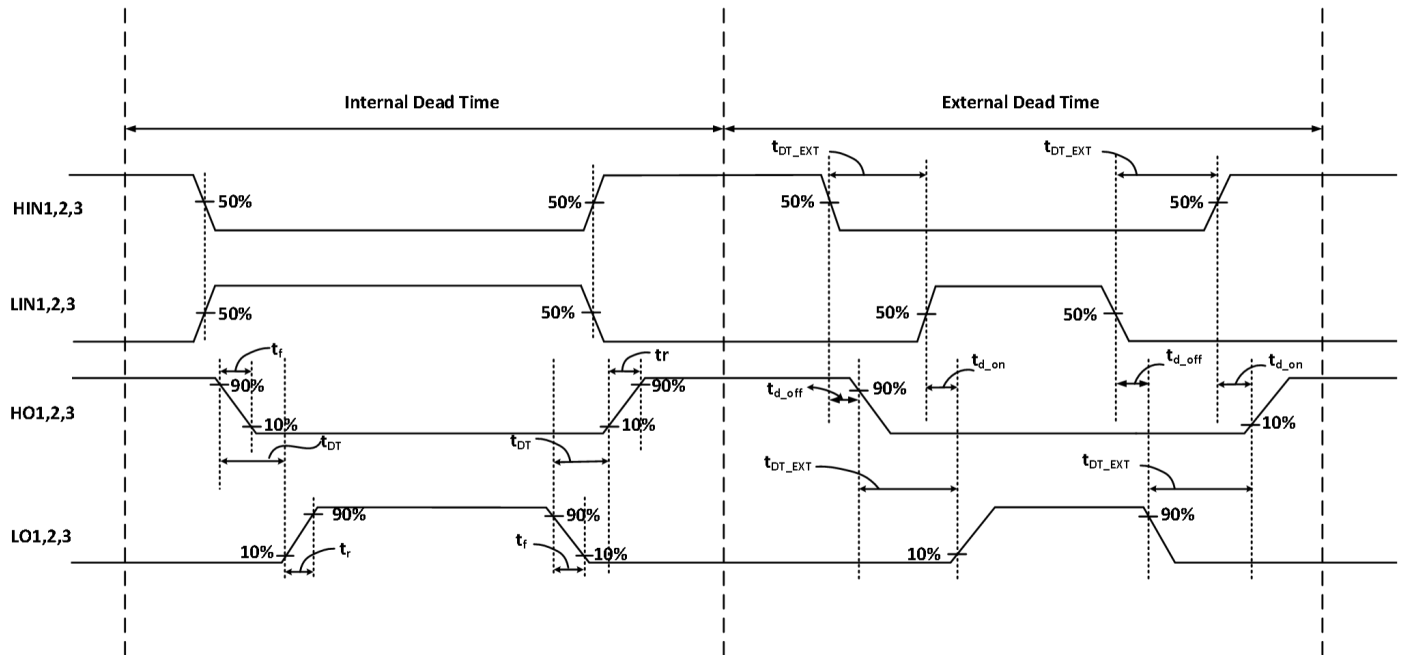


直通抑制保护和死区时间 (DT)

BDR6315T 内部配备了专门用于防止功率管直通的保护电路，能有效地防止高边和低边输入讯号受到共模干扰时造成的功率管损害。图 3 展示了直通保护电路如何保护功率管的过程。功率管直通意味着同一个半桥中的高边栅极驱动器输出 HO 和低边栅极驱动器输出 LO 同时为“高”，这时会有非常大的有害电流同时流过上下边功率管，并伴有较大的功率损耗产生，严重时甚至会直接损坏功率管。如下图所示，当同一相的低边输入 LIN 和高边输入 HIN 同时为“高”时，内部保护电路将驱动器输出 HO 和 LO 拉至“低”，有效关断功率管。当其中一个输入信号变为“低”时，驱动器输出需要经过一个死区时间 (DT) 的延时才能输出“高”。该措施避免了有害短输入脉冲造成功率管处于开关的中间状态，有效地减小功率管损耗，降低功率管损坏的风险。



该芯片内部设置了固定的死区时间保护电路。在死区时间内，高边和低边驱动器输出均被设定为“低”。所设定的死区时间必须在确保一个功率管完全关断之后，再开启另外一个功率管，这样防止产生上下管直通现象。如果由 PWM 逻辑输入设定的外部死区时间小于内部设定死区时间，则驱动器输出的死区时间为芯片内部设定的死区时间；一旦由 PWM 逻辑输入设定的外部死区时间大于芯片内部设定死区时间，则以 PWM 逻辑输入设定的外部死区时间为驱动器输出死区时间。下图描述了死区时间、PWM 输入信号和驱动器输出信号的时序关系。



栅极驱动器

BDR6315T 集成了驱动 6 路 NMOSFET 的专用栅极驱动器。低边驱动器 LO1,2,3 分别由各自的 PWM 输入 LIN1,2,3 进行控制。而高边驱动器 HO1,2,3 则由各自的 PWM 输入 HIN1,2,3 的边沿进行控制。特别地，当 UVLO 状态解除后，需要一个重新的 HIN1,2,3 上升沿才能激发对应高边驱动器 HO1,2,3 产生高电平输出，而低边驱动器在 UVLO 解除后，立即按照 LIN1,2,3 状态输出对应的 LO1,2,3。每个驱动器均具有强大的电流输出能力 ($I_{O+}/I_{O-}=1.0A/1.2A$)，可用于快速开启和关闭功率 MOSFET。

应用指南

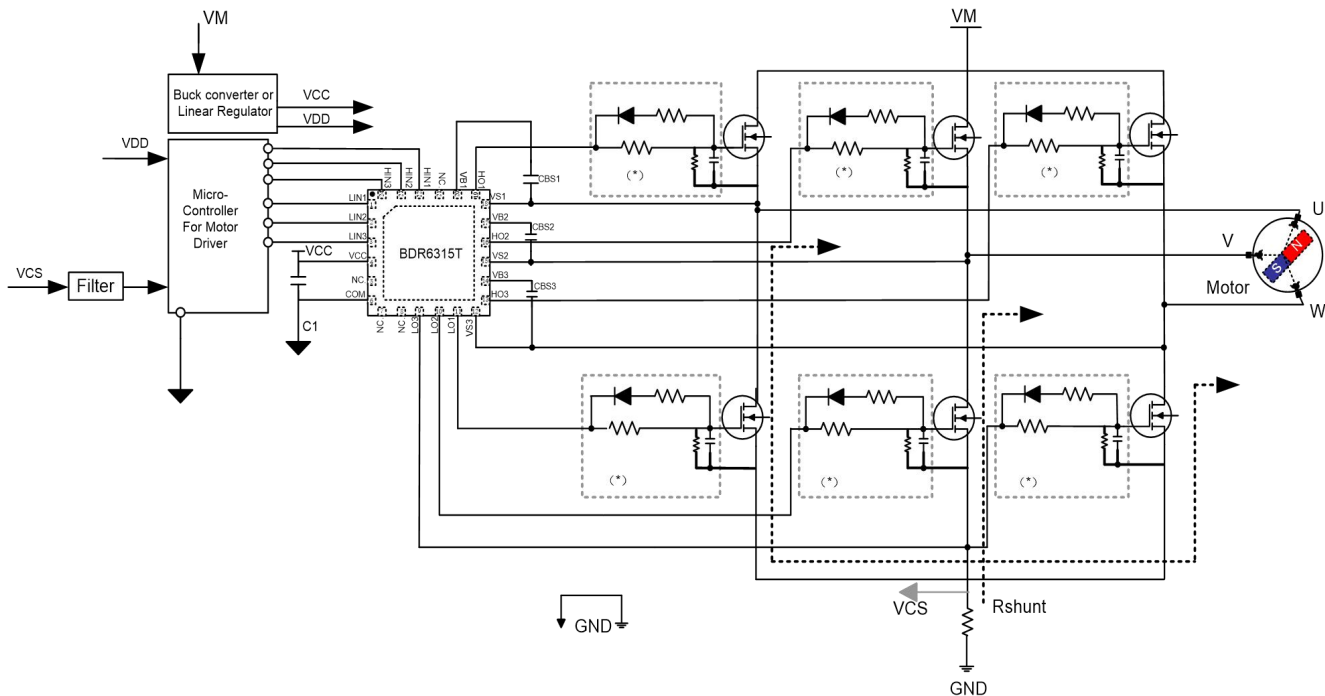


图 4：典型三相直流无刷电机驱动方案示意图

说明：

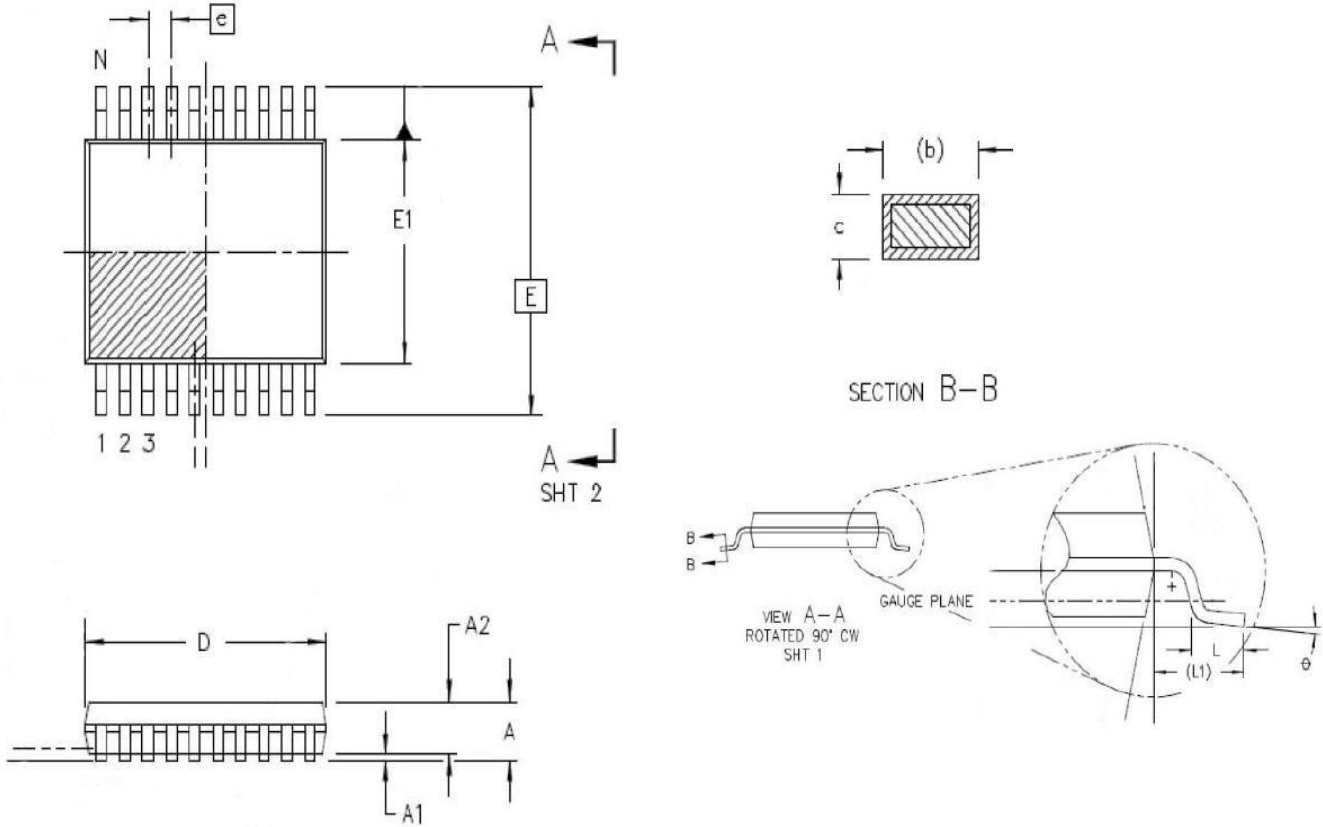
1) VCC/VBS1,2,3 引脚上并联的旁路电容 C1/CBS1,2,3 需要根据驱动 MOS 的要求进行选择。一般地 VCC 电容略大一些，保证在低边驱动器驱动 MOS 和自举二极管对 CBS1,2,3 充电时，VCC 电源纹波足够低而不至于影响共用 VCC 供电的 LDO 的输出。

2) 负电压控制。如上图所示，三条红色路径表示电机线圈电流的可能方向（低边 MOS 续流）。当高边 MOS 关闭时，电机线圈电流将会从红色所示位置寻找续流路径。如果电流所流过路径存在加大的寄生电感（PCB 布线+MOS 源漏打线），可能会在半桥中点 VS 处产生非常大的负电压瞬态。该负电压瞬态很可能会导致驱动芯片损坏以及 HO 输出功能异常。因此为了降低这种风险，采取如下措施：

尽量减少续流路径的寄生电感：VS 到 GND 的路径要短并且铺较宽的铜箔，并建议采用无长引脚封装的 MOS。

如图中所示，根据需求调整 RCD 驱动网络，降低开关速度。较慢的关断速度可以有效降低负电压的幅度以及提升 EMC 性能。

封装资料 TSSOP20L



Symbol	Dimensions(mm)		
	Min.	Nom.	Max.
A	-	-	1.20
A1	0.05	-	0.15
A2	0.80	1.00	1.05
b	0.19	-	0.30
c	0.09	-	0.20
e	0.65BSC		
D	6.40	6.50	6.60
E	6.4 BSC		
E1	4.30	4.40	4.50
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	-	8°

Notes:

1. All dimensions refer to JEDEC MO-153 AC
2. All dimensions are in mm

IMPORTANT NOTICE

Shenzhen Bardeen Microelectronics(BDM) CO.,LTD reserves the right to make corrections, modifications, enhancements, improvements, and other changes to its products and to discontinue any product without notice at any time.

BDM cannot assume responsibility for use of any circuitry other than circuitry entirely embodied in a BDM product. No circuit patent licenses are implied.

Shenzhen Bardeen Microelectronics(BDM) CO.,LTD.

Building B, Unit B616, HuaShengTai Technology Tower, No.36 Hangkong Road,
Sanwei Community, Hangcheng Street, Bao'an District, Shenzhen

Tel: 86-755-23505821

<http://www.bdasic.com>