

LKI89LV937S 型 四路 LVDS 线驱动器 产品说明书

瓴科微

LKI89LV937S 型四路 LVDS 线驱动器

1 特点

- 工作电压：3.3V
- 最大数据传输速率：500Mbps(250MHz)
- 脉冲偏斜：<300ps
- 传输延时：<2.7ns
- 低功耗：40mW@3.3V(静态)
- 兼容 TIA/EIA-644LVDS 标准
- 封装：SOP16（9.90mm×6.00mm×1.75mm）

2 应用

- 多功能打印机
- LVDS-LVCMOS 转换

3 概述

LKI89LV937S 是一款四路 LVDS 线接收器，适用于高数据速率、低功耗和低噪声的应用场合。可将接收到的四路 LVDS 差分输入信号转换为对应的 LVCMOS 输出电平。此外，器件输出端具有三态控制功能，可以禁用输出级，关断输出电流，从而使功耗降低至 40mW。

LKI89LV937S 输入为高阻抗状态，用于点对点连接时，需要添加 100Ω端接电阻。

器件信息

型号	封装	封装尺寸
LKI89LV937S	SOP16	9.90mm×6.00mm×1.75mm

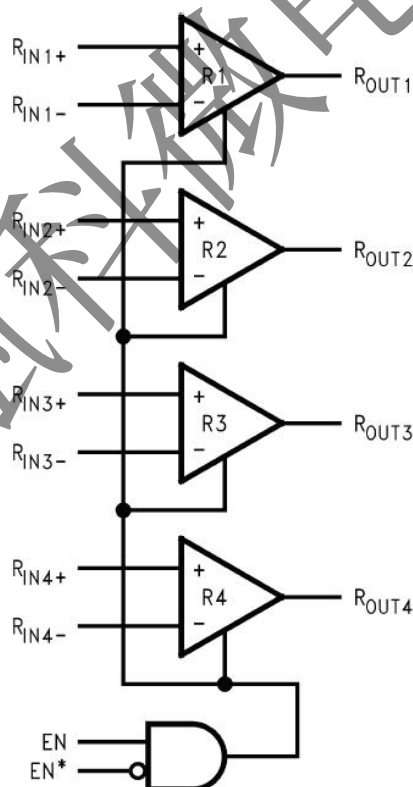


图 1 功能框图

目 录

1 特点	1
2 应用	1
3 概述	1
4 管脚排布与功能描述	3
4.1 引脚排列	3
5 电特性	3
5.1 绝对最大额定值	3
5.2 推荐工作条件	3
5.3 热性能信息	4
5.4 真值表	4
5.5 电特性	4
6 测试电路	5
7 应用信息	6
7.1 功能说明	6
7.2 典型应用	7
7.3 特性曲线图	9
7.4 布局注意事项	9
8 封装形式	9
9 订货信息	10
10 版本信息	10

4 管脚排布与功能描述

4.1 引脚排列

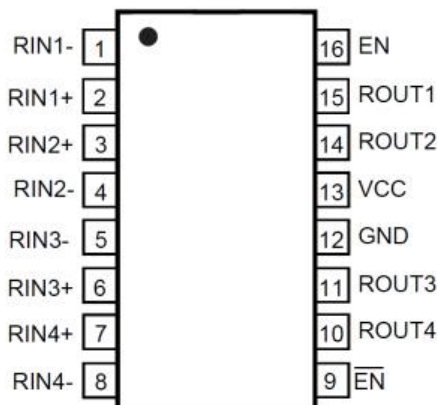


图 2 引脚排列图（顶视图）

表 1 引脚说明

引脚编号	引脚名称	描述	引脚编号	引脚名称	描述
1	RIN1-	反相输入端 1, LVDS 信号	9	EN#	使能输入端, 低电平有效
2	RIN1+	同相输入端 1, LVDS 信号	10	ROUT4	接收器输出端 4
3	RIN2+	同相输入端 2, LVDS 信号	11	ROUT3	接收器输出端 3
4	RIN2-	反相输入端 2, LVDS 信号	12	GND	接收器接地端
5	RIN3-	反相输入端 3, LVDS 信号	13	VCC	电源端
6	RIN3+	同相输入端 3, LVDS 信号	14	ROUT2	接收器输出端 2
7	RIN4+	同相输入端 4, LVDS 信号	15	ROUT1	接收器输出端 1
8	RIN4-	反相输入端 4, LVDS 信号	16	EN	使能输入端, 高电平有效

5 电特性

5.1 绝对最大额定值

参数	最小值	最大值	单位
V_{CC} 电源电压	-0.3	+4.0	V
V_{IN} 输入电压 (RINx+, RINx-)	-0.3	+4.0	V
V_{IN} 输入电压 (EN, EN#)	-0.3	$V_{CC}+0.3$	V
V_{OUT} 输出端电压 (ROUTx)	-0.3	$V_{CC}+0.3$	V
T_{stg} 贮存温度	-65	+150	°C
T_j 结温	150		°C

注：超过表中所列的绝对最大额定值可能会导致器件的永久损坏。长期处于绝对最大额定值的条件下可能会影响可靠性。任何时候都不建议对设备的功能操作超出推荐标准规定的条件。

5.2 推荐工作条件

参数	最小值	典型值	最大值	单位
V_{CC} 电源电压	3.0	-	3.6	V
T_A 工作温度	-40	-	+85	°C

5.3 热性能信息

热指标	LKI89LV937S	单位
	16 个引脚	
$R_{\theta JA}$ 结至环境热阻	110.2	°C/W
$R_{\theta JC(top)}$ 结至外壳（顶部）热阻	47	°C/W
$R_{\theta JB}$ 结至电路板热阻	54.7	°C/W
ψ_{JT} 结至顶部特征参数	6.1	°C/W
ψ_{JB} 结至电路板特征参数	54.2	°C/W

5.4 真值表

使能		输入	输出
EN	EN#	(RINx+) - (RINx-)	ROUTx
H	L 或开路	$V_{ID} \geq 0.1V$	H
		$V_{ID} \leq -0.1V$	L
		开路或短路	H
其它使能端接入情况		X	Z

注：H——高电平；L——低电平；X——任意电平；Z——高阻态

5.5 电特性

(若无特殊说明，测试条件为 $T_A = -40^{\circ}C \sim +85^{\circ}C$, $V_{CC} = 3.3V$ 。)

参数		最小值	典型值	最大值	单位	测试条件	
差分输入高阈值电压	V_{TH}	-	-	100	mV	$V_{CM} = 1.2V, 0.05V, 2.95V$, RINx±引脚	
差分输入低阈值电压	V_{TL}	-100	-	-	mV		
共模电压范围	V_{CMR}	0.1	-	2.3	V	RINx+ - RINx- = 200mV, RINx±引脚	
输入电流	I_{IN}	-10	±5	10	μA	$V_{IN} = +2.8V$	$V_{CC} = 3.6V$ 或 $0V$, RINx±引脚
		-10	±1	10		$V_{IN} = 0V$	
		-10	±1	10		$V_{IN} = +3.6V$	$V_{CC} = 0V$, RINx±引脚
输出高电平电压	V_{OH}	2.7	3.3	-	V	$I_{OH} = -0.4mA$, $V_{ID} = 200mV$, ROUT 引脚	
		2.7	3.3	-		$I_{OH} = -0.4mA$ 、输入开路, ROUT 引脚	
		2.7	3.3	-		$I_{OH} = -0.4mA$ 、输入短路, ROUT 引脚	
输出低电平电压	V_{OL}	-	0.05	0.25	V	$I_{OH} = 2.0mA$, $V_{ID} = -200mV$, ROUT 引脚	
输出短路电流	I_{OS}	-15	-47	-100	mA	启用, $V_{OUT} = 0V$, ROUT 引脚	
输出三态电流	I_{OZ}	-10	±1	10	μA	禁用, $V_{OUT} = 0V$ 或 V_{CC} , ROUT 引脚	
输入高电平电压 (EN, EN#)	V_{IH}	2.0	-	V_{CC}	V	EN、EN#引脚	
输入低电平电压 (EN, EN#)	V_{IL}	GND	-	0.8	V	EN、EN#引脚	
输入钳位电压	V_{CL}	-1.5	-0.8	-	V	$I_{CL} = -18mA$, EN、EN#引脚	
电源电流 (无负载)	I_{CC}	-	9	15	mA	接收器启用, 输入开路, V_{CC} 引脚	
电源电流 (无负载)	I_{CCZ}	-	0.07	0.5	mA	接收器禁用, 输入开路, V_{CC} 引脚	
高到低差分传输延时	t_{PHLD}	1.2	2	2.7	ns	$V_{ID} = 200mA$, $C_L = 15pF$, 如图 3 和图 4	
低到高差分传输延时	t_{PLHD}	1.2	1.9	2.7			
差分脉冲偏移	t_{SKD1}	0	0.1	0.4			
通道间差分偏移	t_{SKD2}	0	0.15	0.5			

参数		最小值	典型值	最大值	单位	测试条件
器件间差分偏移	t_{SKD3}	-	-	1	ns	$V_{ID}=200\text{mA}$, $C_L=15\text{pF}$, 如图 3 和图 4
器件间差分偏移	t_{SKD4}	-	-	1.5		
上升时间	t_{TLH}	-	0.5	1		
下降时间	t_{THL}	-	0.35	1		
禁用时间(H→Z)	t_{PHZ}	-	8	14	ns	$R_L=2\text{k}\Omega$, $C_L=15\text{pF}$, 如图 5 和图 6
禁用时间(L→Z)	t_{PLZ}	-	8	14		
启用时间(Z→H)	t_{PZH}	-	9	14		
启用时间(Z→L)	t_{PZL}	-	-	70		
最高工作频率	f_{MAX}	250	-	-	MHz	所有通道开启

- (1) 输出短路电流 (I_{OS}) 仅表示大小, 负号仅表示方向。一次只能短路一个输出。
- (2) t_{SKD1} 是同一信道的正边与负边之间的差分传输延迟时间的幅值差。
- (3) t_{SKD2} 指任一输入信号在同一芯片上通道偏斜最小和最大的传输延迟之间的差值。
- (4) t_{SKD3} , 是设备之间任一输入信号的传输延迟之间的差值。本规范适用于相同 V_{CC} , 在工作温度范围内彼此 5°C 以内的设备。
- (5) t_{SKD4} 是设备之间的差异信道间偏斜最小和最大传输延迟之间的差。本规范适用于超过推荐工作温度和电压范围的设备, 以及跨工艺分布的设备。
- (6) f_{MAX} 输入条件: $t_r=t_f<1\text{ns}$ (0%到 100%), 50%占空比, 差分 (1.05V 到 1.35V 幅值)。输出标准: 60 / 40%占空比, VOL (最大 0.4 V), VOH (最小 2.7 V), 负载=15pF (杂散加探头)

6 测试电路

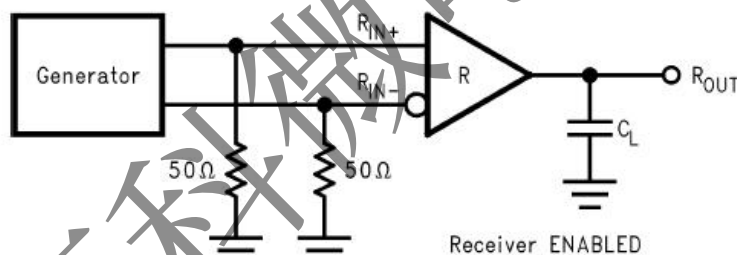


图 3 测试电路图 1 (传输延迟)

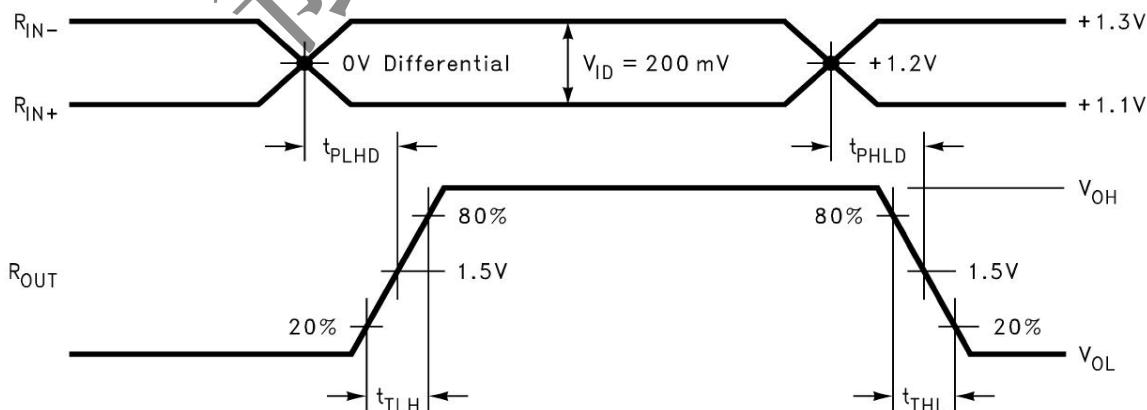
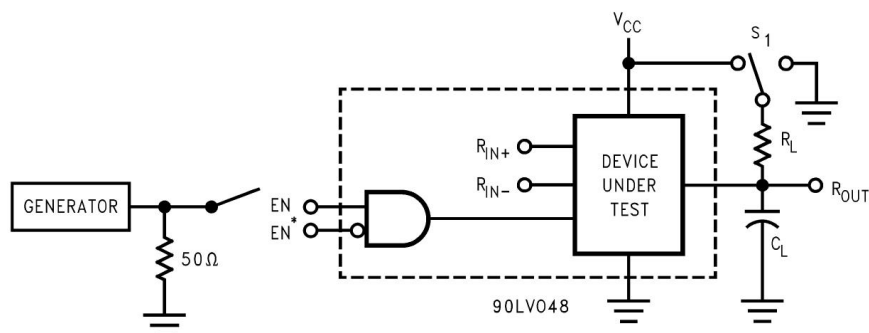


图 4 时序图 (数据传输延迟)



CL包括负载和测试夹具电容。
S1=VCC用于tPZL和tPLZ的测量。
S1=GND用于tPHZ和tPHZ的测量。

图5 测试电路2（三态传输延时）

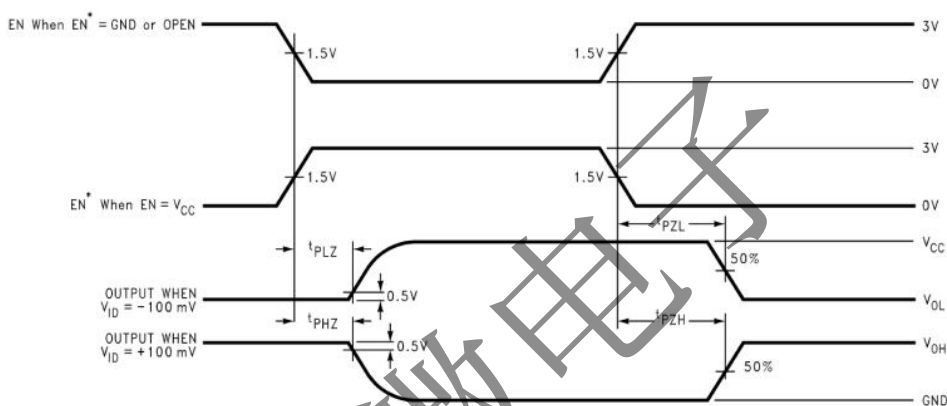


图6 时序图（三态传输延时）

7 应用信息

7.1 功能说明

LKI89LV937S 是一款 LVDS 接收器，需端接 1 个 100Ω 的终端电阻，电阻尽可能靠近接收器输入引脚处。终端电阻器将驱动器输出（电流模式）转换为由接收器检测到的电压，如下图所示。

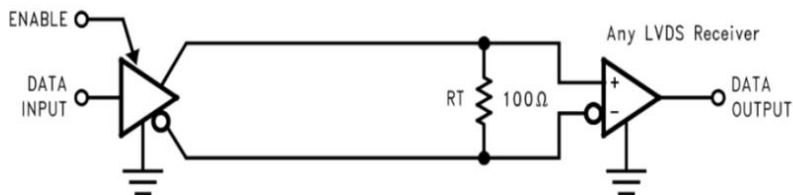
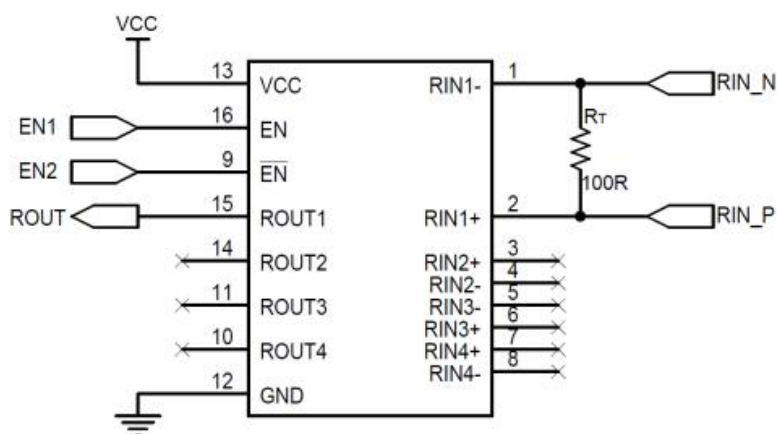


图7 驱动器应用图

7.2 典型应用



注：RT 必须在 $90\Omega \sim 130\Omega$ 内。

图 8 典型应用图

7.3 特性曲线图

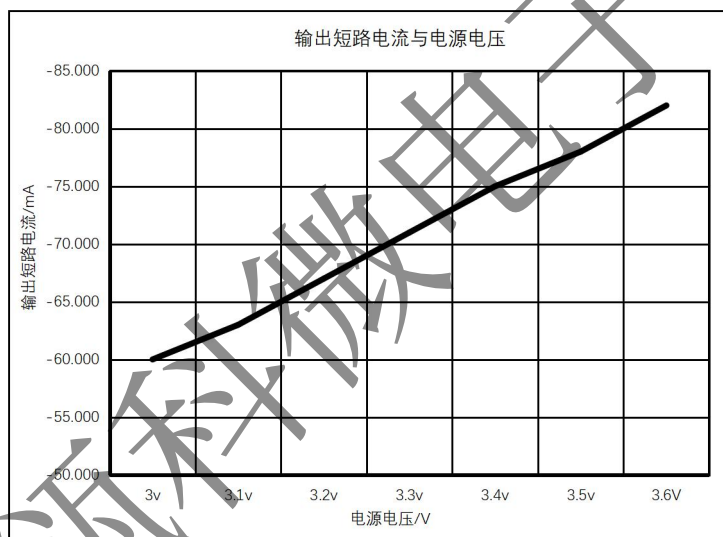


图 9 输出短路电流与电源电压

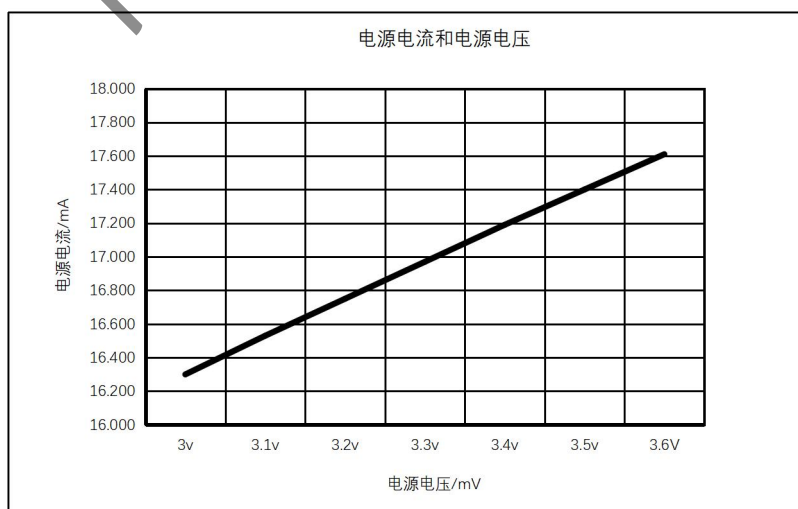


图 10 电源电流与电源电压

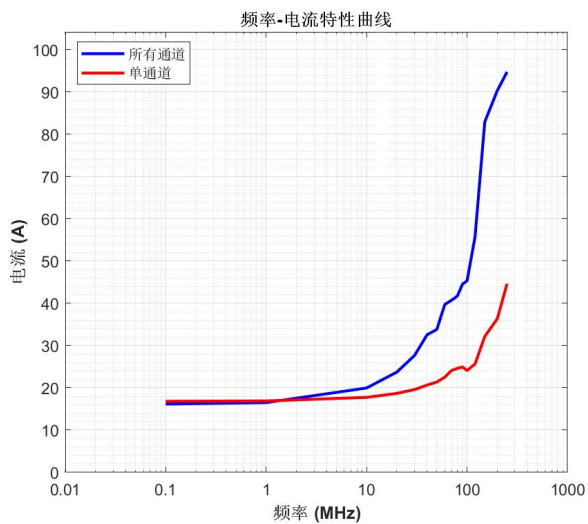


图 11 频率与电源电流

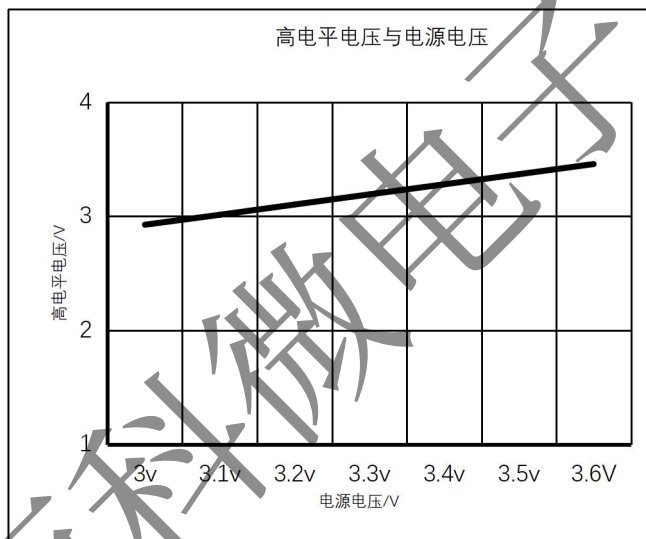


图 12 高电平电压与电源电压

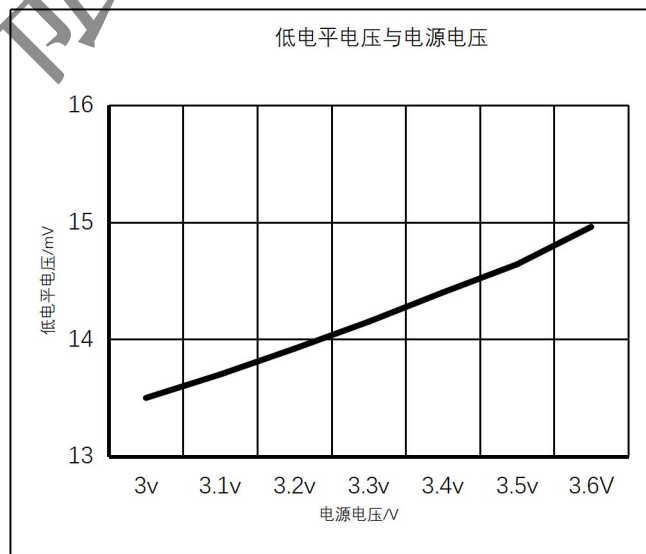


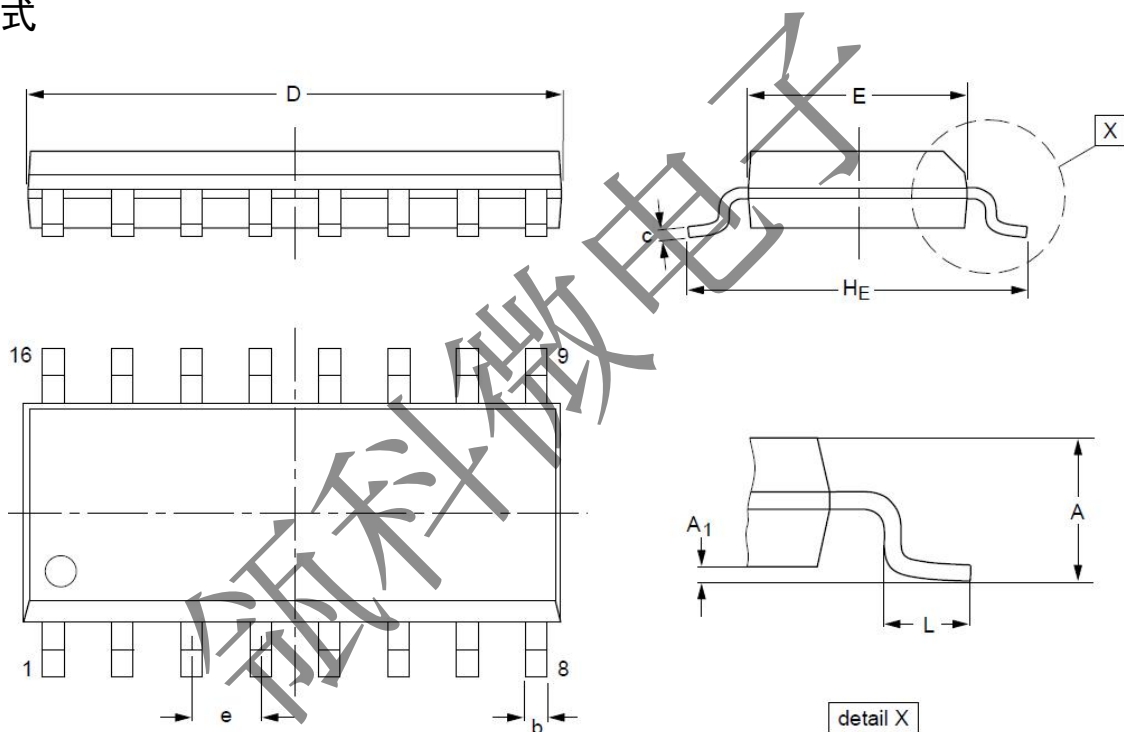
图 13 低电平电压与电源电压

7.4 布局注意事项

为确保设备的可靠性，建议采用以下通用的印刷电路板布局指南：

- 1) 供电电源处应放置旁路电容，并尽可能靠近 V_{CCA} 和 GND 引脚；
- 2) 走线长度应尽可能短，以减少负载损耗；
- 3) PCB 中信号的走线长度必须保持足够短，以确保任何反射在源端处的阻抗较低，从而降低负载端反射；
- 4) 使用至少 4 个 PCB 层（从上到下）：LVDS 信号、接地、电源、TTL 信号；
- 5) 将 TTL 信号与 LVDS 信号分离，否则 TTL 可能会耦合到 LVDS 线上。最好将 TTL 和 LVDS 信号放在不同的层上，这些层被功率/地平面隔离。

8 封装形式



尺寸符号	数值（单位：mm）		
	最小	公称	最大
A	-	-	1.75
A1	0.10	-	0.25
b	0.33	0.43	0.53
c	0.13	0.19	0.25
D	9.70	9.90	10.10
E	3.70	3.90	4.10
e	1.27bsc		
HE	5.70	6.00	6.30
L	0.40	-	1.27

9 订货信息

LK

①

I

②

89LV937

③

S

④

① 产品系列代号

② 分类标识

③ 产品代号

④ 封装类型

表 2 订货信息表

型号	封装	质量等级	工作温度
LKI89LV937S	SOP16, 塑封	工业级	-40°C~+85°C

10 版本信息

版本号	日期	版本说明	更改说明
REV 1.00	2024-05-07	更新版本	—
REV 1.01	2025-11-27	更新版本	新增 7.3 特性曲线图