



HK32F403 数据手册

版本：1.2

发布日期：2026-03-09

深圳市航顺芯片技术研发有限公司

<http://www.hsxp-hk.com>

前言

编写目的

本文档介绍了 HK32F403 系列芯片的功能框图、存储器映射、外设接口、电气特性、引脚封装等，旨在帮助用户快速了解该系列芯片的特点及功能。

读者对象

本文适用于以下读者：

- 开发工程师
- 芯片测试工程师
- 芯片选型工程师

版本说明

本文档对应的产品系列为 HK32F403 系列芯片。

修订记录

版本	日期	修订内容
0.99	2026/01/14	Alpha 版本发布
1.0	2026/01/30	官网首次发布
1.1	2026/03/06	- 更新了章节“2 产品概述”中复位电路的描述。 - 更新了章节“2.1 产品特性”：删除“UART 支持 CTS/RTS”的描述，增加 CANFD 时钟同步特性的描述。 - 更新了章节“3.1 结构框图”中的图。 - 更新了章节“3.3.3 Cache”：删除了“Cache 命中次数计数器”相关描述。 - 更新章节“3.6.2 电源复位”、“3.9 供电方案”和“3.10 电源监控器”：修改了电源监控器是监控 V_{DDA}（原文是 V_{DD}）以及内部 LDO 由 V_{DDA} 为其供电（原文是 V_{DD}）。 - 更新了章节“3.11 低功耗模式”：睡眠模式下 Flash 也是“可读写”（原文是“仅保持数据，不能读写”）。 - 更新了章节“3.12 SYSCFG”：删除了“内部噪声滤波器使能功能”的相关描述。 - 更新了章节“3.20 通用异步收发器（UART）”：改为不支持“RS232 硬件流控制”功能。 - 更新了章节“3.21 串行外设接口（SPI）”：删除了“基于三条线的全双工同步传输”的描述。 - 更新了章节“3.22 CANFD”：增加了“符合 ISO 11898-4 标准”的描述。 - 更新了章节“4.2.3 可编程电压检测器特性”：检测的电源是“V_{DDA}”。 - 更新了章节“4.2.4 BOR 特性”：检测的电源是“V_{DDA}”以及更新了生效时间的值。 - 更新了章节“4.2.5 上/下电复位特性”：检测的电源是“V_{DDA}”。 - 更新了章节“4.2.14 Flash 存储器特性”：更新了“字写入时间”的值。 - 更新了章节“4.2.17 NRST 复位管脚特性”增加了“上拉电阻”的值。 - 更新了章节“5 典型电路”的典型电路图。
1.2	2026/03/09	- 更新了章节“3.12 SYSCFG”中的描述。 - 更新了章节“4.2.17 NRST 复位管脚特性”：表格中补充了“上拉电阻”的单位。

目录

1 简介	1
2 产品概述.....	2
2.1 产品特性.....	2
2.2 器件一览表.....	4
3 功能介绍.....	6
3.1 结构框图.....	6
3.2 存储器映射.....	7
3.3 存储器.....	7
3.3.1 Flash	7
3.3.2 SRAM.....	7
3.3.3 Cache.....	7
3.4 CRC 计算单元	7
3.5 中断与事件.....	8
3.5.1 NVIC.....	8
3.5.2 EXTI.....	8
3.6 复位	8
3.6.1 系统复位.....	8
3.6.2 电源复位.....	9
3.6.3 RTC 复位.....	9
3.7 时钟	9
3.8 Boot 模式.....	10
3.9 供电方案.....	10
3.10 电源监控器.....	11
3.11 低功耗模式.....	11
3.12 SYSCFG.....	11
3.13 DMA	12
3.14 RTC	12
3.15 独立看门狗.....	13
3.16 窗口看门狗.....	13
3.17 定时器	13

3.17.1 高级定时器.....	13
3.17.2 通用定时器.....	14
3.17.3 基本定时器.....	14
3.17.4 SysTick 定时器	14
3.18 红外遥控接口（IRTIM）	14
3.19 I2C 总线	15
3.20 通用异步收发器（UART）	15
3.21 串行外设接口（SPI）	15
3.22 CANFD	16
3.23 通用 I/O（GPIO）	17
3.24 ADC.....	17
3.24.1 内部参考电压.....	17
3.24.2 温度传感器.....	17
3.25 电压比较器（COMP）	17
3.26 调试及跟踪接口.....	18
3.27 96 位 UID.....	18
4 电气性能指标.....	19
4.1 最大绝对额定值.....	19
4.1.1 极限电压特性.....	19
4.1.2 极限电流特性.....	19
4.1.3 极限温度特性.....	19
4.2 工作参数.....	20
4.2.1 推荐工作条件.....	20
4.2.2 上/下电速度工作条件	20
4.2.3 可编程电压检测器特性.....	20
4.2.4 BOR 特性.....	21
4.2.5 上/下电复位特性	21
4.2.6 内部参考电压.....	22
4.2.7 工作电流特性.....	22
4.2.8 外部高速（HSE）时钟特性	24
4.2.9 外部低速（LSE）时钟特性	25

4.2.10 内部高速（HSI）时钟特性	26
4.2.11 内部低速（LSI）时钟特性	26
4.2.12 PLL 特性	27
4.2.13 GPIO 输入时钟	27
4.2.14 Flash 存储器特性	27
4.2.15 IO 输入引脚特性	27
4.2.16 IO 输出引脚特性	28
4.2.17 NRST 复位管脚特性	28
4.2.18 TIM 计数器特性	29
4.2.19 串行外设接口（SPI）特性	29
4.2.20 ADC 特性	31
4.2.21 温度传感器特性	37
4.2.22 电压比较器（COMP）特性	37
5 典型电路	38
6 引脚定义	39
6.1 LQFP48 封装	39
6.2 QFN48 封装	40
6.3 LQFP44 封装	41
6.4 LQFP32 封装	42
6.5 QFN32 封装	43
6.6 QFN28 封装	44
6.7 TSSOP20 封装	45
6.8 各封装的引脚定义	45
6.9 引脚复用（AF）功能表	50
7 封装参数	51
7.1 封装尺寸	51
7.1.1 LQFP48 封装	51
7.1.2 QFN48 封装	52
7.1.3 LQFP44 封装	53
7.1.4 LQFP32 封装	54
7.1.5 QFN32 封装	56

7.1.6 QFN28 封装.....	57
7.1.7 TSSOP20 封装	58
7.2 丝印信息.....	60
7.2.1 LQFP48 丝印	60
7.2.2 QFN48 丝印.....	61
7.2.3 LQFP44 丝印	61
7.2.4 LQFP32 丝印	62
7.2.5 QFN32 丝印.....	63
7.2.6 QFN28 丝印.....	63
7.2.7 TSSOP20 丝印	64
8 订货信息.....	65
8.1 订货代码.....	65
8.2 订货包装.....	65
9 缩略语与术语.....	67
9.1 缩略语.....	67
9.2 术语	67
10 重要提示	68

1 简介

本文档为 HK32F403 系列芯片的数据手册。HK32F403 系列芯片是由深圳市航顺芯片技术研发有限公司研发的主流型 MCU 芯片，包括以下型号：

- HK32F403xBx7
 - HK32F403CBT7 (LQFP48)
 - HK32F403CBU7 (QFN48)
 - HK32F403SBT7 (LQFP44)
 - HK32F403KBT7 (LQFP32)
 - HK32F403KBU7 (QFN32)
 - HK32F403GBU7 (QFN28)
 - HK32F403FBP7 (TSSOP20)
- HK32F403x8x7
 - HK32F403C8T7 (LQFP48)
 - HK32F403C8U7 (QFN48)
 - HK32F403S8T7 (LQFP44)
 - HK32F403K8T7 (LQFP32)
 - HK32F403K8U7 (QFN32)
 - HK32F403G8U7 (QFN28)
 - HK32F403F8P7 (TSSOP20)

用户可以查看《HK32F403_HK32F401 用户手册》，进一步了解 HK32F403 MCU 的功能。

2 产品概述

HK32F403 使用 ARM® Cortex®-M4 内核，最高工作频率 108MHz，内置最高 128Kbyte Flash 和 24Kbyte SRAM。

HK32F403 提供多种通信接口：多达 3 路 UART、2 路高速 SPI、2 路高速 I2C、1 个红外调制 IRTIM 和 1 路 CANFD。

HK32F403 内置 1 个 16 位高级定时器、5 个 16 位通用定时器和 1 个 16 位基本定时器。

HK32F403 内置的模拟电路包括：1 个 12 位 ADC（最多 17 个内外部通道）、2 个模拟比较器、1 个上电/掉电复位电路（POR/PDR）、1 个可编程电压检测器/欠压复位电路（PVD/BOR）、1 个温度传感器和 1 个内部参考电压（供片内 ADC 采样）。

HK32F403 除电源、地以外的所有引脚都可以作为 GPIO、外设 IO 或外部中断输入；在引脚数量受限应用场景中，提供尽可能多的引脚数量。

HK32F403 支持的低功耗模式包括睡眠（Sleep）模式和停机（Stop）模式。

由于拥有丰富的外配置置，HK32F403 可适用于多种应用场景：

- 可编程控制器、打印机、扫描仪
- 无人机飞控、云台控制
- 玩具产品
- 家用电器
- 智能机器人
- 智能手表、运动手环

2.1 产品特性

- CPU 内核⁽¹⁾
 - ARM® Cortex®-M4
 - 最高时钟频率：108MHz
 - 24 位 System Tick 定时器
 - 具有 DSP 指令集

(1). 本系列的 CPU 内核不带浮点运算单元（FPU）和内存管理单元（MPU）。

- 工作电压范围
 - 单电源域（主电源 V_{DD} ）：2.4V~3.6V
- 封装
 - 最大 48-pin 封装
- 工作温度范围：-40°C ~ +105°C
- 存储器
 - 128 Kbyte 主 Flash
 - CPU 主频不高于 32MHz 时，支持 0 等待总线周期访问 Flash。
 - Flash 具有数据安全保护功能，可分别设置读保护和写保护。
 - 3 Kbyte NVR INFO 区
 - 3 Kbyte 系统存储器：用于启动加载程序（Bootloader）

- 24 Kbyte SRAM
- 指令访问加速
 - 1 Kbyte 指令 cache
 - 支持 Flash 指令预取
- 典型工作电流
 - 运行模式 (Run)
 - 2864.4μA@3.3V@8MHz
 - 14380.4μA@3.3V@108MHz
 - 睡眠模式 (Sleep): 1395.6μA@3.3V@8MHz
 - 停机模式 (Stop)
 - 正常模式 (Normal): 242.8μA@3.3V
 - 低功耗模式 (Low-Power): 8.4μA @3.3V
- 时钟
 - 片内高速时钟 (HSI): 32 MHz
 - 片内低速时钟 (LSI): 40 kHz
 - 片外高速晶振 (HSE): 8~24 MHz
 - 片外低速晶振 (LSE): 32.768 kHz
 - 片内 PLL
 - 外部 GPIO 输入时钟 (EXTCLK): 0~32 MHz
- 复位
 - 软件复位 (SW 复位)
 - 电源复位 (POR/PDR/BOR)
 - 外部引脚复位 (NRST 引脚)
 - 独立看门狗计数终止 (IWDG 复位)
 - 窗口看门狗计数终止 (WWDG 复位)
- GPIO 端口
 - 提供最多 41 个 GPIO 端口
- 数据通信接口
 - 3 路 UART (UART1/UART2/UART3)
 - 支持 LIN
 - 2 路 I2C (I2C1/I2C2)
 - 1MHz/400kHz/100kHz 传输模式
 - 支持 SMBUS、PMBUS
 - 2 路高速 SPI (SPI1/SPI2)
 - 主模式/从模式下的 SPI 最高时钟频率分别为 50 MHz/30MHz
 - 1 路 CANFD
 - 通过 ISO16845-1:2016 (E)测试认证
 - 支持 CAN 2.0B 和 CAN FD 协议
 - 支持 CiA603 时钟同步协议
- 定时器

- 1 个 16 位高级定时器（TIM1）
- 5 个 16 位通用定时器（TIM3/TIM14/TIM15/TIM16/TIM17）
- 1 个 16 位基本定时器（TIM6）
- 1 个红外遥控接口（IRTIM）
- RTC
 - 支持闹钟功能
 - 支持低功耗模式下的周期唤醒功能
 - 支持侵入检测功能
- 片内模拟电路
 - 1 个 12 位 SAR ADC（最多 16 路外部模拟信号输入通道）
 - 12 位分辨率
 - 最高转换频率：1.52MSPS
 - 2 个电压比较器
 - 1 个温度传感器
- 96 位芯片 UID 标识
 - 用作序列号和安全密钥
 - 激活安全自举过程
- CPU 跟踪与调试
 - SWD 调试接口
 - ARM® CoreSight™ 调试组件（ROM-Table、DWT 和 FPB）
 - 自定义 DBGMCU 调试控制器（低功耗模式仿真控制、调试外设时钟控制、调试及跟踪接口分配）
- 可靠性
 - HBM5000V/CDM2000V/LU800mA 测试等级

2.2 器件一览表

表 2-1 HK32F403 系列芯片特性

产品系列		HK32F403C8 T7/ HK32F403CB T7	HK32F403C8U 7/ HK32F403CBU 7	HK32F403S8U 7/ HK32F403SBU 7	HK32F403K8T 7/ HK32F403KBT 7	HK32F403K8U 7/ HK32F403KBU 7	HK32F403G8 U7/ HK32F403GB U7	HK32F403F8P 7/ HK32F403FBP 7
C P U	内核	Cortex®- M4						
	频率	108 MHz						
	硬件乘法/除法	支持						
	DSP	支持						
存 储 器	Flash(Kbyte)	64/128	64/128	64/128	64/128	64/128	64/128	64/128
	SRAM	24 Kbyte						
	Cache	1 Kbyte						
DMA		1（5 个通道）						
时 钟	LSI	40 kHz						
	HSI	32 MHz						
	LSE	32.768 kHz						
	HSE	8~24 MHz						

产品系列			HK32F403C8T7/ HK32F403CBT7	HK32F403C8U7/ HK32F403CBU7	HK32F403S8U7/ HK32F403SBU7	HK32F403K8T7/ HK32F403KBT7	HK32F403K8U7/ HK32F403KBU7	HK32F403G8U7/ HK32F403GBU7	HK32F403F8P7/ HK32F403FBP7	
	GPIO 外部输入时钟		0~32 MHz							
	片内 PLL		支持							
定时器	高级定时器		1 (16 位)							
	通用定时器		5 (16 位)							
	基本定时器		1 (16 位)							
	SysTick 定时器		1							
	独立看门狗(IWDG)		1							
	窗口看门狗(WWDG)		1							
外设通信接口	UART		3							
	I2C		2							
	SPI		2							
	CANFD		1							
	IRTIM		1							
模拟外设	ADC	ADC 数量	1							
		通道数	16 +1（外部输入通道+内部输入通道）				11 +1	12+1	11+1	9+1
		精度	12 位							
		最大采样速率	1.52 MSPS							
	电压比较器(COMP)		2							
	温度传感器(TS)		1							
CRC			1							
RTC			1							
96 位 UID			1							
GPIO 数量			41	41	41	27	27	25	17	
封装			LQFP48	QFN48	LQFP44	LQFP32	QFN32	QFN28	TSSOP20	
工作电压			2.4V ~ 3.6V							
工作温度			-40°C~105°C							

3.2 存储器映射

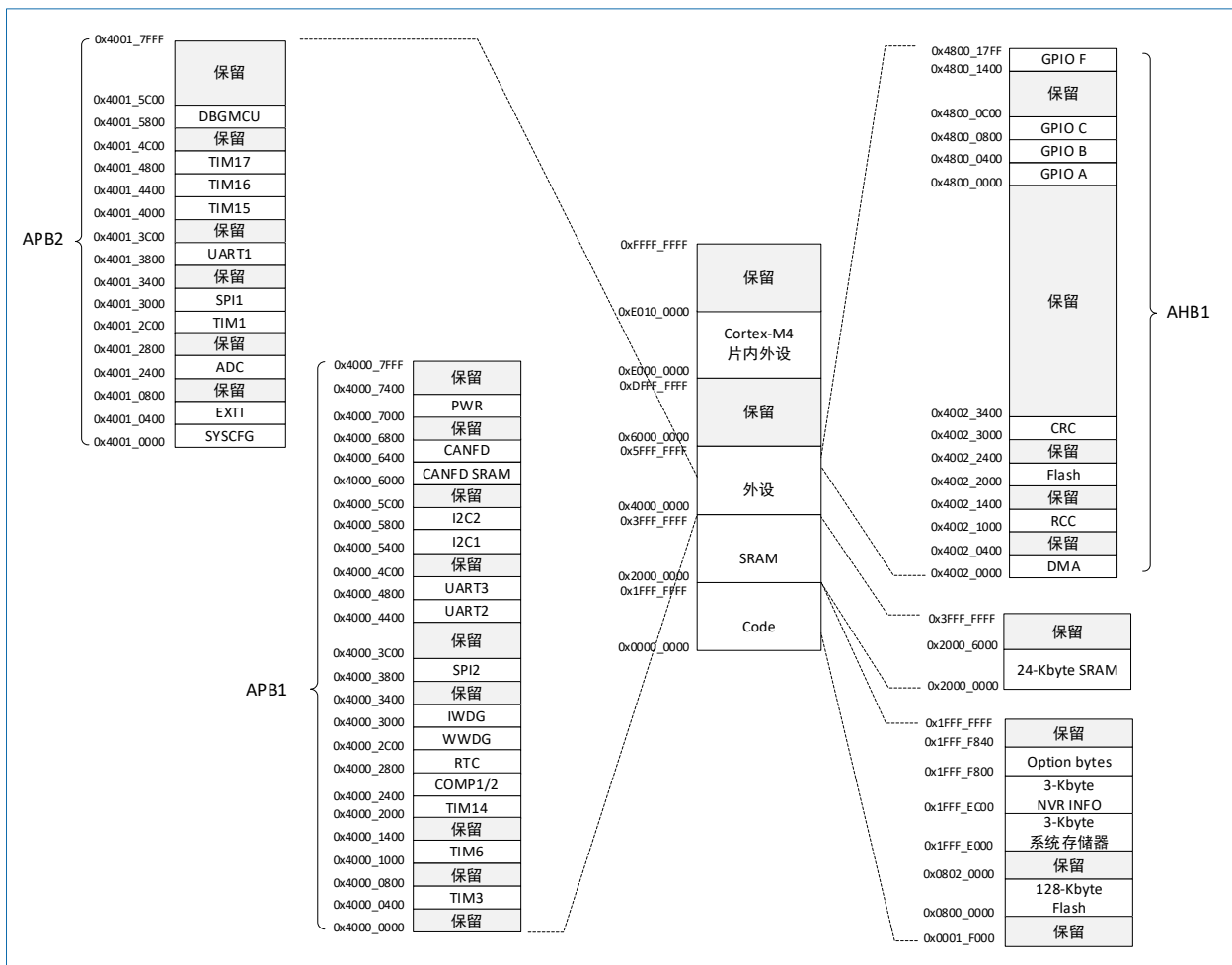


图 3-2 HK32F403 存储器映射

3.3 存储器

3.3.1 Flash

HK32F403 内部集成最高 128Kbyte 的 Flash 存储器，用于存放程序和数据。

3.3.2 SRAM

HK32F403 内部集成 24 Kbyte SRAM。CPU 能以零等待周期对其进行快速读写访问，可满足大多数应用的需求。

3.3.3 Cache

内部集成 1 Kbyte 高速指令缓存，用于缓存 CM4 指令。

- Cache 使用“最近最少使用”替换策略。

3.4 CRC 计算单元

循环冗余校验（CRC）用于验证数据传输或数据存储的完整性。该芯片内部集成了一个独立的 CRC 硬件计算单元，可减轻用户应用负担，提供加速处理的能力。

CRC 计算单元在运行期间计算软件的签名，将该签名和链接期间所产生并存储于指定存储位置的参考签名进行比较。

3.5 中断与事件

3.5.1 NVIC

嵌套向量中断控制器（NVIC）和处理器核的接口紧密相连，可以实现低延迟的中断处理和高效地处理晚到的中断。嵌套向量中断控制器管理包括内核异常。

- 28 个可屏蔽中断通道（不包括 16 个 Cortex-M4 的中断线）
 - 4 个可编程的中断优先级（使用了 4 位的中断优先级）
 - 低延迟的异常和中断处理
 - 电源管理控制
 - 系统控制寄存器的实现

3.5.2 EXTI

扩展中断及事件控制器（EXTI）负责管理内、外异步中断和事件：向 CPU 输出事件请求，向中断控制器输出中断请求，向电源控制模块输出唤醒请求。

EXTI 管理多达 23 根 EXTI 线。

根据中断/事件触发沿是否可配置，可将 EXTI 分为两类：触发沿可配 EXTI（简称可配 EXTI）和触发沿固定 EXTI（简称固定 EXTI）。

可配 EXTI 特性：

- 可选择上升沿/下降沿触发。
- 拥有挂起状态寄存器以记录中断状态。
- 可通过写软件中断事件寄存器 EXTI_SWIER 的对应位来模拟生成中断/事件。

固定 EXTI 特性：

- 采用上升沿触发。
- 挂起状态寄存器中无法查询固定 EXTI 中断状态，需由对应外设 IP 提供。

每条输入线的中断或事件均可独立屏蔽。

3.6 复位

芯片支持三种复位：系统复位、电源复位和 RTC 复位。

3.6.1 系统复位

系统复位将复位除时钟控制/状态寄存器（RCC_CSR）中的复位标志和 RTC 的寄存器以外的所有寄存器为它们的复位值。

当以下任一事件发生时，将产生系统复位：

- NRST 引脚上的低电平（外部复位）
- 窗口看门狗事件（WWDG 复位）
- 独立看门狗事件（IWDG 复位）
- 软件复位（SW 复位）

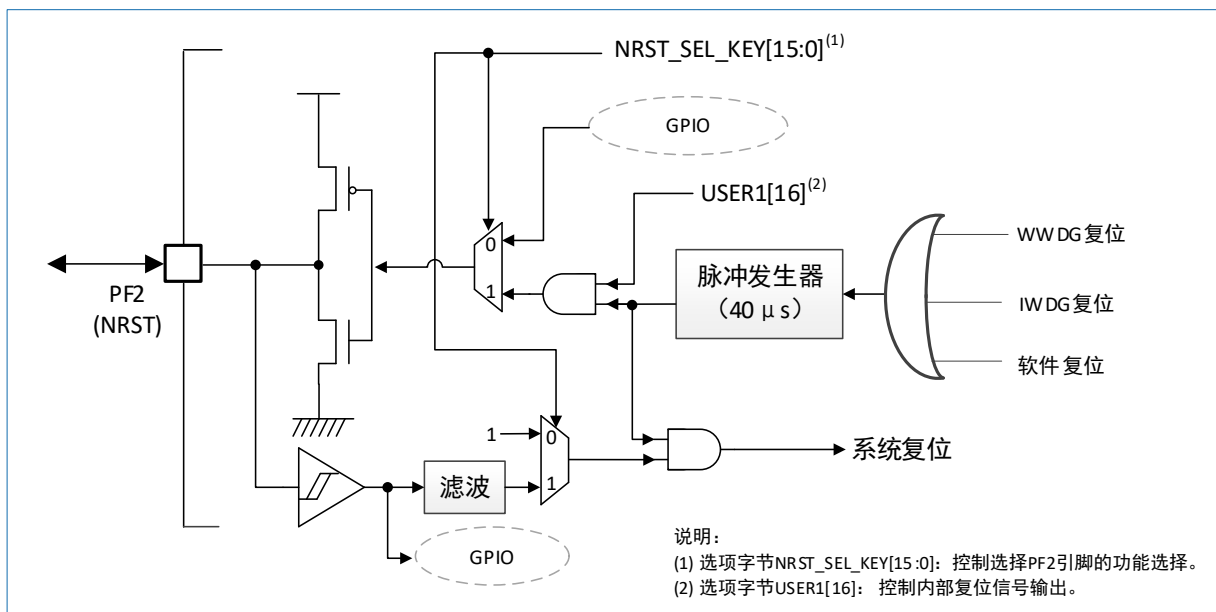


图 3-3 复位电路

复位源将最终作用于 NRST 引脚，并在一定的延时时段内保持低电平。复位入口地址被固定在 0x0000 0004 处。

内部的复位信号可在 NRST 引脚上输出（需配合 USER1 选项字节），脉冲发生器保证每一个（外部或内部）复位源都能有至少 40 μs 的脉冲延时；当 NRST 引脚被拉低产生外部复位时，它将产生复位脉冲。

3.6.2 电源复位

当以下任一事件发生时，将产生电源复位：

- 上电/掉电复位（POR/PDR）
- 欠压复位（BOR）

电源复位会把整个 MCU 复位到初始态，包含 RTC。

芯片内部集成了上电复位（POR）/掉电复位（PDR）电路，该电路始终处于工作状态，保证系统在供电超过 POR/PDR 阈值时工作。当 V_{DDA} 低于 POR/PDR 阈值时，置器件于复位状态，而不必使用外部复位电路。

BOR 与 PVD 复用 1 个可编程电压检测器，用户根据引用需要决定把这个可编程电压检测器配置为 BOR 功能或是 PVD 功能。

3.6.3 RTC 复位

RTC 复位由 RCC_RTCCR.RTCRST 寄存器产生，当该位为 1 时，复位 RTC 模块。

在电源复位和 RTC 复位发生时，RTC 模块会被复位。

3.7 时钟

HSI 和 HSI8M 源于同一个输出频率为 32 MHz 的内部振荡器。因此在使用 HSI 或 HSI8M 时钟时，不能通过把另一个时钟源关闭来降低功耗。HSI、HSE 可以作为 PLL 前置分频的输入。HSI、HSE 配合 PLL 使用时，能配置出更丰富的时钟频率。

芯片所有时钟源都可选择为系统时钟，包括慢速时钟 LSI 和 LSE。用户可根据应用的功耗和性能要求灵活选择系统时钟。

以下时钟均可作为系统时钟：

- 32.768 kHz LSE
- 40 kHz LSI
- 32 MHz HSI
- 8 MHz HSI
- 8~24 MHz HSE
- PLL 时钟（最高输出频率 108MHz）
- GPIO 输入时钟 EXTCLK

完整的时钟结构如下图：

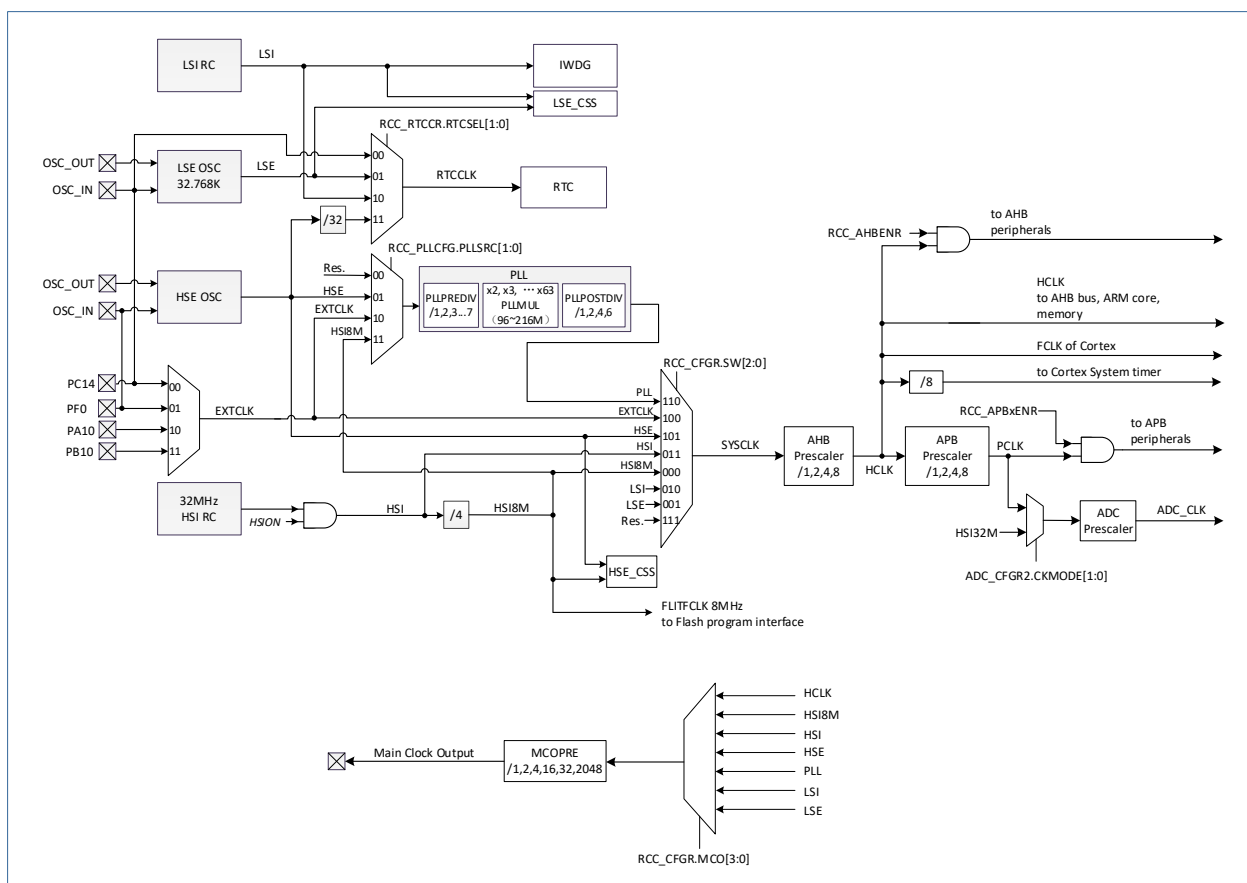


图 3-4 时钟树

3.8 Boot 模式

在启动时，boot 引脚用于选择以下任一种自举模式：

- 从主 Flash 存储器启动
- 从系统存储器启动

自举加载程序存储于系统存储器中，可以通过 UART1 PA9/PA10 引脚对 Flash 重新编程。

3.9 供电方案

- $V_{DD} = 2.4 \sim 3.6V$ ： V_{DD} 引脚为 I/O 引脚供电。
- $V_{DDA} = 2.4 \sim 3.6V$ ： V_{DDA} 引脚为 ADC、温度传感器和内部 LDO 等供电。

3.10 电源监控器

芯片内置上电复位（POR）、掉电复位（PDR）、可编程电压监测器（PVD）和欠压复位（BOR）电路。

当供电电压达到 2.4 V 时，系统即能正常工作。当 V_{DDA} 低于指定的限位电压 V_{POR}/V_{PDR} 时，系统保持为复位状态，而无需外部复位电路。

当使能欠压复位（BOR）时，上电期间，BOR 将使器件保持复位状态，直到电源电压达到指定的 V_{BOR} 阈值。当禁止 BOR 时，电源供电由 POR/PDR 监控。BOR 的功能开关及挡位，均可调节。详情可参考用户手册。

器件中还有一个可编程电压监测器（PVD），它监测 V_{DDA} 供电，并与 V_{PVD} 阈值比较。 V_{PVD} 阈值可软件配置。当 V_{DDA} 低于或高于 V_{PVD} 阈值时将产生中断，中断处理程序可以发出警告信息。

说明：BOR 和 PVD 功能在同一时间只能择一使用，需通过程序开启。若两者同时使能，则 PVD 功能生效。

3.11 低功耗模式

器件支持以下低功耗模式：

- 睡眠模式（Sleep）
- 停机模式（Stop）

各低功耗模式的实际功耗可以参见本文的电气性能章节。各低功耗模式的特性如下表所示。

表 3-1 各低功耗模式的特性一览表

模式		睡眠（Sleep）	停机（Stop）
时钟	系统时钟频率	≤108MHz	关闭
	HSI	● ⁽¹⁾	关闭 ⁽²⁾
	LSE	●	●
	LSI	●	●
	EXTCLK	●	●
CPU 和外设	CPU	停止	停止
	数字外设	●（可时钟门控）	停止
	SRAM	可读写	仅保持数据，不能读写
	Flash	可读写	仅保持数据，不能读写
LDO		M ⁽³⁾	L/M ⁽³⁾

(1). “●”代表可工作。

(2). Stop 模式下的 HSI 的关闭，是通过硬件实现。

(3). “L”代表 LDO 低功耗模式，“M”代表 LDO 主模式。

3.12 SYSCFG

该系列芯片有一组系统配置寄存器，它的主要功能如下：

- 管理连接到 GPIO 口的外部中断。
- 开启或禁止内部的参考电压、VCore 电压等模拟信号输出到 GPIO。
- 管理 Cortex-m4 LOCKUP（硬件故障）和/或 PVD 输出到 TIM 的刹车（Break）输入。

3.13 DMA

直接内存访问（DMA）用于在外设与存储器之间或存储器与存储器之间的高速数据传输。数据可以在不占用任何 CPU 资源的情况下快速地从指定的源地址搬移到目标地址，以便 CPU 有更多的资源去处理其它应用。

DMA 控制器拥有 5 个通道，每个通道都可以管理来自于一个或多个外设的存储访问请求。

DMA 的主要功能如下：

- 拥有 5 个独立的可配置通道。
- 每个通道均能处理所有的 DMA 请求。
- 每个通道均支持软件触发功能。
- 单次请求传输数据长度可配置（从 1 到 1024 个数据）。
- 循环次数可配置（从 1 到 1024 次，循环完成时产生传输完成标志 TC）。

支持来自以下外设的 DMA 请求映射：

- ADC
- SPI1/SPI2
- UART1/UART2/UART3
- I2C1/I2C2
- TIM1/TIM3/TIM15/TIM16/TIM17/TIM6
- COMP1/COMP2
- GPIO

3.14 RTC

- 包含亚秒、秒、分钟、小时（12/24 小时制）、星期几、日期、月份和年份的日历。
- 支持 CANFD CiA603 时钟同步。
- 软件可编程的夏令时补偿。
- 具有中断功能的可编程闹钟。可通过任意日历字段的组合触发闹钟。
- 自动唤醒单元，可周期性地生成标志以触发自动唤醒中断。
- 参考时钟检测：可使用更加精确的第二时钟源（50Hz 或 60Hz）来提高日历的精确度。
- 利用亚秒级移位特性与外部时钟实现精确同步。
- 数字校准电路（周期性计数器调整）：精度为 0.954ppm，在数秒钟的校准窗口中获得。
- 用于事件保存的时间戳功能最多可同时配置两个 IO 的侵入检测功能
- 带可配置过滤器和内部上拉的侵入检测事件
- 可屏蔽中断/事件：
 - 闹钟 A
 - 唤醒中断
 - 时间戳
 - 侵入检测

3.15 独立看门狗

独立看门狗带一个 12 位的递减计数器和一个 8 位的预分频器，由一个内部独立的 40kHz 的 RC 振荡器（LSI）提供时钟。由于该 RC 振荡器独立于主时钟，所以它可在停机模式下运行。IWDG 用于在发生问题时复位整个系统或作为自由定时器为应用程序提供超时管理。通过选项字节配置，可将独立看门狗配置为软件或硬件启动。在调试模式，独立看门狗的计数器可以被冻结。

通过配置 IWDG_WINR 寄存器，IWDG 可工作在窗口模式。

IWDG 具有中断功能，看门狗计数器计数到 IWDG_IRQCFG 中配置值时产生中断信号 IWDG_IRQ，它可以提示系统在看门狗复位前保存重要数据或者在低功耗模式下定时唤醒。

3.16 窗口看门狗

窗口看门狗带一个 7 位的递减计数器。该计数器可设置成自由运行模式，也可作为看门狗用于在发生问题时复位整个系统。窗口看门狗由主时钟驱动，具有提前预警中断功能。在调试模式，计数器可以被冻结。

3.17 定时器

器件包括一个高级控制定时器，五个通用定时器和一个基本定时器。定时器功能定义如下表所示。

表 3-2 定时器功能定义

类型	名称	计数器分辨率	计数器类型	预分频系数	DMA 请求	紧急刹车输入	捕获/比较通道	互补输出通道
高级定时器	TIM1	16 位	递增、递减、递增/递减	1~65536	有	有	4	3
通用定时器	TIM3	16 位	递增、递减、递增/递减	1~65536	有	无	4	无
	TIM14	16 位	递增	1~65536	无	无	1	无
	TIM15	16 位	递增、递减、递增/递减	1~65536	有	有	2	1
	TIM16	16 位	递增、递减、递增/递减	1~65536	有	有	1	1
	TIM17	16 位	递增、递减、递增/递减	1~65536	有	有	1	1
基本定时器	TIM6	16 位	递增	1~65536	有	无	无	无

3.17.1 高级定时器

该系列 MCU 集成一个高级定时器 TIM1。

TIM1 高级定时器可以当作具有 6 个通道的三相 PWM 发生器，还可以当作完整的通用定时器。TIM1 拥有四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生 PWM（边沿或中央对齐模式）
- 单脉冲输出

其中三个通道支持互补 PWM 输出（带程序可控的死区插入功能）。

另外，TIM1 具有 2 路额外的内部输出比较通道。

TIM1 配置为 16 位常规定时器时，它与基本定时器具有相同的功能。配置为 16 位 PWM 发生器时，TIM1 具有全调制能力（0~100%）。由于与通用定时器的内部结构大部分功能相同，因此 TIM1 可以通过定时器链接功能与通用定时器协同操作，提供同步或事件链接功能。

TIM1 还具有更新事件的移位功能和在 PWM 输出下的简易数据搬移功能，适用于电机控制。

在调试模式下，计数器可以被冻结。

3.17.2 通用定时器

器件集成了以下通用定时器。在调试模式下，所有通用定时器的计数器均可被冻结。

- TIM3

TIM3 基于一个 16 位自动重装载递增/递减计数器和一个 16 位预分频器。TIM3 带 4 个独立通道。这些通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。

TIM3 可通过定时器链接功能与 TIM1 协同工作，提供同步或事件链接功能。TIM3 可产生独立的 DMA 请求。TIM3 能够处理正交（增量）编码器信号，能处理 1 到 3 个霍尔效应传感器的数字输出。

- TIM14

TIM14 基于一个 16 位自动重装载递增计数器和一个 16 位预分频器。TIM14 带一个单通道，用于输入捕获/输出比较、PWM 或单脉冲模式输出。在调试模式下，其计数器可被冻结。TIM14 不能产生 DMA 请求。

- TIM15、TIM16 和 TIM17

TIM15、TIM16 和 TIM17 通用定时器均基于一个 16 位自动重装载递增/递减计数器和一个 16 位预分频器。TIM15、TIM16 和 TIM17 均带互补输出、死区生成和独立 DMA 请求生成功能。TIM15 带 2 个通道，TIM16 和 TIM17 均带 1 个通道。这些通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。

3.17.3 基本定时器

器件集成一个基本定时器 TIM6。

TIM6 内置 16 位计数器和 16 位预分频器，支持递增计数方式。基本定时器用于产生 CPU 定时中断请求，支持 DMA 请求。在调试模式下，该计数器可被冻结。

3.17.4 SysTick 定时器

SysTick 定时器专用于操作系统，可作为一个标准的递减计数器。它具有以下特性。

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时，能产生一个可屏蔽中断。
- 可编程时钟源

3.18 红外遥控接口（IRTIM）

该系列 MCU 集成了一个红外遥控接口（IRTIM）。IRTIM 需配合红外 LED 使用，可实现远程遥控功能。通过使能 IRTIM 接口，并配置 TIM16 通道 1（TIM16_OC1）及 TIM17 通道 1（TIM17_OC1），以产生红外遥控信号。

通过配置 TIM16 或 TIM17 为基本的输入捕获模式，还可以实现红外接收器功能。

3.19 I2C 总线

器件提供 2 个 I2C 总线接口。I2C 接口支持主模式和从模式，也支持标准、快速和超快速（1 MHz）模式。I2C 接口支持 7 位或 10 位寻址，7 位从模式时可双从地址寻址。I2C 接口内置了硬件 CRC 发生器/校验器。I2C 接口支持 SMBus V2.0/PMBus V1.1 标准，提供 ARP、超时检测、ALERT 协议管理等功能。

I2C 具有可编程的模拟噪声滤波器和数字噪声滤波器。I2C 接口还支持 DMA 数据传输方式。

3.20 通用异步收发器（UART）

器件内置有 3 个通用异步收发器（UART1/UART2/UART3），支持多处理器通信等功能；同时还可以通过噪声滤波消除信号毛刺，通过重同步支持更大的时钟偏差容忍度。推荐通信速率最高不超过 $f_{\text{UART}}/8$ Mbps。UART 支持 DMA 传输数据。

表 3-3 UART 特性

UART 特性	UART1/UART2/UART3
数据字长	8/9 位
多处理器通信	支持
单线半双工通信	不支持
LIN 模式	支持
噪声滤波	支持
重同步	支持
DMA 传输	支持
RS232 硬件流控制	不支持
RS485 驱动器使能	支持

3.21 串行外设接口（SPI）

器件提供 2 个 SPI 接口。

- 主模式或从模式操作
- 具有一条双向数据线的双线半双工同步传输
- 具有一条单向数据线的双线单工同步传输
- 4 位到 16 位传输帧格式选择
- 多主模式功能
- 8 个主模式波特率预分频系数（主模式下最高时钟频率为 50MHz）
- 从模式下最高时钟频率为 30 MHz
- 对于主模式和从模式都可通过硬件或软件进行 NSS 管理：动态切换主/从操作
- 可编程的时钟极性和相位
- 可编程的数据顺序，最先移位 MSB 或 LSB
- 可触发中断的专用发送和接收标志
- SPI 总线忙状态标志
- 支持 SPI Motorola 模式
- 可触发中断的主模式故障和上溢标志

- RX 和 TX 各一个 32 位的嵌入式 FIFO
- 支持 DMA 传输

表 3-4 SPI 实现

SPI 特性	SPI1/SPI2
硬件 CRC 计算	不支持
RX/TX FIFO	支持
TI 模式	不支持
I2S 模式	不支持

3.22 CANFD

该系列的数据比特率可变的控制器局域网（CANFD），符合 ISO 11898-1:2015 标准和 ISO 11898-4 标准，且兼容非 ISO 标准的 Bosch 协议。

- 可选的 BOSCH 或 ISO 协议模式
- ISO 标准支持
 - 符合 ISO 11898-4 标准
 - 符合 ISO 11898-1:2015 标准。
 - 符合 AUTOSAR 标准。
 - 通过 ISO16845-1:2016 (E) 测试认证。
- 协议支持
 - CAN 2.0B: 支持标准帧和扩展帧，数据长度最多 8 字节，传输比特率最高为 1Mbps。
 - CAN FD: 支持标准帧和扩展帧，数据长度扩展至 64 字节，支持独立配置数据段传输比特率（通过 BRS 位控制）。
- 缓冲区架构
 - 发送缓冲区
 - 1 个主传输缓存（PTB）里包含 1 个消息槽（SLOT）。
 - 1 个次传输缓存（STB）里包含 1 个消息槽（SLOT）。
 - 接收缓冲区
 - 3 个消息槽。
 - 每个接收帧都附带时间戳，与数据一同放入每个独立的接收消息槽（SLOT）。
 - 过滤器功能
 - 8 组可配置过滤器，基于 29-bit ID 标识符实现报文筛选，支持标准帧与扩展帧。
- 工作模式
 - 单次传输、监听、回环和待机模式。
- 时间戳
 - CiA 603，32 位时间戳。
 - 发送帧（TTS）支持一个时间戳。
 - 所有接收帧（RTS）都有单独的时间戳。
- 自动重传功能可配置
- 错误管理
 - 可编程的错误警告阈值。

- 捕捉最后的错误类型。
- 记录仲裁丢失的位置。
- 中断
 - 所有中断事件共享一条中断线，包括发送完成、接收就绪、错误检测等。
- 低功耗特性
 - 使能此模式后，CANFD 将进入低功耗状态并不再接收数据帧，仅检测 CAN 总线上的显性电平。

3.23 通用 I/O（GPIO）

每个 GPIO 引脚都可由软件配置成输出（推挽）、输入（浮空、上拉或下拉）或其它的外设功能端口。多数 GPIO 引脚都与数字或模拟的外设共用。在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免意外情况下发生对 I/O 寄存器的写操作。每个 IO 都单独拥有一个 32 位端口控制寄存器用于配置其功能。

3.24 ADC

内置 1 个 12 位的模拟/数字转换器（ADC）模块，具有多达 16 个外部通道和 1 个内部通道。不同通道的 A/D 转换可在单次、连续、不连续或扫描采样模式下进行，具有过采样功能，可处理多个转换，并计算多个转换结果的平均值，以减轻 CPU 的负担，得到数据宽度增大（高达 16 位）的单个数据。

- ADC 时钟为 32MHz 时，ADC 转换速率可达 1.52 MSPS。
- ADC 支持 DMA 操作。
- 由通用定时器（TIM3/14/15/16/17）、高级控制定时器（TIM1）、基本定时器（TIM6）和 EXTI 产生的事件可以在内部连接到 ADC 的启动触发器，以触发 A/D 转换。

3.24.1 内部参考电压

内部测试电压（VINTTEST）为 ADC 提供了一系列稳定的电压输出。

内部测试电压选择为内部参考电压（A_VREF08）时，为 ADC 提供了一个稳定的带隙基准电压输入（VREFINT）。

3.24.2 温度传感器

内部参考电压选择为温度传感器（A_TS_OUT）时，温度传感器可以用来测量器件周围的温度（TS）。ADC 可以采样温度传感器信号，并将温度传感器输出的电压转换成数字值。

3.25 电压比较器（COMP）

器件内置两个比较器 COMP1、COMP2。这两个比较器可单独使用，具有以下用途：

- 模拟信号调理。
- 与定时器的 PWM 输出结合使用时，构成逐周期电流控制回路。

COMP 的主要特性包括：

- 比较器滞回阈值可配：0/20/60/120 mV
- 比较器输出极性可配置。
- 每个比较器均可灵活选择输入，正输入和负输入均可配置。
 - 提供多个 I/O 引脚供正/负输入选择。

- 比较器输出可作为 TIM1 的输入保护信号。
- 支持数字滤波功能。

3.26 调试及跟踪接口

内嵌 ARM 的 SW-DP 接口，可以实现串行线 SWDIO/SWCLK 调试接口。

3.27 96 位 UID

96 位的产品唯一身份标识（UID）对任意一颗芯片，在任何情况下都是唯一的。用户不能修改这个身份标识。按照用户不同的用法，该 UID 可以字节（8 位）、半字（16 位）或者全字（32 位）为单位进行读取。96 位 UID 适合以下应用：

- 用来作为序列号（例如 USB 字符序列号或者其他的终端应用）。
- 用来作为密码。在编写 Flash 时，将此唯一标识与软件加解密算法结合使用，提高代码在 Flash 存储器内的安全性。

4 电气性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。

注意：

- 请勿将芯片在该值或者其他任何超出该推荐值的条件下使用。
- 芯片的最大额定值请参考表 4-1 至表 4-3，超出最大额定值可能导致芯片永久性的损坏。
- 长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

表 4-1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}^{(1)}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ）	-0.3	3.6	V
$V_{IN}^{(1)}$	支持 5V-tolerant 的引脚上的输入电压	-0.3	5.8	
	不支持 5V-tolerant 的引脚上的输入电压	-0.3	$V_{DD}+0.3$	
$ V_{SSX}-V_{SS} ^{(1)}$	不同接地引脚之间的电压差	-	50	mV

(1). 工艺保证。

4.1.2 极限电流特性

表 4-2 极限电流特性

符号	描述	最大值	单位
$I_{VDD}^{(1)}$	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流） ⁽⁵⁾	220	mA
$I_{VSS}^{(1)}$	经过 V_{SS} 地线的总电流（流出电流） ⁽⁵⁾	207	
$I_{IO}^{(1)}$	任意 I/O 和控制引脚上的输出灌电流	25	
	任意 I/O 和控制引脚上的输出拉电流	20	
$I_{INJ(PIN)}^{(1)}$	引脚上的注入电流 ⁽²⁾⁽³⁾	-3/0	
$\Sigma I_{INJ(PIN)}^{(1)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	-30/0	

(1). 设计保证。

(2). 反向注入电流会干扰器件的模拟性能。

(3). 当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流，注入电流绝对不能超过规定范围。

(4). 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

(5). 所有的电源（ V_{DD} ， V_{DDA} ）和地（ V_{SS} ， V_{SSA} ）引脚必须始终连接到允许范围内的外部供电系统上。

4.1.3 极限温度特性

表 4-3 极限温度特性

符号	描述	最小值	最大值	单位
$T_{STG}^{(1)}$	储存温度范围	-65	150	°C
$T_J^{(1)}$	最大结温度	-40	125	°C

(1). 设计保证。

4.2 工作参数

4.2.1 推荐工作条件

表 4-4 推荐工作条件

符号	描述	最小值	最大值	单位
$f_{HCLK}^{(1)}$	内部 AHB 时钟频率	-	108	MHz
$f_{PCLK}^{(1)}$	内部 APB 时钟频率	-	108	
V_{DD}	标准工作电压	2.4	3.6	V
V_{DDA}	模拟工作电压 ⁽²⁾	2.4	3.6	V
$T^{(1)}$	工作温度	-40	105	°C

(1). 设计保证。

(2). V_{DDA} 可以大于小于等于 V_{DD} 。

4.2.2 上/下电速度工作条件

表 4-5 推荐上/下电速度工作条件

符号	参数	条件	最小值	最大值	单位
t_{VDD}	V_{DD} 上升速度	-40~105°C	6.3	640000	μs/V
	V_{DD} 下降速度	-40~105°C	5.4	640000	μs/V
t_{VDDA}	V_{DDA} 上升速度	-40~105°C	6.3	640000	μs/V
	V_{DDA} 下降速度	-40~105°C	5.4	640000	μs/V

4.2.3 可编程电压检测器特性

表 4-6 PVD 特性

符号	参数	挡位	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的检测电平选择 (V_{DDA} 上升沿) (-40°C ~105°C)	V_{PVD0}	2.18	2.28	2.492	V
		V_{PVD1}	2.539	2.656	2.792	
		V_{PVD2}	2.839	2.957	3.101	
		V_{PVD3}	3.132	3.265	3.54	
		V_{PVD4}	3.419	3.559	3.831	
		V_{PVD5}	3.72	3.861	4.142	
		V_{PVD6}	4.021	4.163	4.44	
		V_{PVD7}	4.311	4.463	4.763	
	可编程电压检测器的检测电平选择 (V_{DDA} 下降沿) (-40°C ~105°C)	V_{PVD0}	2.15	2.25	2.516	
		V_{PVD1}	2.428	2.536	2.669	
		V_{PVD2}	2.727	2.837	2.976	
		V_{PVD3}	3.019	3.145	3.448	
		V_{PVD4}	3.298	3.441	3.757	
		V_{PVD5}	3.599	3.743	4.057	
		V_{PVD6}	3.896	4.043	4.377	
		V_{PVD7}	4.189	4.347	4.677	

符号	参数	挡位	最小值	典型值	最大值	单位
$V_{PVDhyst}^{(1)}$	PVD 滞回	-	-	100	-	mV
$t_{PVD}^{(1)}$	生效时间	-	-	6.8	-	μs

(1). 设计保证。

4.2.4 BOR 特性

表 4-7 BOR 特性

符号	参数	挡位	最小值	典型值	最大值	单位
$V_{BOR}^{(1)}$	BOR 的检测电平选择 (V_{DDA} 上升沿) (-40°C~105°C)	V_{BOR1}	2.18	2.28	2.492	V
		V_{BOR2}	2.539	2.656	2.792	
		V_{BOR3}	2.839	2.957	3.101	
		V_{BOR4}	3.132	3.265	3.54	
		V_{BOR5}	3.419	3.559	3.831	
		V_{BOR6}	3.72	3.861	4.142	
		V_{BOR7}	4.021	4.163	4.44	
		V_{BOR8}	4.311	4.463	4.763	
	BOR 的检测电平选择 (V_{DDA} 下降沿) (-40°C~105°C)	V_{BOR1}	2.15	2.25	2.516	
		V_{BOR2}	2.428	2.536	2.669	
		V_{BOR3}	2.727	2.837	2.976	
		V_{BOR4}	3.019	3.145	3.448	
		V_{BOR5}	3.298	3.441	3.757	
		V_{BOR6}	3.599	3.743	4.057	
		V_{BOR7}	3.896	4.043	4.377	
		V_{BOR8}	4.189	4.347	4.677	
$V_{BORhyst}$	BOR 滞回	-	-	100	-	mV
$t_{BORRST}^{(2)}$	生效时间	-	-	6.8	-	μs

(1). BOR 监控 V_{DDA} 。

(2). 设计保证。

4.2.5 上/下电复位特性

表 4-8 上/下电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{POR/PDR}^{(1)(2)}$	上下电复位阈值	下降沿	-	2.0	-	V
		上升沿	-	2.108	-	V
$V_{PDRhyst}^{(2)}$	PDR 滞回	-	-	100	-	mV
$t_{RSTTEMPO}^{(2)}$	复位时间	-	-	4	-	ms

(1). PDR 和 POR 监控 V_{DDA} 。

(2). 设计保证。

4.2.6 内部参考电压

表 4-9 内部参考电压特性

符号	参数	条件	最小值	典型值 ⁽²⁾	最大值	单位
$V_{REFINT}^{(1)}$	内部参考电压	-40 ~ 105°C; $V_{DD}=V_{DDA}=2.4V\sim3.6V$	-	0.8	-	V
$Ripple_{REFINT}^{(3)}$	参考电压全温度范围波动	-40 ~ 105°C; $V_{DD}=V_{DDA}=2.4V\sim3.6V$	-2.71	-	2.57	%

(1). Trimming 完成后，多个样品实际测试结果。

(2). Trimming 的目标值。

(3). 对于 20°C 时的温度系数，多个样品实际测试结果。

4.2.7 工作电流特性

表 4-10 工作电流特性

符号	模式	条件	$V_{DD}=2.4V$			$V_{DD}=3.3V$			单位
			-40°C	25°C	105°C	-40°C	25°C	105°C	
I _{DD}	RUN-3	外设时钟全部开启； cache 禁用；预取禁用 SYSCLK=108 MHz （HSE-PLL）Flash 读取 3 个等待周期 ⁽¹⁾ 。	22182.7	22193.1	22592.4	22499.4	22472.3	22995.6	μA
	RUN-5	外设时钟全部关闭； cache 禁用；预取禁用 SYSCLK=108 MHz （HSE-PLL）Flash 读取 3 个等待周期。	14136.4	14179.4	14550.3	14348.2	14380.4	14811.1	μA
	RUN-6	外设时钟全部开启； cache 禁用；预取禁用 SYSCLK=64 MHz （HSE-PLL）Flash 读取 1 个等待周期。	16501.9	16533.7	16896.7	16725.3	16744.1	17172.7	μA
	RUN-7	外设时钟全部关闭； cache 禁用；预取禁用 SYSCLK=64 MHz （HSE-PLL）Flash 读取 1 个等待周期。	11682.9	11737.6	12058	11872.5	11929.9	12301.4	μA
	RUN-8	外设时钟全部开启； cache 禁用；预取禁用 SYSCLK=8 MHz （HSE）Flash 读取 0 个等待周期。	3191.4	3278.6	3482	3362.7	3472.4	3724.6	μA

符号	模式	条件	V _{DD} =2.4V			V _{DD} =3.3V			单位
			-40°C	25°C	105°C	-40°C	25°C	105°C	
	RUN-9	外设时钟全部关闭； cache 禁用；预取禁用 SYSClk=8 MHz (HSE)Flash 读取 0 个等待周期。	2597.3	2683.3	2864.6	2751.3	2864.4	3104.1	μA
I _{sleep}	SLEEP-1	外设时钟全部开启； cache 禁用；预取禁用 SYSClk=108 MHz （HSE- PLL）Flash 读取 3 个等待 周期；所有 IO 设置为 analog mode	15792.6	15804	16104.9	15996.4	16009.3	16379	μA
	SLEEP-2	外设时钟全部关闭； cache 禁用；预取禁用 SYSClk=108 MHz （HSE- PLL）Flash 读取 3 个等待 周期所有 IO 设置为 analog mode	7651.5	7708.7	7930.8	7813.3	7888	8166.9	μA
	SLEEP-3	外设时钟全部开启； cache 禁用；预取禁用 SYSClk=64 MHz （HSE- PLL）Flash 读取 1 个等待 周期，所有 IO 设置为 analog mode	9727.1	9769.5	10012.3	9901	9955.6	10256	μA
	SLEEP-4	外设时钟全部关闭； cache 禁用；预取禁用 SYSClk=64 MHz （HSE- PLL）Flash 读取 1 个等待 周期，所有 IO 设置为 analog mode	4857.7	4928.1	5119.2	5010.6	5101.6	5348.9	μA
	SLEEP-5	外设时钟全部开启， cache 禁用，预取禁用 SYSClk=8 MHz （HSE）， Flash 读取 0 个等待周期， 所有 IO 设置为 analog mode	1760.1	1831.2	1971.2	1904.6	2005.2	2203.4	μA
	SLEEP-6	外设时钟全部关闭， cache 禁用，预取禁用 SYSClk=8 MHz （HSE）， Flash 读取 0 个等待周期， 所有 IO 设置为 analog mode	1149.5	1224.3	1358	1291.1	1395.6	1587.1	μA
I _{stop}	STOP 模 式（LDO 正常工 作）	LSI、LSE 关闭 所有 IO 设置为 analog mode，IWDG 禁用，RTC 禁用	239.2	242.8	271.9	238.9	242.8	273.1	μA

符号	模式	条件	V _{DD} =2.4V			V _{DD} =3.3V			单位
			-40°C	25°C	105°C	-40°C	25°C	105°C	
I _{ip Stop}	STOP 模式 (LDO 低功耗模式)	LSI、LSE 关闭 所有 IO 设置为 analog mode, IWDG 禁用, RTC 禁用	8.9	8.1	23.6	9.2	8.4	24.8	μA
		LSI 开启、LSE 关闭 所有 IO 设置为 analog mode, IWDG 开启, RTC 禁用	9.5	8.8	24.3	9.8	9.1	25.5	μA
		LSI 关闭、LSE 开启 所有 IO 设置为 analog mode, IWDG 禁用, RTC 开启	10.9	9.1	24.7	11.2	9.4	25.9	μA

- (1). 外设时钟通过配置 RCC 的外设时钟使能寄存器中的对应位域开启或关闭; cache 通过配置寄存器位 FLASH_CACHE_CTRL.ICACHE_EN 禁止或使能; 预取通过配置寄存器位 FLASH_ACR.PRFTBE 禁止或使能; Flash 读取等待周期通过寄存器位域 FLASH_ACR.LATENCY[2:0]设置。

4.2.8 外部高速 (HSE) 时钟特性

表 4-11 HSE 振荡电路特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{crystal} ⁽¹⁾	振荡电路支持的晶体振荡器频率范围	-	8	-	24	MHz
R _F ⁽¹⁾	反馈电阻	配置 RCC_HSECTL.HSE_RESEL[1:0]	0	200	400	kΩ
T _{stb} ⁽¹⁾	振荡器启动稳定时间 ⁽²⁾	工作频率为 8MHz 时	-	-	4	ms
G _m ⁽¹⁾	振荡电路的跨导	V _{DD} =3.3V, C _{L1} /C _{L2} =12.5pF, 启动时, 由 RCC_HSECTL.HSE_GM[4:0]配置	1.4	-	5.2	mA/V
I _{DD} ⁽¹⁾	HSE 振荡器功耗	V _{DD} =3.3V, 工作频率为 8MHz 时	-	295	538	μA
C _{L1} /C _{L2} ⁽³⁾	推荐起振电容	-	10	12.5	20	pF

- (1). 设计保证
- (2). T_{stb} 指从 HSE 启动到输出稳定频率信号的时间。
- (3). C_{L1}/C_{L2} 起振电容与晶体负载电容 CL 和 PCB 寄生电容相关。

MCU 内部集成了一个 HSE 负反馈晶体振荡电路, 芯片外的起振推荐电路如下图。芯片内部振荡电路集成了 R_F。

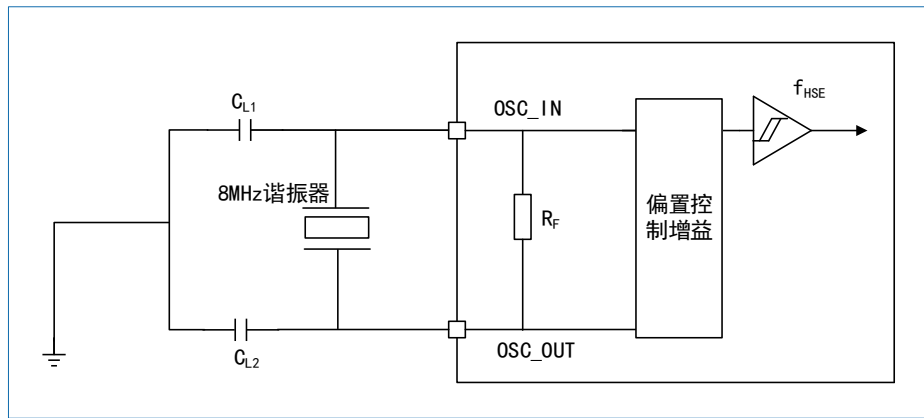


图 4-1 HSE 负反馈晶体振荡电路

HSEON 配置为 0 时，HSE 振荡电路关闭，OSC_IN 引脚可以当作时钟输入管脚，外部直接输入一个时钟信号，时钟信号要求如下。

表 4-12 HSE_OSC_IN 引脚外部时钟输入特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{HSE_OSC_IN}^{(1)}$	用户外部时钟源频率	-	8	-	24	MHz
DuCy ⁽¹⁾	占空比	-	40	-	60	%

(1). 设计保证。

4.2.9 外部低速（LSE）时钟特性

表 4-13 LSE 振荡电路特性

符号	参数	条件		最小值	典型值	最大值	单位
f _{crystal} ⁽¹⁾	振荡电路支持的晶体振荡器频率范围	-		-	32.768	-	kHz
R _F ⁽¹⁾	反馈电阻	-		-	35	-	MΩ
T _{stb} ⁽¹⁾	振荡器启动时间 ⁽²⁾	-		-	-	2000	ms
G _m ⁽¹⁾	振荡电路的跨导	V _{DD} =3.3V, C _{L1} /C _{L2} =12.5pF	RCC_RTCCR.LSEDRV[2:0]=000b	-	0.37	-	μA/V
			RCC_RTCCR.LSEDRV[2:0]=001b	-	0.86	-	
			RCC_RTCCR.LSEDRV[2:0]=010b	-	1.23	-	
			RCC_RTCCR.LSEDRV[2:0]=011b	-	1.91	-	
			RCC_RTCCR.LSEDRV[2:0]=100b	-	2.54	-	
			RCC_RTCCR.LSEDRV[2:0]=101b	-	3.13	-	
			RCC_RTCCR.LSEDRV[2:0]=110b	-	3.69	-	
			RCC_RTCCR.LSEDRV[2:0]=111b	-	4.73	-	
I _{DD(LSE)} ⁽¹⁾	LSE 振荡器功耗	正常工作: V _{DD} =3.3V		-	1801	3210	nA
C _{L1} /C _{L2} ⁽³⁾	推荐起振电容	-		10	12.5	20	pF

(1). 设计保证；

(2). T_{stb} 指从 LSE 启动到输出稳定频率信号的时间；

(3). C_{L1}/C_{L2} 起振电容与晶体负载电容 CL 和 PCB 寄生电容相关；

MCU 内部集成了一个 LSE 负反馈晶体振荡电路，芯片外的起振推荐电路如下图。芯片内部振荡电路集成了 R_F 。

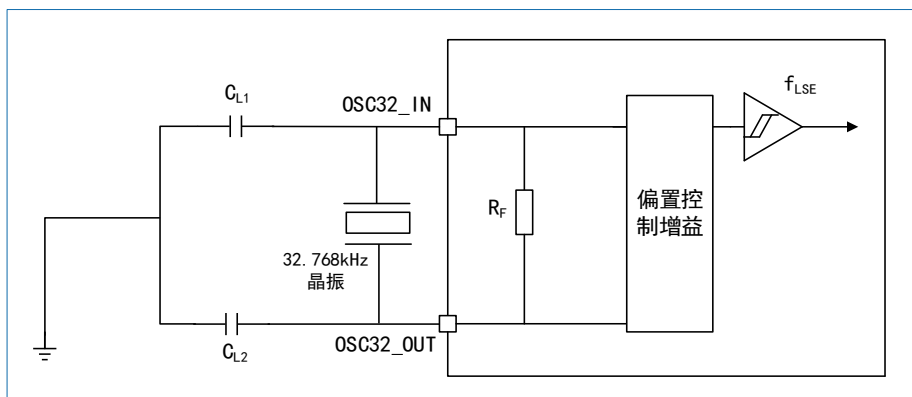


图 4-2 LSE 负反馈晶体振荡电路

LSEON 配置为 0 时，LSE 振荡电路关闭，OSC32_IN 引脚可以当作时钟输入管脚，外部直接输入一个时钟信号，时钟信号要求如下。

表 4-14 LSE_OSC32_IN 引脚外部时钟输入特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSE_OSC32_IN}^{(1)}$	外部时钟源频率	-	-	32.768	-	kHz
DuCy ⁽¹⁾	占空比	-	40	-	60	%

(1). 设计保证。

4.2.10 内部高速（HSI）时钟特性

表 4-15 HSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{HSI}^{(1)}$	出厂校准目标频率	-	-	32	-	MHz
DuCy ⁽¹⁾	占空比	-	45	-	55	%
ACC	振荡器精度	出厂校准，常温	-1	-	1	%
		软件校准， $T_A = -40 \sim +105^\circ\text{C}$	-2.5	-	2.5	
$T_{stb}^{(1)}$	振荡器启动时间	-	2.99	6.1	7.5	μs
$I_{DD}^{(1)}$	振荡器功耗	32MHz, $V_{DD}=3.3\text{V}$	76.33	106	150.58	μA

(1). 设计保证。

4.2.11 内部低速（LSI）时钟特性

表 4-16 LSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSI}^{(1)}$	出厂校准目标频率	-	-	40	-	kHz
ACC	振荡器精度	出厂校准，常温	-1	-	1	%
		出厂校准， $T_A = -40 \sim +105^\circ\text{C}$	-2.74	-	0.86	%
$T_{stb}^{(1)}$	振荡器启动时间	-	431.91	438.23	468.23	μs
$I_{DD}^{(1)}$	振荡器功耗	-	449.44	535.81	843.67	nA

(1). 设计保证。

4.2.12 PLL 特性

表 4-17 PLL 特性⁽¹⁾

符号	参数	最小值	典型值	最大值	单位
f_{PLL_IN}	输入时钟频率	4	-	24	MHz
	输入时钟占空比	-	50	-	%
f_{PLL_OUT}	输出时钟频率	16	-	108	MHz
t_{LOCK}	锁相时间	-	100	200	μs

(1). 设计保证。

4.2.13 GPIO 输入时钟

表 4-18 GPIO 输入时钟特性

符号	参数	最小值	典型值	最大值	单位
F_{Ext}	输入时钟频率	-	-	32	MHz
	输入时钟占空比	50	-	60	%

4.2.14 Flash 存储器特性

表 4-19 Flash 存储器特性^{(1) (2)}

符号	参数	最小值	典型值	最大值	单位
T_{PROG}	字写入时间	147.5	-	162.5	μs
T_{ERASE}	页擦除时间	2	-	3	ms
	整片擦除时间	30	-	40	ms
IDD_{PROG}	编程电流	-	-	2	mA
IDD_{ERASE}	页/片擦除电流	-	-	1.5	mA
IDD_{READ}	读电流	-	3.5	5.5	mA
N_{END}	擦写寿命	100	-	-	千次
T_{DR}	25°C 数据保存时间	100	-	-	年
	85°C 数据保存时间	20	-	-	

(1). 典型值是在 1.5V TT 工艺和温度 25°C 的条件下测得。

(2). 设计保证。

4.2.15 IO 输入引脚特性

表 4-20 IO 输入引脚直流特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IHys}	输入高电平	$V_{DD}=2.4V\sim 3.6V$	1.896	1.9	1.905	V
V_{ILys}	输入低电平	$V_{DD}=2.4V\sim 3.6V$	1.419	1.423	1.428	V
V_{hys}	施密特触发器电压迟滞	$V_{DD}=2.4V\sim 3.6V$	-	0.477	-	V
$I_{lk}^{(1)}$	输入漏电流	$V_{DD}=3.3V$	-633	-	700	nA
$R_{PU}^{(1)}$	上拉电阻	$V_{DD}=3.3V$	34.12	41.14	49.39	k Ω
$R_{PD}^{(1)}$	下拉电阻	$V_{DD}=3.3V$	33.89	40.76	48.14	k Ω

符号	参数	条件	最小值	典型值	最大值	单位
$C_{IO}^{(1)}$	I/O 引脚电容	$V_{DD}=3.3V$	-	-	1.1	pF

(1). 设计保证。

4.2.16 IO 输出引脚特性

表 4-21 IO 引脚输出直流特性⁽¹⁾

符号	参数	IO 是否支持 5V 耐受(FT)	条件		最小值 (mA)	典型值 (mA)	最大值 (mA)
			V_{DD} 电压 (V)	$V_{OH} (min) / V_{OL} (max)$ 电压 (V)			
I_{OH}	拉电流	FT	2.4	1.8V	11.13	17.07	24.02
			3.3	2.7V	16.30	24.25	33.81
		非 FT	2.4	1.8V	6.771	10.59	14.87
			3.3	2.7V	10.05	15.31	21.31
I_{OL}	灌电流	FT	2.4	0.4V	8.318	14.06	21.59
			3.3	0.4V	12.05	20.16	30.26
		非 FT	2.4	0.4V	7.278	12.30	18.89
			3.3	0.4V	10.55	17.64	26.48

(1). 设计保证。

表 4-22 IO 引脚输出交流特性⁽¹⁾

符号	参数	IO 是否支持 5V 耐受(FT)	条件		最小值 (ns)	典型值 (ns)	最大值 (ns)
			C_L	V_{DD} 电压 (V)			
t_R	输出低到高电平的上升时间	FT	$C_L=50pF$	2.4	2.623	3.988	6.419
				3.3	1.873	2.918	5.466
		非 FT	$C_L=50pF$	2.4	3.683	5.464	6.419
				3.3	2.568	4.01	6.205
t_F	输出高到低电平的下降时间	FT	$C_L=50pF$	2.4	2.287	3.467	5.458
				3.3	1.628	2.535	4.71
		非 FT	$C_L=50pF$	2.4	2.546	3.959	5.79
				3.3	1.809	2.826	4.532

(1). 设计保证。

4.2.17 NRST 复位管脚特性

NRST 管脚内部集成了一个上拉电阻，外围可以不接任何电路，也可以外接 RC 电路（参见图 4-3）。NRST 管脚外接滤波电容是为了抗干扰，避免一些噪声造成芯片复位。用户必须确保 NRST 管脚的输入低电平的值能够低于 V_{IL} 最大值（参见表 4-20），否则复位将会被忽略。

表 4-23 NRST 引脚输入特性

符号	参数	最小值	典型值	最大值	单位
$T_{Noise}^{(1)}$	低电平被忽略时间	161.9	253.8	321.3	ns
R_{PU}	上拉电阻	-	10	-	k Ω

(1). 设计保证。

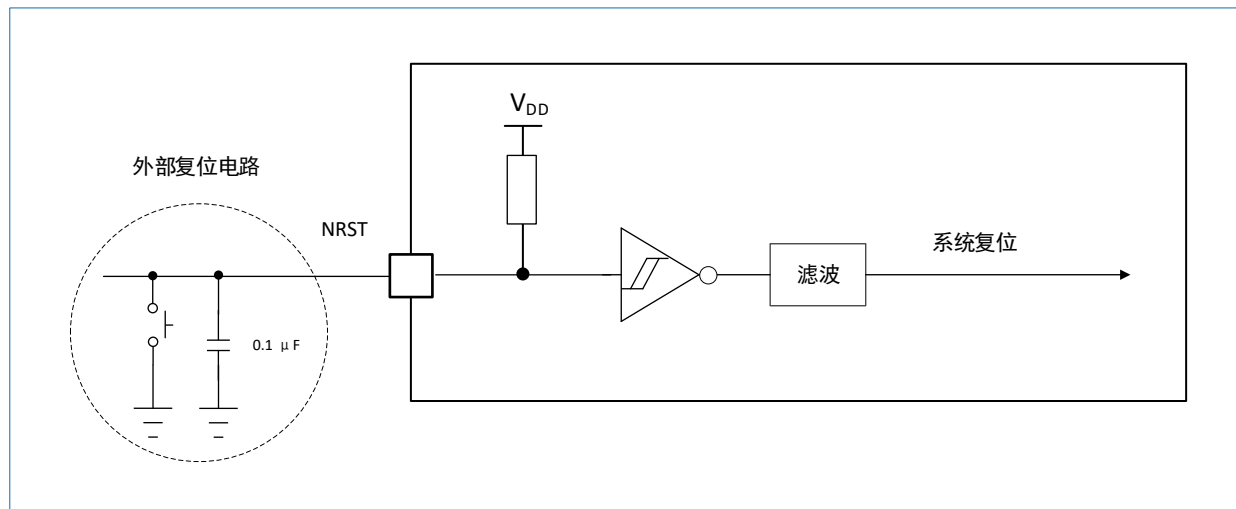


图 4-3 推荐 NRST 引脚复位电路

4.2.18 TIM 计数器特性

表 4-24 TIM 特性

符号	参数	条件	最小值	最大值	单位
$f_{EXT}^{(1)}$	定时器输出频率	$f_{TIMxCLK}^{(2)}$	-	$f_{TIMxCLK}/2$	MHz

(1). 设计保证。

(2). $f_{TIMxCLK}$ 的最大值为 108MHz。

4.2.19 串行外设接口（SPI）特性

表 4-25 SPI 特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
f_{SCK} ($1/t_{C(SCK)}$)	SPI 时钟频率	主模式	-	50	MHz
		从模式	$V_{DD}=3.3V, C_{LOAD}=30pF$	30	
			$V_{DD}=2.4V, C_{LOAD}=30pF$	27	
$t_{r(SCK)}$	SPI 时钟上升时间	$V_{DD}=3.3V, C_{LOAD}=30pF$	-	4.9	ns
		$V_{DD}=2.4V, C_{LOAD}=30pF$	-	6.8	ns
$t_{f(SCK)}$	SPI 时钟下降时间	$V_{DD}=3.3V, C_{LOAD}=30pF$	-	4.9	ns
		$V_{DD}=2.4V, C_{LOAD}=30pF$	-	6.8	ns
$t_{w(SCKH)}$ $t_{w(SCKL)}$	SCK 高和低的时间	主模式, PCLK=32MHz, 4 分频	$2t_{pclk}-1$	$2t_{pclk}+1$	ns
		主模式, PCLK=32MHz, 3 分频	$t_{pclk}+t_{hclk}/2-1$	$2*t_{pclk}-t_{hclk}/2+1$	ns
$t_{su(MI)}$	数据输入建立时间	主模式	$V_{DD}=3.3V, C_{LOAD}=30pF$	1.7	ns
			$V_{DD}=2.4V, C_{LOAD}=30pF$	1.8	ns
$t_h(MI)$			$V_{DD}=3.3V, C_{LOAD}=30pF$	0.9	ns

符号	参数	条件		最小值	最大值	单位
	数据输入保持时间	主模式	V _{DD} =2.4V, C _{LOAD} = 30 pF	0.9	-	ns
t _{v(MO)}	数据输出有效时间	主模式 (使能边沿之后)	V _{DD} =3.3V, C _{LOAD} = 30 pF	-	4.2	ns
			V _{DD} =2.4V, C _{LOAD} = 30 pF	-	4.3	ns
t _{h(MO)}	数据输出保持时间	主模式 (使能边沿之后)	V _{DD} =3.3V, C _{LOAD} = 30 pF	-0.2	-	ns
			V _{DD} =2.4V, C _{LOAD} = 30 pF	-0.3	-	ns
t _{SU(NSS)}	NSS 建立时间	从模式		1t _{plk}	-	ns
t _{h(NSS)}	NSS 保持时间	从模式		1t _{plk}	-	ns
t _{SU(SI)}	数据输入建立时间	从模式	V _{DD} =3.3V, C _{LOAD} = 30 pF	1.1	-	ns
			V _{DD} =2.4V, C _{LOAD} = 30 pF	1.1	-	ns
t _{h(SI)}	数据输入保持时间	从模式	V _{DD} =3.3V, C _{LOAD} = 30 pF	2	-	ns
			V _{DD} =2.4V, C _{LOAD} = 30 pF	2	-	ns
t _{v(SO)}	数据输出有效时间	从模式 (使能边沿之后)	V _{DD} =3.3V, C _{LOAD} = 30 pF	-	13.3	ns
			V _{DD} =2.4V, C _{LOAD} = 30 pF	-	15.5	ns
t _{h(SO)}	数据输出保持时间	从模式 (使能边沿之后)	V _{DD} =3.3V, C _{LOAD} = 30 pF	10.9	-	ns
			V _{DD} =2.4V, C _{LOAD} = 30 pF	13	-	ns

(1). 设计保证。

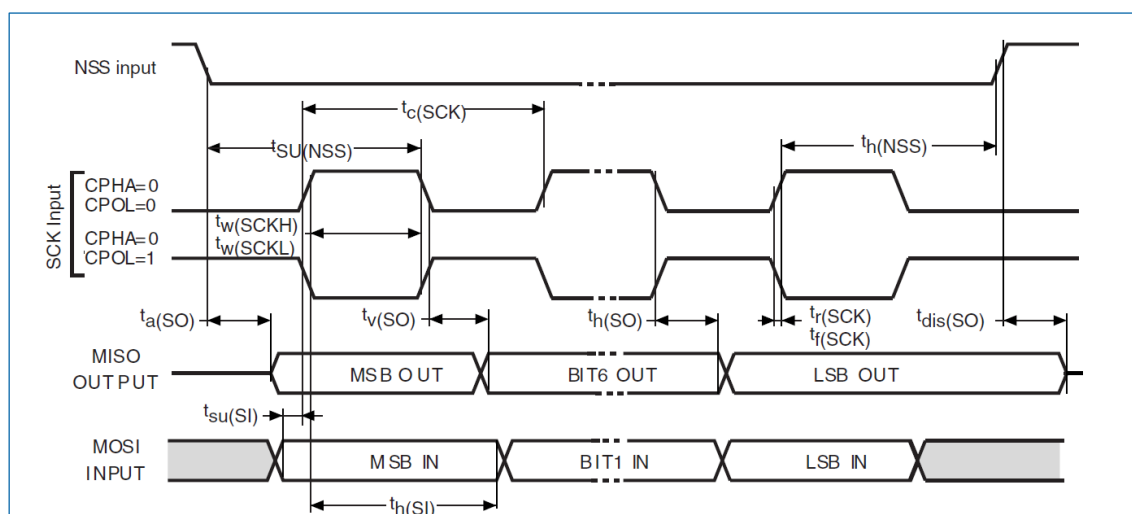


图 4-4 SPI 时序图(从模式且 CPHA=0)

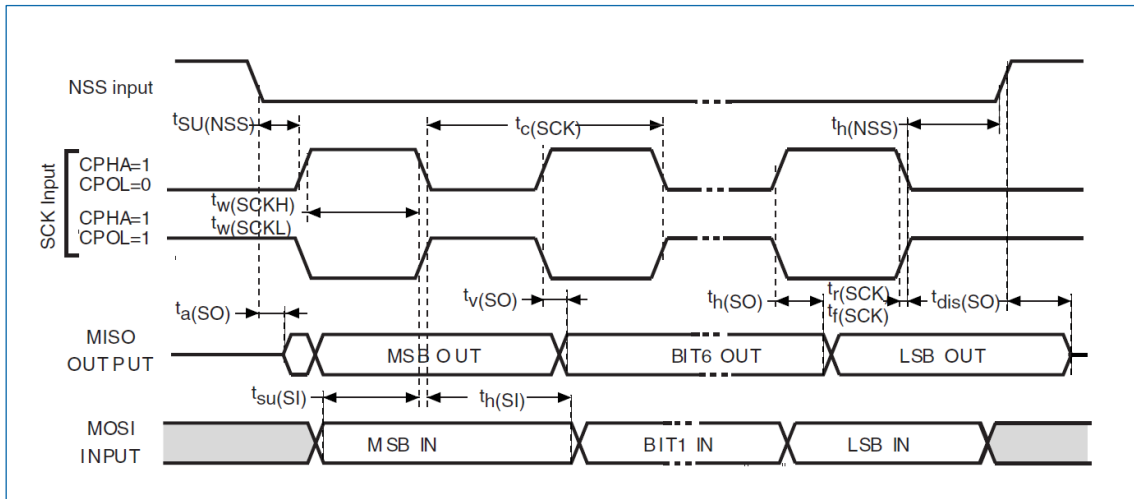


图 4-5 SPI 时序图(从模式且 CPHA=1)

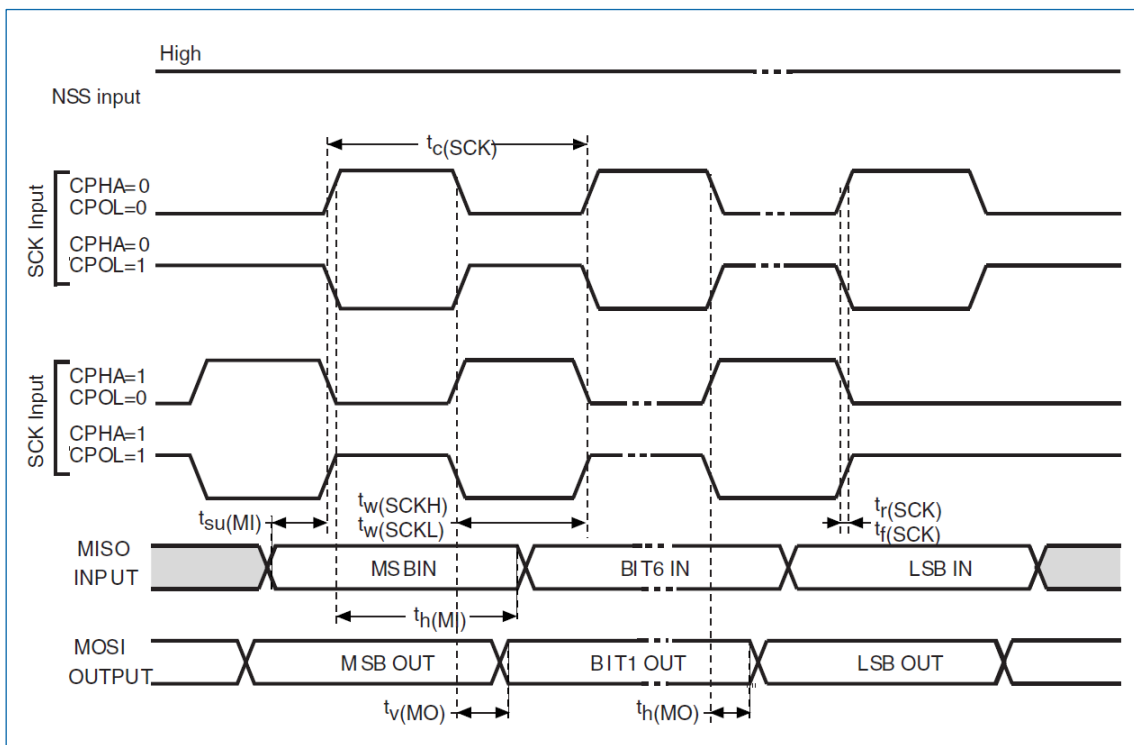


图 4-6 SPI 时序图(主模式)

4.2.20 ADC 特性

表 4-26 ADC 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DDA}	ADC 开启时的模拟电源电压	-	2.4	-	3.6	V
V_{REFP}	正参考电压	-	2.4	-	3.6	V
V_{REFN}	负参考电压	-	0	0	0.1	V
f_{ADC}	ADC 时钟频率	$2.4V \leq V_{DDA} < 3.6V$	-	-	32	MHz
$f_s^{(1)}$	采样频率	$f_{ADC} = 32MHz$	-	-	1.52	MSPS
$f_{TRIG}^{(1)}$	外部触发频率	$f_{ADC} = 32MHz$	-	-	1.33	MHz
		$f_{ADC} = 32MHz$	-	-	24	Cycles
$V_{AIN}^{(1)}$	转换电压范围	-	V_{REFN}	-	V_{REFP}	V
$R_{AIN}^{(1)}$	外部输入阻抗	-	-	-	参见表	kΩ

符号	描述	条件	最小值	典型值	最大值	单位
					4-27	
R _{ADC} ⁽¹⁾	采样开关电阻	V _{DDA} =2.4V	-	-	6.244	kΩ
		V _{DDA} =3.3V	-	-	3.765	kΩ
C _{ADC} ⁽¹⁾	采样保持电容	-	-	4	5	pF
Jitter _{ADC} ⁽¹⁾	ADC 触发抖动	f _{ADC} = f _{HSI}	-	1	-	Cycles
t _{STAB} ⁽¹⁾	启动时间	-	0.8	-	-	μs
t _{LATENCY} ⁽¹⁾	触发转换延迟时间	HSI 作为 f _{ADC} 的时钟源 (异步时钟模式)	-	1*t _{PCLK} +3 *t _{ADCCLK}	-	μs
		PCLK 作为 f _{ADC} 的时钟源 (同步时钟模式)	-	1*t _{PCLK} +1 *t _{ADCCLK}	-	μs
t _s ⁽¹⁾	采样时间	-	5.5	-	239.5	Cycles
t _{conv} ⁽¹⁾	总转换时间(包括采样时间)	12 位分辨率	18	-	252	Cycles
W _{LATENCY} ⁽¹⁾	数据寄存器就绪时间	HSI 作为 f _{ADC} 的时钟源 (异步时钟模式)	-	4*t _{PCLK}	-	μs
		PCLK 作为 f _{ADC} 的时钟源 (同步时钟模式)	-	2*t _{PCLK}	-	μs

(1). 设计保证。

最大的输入阻抗 R_{AIN}的计算公式需满足：

$$R_{AIN} < \frac{T_s}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

其中，N（分辨率）取值为 12，Ts 是 ADC 的采样周期数。

允许误差低于 1/4LSB（Least Significant Bit, LSB）。

表 4-27 输入阻抗最大值列表

工作频率（f _{ADC} ）	模拟供电电压（V _{DDA} ）	输入阻抗最大值表格链接
32 MHz	3.3V	表 4-28
24 MHz	3.3V	表 4-29
16 MHz	3.3V	表 4-30
12 MHz	3.3V	表 4-31
8 MHz	3.3V	表 4-32
32 MHz	2.4V	表 4-33
24 MHz	2.4V	表 4-34
16 MHz	2.4V	表 4-35
12 MHz	2.4V	表 4-36
8 MHz	2.4V	表 4-37

表 4-28 $f_{ADC}=32\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.17	不支持
8.5	0.27	1.712
13.5	0.42	4.933
19.5	0.61	8.799
28.5	0.89	14.598
41.5	1.30	22.974
71.5	2.23	42.304
239.5	7.48	150.552

表 4-29 $f_{ADC}=24\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.23	0.960
8.5	0.35	3.537
13.5	0.56	7.833
19.5	0.81	12.987
28.5	1.19	20.719
41.5	1.73	31.888
71.5	2.98	57.661
239.5	9.98	201.991

表 4-30 $f_{ADC}=16\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.34	2.054
8.5	0.53	5.920
13.5	0.84	12.363
19.5	1.22	20.095
28.5	1.78	31.693
41.5	2.59	48.445
71.5	4.47	87.105
239.5	14.97	303.600

表 4-31 $f_{ADC}=12\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.46	4.416
8.5	0.71	9.571
13.5	1.13	18.162
19.5	1.63	28.471
28.5	2.38	43.935
41.5	3.46	66.272
71.5	5.96	117.818
239.5	19.96	406.478

表 4-32 $f_{ADC}=8\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.69	9.141
8.5	1.06	16.873
13.5	1.69	29.760
19.5	2.44	45.224
28.5	3.56	68.420
41.5	5.19	101.925
71.5	8.94	179.244
239.5	29.94	612.234

表 4-33 $f_{ADC}=32\text{MHz}$, $V_{DDA}=2.4\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.17	不支持
8.5	0.27	不支持
13.5	0.42	2.454
19.5	0.61	6.320
28.5	0.89	12.119
41.5	1.30	20.495
71.5	2.23	39.825
239.5	7.48	148.073

表 4-34 $f_{ADC}=24\text{MHz}$, $V_{DDA}=2.4\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.23	不支持
8.5	0.35	1.058
13.5	0.56	5.354
19.5	0.81	10.508
28.5	1.19	18.240
41.5	1.73	29.409
71.5	2.98	55.182
239.5	9.98	199.512

表 4-35 $f_{ADC}=16\text{MHz}$, $V_{DDA}=2.4\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.34	0.843
8.5	0.53	4.709
13.5	0.84	11.153
19.5	1.22	18.885
28.5	1.78	30.483
41.5	2.59	47.235
71.5	4.47	85.895
239.5	14.97	302.390

表 4-36 $f_{ADC}=12\text{MHz}$, $V_{DDA}=2.4\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.46	3.206
8.5	0.71	8.361
13.5	1.13	16.952
19.5	1.63	27.261
28.5	2.38	42.725
41.5	3.46	65.062
71.5	5.96	116.608
239.5	19.96	405.268

表 4-37 $f_{ADC}=8\text{MHz}$, $V_{DDA}=2.4\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值($k\Omega$)
5.5	0.69	7.931
8.5	1.06	15.663
13.5	1.69	28.550
19.5	2.44	44.014
28.5	3.56	67.209
41.5	5.19	100.715
71.5	8.94	178.034
239.5	29.94	611.024

表 4-38 ADC 精度

符号	参数 ⁽³⁾	测试条件 ⁽²⁾	最小值	最大值	单位
ET	总不可调整误差	$f_{ADC}=32\text{MHz}$	-3	3	LSB
EO	偏移误差	$\text{SYSCLK}=108\text{MHz}$	1	3	
EG	增益误差	$V_{DD}=V_{DDA}=3.3\text{V}$	-4	-1	
ED ⁽¹⁾	微分线性误差	输入阻抗 $<1k\Omega$	-1.5	1.5	
EL ⁽¹⁾	积分线性误差	ADC 校准后测试	-3	+3	

(1). 设计保证。

(2). 全温度多样品测试结果。

(3). 参数说明如下：

- 总不可调整误差：实际传递曲线与理想传递曲线之间的最大偏差。
- 偏移误差：第一次实际转换与第一次理想转换之间的偏差。
- 增益误差：最后一次理想转变与最后一次实际转变之间的偏差。
- 微分线性误差：实际步距与理想步距之间的最大偏差。
- 积分线性误差：任何实际过渡与终点相关线之间的最大偏差。

说明：

- ADC 直流精度值在内部校准后测量。

- ADC 精度与负注入电流：应避免在任何标准（非鲁棒）模拟输入引脚上注入负电流，因为这会显著降低在另一个模拟输入引脚上执行转换的精度。建议在可能注入负电流的标准模拟引脚上加一个肖特基二极管（引脚对地）。
- 在有限的 V_{DDA} 、频率和温度范围内可以获得更好的 ADC 性能。
- 数据基于表征结果，未在生产中测试。

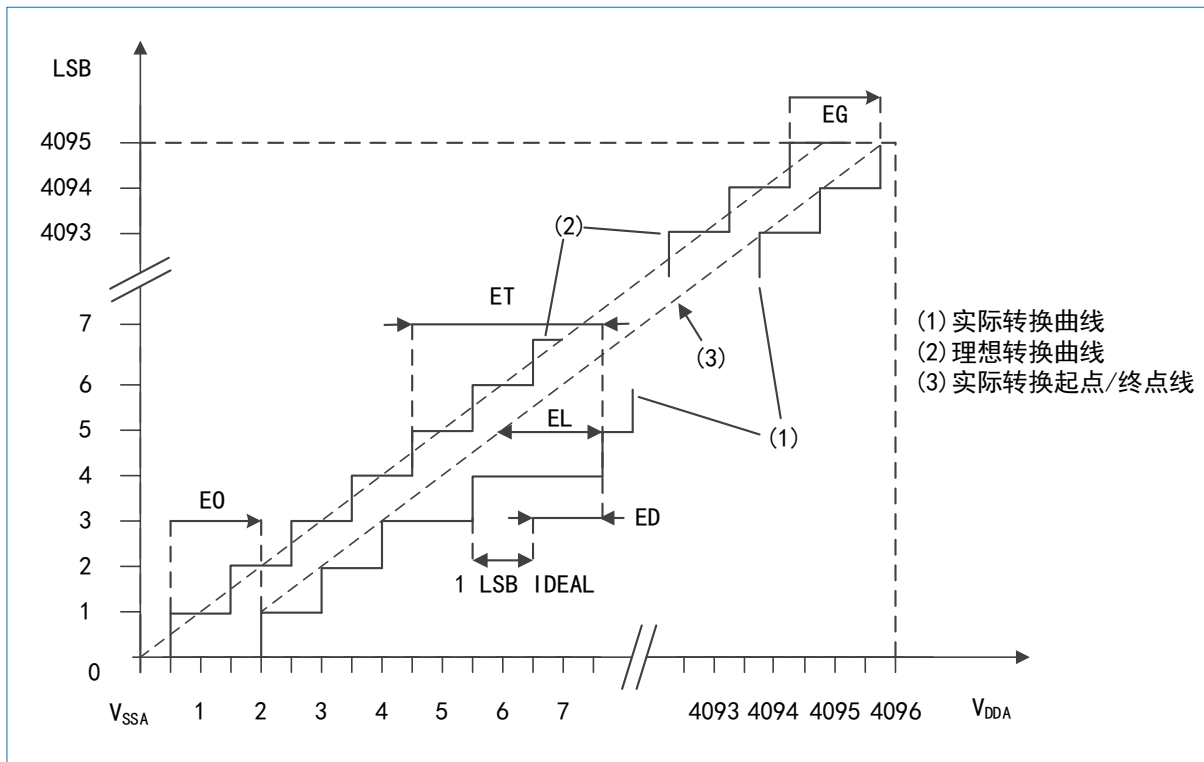


图 4-7 ADC 精度特征

说明：EO、ET、EG、EL、ED 所表示的参数描述，请参见表 4-38。

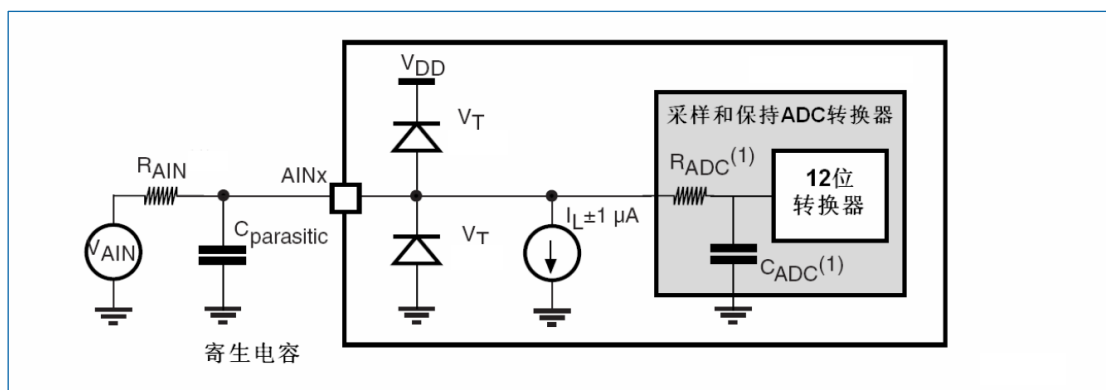


图 4-8 ADC 的典型连接图

(1) R_{ADC} 和 C_{ADC} 值的 ADC 特征见表 4-26。

$C_{parasitic}$ 等于 PCB 电容（取决于焊接和 PCB 布局质量）加上 pad 电容（大约 7 pF）。切向值过高会降低转换精度。为了弥补这一点，应尽量减少 f_{ADC} 。

ADC 采样的 PCB 设计推荐：电源去耦应按“5 典型电路”进行。为了保证 ADC 转换精度，电容器推荐使用 0.1 μ F 陶瓷电容，并尽可能靠近芯片放置。

4.2.21 温度传感器特性

表 4-39 温度传感器特性

符号	参数	条件	最小值	典型值	最大值	单位
T_L	温度传感器线性误差	-40°C~105°C	-	-	±4	°C

4.2.22 电压比较器（COMP）特性

表 4-40 COMP 特性

符号	描述	条件	最小值	典型值	最大值	单位
$V_{DDA}^{(1)}$	模拟电源电压	-	2.4	-	3.6	V
$V_{com}^{(1)}$	输入共模电压	-	0.2	-	V_{DDA}	V
$V_{os}^{(1)}$	失调电压	$V_{DDA}=3.3V$, $V_{com}=2.5V$ 无迟滞	-12	-	12	mV
V_{hy}	滞回电压	无迟滞	-	0	-	mV
		挡位 1	-	20	-	
		挡位 2	-	60	-	
		挡位 3	-	120	-	
I_{OP}	工作电流 ($V_{DD}=3.6V$)	输出高电平	29.56	52.67	85.64	μA
		输出低电平	17.83	34.31	58.84	
$T_{dly}^{(1)}$	输出延迟 (无迟滞)	上升沿	31	131	324	ns
		下降沿	12	33	191	

(1). 设计保证。

5 典型电路

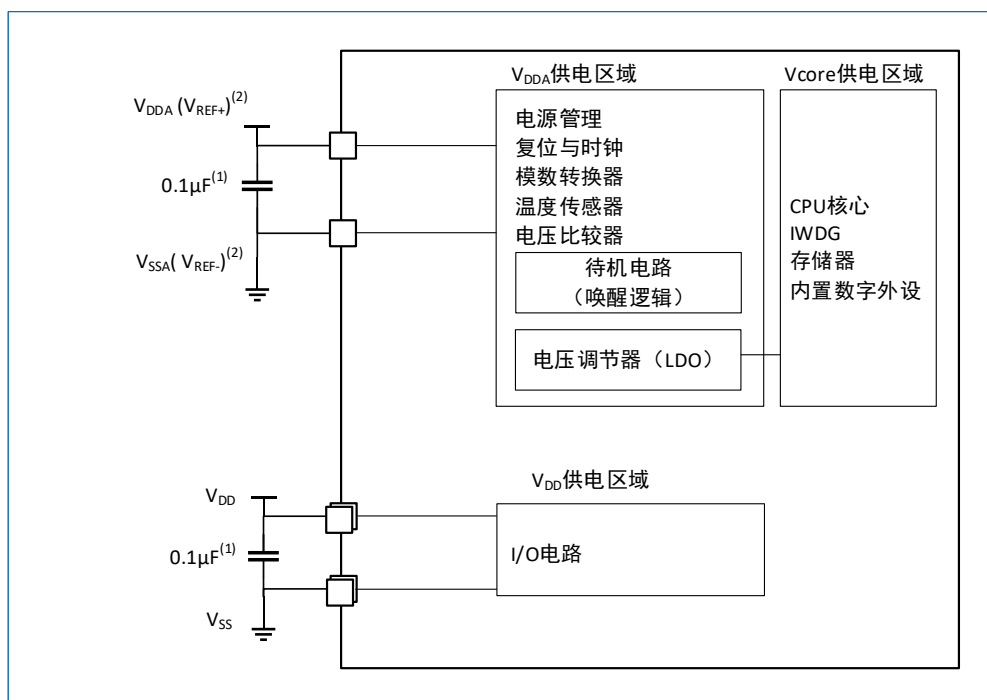


图 5-1 电源供电

注意：

- (1). V_{DD} 和 V_{DDA} 电源引脚**必须**外接滤波电容到各自的地端，且滤波电容尽量靠近相应引脚，外接电容值为 $0.1\mu F$ ；否则将影响器件运行的稳定性。
- (2). V_{REF-} 和 V_{REF+} 在芯片内部分别连接至了 V_{SSA} 和 V_{DDA} 。

图 5-1 中的电源说明：

- V_{DD} ：芯片的工作电压，为 I/O 和内部调压器供电。
 - V_{DD} ：2.4 V~3.6 V
- V_{DDA} ：模拟电源，为图 5-1 中所列模拟模块供电。
 - V_{DDA} ：2.4 V~3.6 V
- V_{Core} ： V_{Core} 域的电压，它由 LDO 产生。

6 引脚定义

HK32F403 提供了 LQFP48、QFN48、LQFP44、LQFP32、QFN32、QFN28 以及 TSSOP20 封装，各封装的引脚定义如下所示。

6.1 LQFP48 封装

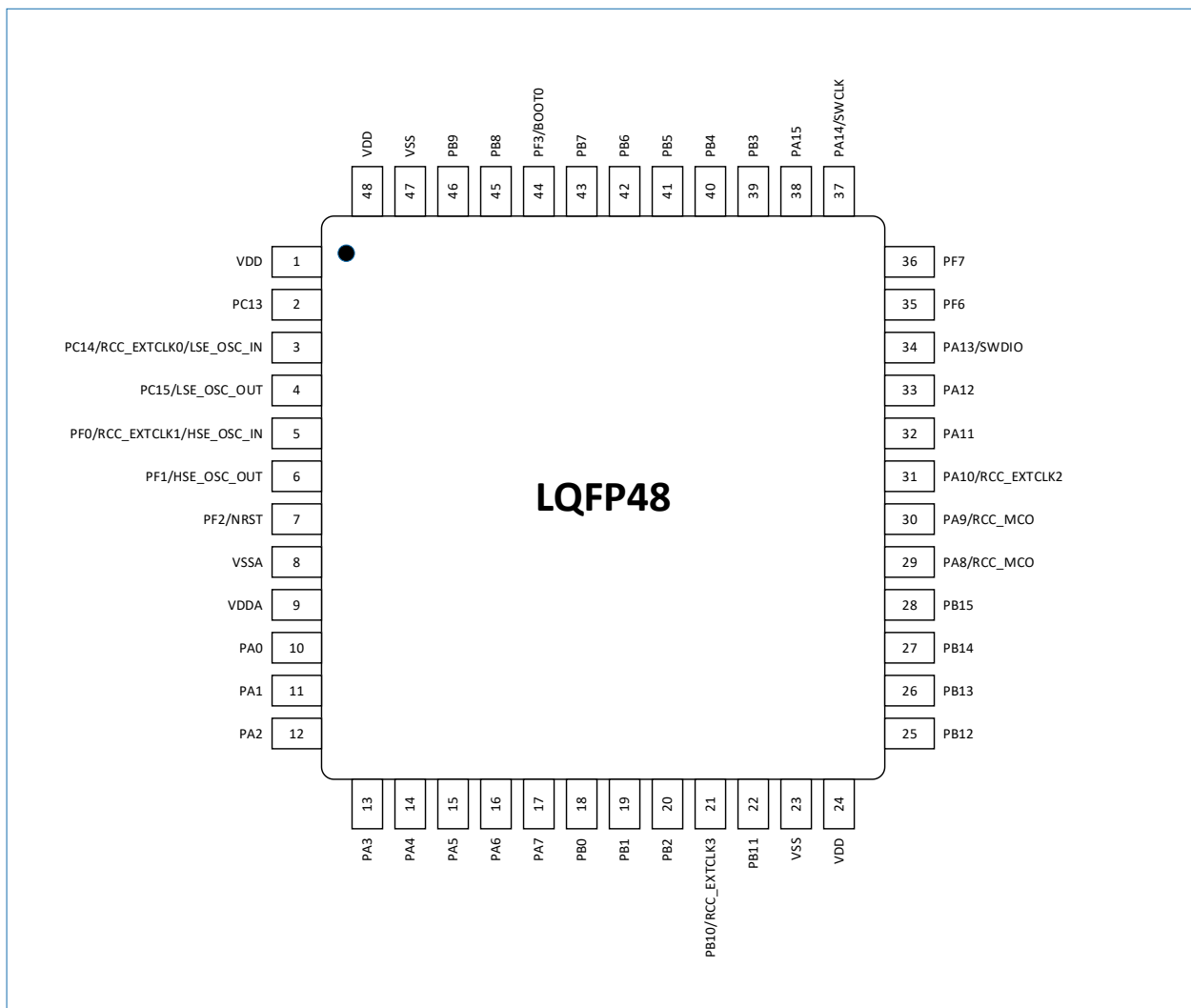


图 6-1 LQFP48 封装

6.2 QFN48 封装

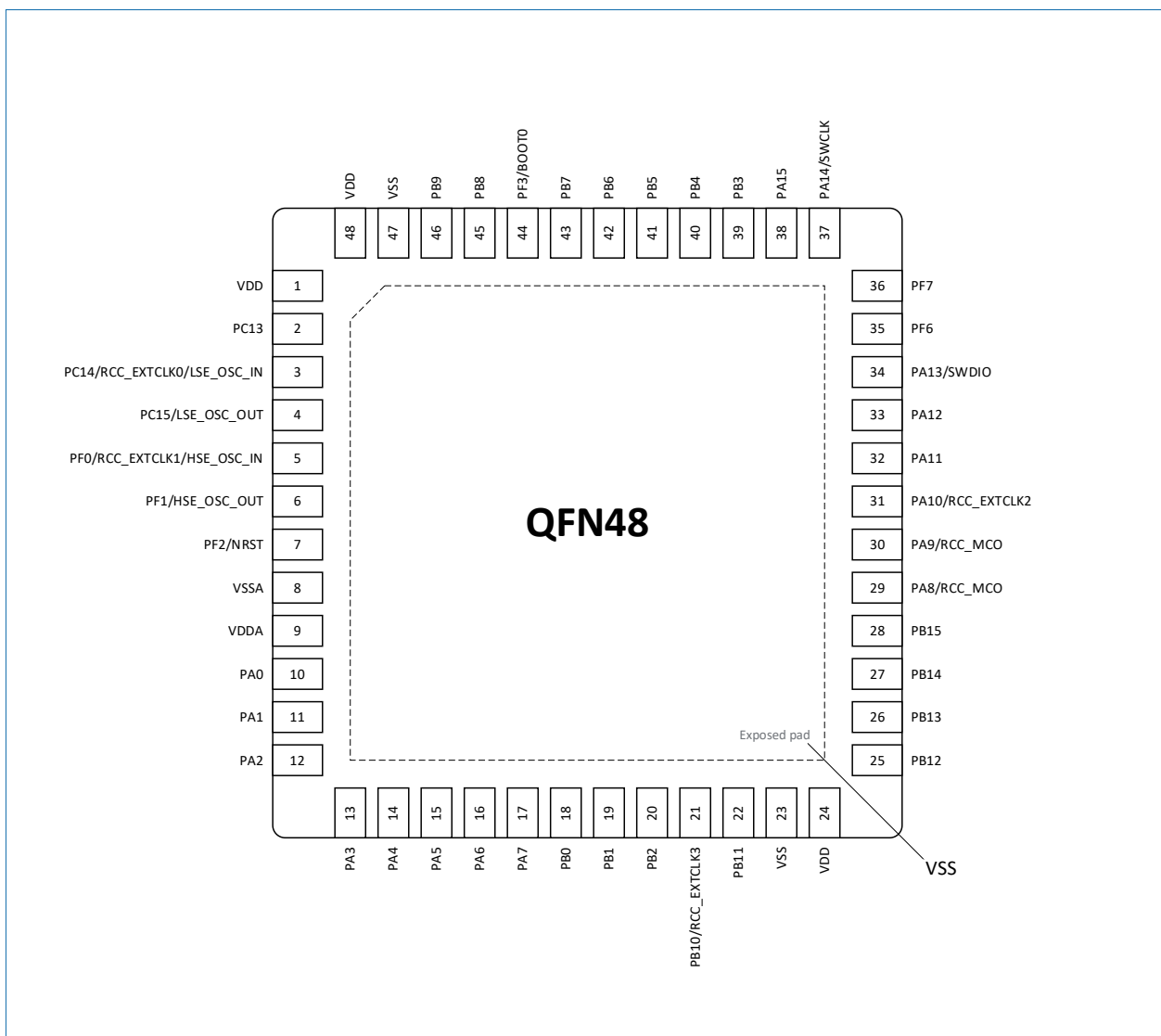


图 6-2 QFN48 封装

6.3 LQFP44 封装

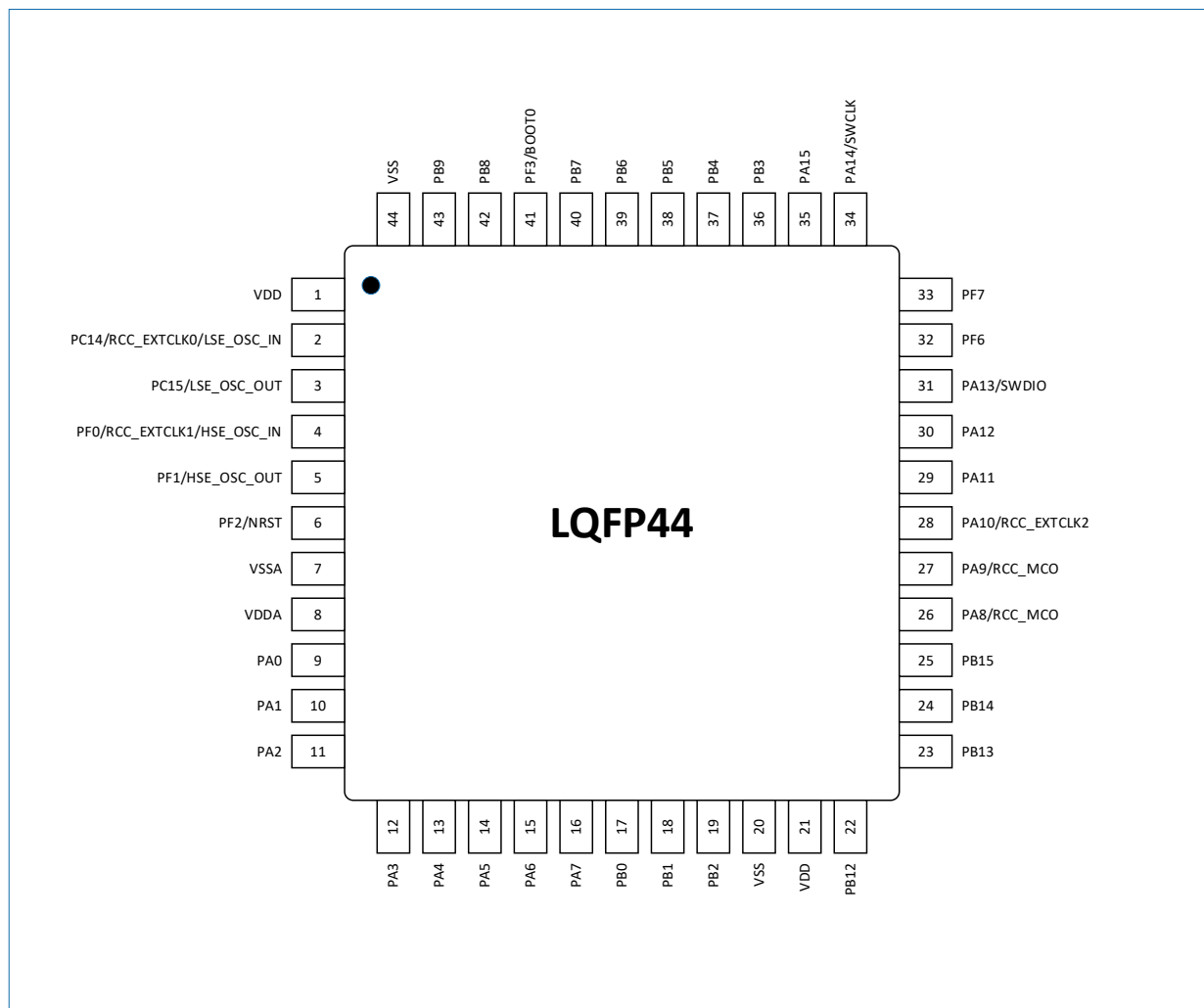


图 6-3 LQFP44 封装

6.4 LQFP32 封装

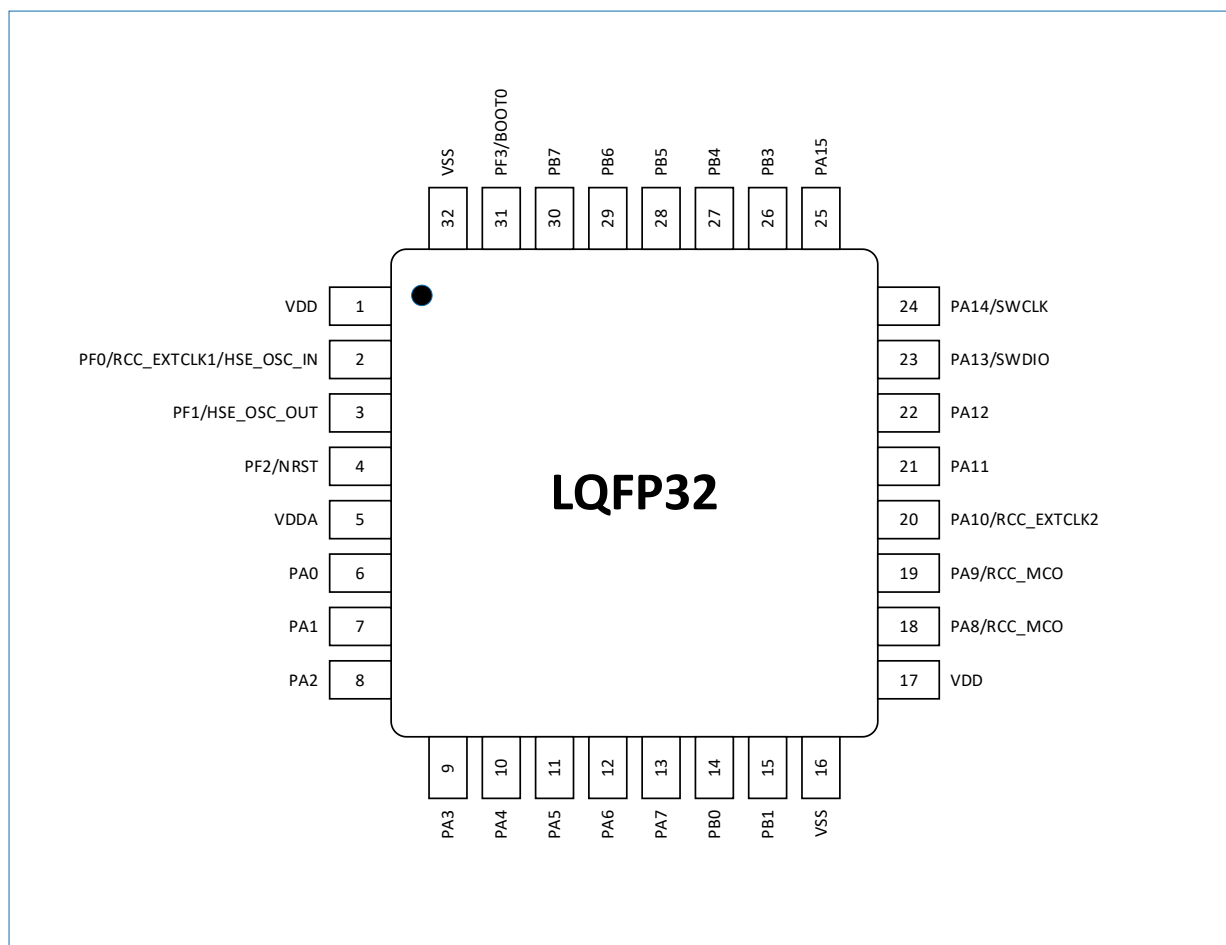


图 6-4 LQFP32 封装

6.5 QFN32 封装

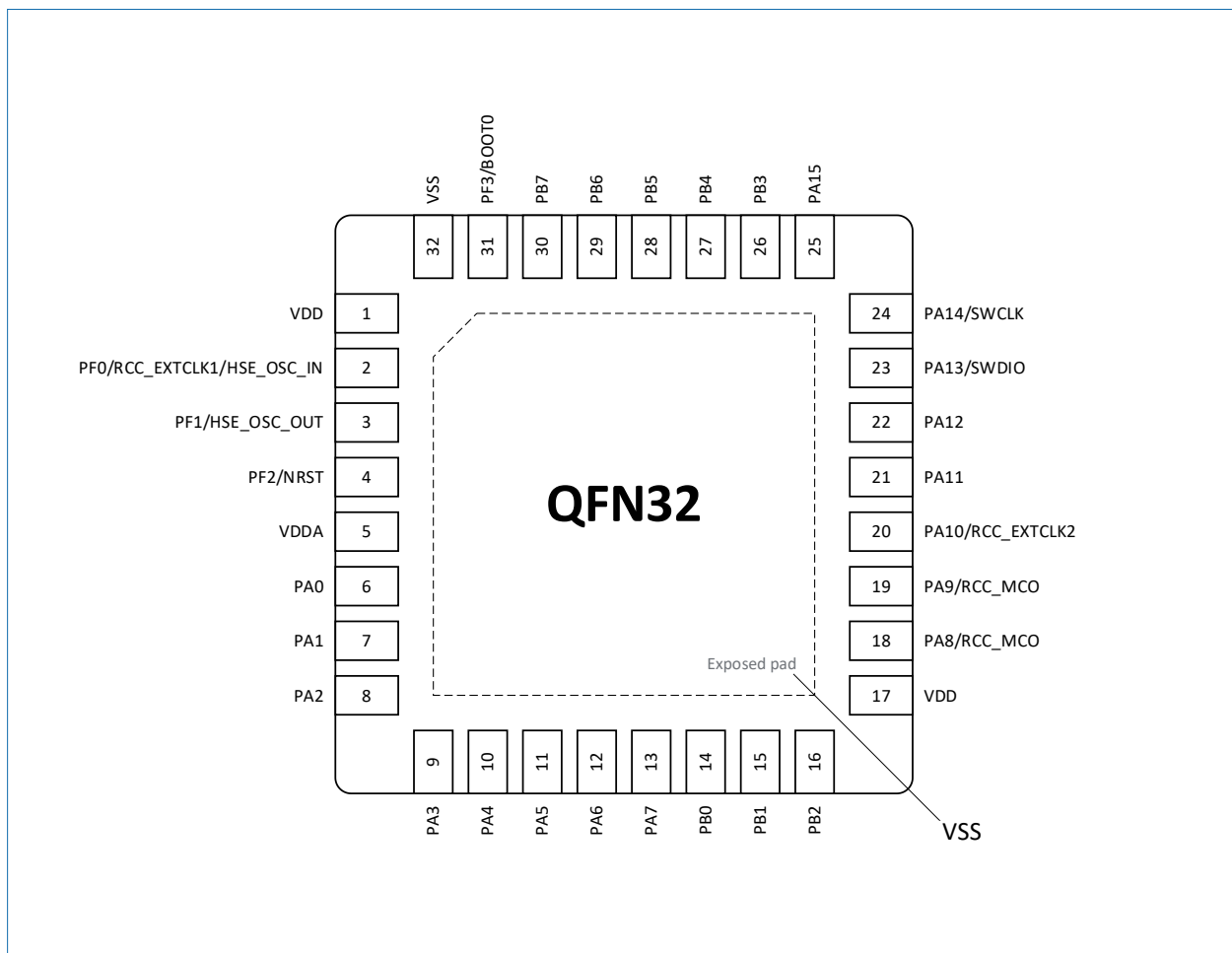


图 6-5 QFN32 封装

6.6 QFN28 封装

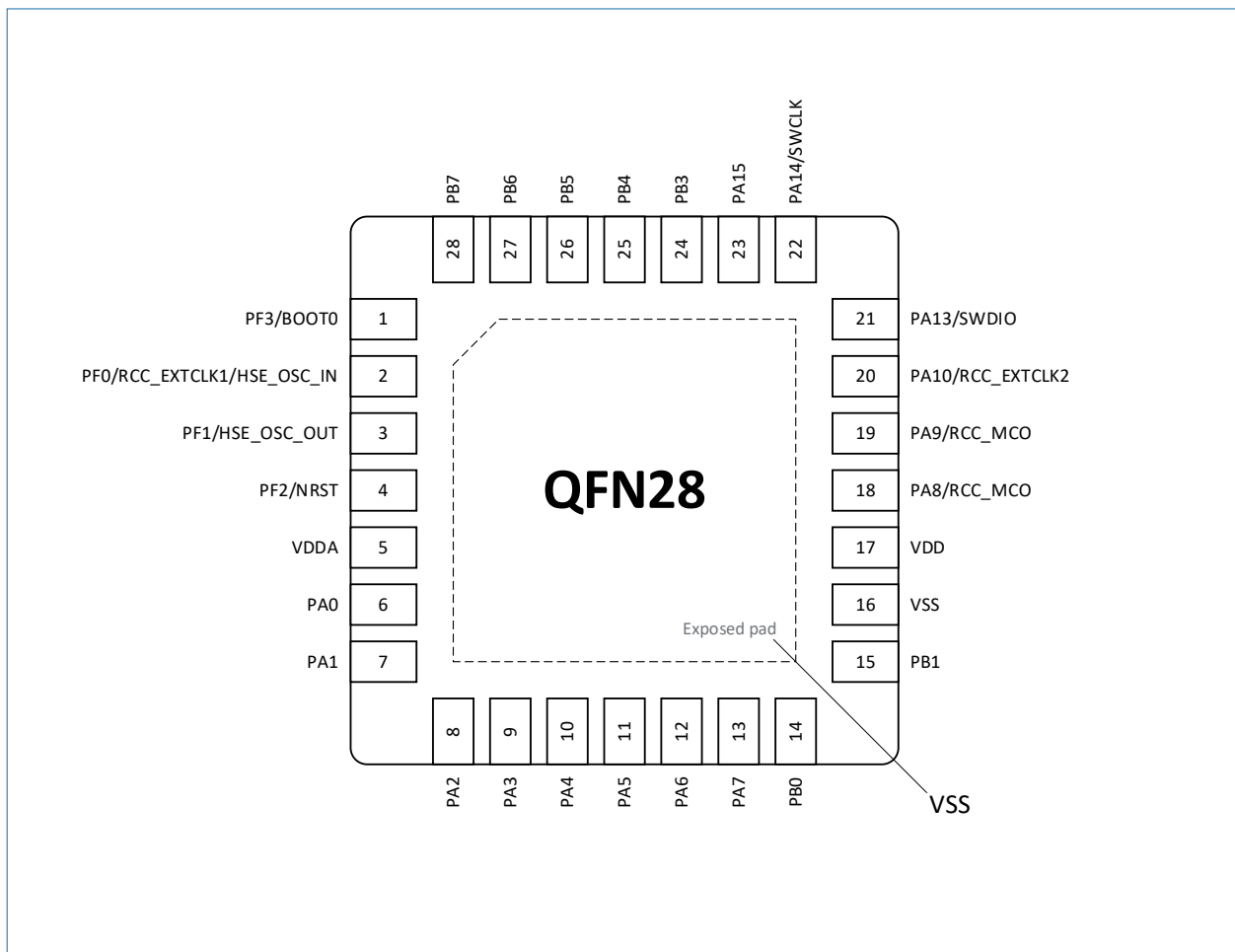


图 6-6 QFN28 封装

6.7 TSSOP20 封装

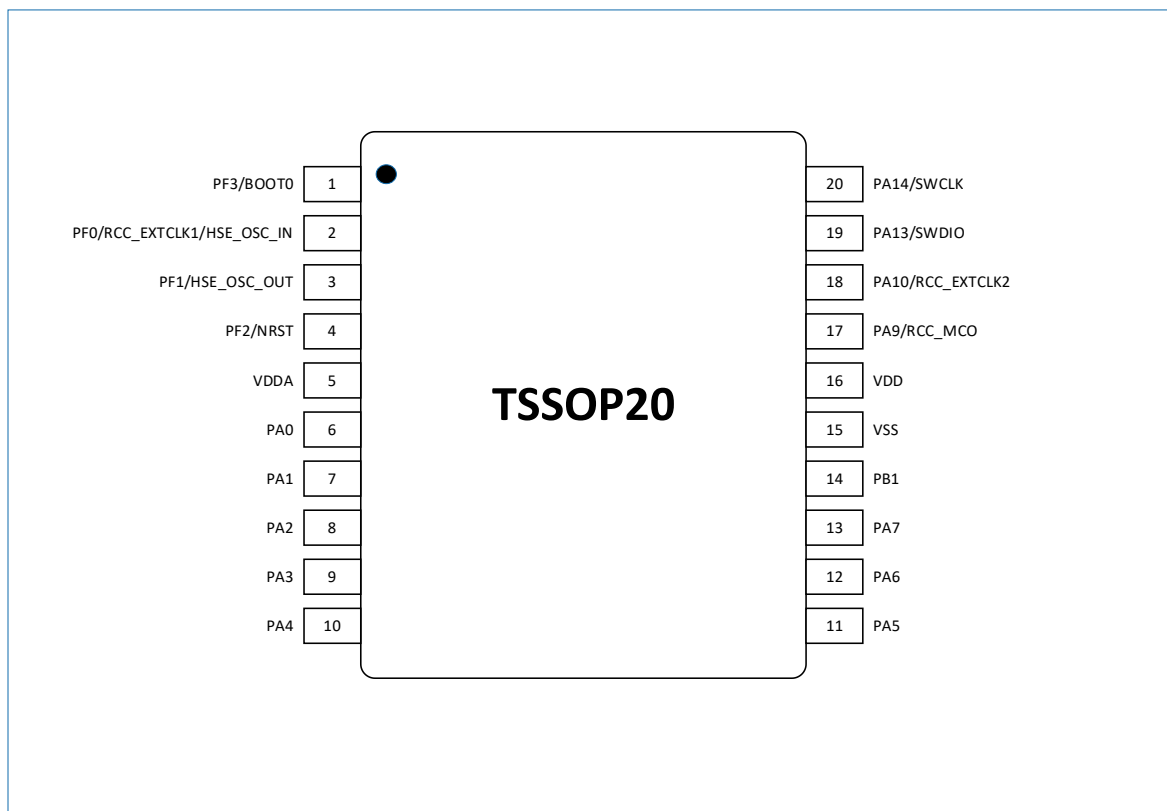


图 6-7 TSSOP20 封装

6.8 各封装的引脚定义

表 6-1 各封装引脚定义

LQFP48	QFN48	LQFP44	LQFP32	QFN32	QFN28	TSSOP20	引脚名称（复位后默认功能）	引脚类型 (1)	是否支持 5V 耐受 ⁽²⁾	引脚复用功能	引脚附加功能
-	0	-	-	0	0	-	VSS	S	-	数字地（引脚 0 为 QFN 封装底部的散热焊盘）	
1	1	1	1	1	17	16	VDD	S	-	数字电源供电	
2	2	-	-	-	-	-	PC13	I/O	FT		RTC_TAMP1 RTC_TS RTC_OUT
3	3	2	-	-	-	-	PC14/ LSE_OSC_IN (PC14)	I/O	-	RCC_EXTCLK0	LSE_OSC_IN
4	4	3	-	-	-	-	PC15/ LSE_OSC_OUT (PC15)	I/O	-	-	LSE_OSC_OUT
5	5	4	2	2	2	2	PF0/ HSE_OSC_IN (PF0)	I/O	FT	RCC_EXTCLK1 I2C1_SDA	HSE_OSC_IN ADC_IP_SOC
6	6	5	3	3	3	3	PF1/ HSE_OSC_OUT (PF1)	I/O	FT	I2C1_SCL	HSE_OSC_OUT ADC_IP_EOC

IOFP48	QFN48	IOFP44	IOFP32	QFN32	QFN28	TSSOP20	引脚名称（复位后默认功能）	引脚类型 ⁽¹⁾	是否支持5V耐受 ⁽²⁾	引脚复用功能	引脚附加功能
7	7	6	4	4	4	4	PF2/NRST (NRST)	I/O	FT		NRST
8	8	7	-	-	-	-	VSSA	S	-	模拟地	
9	9	8	5	5	5	5	VDDA	S	-	模拟电源供电	
10	10	9	6	6	6	6	PA0	I/O	FT	COMP1_OUT TIM1_ETR UART1_CTS UART2_CTS I2C2_SCL	ADC_IN0 COMP1_INP3 COMP1_INN3 RTC_TAMP2
11	11	10	7	7	7	7	PA1	I/O	FT	CM4_TXEV TIM15_CH1N UART1_RTS UART2_RTS_DE I2C2_SDA	ADC_IN1 COMP1_INP2
12	12	11	8	8	8	8	PA2	I/O	FT	COMP2_OUT TIM15_CH1 UART1_TX UART2_TX	ADC_IN2 COMP2_INN1
13	13	12	9	9	9	9	PA3	I/O	FT	TIM15_CH2 UART1_RX UART2_RX	ADC_IN3 COMP2_INP1
14	14	13	10	10	10	10	PA4	I/O	FT	TIM14_CH1 SPI1_NSS	ADC_IN4 COMP1_INN1 COMP2_INN3
15	15	14	11	11	11	11	PA5	I/O	FT	SPI1_SCK	ADC_IN5 COMP1_INP1 COMP1_INN2 COMP2_INP2 COMP2_INN2
16	16	15	12	12	12	12	PA6	I/O	FT	COMP1_OUT TIM1_BKIN TIM3_CH1 TIM16_CH1 SPI1_MISO CANFD_RX	ADC_IN6
17	17	16	13	13	13	13	PA7	I/O	FT	COMP2_OUT TIM1_CH1N TIM3_CH2 TIM14_CH1 TIM17_CH1 SPI1_MOSI CANFD_TX	ADC_IN7
18	18	17	14	14	14	-	PB0	I/O	FT	CM4_TXEV TIM1_CH2N TIM3_CH3 UART2_RX	ADC_IN8 ADC_Trigo
19	19	18	15	15	15	14	PB1	I/O	FT	TIM1_CH3N TIM3_CH4 TIM14_CH1 SPI2_SCK	ADC_IN9 COMP2_INP3
20	20	19	-	16	-	-	PB2	I/O	FT	TIM3_ETR	ADC_IN10
21	21	-	-	-	-	-	PB10	I/O	FT	RCC_EXTCLK3	

LQFP48	QFN48	LQFP44	LQFP32	QFN32	QFN28	TSSOP20	引脚名称（复位后默认功能）	引脚类型 ⁽¹⁾	是否支持5V耐受 ⁽²⁾	引脚复用功能	引脚附加功能
										UART3_TX I2C1_SCL I2C2_SCL SPI2_SCK	
22	22	-	-	-	-	-	PB11	I/O	FT	CM4_TXEV UART3_RX I2C1_SDA I2C2_SDA	
23	23	20	16	32	16	15	VSS	S	-	地	
24	24	21	17	17	-	-	VDD	S	-	数字电源供电	
25	25	22	-	-	-	-	PB12	I/O	FT	CM4_TXEV TIM1_BKIN TIM15_BKIN I2C2_SMBA SPI1_NSS SPI2_NSS	ADC_IN11 COMP2_INN4
26	26	23	-	-	-	-	PB13	I/O	FT	TIM1_CH1N UART3_CTS I2C2_SCL SPI1_SCK SPI2_SCK	ADC_IN12 COMP2_INP4
27	27	24	-	-	-	-	PB14	I/O	FT	TIM1_CH2N TIM15_CH1 UART3_RTS I2C2_SDA SPI1_MISO SPI2_MISO	ADC_IN13
28	28	25	-	-	-	-	PB15	I/O	FT	TIM1_CH3N TIM15_CH2 TIM15_CH1N SPI1_MOSI SPI2_MOSI	ADC_IN14 RTC_REFIN
29	29	26	18	18	18	-	PA8	I/O	FT	RCC_MCO CM4_TXEV TIM1_CH1 UART2_TX I2C2_SCL	ADC_IN15
30	30	27	19	19	19	17	PA9	I/O	FT	RCC_MCO TIM1_CH2 TIM15_BKIN UART1_TX UART3_TX I2C1_SCL I2C2_SMBA	BUFF_OUT
31	31	28	20	20	20	18	PA10	I/O	FT	RCC_EXTCLK2 TIM1_CH3 TIM17_BKIN UART1_RX UART3_RX I2C1_SDA	
32	32	29	21	21	-	-	PA11	I/O	FT	CM4_TXEV COMP1_OUT TIM1_CH4 UART1_CTS I2C1_SMBA	

LQFP48	QFN48	LQFP44	LQFP32	QFN32	QFN28	TSSOP20	引脚名称（复位后默认功能）	引脚类型 ⁽¹⁾	是否支持5V耐受 ⁽²⁾	引脚复用功能	引脚附加功能
										I2C2_SCL CANFD_RX	
33	33	30	22	22	-	-	PA12	I/O	FT	CM4_TXEV COMP2_OUT TIM1_ETR UART1_RTS_DE I2C2_SDA CANFD_TX	
34	34	31	23	23	21	19	PA13 (SWDIO)	I/O	FT	SWDIO IR_OUT UART3_CTS I2C1_SCL SPI2_MISO	
35	35	32	-	-	-	-	PF6	I/O	FT	I2C2_SCL PVD_OUT	
36	36	33	-	-	-	-	PF7	I/O	FT	I2C2_SDA	
37	37	34	24	24	22	20	PA14 (SWCLK)	I/O	FT	SWCLK UART1_TX UART2_TX UART3_RTS_DE I2C1_SDA SPI2_MOSI	
38	38	35	25	25	23	-	PA15	I/O	FT	CM4_TXEV UART1_RX UART2_RX SPI1_NSS SPI2_NSS	
39	39	36	26	26	24	-	PB3	I/O	FT	CM4_TXEV SPI1_SCK SPI2_SCK	
40	40	37	27	27	25	-	PB4	I/O	FT	CM4_TXEV TIM3_CH1 TIM17_BKIN I2C2_SDA SPI1_MISO SPI2_MISO	
41	41	38	28	28	26	-	PB5	I/O	FT	TIM3_CH2 TIM16_BKIN I2C1_SMBA SPI1_MOSI SPI2_MOSI	
42	42	39	29	29	27	-	PB6	I/O	FT	TIM16_CH1N UART1_TX I2C1_SCL	
43	43	40	30	30	28	-	PB7	I/O	FT	TIM17_CH1N UART1_RX I2C1_SDA	
44	44	41	31	31	1	1	PF3/BOOT0 ⁽³⁾ (BOOT0)	I/O	FT	-	BOOT0 ⁽³⁾
45	45	42	-	-	-	-	PB8	I/O	FT	TIM16_CH1 I2C1_SCL CANFD_RX	
46	46	43	-	-	-	-	PB9	I/O	FT	CM4_TXEV	

LQFP48	QFN48	LQFP44	LQFP32	QFN32	QFN28	TSSOP20	引脚名称（复位后默认功能）	引脚类型 ⁽¹⁾	是否支持 5V 耐受 ⁽²⁾	引脚复用功能	引脚附加功能
										TIM17_CH1 IR_OUT I2C1_SDA SPI2_NSS CANFD_TX	
47	47	44	32	-	-	-	VSS	S	-	地	
48	48	-	-	-	-	-	VDD	S	-	数字电源供电	

- (1). I = input, O=output, I/O= input/output, S= power supply。
- (2). FT: 5V 容限输入。
- (3). 芯片上电时, BOOT0 引脚默认为启动引脚并带有内部 40kΩ 的下拉电阻。

6.9 引脚复用（AF）功能表

表 6-2 引脚复用功能表

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	-	UART2_CTS	-	UART1_CTS	I2C2_SCL	TIM1_ETR	-	COMP1_OUT
PA1	CM4_TXEV	UART2_RTS_DE	-	UART1_RTS	I2C2_SDA	TIM15_CH1N	-	-
PA2	TIM15_CH1	UART2_TX	-	UART1_TX	-	-	-	COMP2_OUT
PA3	TIM15_CH2	UART2_RX	-	UART1_RX	-	-	-	-
PA4	SPI1_NSS	-	-	-	TIM14_CH1	-	-	-
PA5	SPI1_SCK	-	-	-	-	-	-	-
PA6	SPI1_MISO	TIM3_CH1	TIM1_BKIN	-	-	TIM16_CH1	CANFD_RX	COMP1_OUT
PA7	SPI1_MOSI	TIM3_CH2	TIM1_CH1N	-	TIM14_CH1	TIM17_CH1	CANFD_TX	COMP2_OUT
PA8	RCC_MCO	-	TIM1_CH1	CM4_TXEV	UART2_TX	-	-	I2C2_SCL
PA9	TIM15_BKIN	UART1_TX	TIM1_CH2	UART3_TX	I2C1_SCL	RCC_MCO	-	I2C2_SMBA
PA10	TIM17_BKIN	UART1_RX	TIM1_CH3	UART3_RX	I2C1_SDA	RCC_EXTCLK2	-	-
PA11	CM4_TXEV	UART1_CTS	TIM1_CH4	-	I2C1_SMBA	I2C2_SCL	CANFD_RX	COMP1_OUT
PA12	CM4_TXEV	UART1_RTS_DE	TIM1_ETR	-	-	I2C2_SDA	CANFD_TX	COMP2_OUT
PA13	SWDIO	IR_OUT	I2C1_SCL	UART3_CTS	-	-	SPI2_MISO	-
PA14	SWCLK	UART2_TX	I2C1_SDA	UART3_RTS_DE	-	UART1_TX	SPI2_MOSI	-
PA15	SPI1_NSS	UART2_RX	-	CM4_TXEV	-	UART1_RX	SPI2_NSS	-
PB0	CM4_TXEV	TIM3_CH3	TIM1_CH2N	UART2_RX	-	-	-	-
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N	-	-	-	SPI2_SCK	-
PB2	-	-	TIM3_ETR	-	-	-	-	-
PB3	SPI1_SCK	CM4_TXEV	-	-	-	-	SPI2_SCK	-
PB4	SPI1_MISO	TIM3_CH1	CM4_TXEV	-	-	TIM17_BKIN	SPI2_MISO	I2C2_SDA
PB5	SPI1_MOSI	TIM3_CH2	TIM16_BKIN	I2C1_SMBA	-	-	SPI2_MOSI	-
PB6	UART1_TX	I2C1_SCL	TIM16_CH1N	-	-	-	-	-
PB7	UART1_RX	I2C1_SDA	TIM17_CH1N	-	-	-	-	-
PB8	-	I2C1_SCL	TIM16_CH1	-	-	-	CANFD_RX	-
PB9	IR_OUT	I2C1_SDA	TIM17_CH1	CM4_TXEV	-	-	CANFD_TX	SPI2_NSS
PB10	RCC_EXTCLK3	I2C2_SCL	-	UART3_TX	-	-	I2C1_SCL	SPI2_SCK
PB11	CM4_TXEV	I2C2_SDA	-	UART3_RX	-	-	I2C1_SDA	-
PB12	SPI2_NSS	CM4_TXEV	TIM1_BKIN	-	-	TIM15_BKIN	SPI1_NSS	I2C2_SMBA
PB13	SPI2_SCK	-	TIM1_CH1N	UART3_CTS	-	I2C2_SCL	SPI1_SCK	-
PB14	SPI2_MISO	TIM15_CH1	TIM1_CH2N	UART3_RTS	-	I2C2_SDA	SPI1_MISO	-
PB15	SPI2_MOSI	TIM15_CH2	TIM1_CH3N	TIM15_CH1N	-	-	SPI1_MOSI	-
PC13	-	-	-	-	-	-	-	-
PC14	RCC_EXTCLK0	-	-	-	-	-	-	-
PC15	-	-	-	-	-	-	-	-
PF0	RCC_EXTCLK1	I2C1_SDA	-	-	-	-	-	-
PF1	-	I2C1_SCL	-	-	-	-	-	-
PF2	-	-	-	-	-	-	-	-
PF3	-	-	-	-	-	-	-	-
PF6	I2C2_SCL	-	-	-	-	-	-	PVD_OUT
PF7	I2C2_SDA	-	-	-	-	-	-	-

7 封装参数

7.1 封装尺寸

7.1.1 LQFP48 封装

LQFP48 为 7 x 7 mm，0.5 mm 间距，48 脚薄型四方扁平封装。

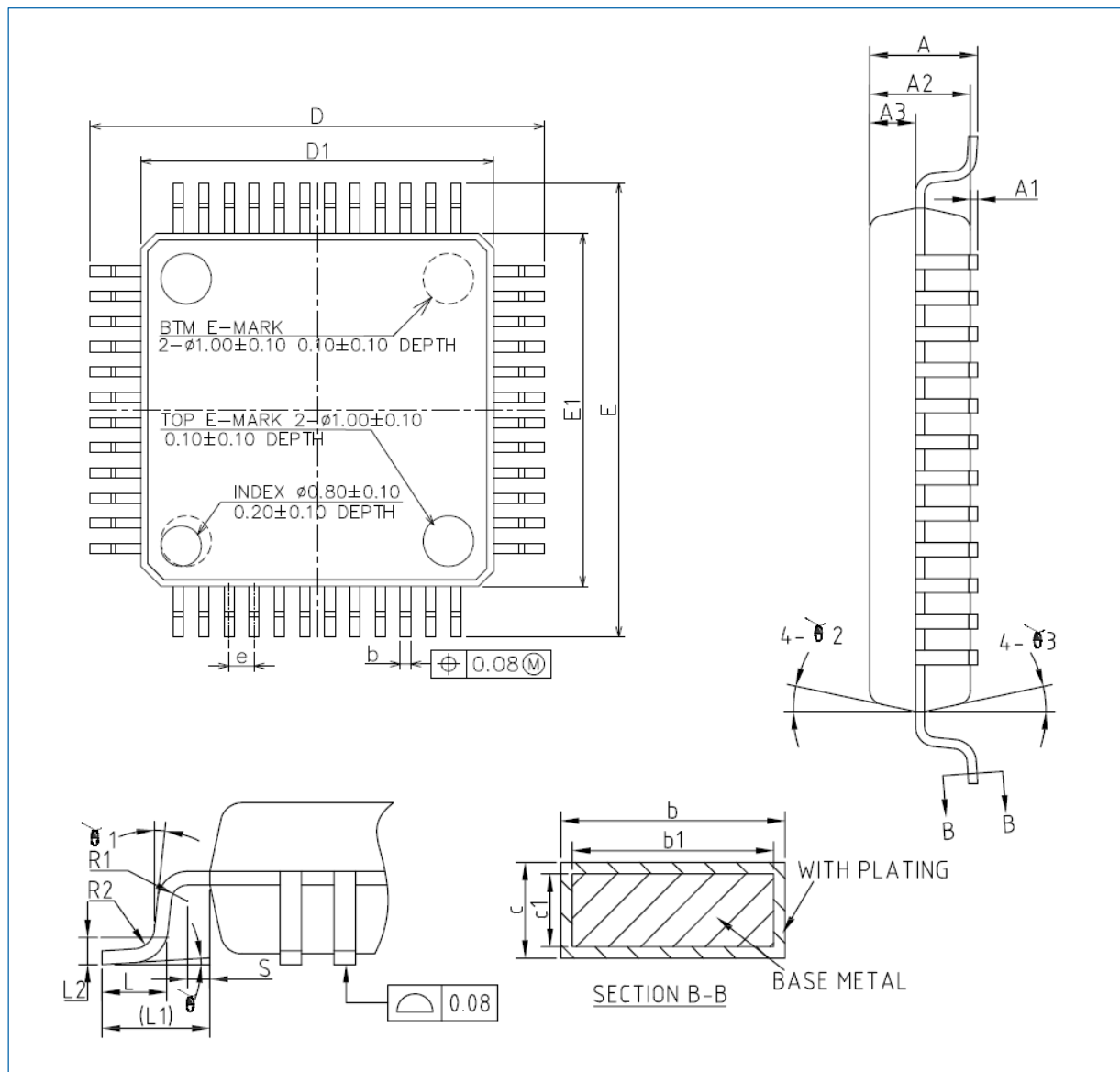


图 7-1 LQFP48 封装尺寸

表 7-1 LQFP48 封装参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.600
A1	0.050	-	0.150
A2	1.350	1.400	1.450
A3	0.590	0.640	0.690
b	0.180	-	0.280
b1	0.170	0.200	0.230

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
c	0.130	-	0.180
c1	0.120	0.127	0.134
D	8.800	9.000	9.200
D1	6.900	7.000	7.100
E	8.800	9.000	9.200
E1	6.900	7.000	7.100
e	0.400	0.500	0.600
L	0.450	0.600	0.750
θ1	0°	-	8°
θ2	11°	12°	13°
θ3	11°	12°	13°
L1	1.000 REF		
L2	0.254 REF		
R1	0.120 REF		
R2	0.150 REF		

7.1.2 QFN48 封装

QFN48 为 7 x 7 mm，0.5 mm 间距的封装。

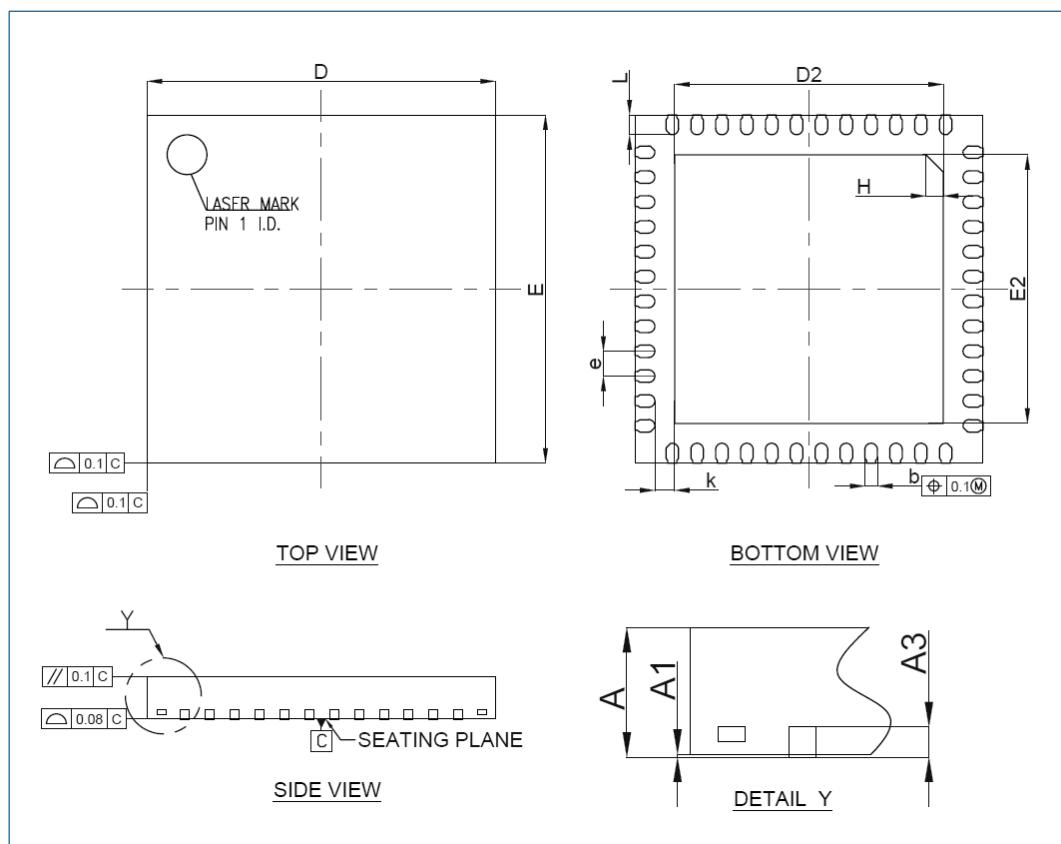


图 7-2 QFN48 封装尺寸

表 7-2 QFN48 封装参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A1	0.00	0.02	0.05
A3	0.203 REF		
b	0.20	0.25	0.30
D	6.90	7.00	7.10
E	6.90	7.00	7.10
D2	5.30	5.40	5.50
E2	5.30	5.40	5.50
L	0.325	0.40	0.475
e	0.40	0.50	0.60
H	0.35 REF		
K	0.40 REF		

7.1.3 LQFP44 封装

LQFP44 为 10 x 10 mm，0.8 mm 间距，44 脚薄型四方扁平封装。

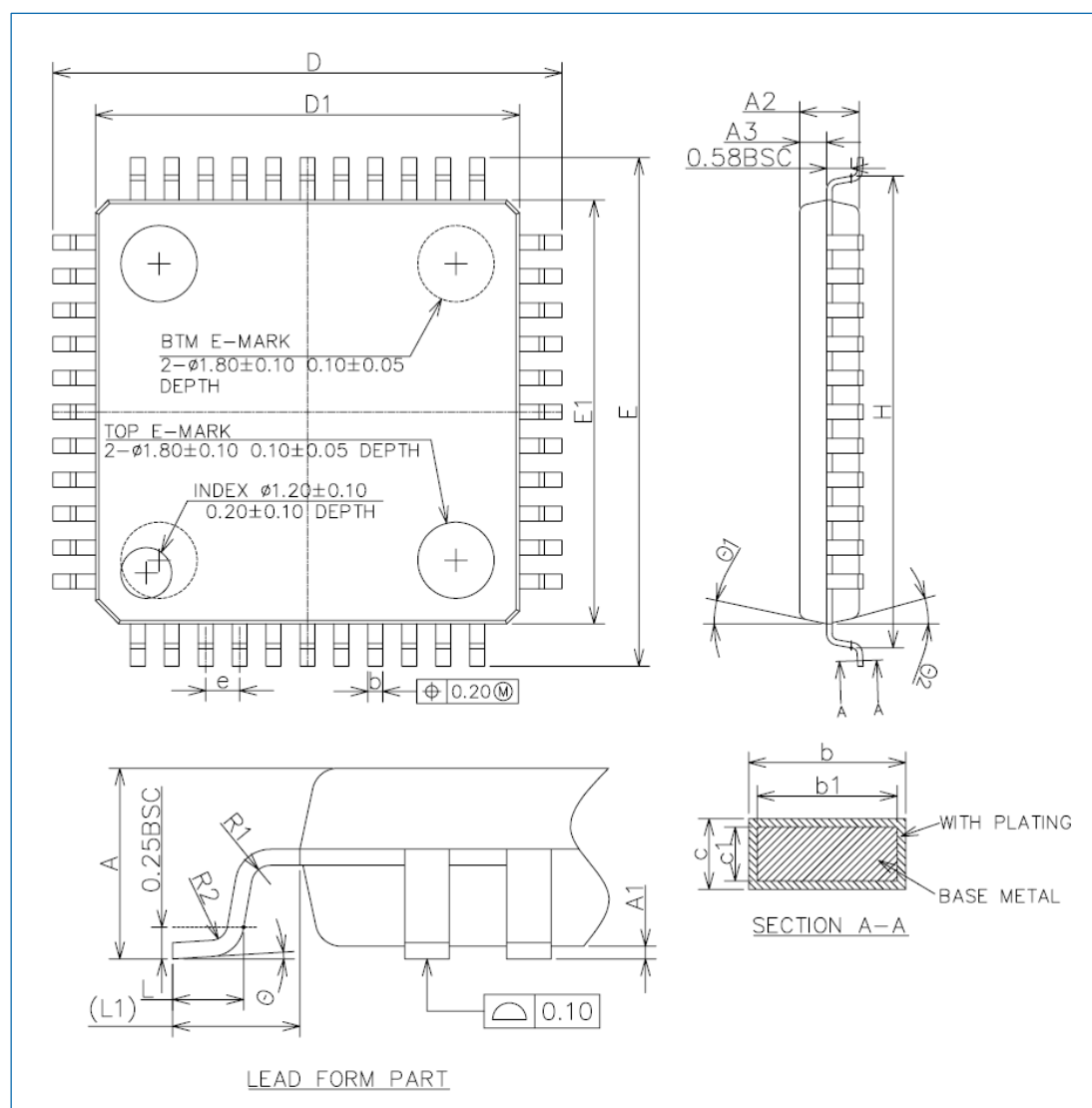


图 7-3 LQFP44 封装尺寸

表 7-3 LQFP44 封装参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.600
A1	0.050	-	0.150
A2	1.350	1.400	1.450
A3	0.590	0.640	0.690
b	0.330	-	0.420
b1	0.320	0.350	0.380
c	0.130	-	0.180
c1	0.117	0.127	0.137
D	11.950	12.000	12.050
D1	9.900	10.000	10.100
E	11.950	12.000	12.050
E1	9.900	10.000	10.100
e	0.700	0.800	0.900
L	0.530	-	0.700
θ1	0°	3.5°	7°
θ2	11°	12°	13°
θ3	11°	12°	13°
L1	1.000 REF		
R1	0.150 REF		
R2	0.130 REF		

7.1.4 LQFP32 封装

LQFP32 为 7 x 7mm，0.8 mm 间距，32 脚薄型四方扁平封装。

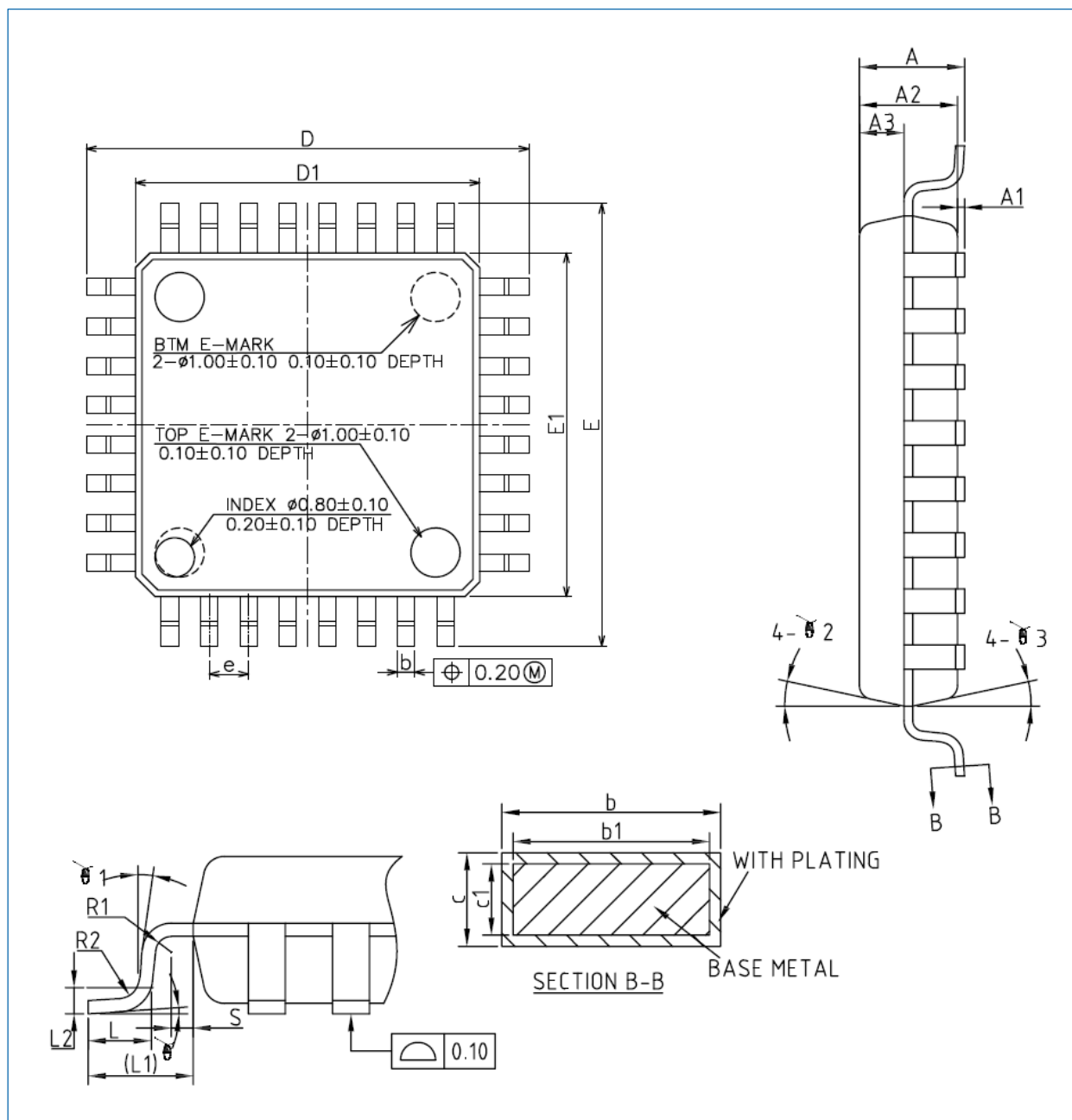


图 7-4 LQFP32 封装尺寸

表 7-4 LQFP32 封装参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.600
A1	0.050	-	0.150
A2	1.350	1.400	1.450
A3	0.590	0.640	0.690
b	0.320	-	0.430
b1	0.310	0.350	0.390
c	0.130	-	0.180
c1	0.120	0.127	0.134
D	8.800	9.000	9.200
D1	6.900	7.000	7.100
E	8.800	9.000	9.200

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
E1	6.900	7.000	7.100
e	-	0.800	-
L	0.450	0.600	0.750
θ1	0°	-	8°
θ2	11°	12°	13°
θ3	11°	12°	13°
L1	1.000 REF		
L2	0.254 REF		
R1	0.120 REF		
R2	0.150 REF		

7.1.5 QFN32 封装

QFN32 为 5 mm x 5 mm，0.5 mm 间距的封装。

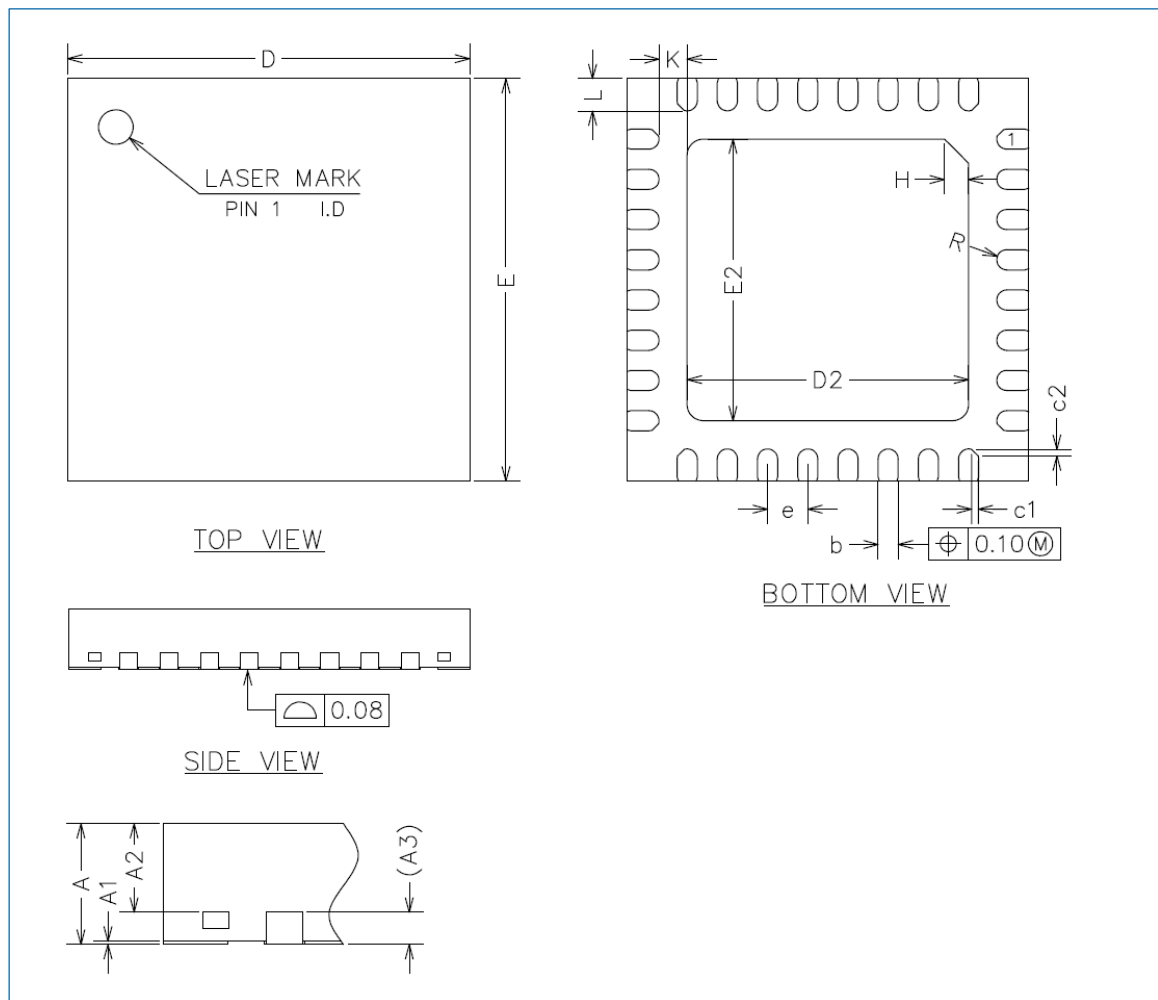


图 7-5 QFN32 封装尺寸

表 7-5 QFN32 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0.00	0.02	0.05

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A2	0.50	0.55	0.60
A3	0.203 REF		
b	0.18	0.23	0.28
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.40	3.50	3.60
E2	3.40	3.50	3.60
L	0.325	0.40	0.475
e	0.40	0.50	0.60
R	0.11 REF		
H	0.30 REF		
K	0.35 REF		

7.1.6 QFN28 封装

QFN28 为 4 mm x 4 mm，0.4 mm 间距的封装。

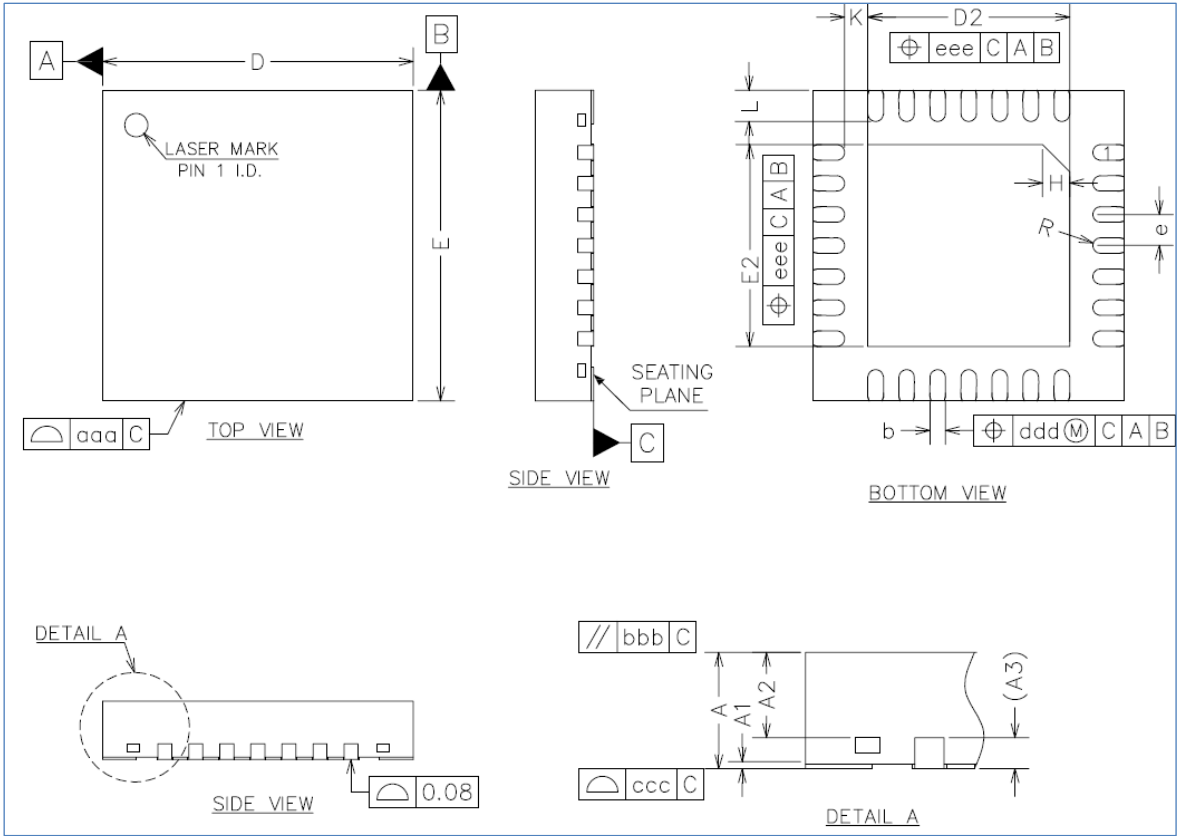


图 7-6 QFN28 封装尺寸

表 7-6 QFN28 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60
A3	0.203 REF		

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.50	2.60	2.70
E2	2.50	2.60	2.70
b	0.13	0.18	0.23
L	0.325	0.40	0.475
e	0.40 BSC		
H	0.35 REF		
K	0.30 REF		
R	0.09 REF		

7.1.7 TSSOP20 封装

TSSOP20 为 6.5 mm x 4.4 mm，0.65 mm 间距的封装。

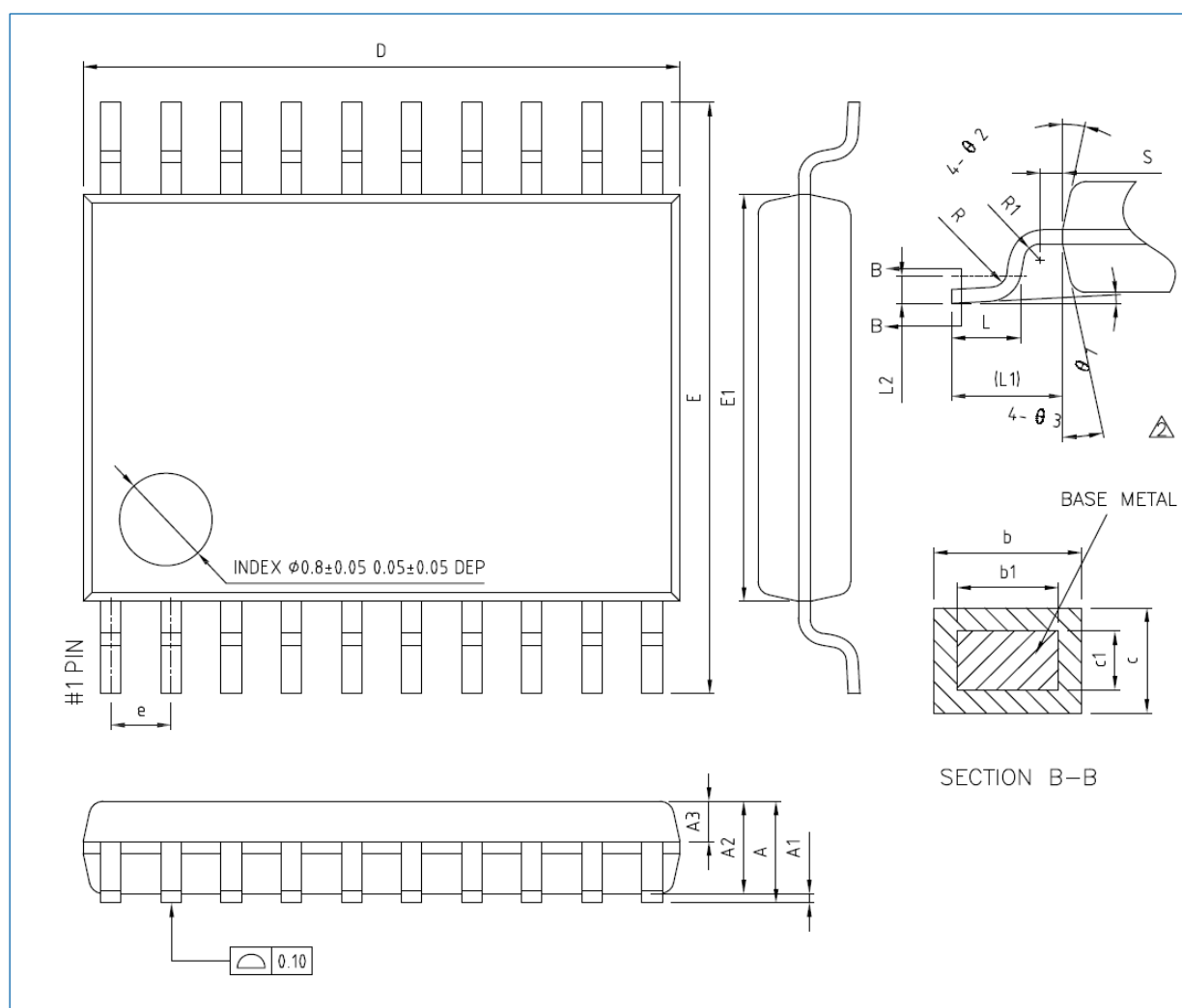


图 7-7 TSSOP20 封装尺寸

表 7-7 TSSOP20 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	1.00	-	1.20
A1	0.05	-	0.15

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A2	0.90	1.00	1.05
A3	0.34	0.44	0.54
b	0.20	-	0.28
b1	0.20	0.22	0.24
c	0.10	-	0.19
c1	0.10	0.13	0.15
D	6.40	6.50	6.60
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
L	0.45	0.60	0.75
e	0.65 BSC		
L2	0.25 BSC		
R	0.10 REF		
L1	1.00 REF		
θ1	0°	-	8°

7.2 丝印信息

丝印信息包括了航顺 LOGO+ARM LOGO、产品型号和产品批号。其中，产品批号的说明如下表所示。

表 7-8 产品批号说明

产品批号	说明
第 1 位字符	代表年份，例如 1 是代表 21 年
第 2 和 3 位字符	代表封装厂
第 4 和 5 位字符	代表周期，例如 18 代表周期
第 6、7 和 8 位字符	代表晶圆批号的后三位

7.2.1 LQFP48 丝印

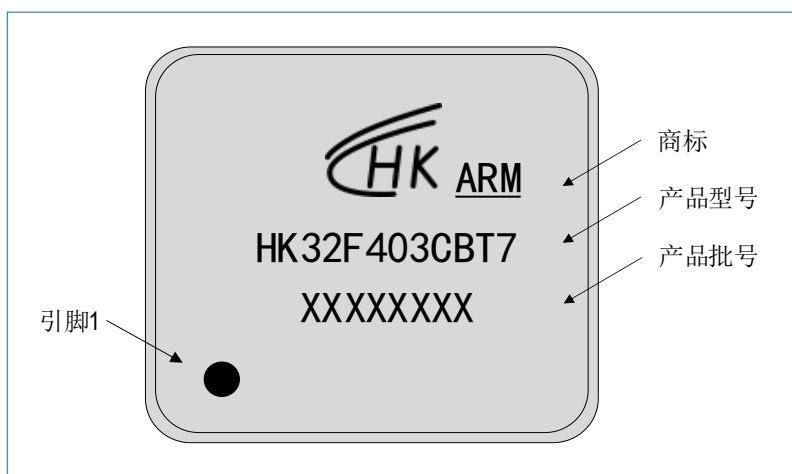


图 7-8 LQFP48 HK32F403CBT7 丝印示例

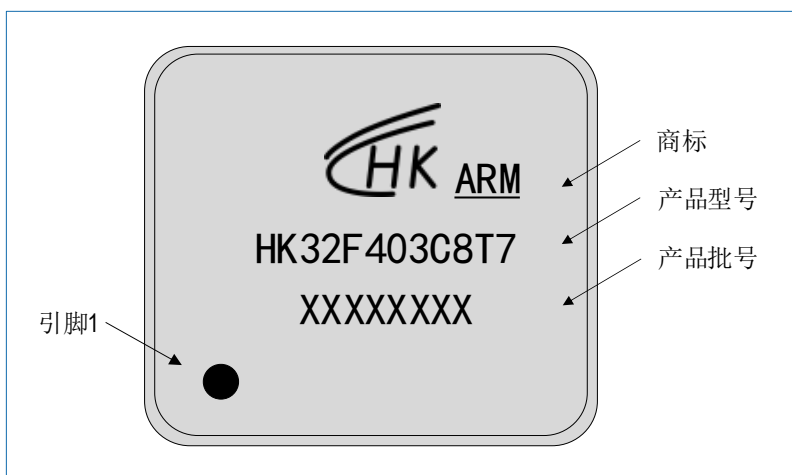


图 7-9 LQFP48 HK32F403C8T7 丝印示例

7.2.2 QFN48 丝印

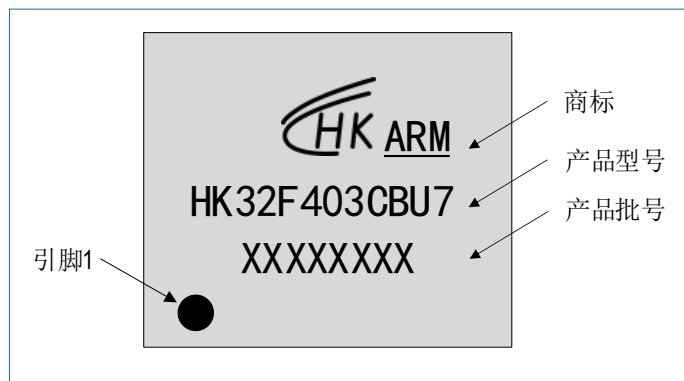


图 7-10 QFN48 HK32F403CBU7 丝印示例

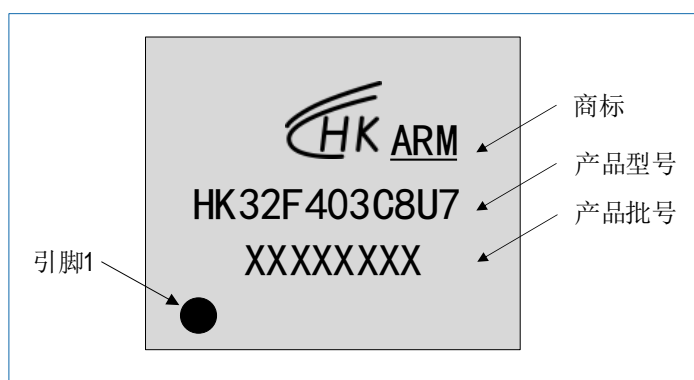


图 7-11 QFN48 HK32F403C8U7 丝印示例

7.2.3 LQFP44 丝印

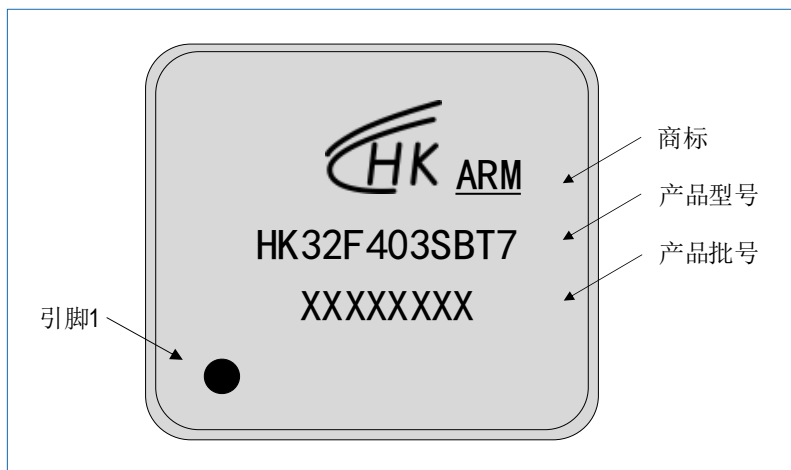


图 7-12 LQFP44 HK32F403SBT7 丝印示例

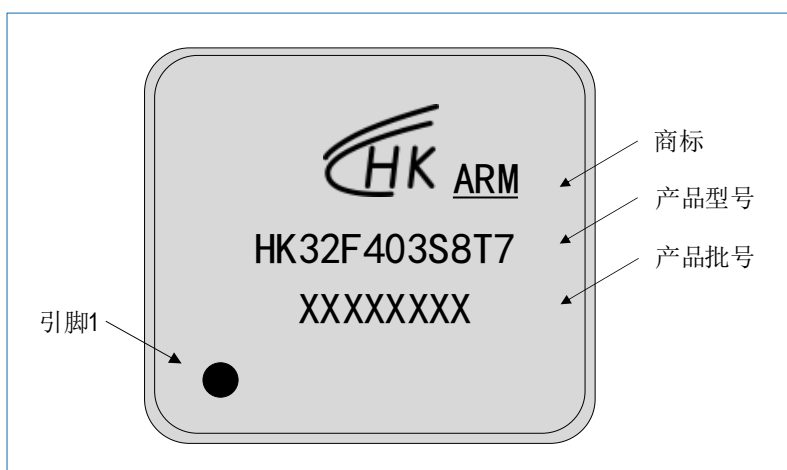


图 7-13 LQFP44 HK32F403S8T7 丝印示例

7.2.4 LQFP32 丝印

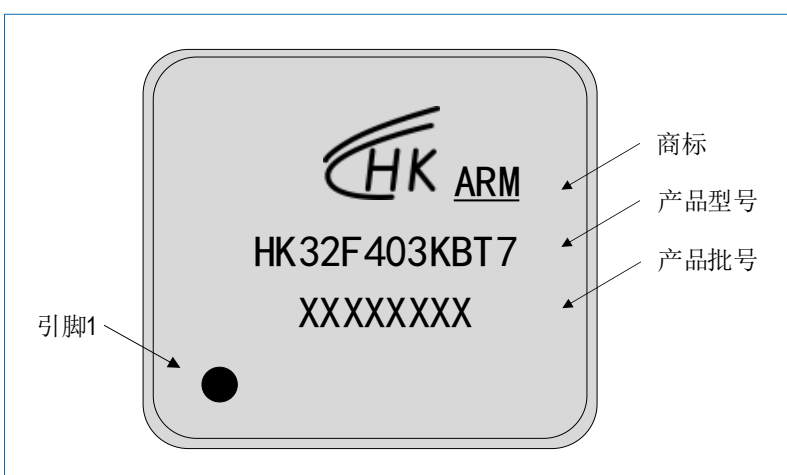


图 7-14 LQFP32 HK32F403KBT7 丝印示例

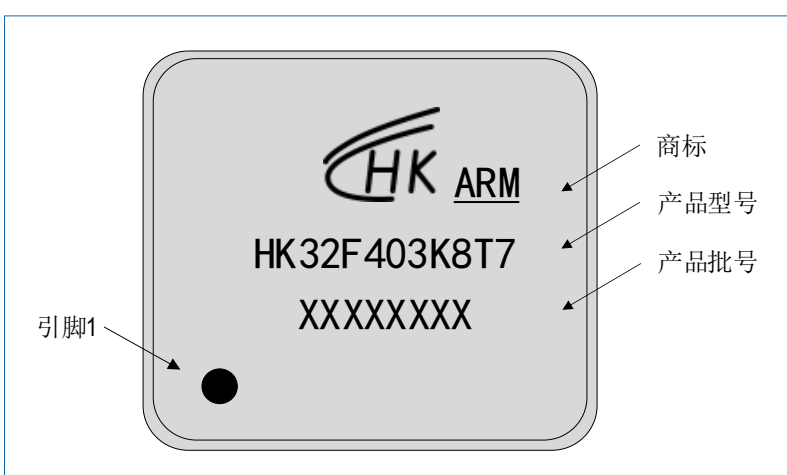


图 7-15 LQFP32 HK32F403K8T7 丝印示例

7.2.5 QFN32 丝印

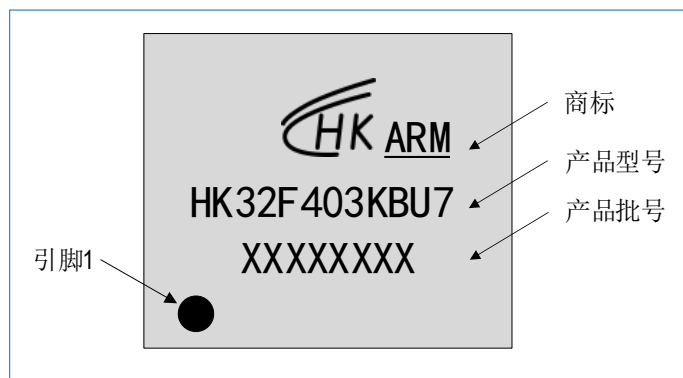


图 7-16 QFN32 HK32F403KBU7 丝印示例

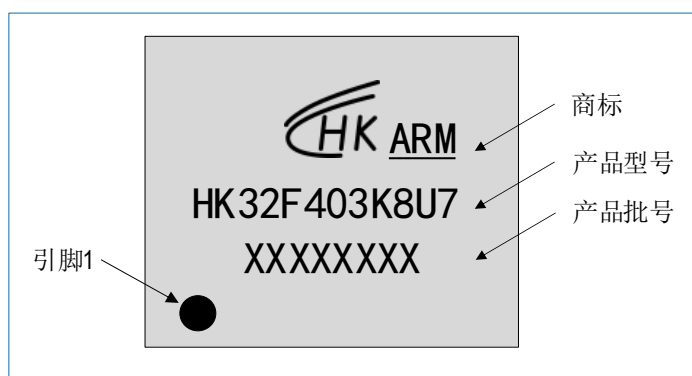


图 7-17 QFN32 HK32F403K8U7 丝印示例

7.2.6 QFN28 丝印

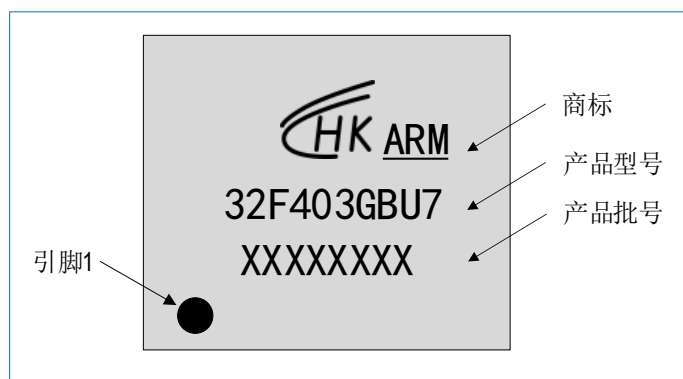


图 7-18 QFN28 HK32F403GBU7 丝印示例

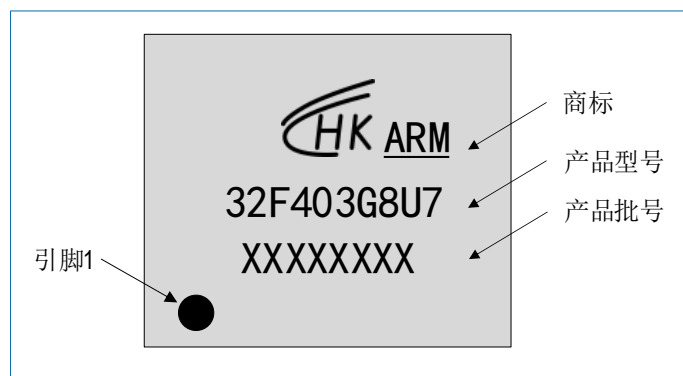


图 7-19 QFN28 HK32F403G8U7 丝印示例

7.2.7 TSSOP20 丝印



图 7-20 TSSOP20 HK32F403FBP7 丝印示例



图 7-21 TSSOP20 HK32F403F8P7 丝印示例

8 订货信息

8.1 订货代码

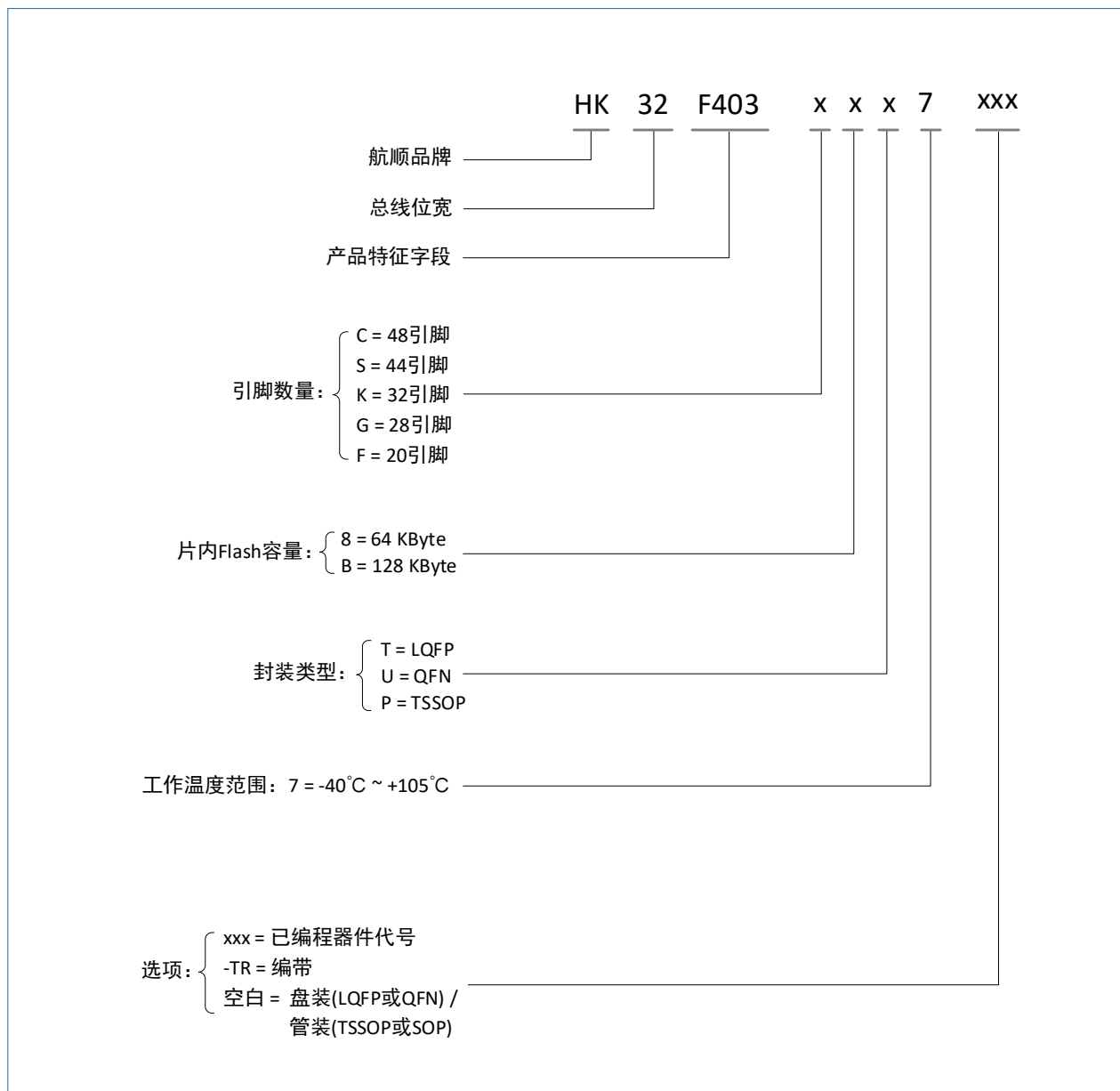


图 8-1 订货代码

8.2 订货包装

表 8-1 HK32F403 产品订货包装

封装	具体型号	包装	备注
LQFP48	HK32F403CBT7	盘装	-
LQFP48	HK32F403CBT7-TR	编带	-
LQFP48	HK32F403C8T7	盘装	-
LQFP48	HK32F403C8T7-TR	编带	-
QFN48	HK32F403CBU7	盘装	-
QFN48	HK32F403CBU7-TR	编带	-

封装	具体型号	包装	备注
QFN48	HK32F403C8U7	盘装	-
QFN48	HK32F403C8U7-TR	编带	-
LQFP44	HK32F403SBT7	盘装	
LQFP44	HK32F403SBT7-TR	编带	
LQFP44	HK32F403S8T7	盘装	
LQFP44	HK32F403S8T7-TR	编带	
LQFP32	HK32F403KBT7	盘装	-
LQFP32	HK32F403KBT7-TR	编带	-
LQFP32	HK32F403K8T7	盘装	-
LQFP32	HK32F403K8T7-TR	编带	-
QFN32	HK32F403KBU7	盘装	
QFN32	HK32F403KBU7-TR	编带	
QFN32	HK32F403K8U7	盘装	
QFN32	HK32F403K8U7-TR	编带	
QFN28	HK32F403GBU7	盘装	
QFN28	HK32F403GBU7-TR	编带	
QFN28	HK32F403G8U7	盘装	
QFN28	HK32F403G8U7-TR	编带	
TSSOP20	HK32F403FBP7	管装	
TSSOP20	HK32F403FBP7-TR	编带	
TSSOP20	HK32F403F8P7	管装	
TSSOP20	HK32F403F8P7-TR	编带	

9 缩略语与术语

9.1 缩略语

缩写	全称	中文描述
AHB	Advanced High-Performance Bus	高级高性能总线
APB	Advanced Peripheral Bus	外围总线
GPIO	General Purpose Input Output	通用输入输出
HSI	High-Speed Internal (Clock Signal)	高速内部 (时钟信号)
IAP	In-Application Programming	在线应用编程
ICP	In Circuit Programing	在电路编程
LSI	Low-Speed Internal (Clock Signal)	低速内部 (时钟信号)
MCU	Microcontroller Unit	微控制单元
OBL	Option Byte Loader	选项字节装载器
SWD	Serial Wire Debug	内核集成的调试口，它是基于SWD 协议的 2 线调试接口。

9.2 术语

名称	中文描述
Byte	字节，8 位数据长度。
Half word	半字，16 位的数据或指令长度。
Option byte	选项字节，保存在Flash 中的MCU 配置字节。
Word	字，32 位的数据或指令长度。

在未经深圳市航顺芯片技术研发有限公司同意下，不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部分。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

顾客认可本公司的产品的设计、生产的目不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

版权所有©深圳市航顺芯片技术研发有限公司 2015-2026

深圳市航顺芯片技术研发有限公司

網址: www.hsxp-hk.com