

Hi7210 高精度同步共阴切光降压 LED 恒流驱动器

1. 特性

- 工作电压范围 6-65V
- 电流纹波可设置
- 支持共阴接法
- 转换效率>95%
- 支持调光频率超过 32K
- 模拟调光/PWM 调光
- 内置 80V LDO 供电
- 恒流精度 $\leq \pm 2\%$
- 支持过温降电流
- 支持欠压保护
- 支持软启动
- 封装: QFN16_4X4/HTSSOP16

2. 应用领域

- 激光投影
- 激光电视

3. 说明

Hi7210 是一款外围电路简洁的高精度同步切光降压 LED 恒流驱动器, 适用于 6V-65V 输入电压范围, 调光深度深, 低辉负载调整率和一致性好。

Hi7210 采用我司专利算法, 可以实现高精度的恒流效果, 输出电流恒流精度 $\leq \pm 2\%$, 可以轻松满足宽输入输出电压的应用需求。

芯片支持切光调光: 该调光方式能够让调光电流线性度提高, 降低工作频率对调光线性度的影响。

芯片支持过温降电流、LED 开短路保护。

4. 芯片选型及订购

型号	输出电流	驱动方式	封装形式	包装方式	数量 (颗/盘)	订购号
Hi7210Q	<25A	外置 MOS	QFN16_4X4	编带	4000	Hi7210Q-QNG4ERSYY
Hi7210H	<25A	外置 MOS	HTSSOP16	编带	4000	Hi7210H-HP16ERSYY

5. 管脚配置

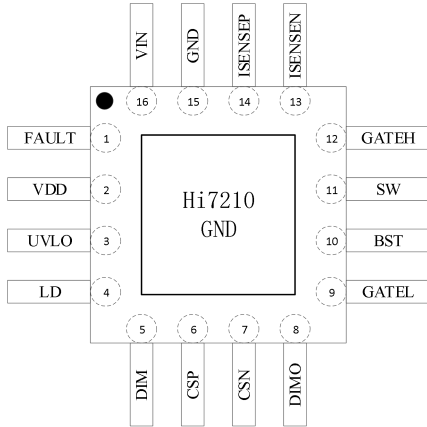


图 5.1 Hi7210Q (QFN16_4X4)管脚

编号	管脚名称	功能描述
1	FAULT	故障反馈
2	VDD	内部电源
3	UVLO	欠压保护设置
4	LD	模拟调光输入
5	DIM	PWM 调光输入
6	CSP	续流回路电流检测正极
7	CSN	续流回路电流检测负极
8	DIMO	切光控制
9	GATEL	低边 MOS 的栅极驱动引脚
10	BST	自举电容
11	SW	上下 MOS 连接点
12	GATEH	高边 MOS 的栅极驱动引脚
13	ISENSEN	主功率回路电流检测负极
14	ISENSEP	主功率回路电流检测正极
15, EP	GND	芯片地
16	VIN	芯片高压供电输入

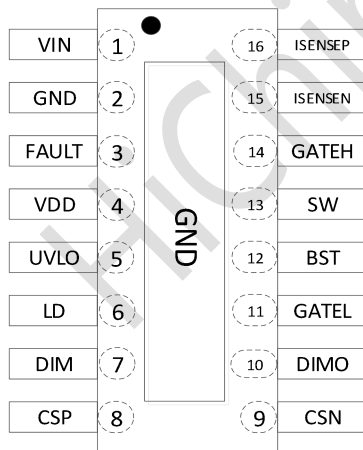


图 5.2 Hi7210H (HTSSOP16) 管脚图

编号	管脚名称	功能描述
1	VIN	芯片高压供电输入
2,EP	GND	芯片地
3	FAULT	故障反馈
4	VDD	内部电源
5	UVLO	欠压保护设置
6	LD	模拟调光输入
7	DIM	PWM 调光输入
8	CSP	续流回路电流检测正极
9	CSN	续流回路电流检测负极
10	DIMO	切光控制
11	GATEL	低边 MOS 的栅极驱动引
12	BST	自举电容
13	SW	上下 MOS 连接点
14	GATEH	高边 MOS 的栅极驱动引
15	ISENSEN	电流检测负极
16	ISENSEP	电流检测正极

6. 极限工作参数(注 1)

符号	说明	范围	单位
VIN	外部供电输入脚	-0.3~100	V
ISENSEN	主功率回路电流检测负极脚	-0.3~100	V
ISENSEP	主功率回路电流检测正极脚	-0.3~100	V
CSP	续流回路电流检测正极脚	-0.3~6	V
CSN	续流回路电流检测负极脚	-0.3~6	V
BST	外接自举电容脚	-0.3~100	V
SW	上下桥臂中点	-0.3~100	V
GATEH	高边 MOS 的栅极驱动引脚	-0.3~100	V
DIMO	切光驱动脚	-0.3~20	V
GATEL	低边 MOS 的栅极驱动引脚	-0.3~20	V
FAULT、VDD、UVLO、LD、DIM	低压管脚	-0.3~6	V
R _{θJA}	PN 结到环境的热阻（注 2）	65	°C/W
TSTG	存储温度	-40~150	°C
TA	工作温度	-40~125	°C
ESD	HBM 人体放电模式	>2	KV

注 1：最大输出功率受限于芯片结温，最大极限值是指超出该工作范围，芯片有可能损坏。在极限参数范围内工作，器件功能正常，但并不完全保证满足个别性能指标。

注 2：温度升高最大功耗一定会减小，这也是由 T_{JMAX}，R_{θJA} 和环境温度 T_A 所决定的。最大允许功耗为 $PD=(T_{JMAX}-T_A)/R_{\theta JA}$ 或是极限范围给出的数值中较低值。

7. 应用电路

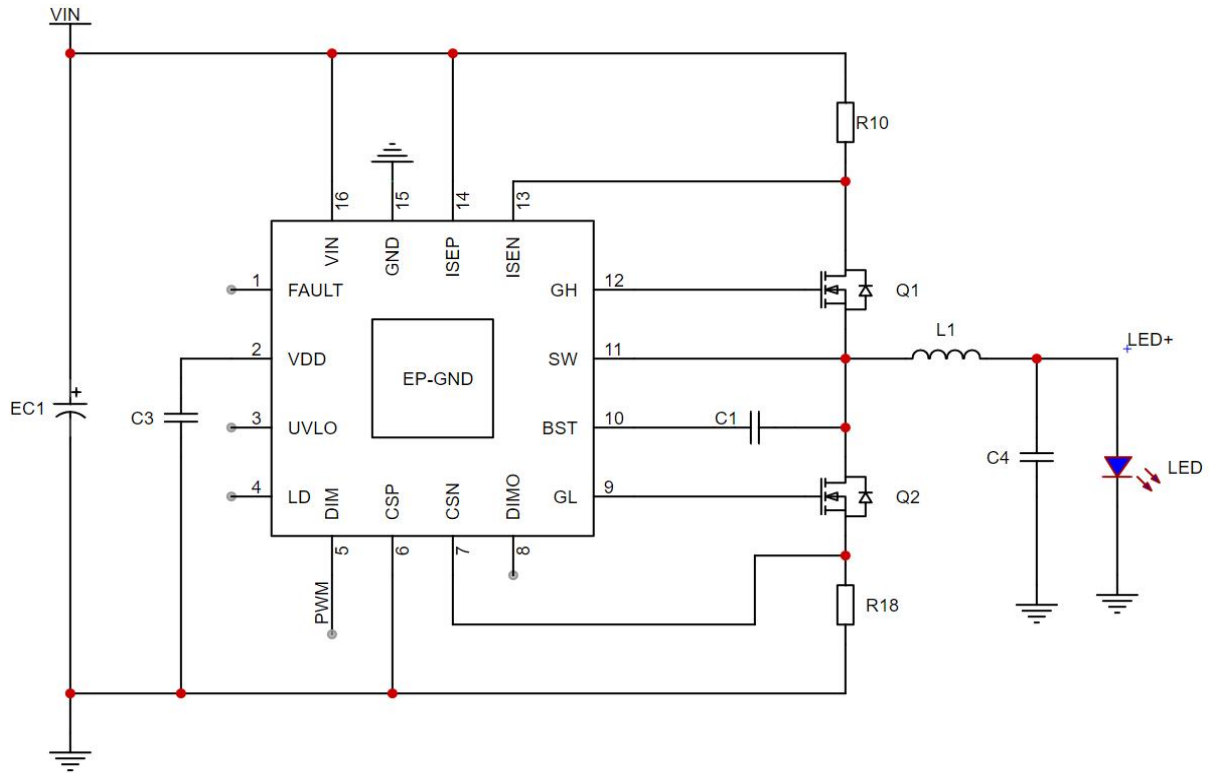


图 7.1 典型应用电路

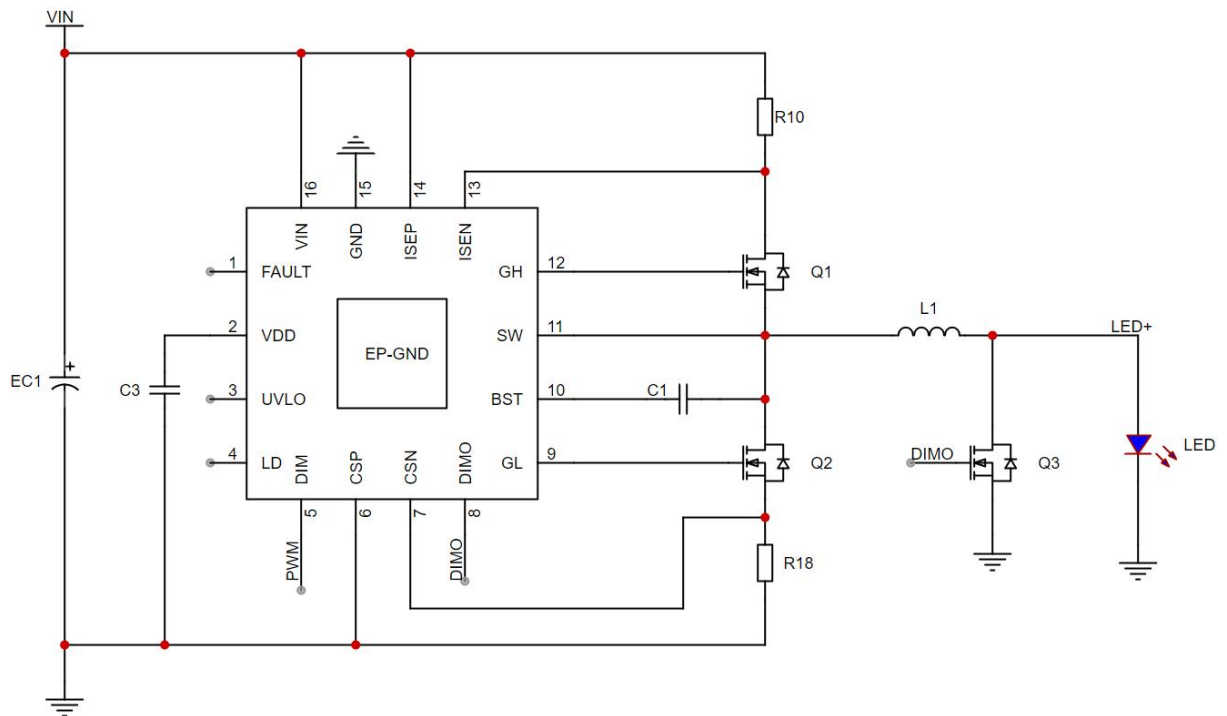
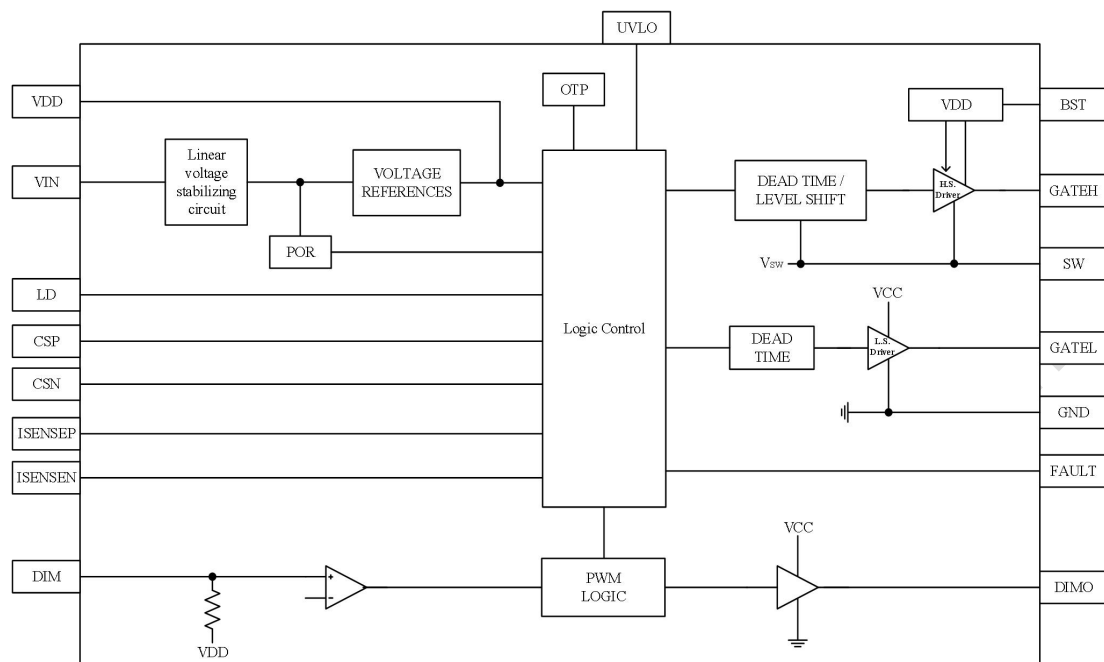


图 7.2 切光应用电路

8. 内部框图



9. 电气特性

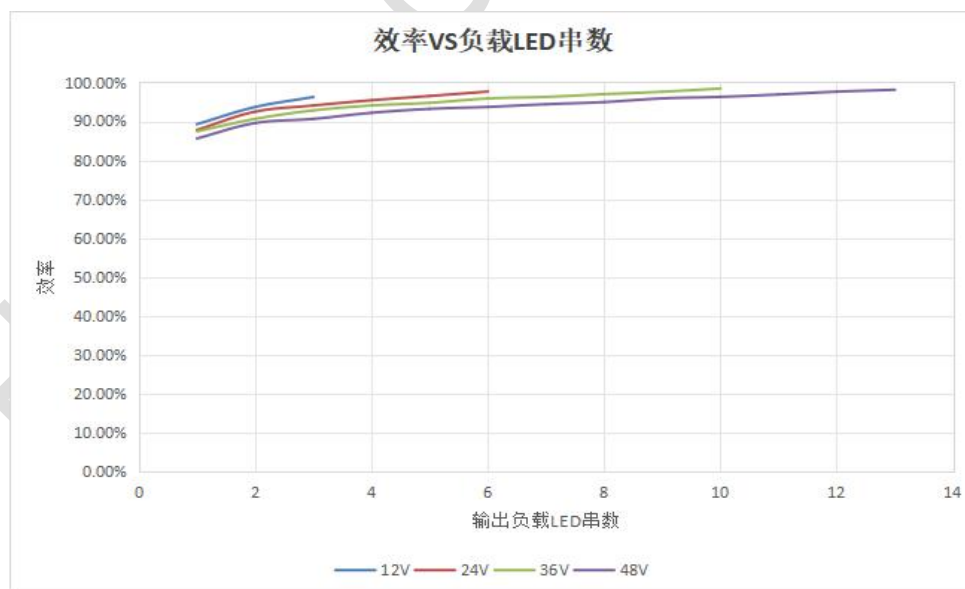
(除非特殊说明, 下列条件均为 $T_A=25^{\circ}\text{C}$)

符号	说明	测试条件	范围			单位
			最小	典型	最大	
VIN 工作部分						
I_{IN}	工作电流	DIM=0V		1.2		mA
VDD 稳压器						
V_{VDD}	内部工作电压			5.5		V
UVLO 保护						
V_{UVLO}	欠压保护阈值	VIN rising		1.2		V
$V_{UVLO-HYS}$	欠压保护迟滞			0.1		V
恒流工作部分						
V_{CS}	续流回路电流检测基准电压		-	125	-	mV
V_{CS-HYS}	电流检测基准电压迟滞			50		mV
V_{SEN}	主功率回路电流检测基准电压		-	125	-	mV
震荡器						
T_{ON-MAX}	最长导通时间			40		uS
$T_{OFF-MIN}$	最短关断时间			500		nS
F_{SW}	工作频率		50		650	KHz

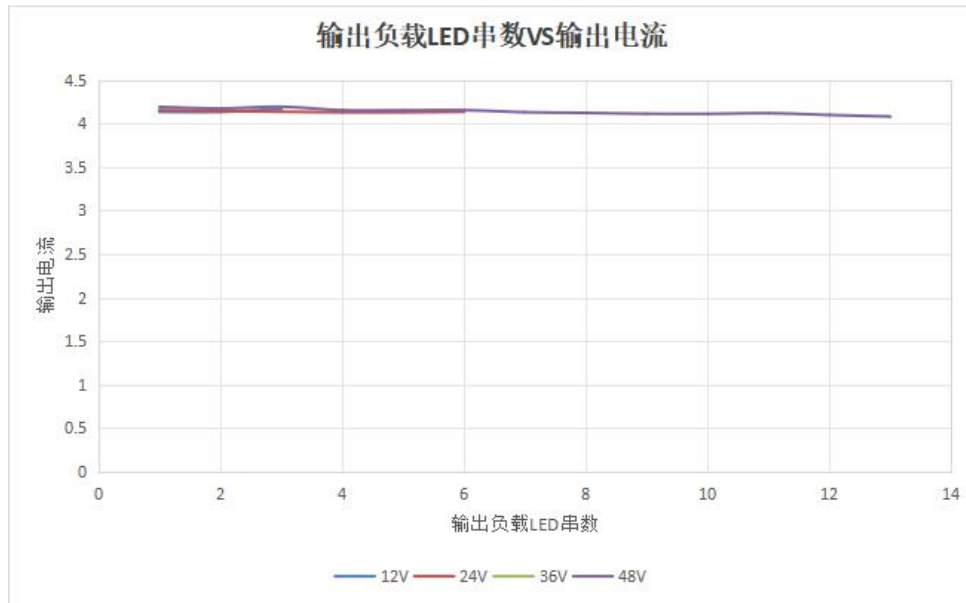
调光控制						
V _{DIM_H}	PWM 调光检测阈值上限	PWM rising	2	-	-	V
V _{DIM_L}	PWM 调光检测阈值下限	PWM falling	-	-	0.3	V
GATE 驱动						
I _H	驱动拉电流		-	1	-	A
I _H	驱动灌电流			2		A
I _L	驱动拉电流			1		A
I _L	驱动灌电流		-	2	-	A
V _{GATEH}	上管驱动电压幅值			6		V
V _{GATEL}	下管驱动电压幅值			12		V
可靠性						
T _{OVT}	过温保护	过温降电流的方式	-	135	-	°C

10. 典型图

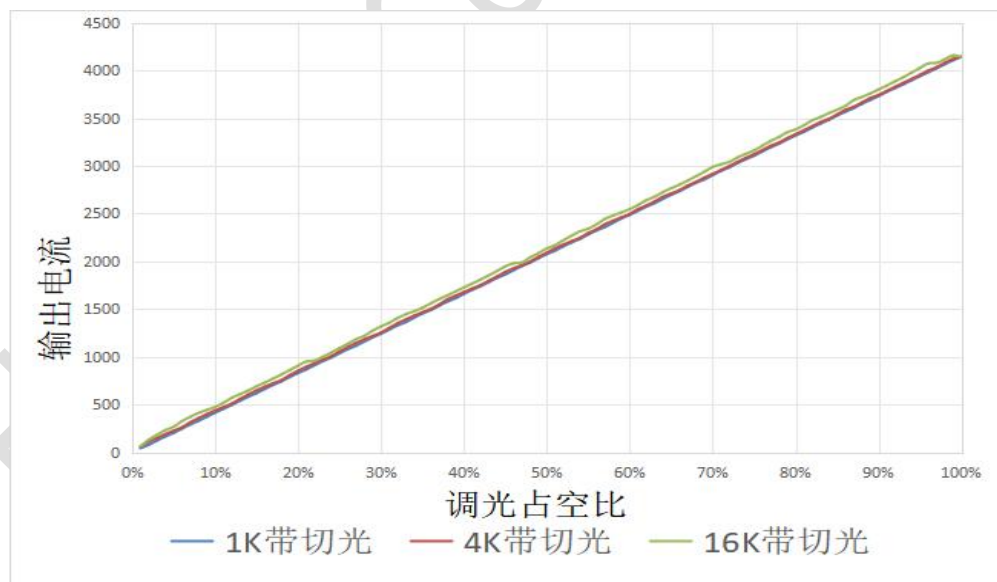
效率:



负载调整率:



切光调光线性度:



11. 工作波形图

DIM 和 DIMO 的关系:



CH1: DIM

CH2: DIMO

CH3: GATEH

CH4: IL

正常工作波形:



CH1: GATEL

CH2: DIM

CH3: GATEH

CH4: IL

切光灯珠电流波形



CH1: GATEL CH2: DIM CH3: GATEH CH4: IL

12. 应用说明

Hi7210 是高效率且外围简单的降压控制器，可驱动 25A 的电流负载。Hi7210 采用了迟滞控制技术，无需环路补偿，且具有快速负载瞬时响应的特性。

12.1. 输出电流

输出电流通过 R10,R18 检流电阻来设定,R10 和 R18 取同样的电阻值当不改电流纹波条件下输出电流公式如下：

$$I_{out} = \frac{0.125V}{R10}(A)$$

其中 Iout 为输出电流，R10，R18 为系统的检流电阻,R10=R18，此时输出电流纹波为 40%

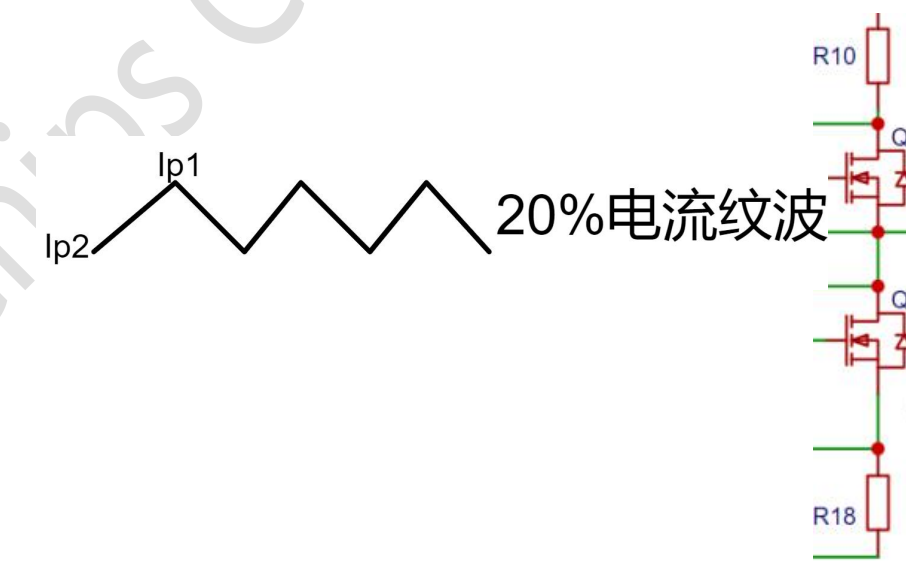
12.2. 电流纹波

Hi7210 工作在 CCM（连续电流模式），电流纹波是固定迟滞，固定迟滞 $\Delta=40\%$ ，则：

$$I_{PEAK} = I_{OUT} * (1 + \frac{1}{2} \Delta)(A)$$

Hi7210 如工作在切光模式，输出不允许加电解电容，可通过改变 R10 和 R18 的阻值来设置输出电流纹波，设计参考如下：

原始参数		电感纹波电流以及波峰、波谷采样电阻示意图
输入电压 V_{in}	24V	
输出电压 V_o	18V	
输出电流 I_o	1A	
电流基准 V_{CS}	0.125V	
电流纹波 I_{pp}	40%	
波峰 I_{p1} 电阻 设定 R10	0.125 Ω	
波谷 I_{p2} 电阻 设定值 R18	0.125 Ω	

目标参数		电感纹波电流以及波峰、波谷采样电阻示意图
输入电压 V_{in}	24V	
输出电压 V_o	18V	
输出电流 I_o	1A	
电流基准 V_{CS}	0.125V	
电流纹波 I_{pp}	20%	
波峰 I_{p1} 电阻 设定 R10	0.136 Ω	
波谷 I_{p2} 电阻 设定值 R18	0.111 Ω	

R10,R18 的计算过程如下:

输出电流 I_o	1A	LED 输出电流
原始电流纹波 I_{pp}	40%*1A	芯片原始电流纹波固定 $I_{pp}=40\%$
原始波峰 I_{p1}	1.2A	$I_{p1}=I_o*(1+0.5*原始电流纹波 I_{pp})$
原始波谷 I_{p2}	0.8A	$I_{p2}=I_o*(1-0.5*原始电流纹波 I_{pp})$
设计电流纹波 I_{pp}	20%*1A	电感纹波电流设定值, 建议 I_{pp} 最小值 20%
设计波峰 I_{p1}	1.1A	$I_{p1}=I_o*(1+0.5*设计电流纹波 I_{pp})$
设计波谷 I_{p2}	0.9A	$I_{p2}=I_o*(1-0.5*设计电流纹波 I_{pp})$
电流基准 V_{CS}	0.125V	芯片输出电流检测基准 V_{CS}
R10	0.136 Ω	$(V_{CS}*原始波峰 I_{p1})/设计波峰 I_{p1}$
R18	0.111 Ω	$(V_{CS}*原始波谷 I_{p2})/设计波谷 I_{p2}$

12.3. FAULT 芯片故障反馈设置

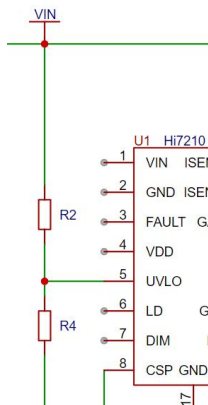
芯片可通过 FAULT 管脚来检测芯片是否故障，当芯片触发 OTP\UVLO 故障时，FAULT 管脚电压会被拉低；当芯片输出开路或者短路，FAULT 管脚不动作。

12.4. 输入欠压保护设置

通过电阻 R2 和 R4 可以设置输入的欠压保护电压，输入保护电压要比正常工作电压低 20%。UVLO 端口为欠压保护检测端口，当 UVLO 电压低于 1.2V 时芯片的 GATE 开关输出关闭，当 UVLO 的电压高于 1.3V 时芯片的 GATE 开关输出重新开始，以确保输入电压不会低于设定电压，迟滞为 0.1V。

UVLO 脚位需外接一个下拉电阻 R4，应用中对 UVLO 端口和 VIN 直接接入一个电阻 R2 即可实现过压保护：

R4 建议 ≤5.1K，通常取 5.1K



$$V_L = \frac{1.2 \times (R2 + R4)}{R4} (V)$$

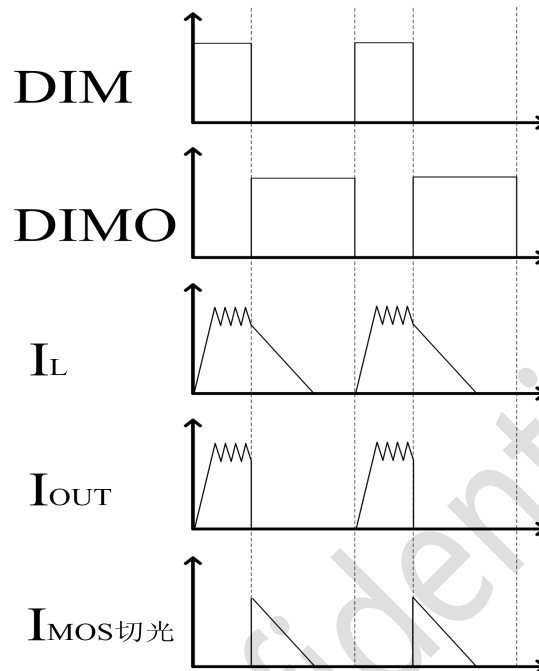
12.5. 调光控制

Hi7210 具有两种调光模式，既可以用 DIM 引脚通过 PWM 信号调光，也可以通过 LD 引脚用模拟信号调光。

- 1) LD 引脚调光是线性模拟调光，调光的分辨率精度只和输入的模拟信号精度有关。LD 默认上拉到 VDD，灯的亮度随着 LD 的电压值线性变化，LD 引脚也可以接入热敏电阻，作为过温保护管脚使用；
- 2) DIM 引脚调光：给 DIM 引脚提供 PWM 信号进行调光。当 PWM 信号为 High（高于 2V）时，外置高边功率管开启给电感充电蓄能；当 PWM 信号为 LOW（低于 0.3V）时，高边功率管 Q1 关闭低边 MOS Q2 打开。

DIM 调光时电流波形解析：当 DIM 信号变为 0 时，关闭上管 Q1，导通下管 Q2，DIM 输出高电平，打开并联的调光 MOS Q3，将灯上的电流短路，电感电流通过下管 Q2 和 Q3 进行续流，此时电感电流下降的比较缓慢。在 DIM 变为高电平的时候，DIM 变低，MOS Q3 关闭，上管打开，灯上的电流快速由 0 变为此时电感上的电流值。然后再随着斜率增加至限流值，在充放电之间循环，直到 DIM 再次变低。

12.6. 调光状态下的关键信号波形



DIM: 调光输入信号; DIMO: DIMO 管脚输出信号; I_L : 电感电流; I_{OUT} : 灯珠电流;

$I_{MOS \text{ 切光}}$: 流过切光 MOS 的电流。

12.7. 电感选择

在输入输出电压以及输出电流确定的情况下，电感感量如下：

$$L = \frac{(V_{IN} - V_{OUT}) * V_{OUT}}{I_{pp} * f_s * V_{IN}} (\mu H)$$

电流纹波 I_{pp} 固定值 40%， f_s 为芯片振荡频率

更改电流纹波，此时的电感值需要按改后的实际电流纹波 I_{pp} 计算不能按固定值 40%

饱和电流 I_L :

$$I_L \geq 1.5 * I_{OUT} (A)$$

12.8. MOS 管选择

功率 MOS 管的选择可以参考如下规格选取，同时关注栅极电气特性和 $R_{DS(ON)}$ 参数，该参数会影响整体转换效率：

$$V_{DS} \geq 1.2 * V_{IN_MAX}$$

$$I \geq 1.5 * I_{OUT}$$

$$Q_g \leq I_g / f_s$$

12.9. 输入电容选择

当功率 MOSFET 开启时，输入电容 C_{IN} 提供能量给 Hi7210 使用，反之当 MOSFET 关闭时，输入电源将会对输入电容充电。输入电容值需要根据实际的功率来确定，输入电容额定电压应大于输入电压的 1.5 倍。

12.10. BST 电容选取

BST 电容可以将电压抬高至输入电压以上，用以驱动上 MOS 管的打开，其建议值为 1uF，耐压大于 16V。

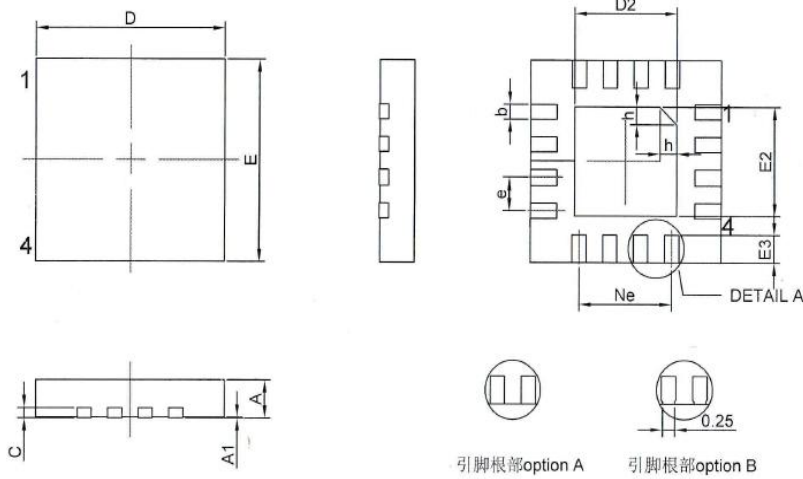
13. PCB 设计要求

对于 DCDC 电源，特别是 Hi7210 同步大电流、高频率状态下，Layout 是非常关键的因素，不佳的 Layout 可能影响其工作的稳定。

- 1: 芯片下面应尽量使用完整铺地。
- 2: 大电流走线尽量短，粗，以降低走线阻抗。
- 3: 芯片地要和下管的 S 级靠近，避免上管开关时过高的 $dV/dT, dI/dT$ 使下管误导通。
- 4: 输入电容和 R10, 上管 MOS 环路要小，下管和 R18 到地的环路要小。
- 5: 下管 S 级到地的采样，必须在 R18 两端做差分走线采样。
- 6: FB 分压电阻尽量靠近 FB 引脚。
- 7: LED+, Q3, 地的环路要小，避免大电流开关时的尖峰过高，如切光 MOS Q3 尖峰高可以在 DS 之间加 RC 吸收抑制过高尖峰避免损坏 Q3。

14. 封装信息

Hi7210Q (QFN16_4X4)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	-	0.02	0.05
* b	0.275	0.3	0.325
C	0.203BSC		
* D	3.90	4.00	4.10
D2	2.125	2.15	2.175
e	0.65BSC		
Ne	1.95BSC		
* E	3.90	4.00	4.10
E2	2.05	2.15	2.25
* E3	0.45	0.55	0.65
h	0.3	0.35	0.4

注:1. 标注“*”尺寸为测量尺寸。

Hi7210H (HTSSOP16)

