

BP3179E

深度调光的隔离低 PF LED 驱动器



概述

BP3179E 是一款适用于反激电路的隔离低 PF LED 驱动器，支持 PWM 和模拟调光信号，全程模拟调光且支持调光调灭，可以实现高精度、无频闪的照明。

BP3179E 控制的反激电路工作在电感电流临界导通和准谐振模式，从而实现更高的转换效率和更低的电磁干扰 (EMI)，提高变压器的利用率。

BP3179E 采用了先进的原边采样恒流算法，可实现优异的线性调整率和负载调整率，同时省去了副边反馈元件，简化了 BOM 元器件数量，降低系统成本。

BP3179E 提供丰富的保护功能，保证电源设计的可靠性。

BP3179E 采用 SOP-8 的封装。



SOP-8 封装

特点

- 支持 PWM 调光和模拟调光信号，调光深度低至 1%且支持调光调灭
- 输出电流基准精度 $\pm 3\%$
- 深度调光时良好的批量一致性
- 支持宽输出负载电压范围
- 内置软启动功能，输出电流无过冲
- 内置线电压补偿和负载补偿
- 各种保护功能
 - LED 负载开路/短路保护
 - CS 短路保护、OCP 保护
 - 过温降电流

应用领域

- LED 面板灯、格栅灯
- LED 路灯

典型应用

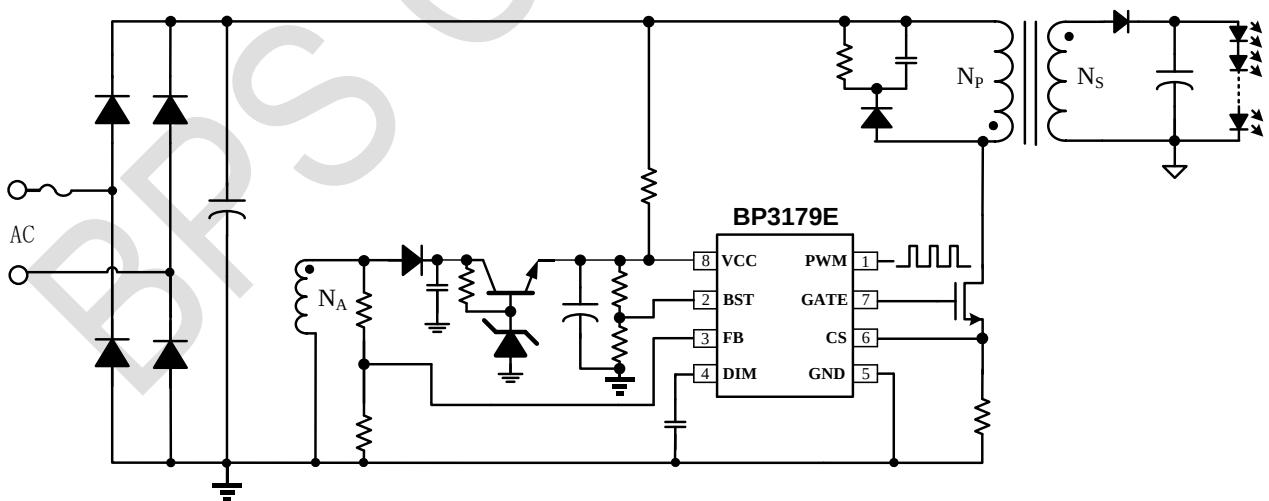


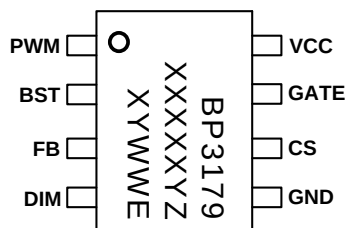
图 1 BP3179E PWM 调光典型应用电路

注：该线路及参数仅供参考，实际应用电路和参数请通过试验充分验证。

订购信息

订购型号	封装	包装形式	打印
BP3179E	SOP-8	卷盘 4,000/盘	BP3179 XXXXXYZ XYWWE

管脚封装



BP3179E: 产品型号

XXXXXY: 批次

XY: 标识

WW: 周号

Z: 预留

图 2 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	PWM	PWM 调光引脚，悬空默认上拉至 VCC
2	BST	芯片模式控制引脚，正常工作应大于 0.35V
3	FB	过零检测及 OVP 检测
4	DIM	模拟调光引脚
5	GND	芯片地
6	CS	MOSFET 电流采样
7	GATE	MOSFET 栅极驱动信号
8	VCC	芯片供电

极限参数(注 1)

符号	参数	参数范围	单位
VCC	芯片电源端口电压	-0.3~40	V
GATE, PWM	引脚最大电压	-0.3~40	V
CS, BST, FB, DIM	芯片低压接口	-0.3~8	V
P _{DMAX}	功耗(注 2)	0.45	W
θ _{JA}	结到环境的热阻(注3)	145	°C/W
T _J	工作结温范围	-40~150	°C
T _{STG}	储存温度范围	-55~150	°C

注 1: 最大极限值是指超出该工作范围，芯片有可能损坏。推荐工作范围是指在该范围内，器件功能正常，但并不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

注 2: 温度升高最大功耗一定会减小，这也是由 T_{JMAX}, θ_{JA} 和环境温度 T_A 所决定的。最大允许功耗为 P_{DMAX} = (T_{JMAX} - T_A) / θ_{JA} 或是极限范围给出的数字中比较低的那个值。

注 3: 1 平方英寸双层 PCB 板，按照 JEDEC 标准测试。

电气参数(注 4) (无特别说明情况下, $T_A = 25^\circ\text{C}$)

符号	描述	条件	最小值	典型值	最大值	单位
供电部分(VCC)						
V_{CC_TH}	VCC 启动电压	V_{CC} 上升	10	12	14	V
V_{CC_UVLO}	VCC 欠压保护	V_{CC} 下降	6.6	7.5	8.6	V
V_{CC_CLAMP}	VCC 钳位电压	$I_{CC}=2\text{mA}$	30	35	40	V
I_{CC_ST}	VCC 启动电流	$V_{CC_TH}-0.5\text{V}$	110	135	160	μA
$I_{CC_QUIESCENT}$	VCC 静态工作电流	无开关动作	200	500	700	μA
电流采样(CS)						
V_{CS_LIM}	CS 逐周期限流阈值			0.82		V
V_{CS_OCP}	CS 开路保护阈值		1.6	1.8	2	V
时间控制						
T_{LEB1}	正常工作前沿消隐时间		250	390	650	ns
T_{LEB2}	过流保护前沿消隐时间			280		ns
T_{ON_MAX}	最大导通时间		35	45	55	μs
T_{OFF_MAX}	最大关断时间		200	255	360	μs
驱动部分(GATE)						
I_{SOURCE}	GATE 供给电流能力	$V_{GATE}=2\text{V}$		150		mA
I_{SINK}	GATE 吸收电流能力	$V_{GATE}=2\text{V}$	125	220	325	mA
退磁检测和过压保护(FB)						
V_{FB_FALL}	FB 下降阈值电压	FB 下降		0.15		V
V_{FB_HYS}	FB 迟滞电压			0.09		V
V_{FB_OVP}	FB 过压保护阈值		1.9	2	2.1	V
调光部分 (PWM, DIM)						
V_{DIM_MAX}	模拟调光最大值		1.746	1.8	1.854	V
V_{PWM_ON}	PWM 高电平有效	PWM 上升		1.8		V
V_{PWM_OFF}	PWM 低电平有效	PWM 下降		1.75		V
模式控制(BST)						

符号	描述	条件	最小值	典型值	最大值	单位
$V_{BST_ST_TH}$	BST 上电启动阈值			350		mV
V_{BST_TH}	BST 欠压检测阈值			350		mV
T_{BST_TH}	BST 欠压检测时间	启动后		18		ms
过温降电流						
T_{REG}	过温降电流阈值			145		°C

注 4: 规格书的最小、最大规范范围由测试保证, 典型值由设计、测试或统计分析保证。

内部结构框图

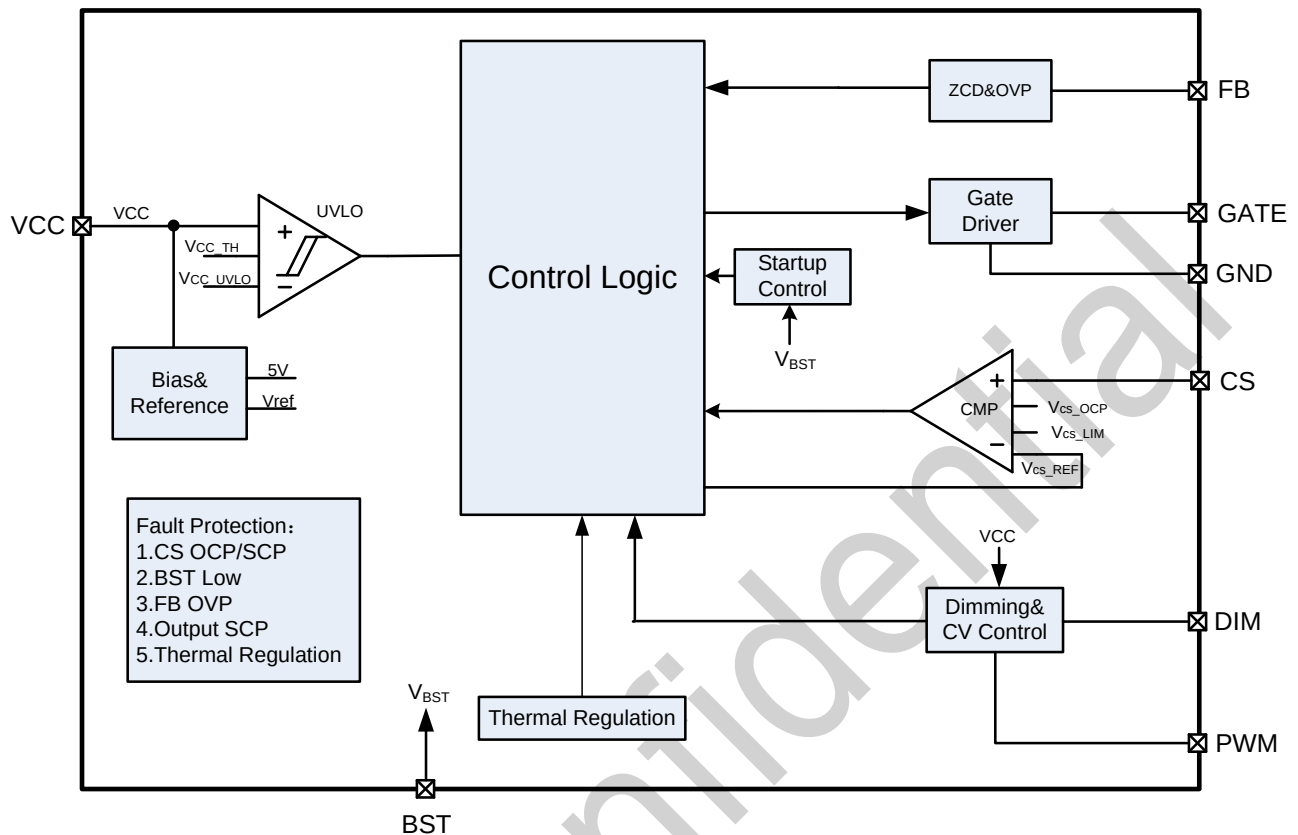


图 3 BP3179E 内部框图

功能描述

BP3179E 是一款适用于反激电路的隔离低 PF LED 驱动器，支持 PWM 和模拟调光信号，全程模拟调光且支持调光调灭，可以实现高精度、无频闪的照明。

启动

系统上电后，当 VCC 电压超过 V_{CC_TH} 之后芯片开始工作。芯片工作后首先检测 BST 上的电压，若 V_{BST} 高于 $V_{BST_ST_TH}$ ，GATE 开始输出开关信号，芯片开始软启动，输出电流快速上升。

当 FB 电压 $\leq 0.3V$ 时，芯片内部电流基准钳位在 0.45V，忽略 DIM 信号，此阶段为输出电压快速预充。当 FB 电压 $> 0.3V$ 后，芯片内部电流基准为 DIM 电压，输出电压达到 LED 击穿电压后输出电流快速上升。

芯片内部 VCC 引脚集成箝位管进行额外的箝位保护。当 VCC 的电压跌至 UVLO 阈值以下时，芯片停止工作。

BST 引脚模式控制

利用 BST 引脚可控制芯片的工作模式。在芯片启动后，如果 BST 引脚的电压低于 V_{BST_TH} 并保持超过 18ms，芯片工作 18ms 后停止工作，等待约 600ms 后重新检测 BST 引脚电压，进入 Hiccup 故障保护。当 BST 引脚的电压大于 V_{BST_TH} 后芯片重新开始正常工作。正常应用中，建议 BST 引脚从 VCC 分压至高于 0.35V。

原边恒流控制

BP3179E 采用原边恒流控制，消除副边反馈元件，令外围电路更加简单。BP3179E 控制的驱动器，电感电流工作于临界导通模式，MOSFET 工作于准谐振模式，从而实现了高效率转换。

BP3179E 内部的恒流算法确保输出电流的高精度，对于

Flyback, 其计算公式如下:

$$I_{out} = \frac{1}{8} * \frac{V_{DIM_MAX}}{R_{CS}} * N_{ps}$$

N_{ps} 是原副边的线圈匝数比, V_{DIM_MAX} 是 DIM 脚的最大电平信号, R_{CS} 是 CS 电阻。CS 的逐周期限流阈值设置成 V_{CS_LIM} 。当 CS 电压达到 V_{CS_OCP} 的开路保护阈值时, 芯片立即关断 GATE, 同时进入故障保护状态。

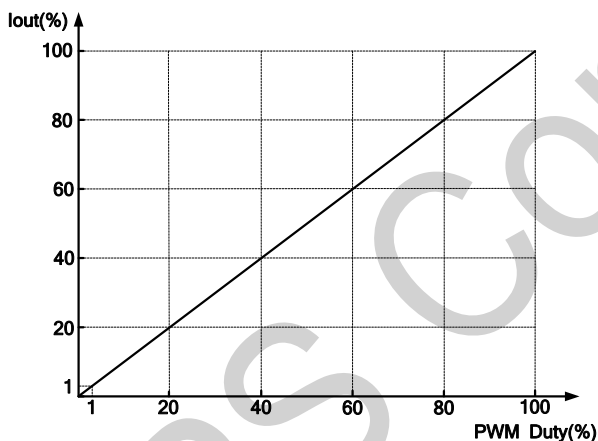
调光功能

BP3179E 可以接受 DIM 引脚信号进行模拟调光。不调光时 DIM 脚接一颗电容到地, 内部控制 DIM 最大电平为 1.8V。

BP3179E 也可以接受 PWM 调光信号, 通过 DIM 脚的外接电容转换成模拟信号。

当 PWM 调光信号为低并持续 18ms 后, 芯片停止开关动作。当检测到 PWM 信号有占空比输出(高电平高于 1.8V), 芯片开始执行开关动作。

BP3179E 的调光曲线如下图所示:



输出过压/LED 开路保护

输出电压过压保护是通过 FB 引脚来实现的。当 FB 电压在屏蔽时间后仍然高于 2V 时, BP3179E 会进入故障保护状态, GATE 保持关断。计时约 600ms 后, 重新检测, 如果故障消除, 则正常工作, 如果未消除, 则继续保护。

输出过压保护点设置如下:

$$V_{OUT_OVP} = \frac{N_S}{N_{AUX}} * \frac{R_{FBL} + R_{FBH}}{R_{FBL}} * V_{FB_OVP} (V)$$

N_S 是副边的匝数, N_{AUX} 是辅助绕组的匝数, R_{FBH} 是 FB 引脚的分压上电阻, R_{FBL} 是 FB 引脚的分压下电阻。 V_{FB_OVP} 是 FB 过压保护阈值。

输出短路保护

当输出发生短路时, 系统以 T_{OFF_MAX} 工作。由于输出电压很低, 辅助绕组无法给 VCC 供电, 若 VCC 供电不足, VCC 电压逐渐下降直至欠压保护阈值。

过温降电流

芯片内部集成过温度保护。当芯片内部温度超过 T_{REG} 后, 芯片开始降低输出电流, 从而提高系统可靠性。

其它保护

BP3179E 还集成了其他保护, 包括 CS 电阻开路和短路保护。

谷底导通

BP3179E 在调光过程中, 通过 FB 检测阈值电压, 实现谷底导通, 优化器件温升同时也优化了轻载效率。

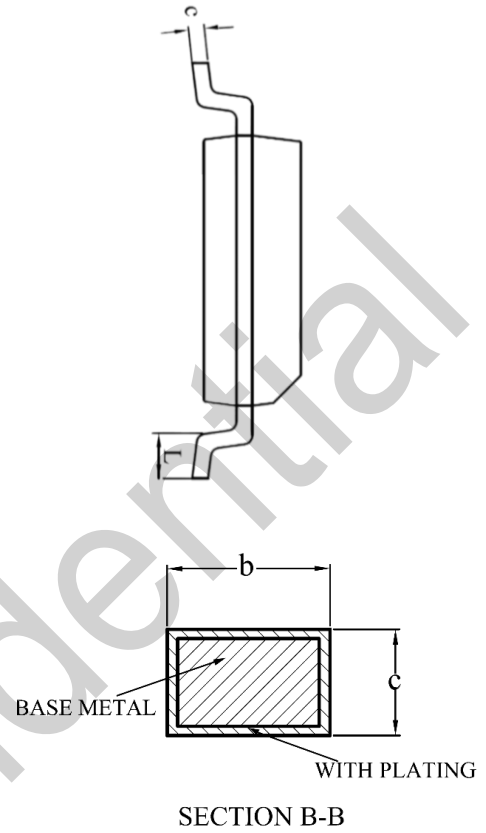
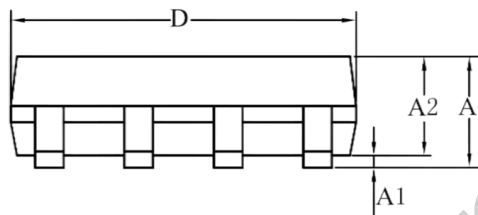
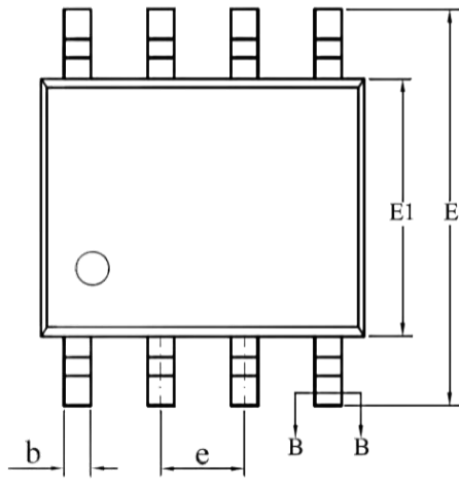
PCB Layout 指南

在设计 BP3179E 应用 PCB 时, 需要遵循以下建议:

- 1) DIM 和 VCC 的旁路电容需要紧靠各自的引脚和芯片地, 尤其是 DIM 电容的地必须紧靠芯片电容的地。
- 2) FB 的分压电阻和滤波电容尽可能靠近芯片, 且节点要远离变压器的动点, 否则系统噪声容易误触发 FB 引脚的 OVP 保护功能。
- 3) 电流采样电阻的功率地线尽可能粗, 且要离芯片的地尽量近, 以保证电流采样的准确性, 否则可能会影响输出电流的调整率。另外, 信号地需要单独连接到芯片的地引脚。
- 4) 减小大电流回路的面积, 如变压器初级、功率管及吸收网络的环路面积, 以及变压器次级、次级二极管、输出电容的环路面积, 以减小 EMI 辐射。

封装信息

SOP-8 封装外形尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.30	—	1.80
A1	0.10	—	0.25
A2	1.25	1.40	1.65
b	0.33	—	0.51
c	0.17	—	0.25
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.40	—	1.00

版本信息

版本	日期	记录
Rev_1.0	2023.10	首次发行

BPS Confidential

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。