XHSC 小华半导体
XIAOHUA SEMICONDUCTOR

HC32L021 系列

32 位 ARM® Cortex®-M0+ 微控制器

数据手册

Rev1.11
2026 年 2 月

产品特性

支持特性

- 48MHz Cortex-M0+ 32 位 CPU 平台
- HC32L021 系列具有灵活的功耗管理系统：
  - 0.65μA@3V 深度休眠模式：所有时钟关闭，上电复位有效，IO 状态保持，IO 中断有效，所有寄存器、RAM 和 CPU 数据保存状态时的功耗
  - 45μA/MHz@3V@48MHz 工作模式：CPU 运行，外设关闭，从 FLASH 运行程序
- 64K 字节 FLASH 存储器，具有擦写保护功能，支持 ISP、ICP、IAP，4 级安全保护
- 6K 字节 RAM 存储器
- 通用 I/O 管脚
  （17IO/20pin, 10IO/14pin）
  - 部分 IO 支持滤波
- 时钟、晶振
  - 内部高速时钟 RC48M：4/6/32/48MHz
  - 内部低速时钟 RCL：32.768/38.4kHz
  - 外部低速晶振 XTL：32.768kHz
  - 支持外部时钟源输入
- 定时器/计数器
  - 2 个复合定时器 CTIM，每个 CTIM 可配置为 1 个 16 位通用定时器 GTIM 或 3 个 16 位基本定时器 BTIM：作为通用定时器时支持 4 通道捕获比较，4 通道 PWM 输出；作为基本定时器时，每个定时器支持两路翻转输出
  - 1 个高级 16 位定时器 ATIM3，支持 3 相带死区互补的 PWM 输出
  - 1 个独立看门狗电路，内部低速时钟提供 IWDT 计数
  - 1 个时钟校准模块 CTRIM，支持超低功耗定时功能，支持最大 65536s 超长定时和自动唤醒，支持内部时钟实时校准功能
  - 1 个 RTC 实时日历时钟计数器，支持最高 0.06ppm 补偿精度
  - 1 个 CM0+内置 24 位 SysTick 定时器
- 通讯接口
  - 2 路 LPUART 通讯接口
  - 1 路 SPI 标准通讯接口
  - 1 路 I2C 高速通讯接口
- 1 路 TRNG：64-bit 随机数发生器
- 全球唯一 10 字节 ID 号
- 集成 1 个 12 位 1Msps 采样的高速高精度 SAR ADC
- 2 路电压比较器 VC，可配置 64 阶比较电压，可配置 12 档滤波
- 集成 1 路低电压侦测器 LVD，可配置 16 阶比较电平，可配置 12 档滤波，可监控端口电压以及电源电压
- SWD 调试解决方案，提供全功能调试器
- 工作条件：-40~105℃，1.8~5.5V
- 封装形式：QFN20，TSSOP20，QFN14

支持型号

HC32L021C8PB-TSSOP20TR	HC32L021C8UB-ZFN20TR
HC32L021C8PB-TSSOP20	HC32L021B8UB-XFN14TR

版权所有 ©小华半导体有限公司

说明事项

版权所有©2026 小华半导体有限公司。保留所有权利

本文件及附件包含的信息有关知识产权权益全部属于小华半导体有限公司（以下简称“XHSC”）；客户对本文件及附件包含的信息只享有内部使用权，未经 XHSC 书面允许，任何单位和个人不得擅自摘抄、复制、改动或以其他任何形式使用本文件的部分或全部内容，并不得以任何形式进行传播。

商标声明

XHSC 小华半导体有限公司 XIAOHUA SEMICONDUCTOR CO.,LTD、XHSC 小华半导体 XIAOHUA SEMICONDUCTOR和其他商标均为 XHSC 的商标。所有其他在 XHSC 产品上显示的产品或服务名称均为其各自所有者的财产。

注意事项

- XHSC 保留随时更改、更正、增强、修改产品和/或本文档的权利，恕不另行通知。用户可在下单前获取最新相关信息。XHSC 产品依据购销基本合同中载明的销售条款和条件进行销售。
- 客户应针对您的应用选择合适的 XHSC 产品，并设计、验证和测试您的应用，以确保您的应用满足相应标准以及任何安全、安保或其它要求。客户应对此独自承担全部责任。
- XHSC 在此确认未以明示或暗示方式授予任何知识产权许可。
- XHSC 产品的转售，若其条款与此处规定不同，XHSC 对此类产品的任何保修承诺无效。
- 本通知中的信息取代并替换先前版本中的信息。

小华半导体有限公司

地址：	上海市浦东新区中科路 1867 号 A 座 4 楼
网址：	https://www.xhsc.com.cn
邮箱：	XHSC_MCU@xhsc.com.cn（商务咨询） XHSC_FAE@xhsc.com.cn（技术咨询）

前言

数据格式

- 0x 前缀表示十六进制数据
- 0b 前缀表示二进制数据
- 数字没有前缀表示十进制数据

安全声明

由于使用某个功能或者协议，可能会存在潜在的安全问题，需要进行声明，提醒用户慎用，规避安全风险。

版权所有 ©小华半导体有限公司

目录

产品特性 ii
前言 iv
1 产品概述 7
1.1 产品阵容 7
1.2 功能框图 9
1.3 存储区映射图 10
2 功能描述 10
2.1 32 位 Cortex-M0+内核 10
2.2 64KB FLASH 10
2.3 6KB RAM 10
2.4 时钟系统 10
2.5 工作模式 10
2.6 实时时钟 RTC 10
2.7 端口控制器 GPIO 11
2.8 中断控制器 NVIC 11
2.9 复位控制器 RESET 11
2.10 定时器 TIM 11
2.11 看门狗 IWDT 12
2.12 低功耗同步异步收发器 LPUART 12
2.13 串行外设接口 SPI 12
2.14 高速集成电路总线 HSI2C 12
2.15 时钟校准 CTRIM 13
2.16 器件电子签名 13
2.17 真随机数发生器 TRNG 13
2.18 模数转换器 ADC 13
2.19 模拟电压比较器 VC 14
2.20 低电压检测器 LVD 14
2.21 嵌入式调试系统 14
2.22 编程模式 14
2.23 高安全性 14
3 引脚配置及功能 15
3.1 引脚配置图 15
3.1.1 QFN20 封装 15
3.1.2 QFN14 封装 16
3.1.3 TSSOP20 封装 17
3.2 引脚功能说明 18
3.3 模块信号说明 20
4 典型应用电路图 22
5 电气特性 23
5.1 参数条件 23
5.1.1 最小值和最大值 23
5.1.2 典型数值 23

版权所有 ©小华半导体有限公司

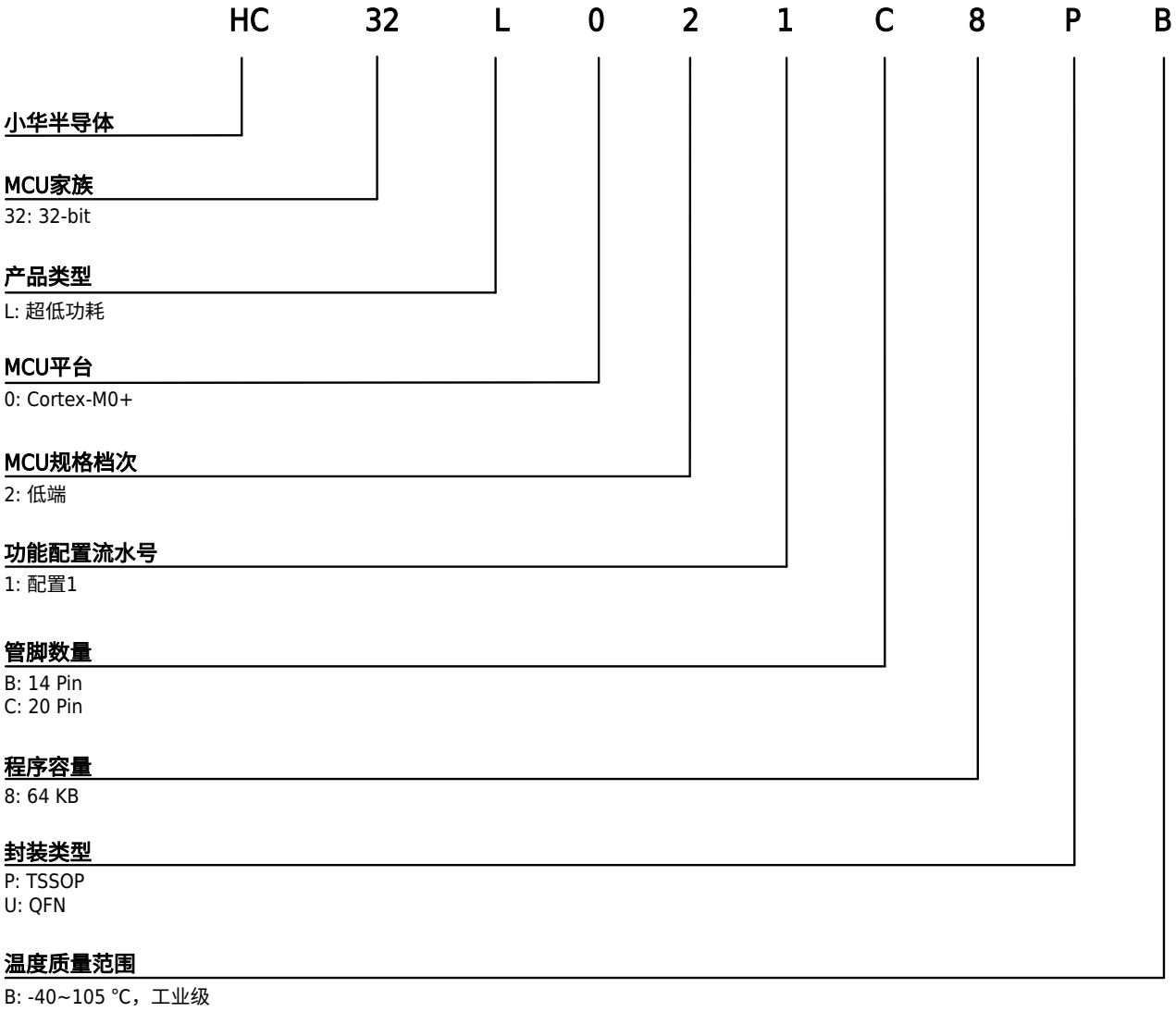
5.2 绝对最大额定值.....23
5.3 工作条件.....24
5.3.1 通用工作条件.....24
5.3.2 VCAP 外置电容.....24
5.3.3 上电和掉电时的工作条件.....25
5.3.4 内嵌复位和 LVD 模块特性.....25
5.3.5 供电电流特性.....27
5.3.6 从低功耗模式唤醒的时间.....28
5.3.7 外部时钟源特性.....29
5.3.8 内部时钟源特性.....32
5.3.9 Flash 存储器特性.....34
5.3.10 EMC 特性.....34
5.3.11 I/O 端口特性.....35
5.3.12 RESETB 引脚特性.....37
5.3.13 ADC 特性.....38
5.3.14 VC 特性.....40
5.3.15 定时器特性.....42
5.3.16 通信接口.....43
6 封装信息.....47
6.1 封装尺寸.....47
6.1.1 QFN20 封装.....47
6.1.2 QFN14 封装.....49
6.1.3 TSSOP20 封装.....51
6.2 焊盘示意图.....53
6.2.1 QFN20 封装（3mm x 3mm）.....53
6.2.2 QFN14 封装（2mm x 2mm）.....54
6.2.3 TSSOP20 封装.....55
6.3 丝印说明.....56
6.4 封装热阻系数.....57
7 订购信息.....58
版本记录.....59

版权所有 ©小华半导体有限公司

1 产品概述

1.1 产品阵容

产品名称



版权所有 ©小华半导体有限公司

型号功能对比表

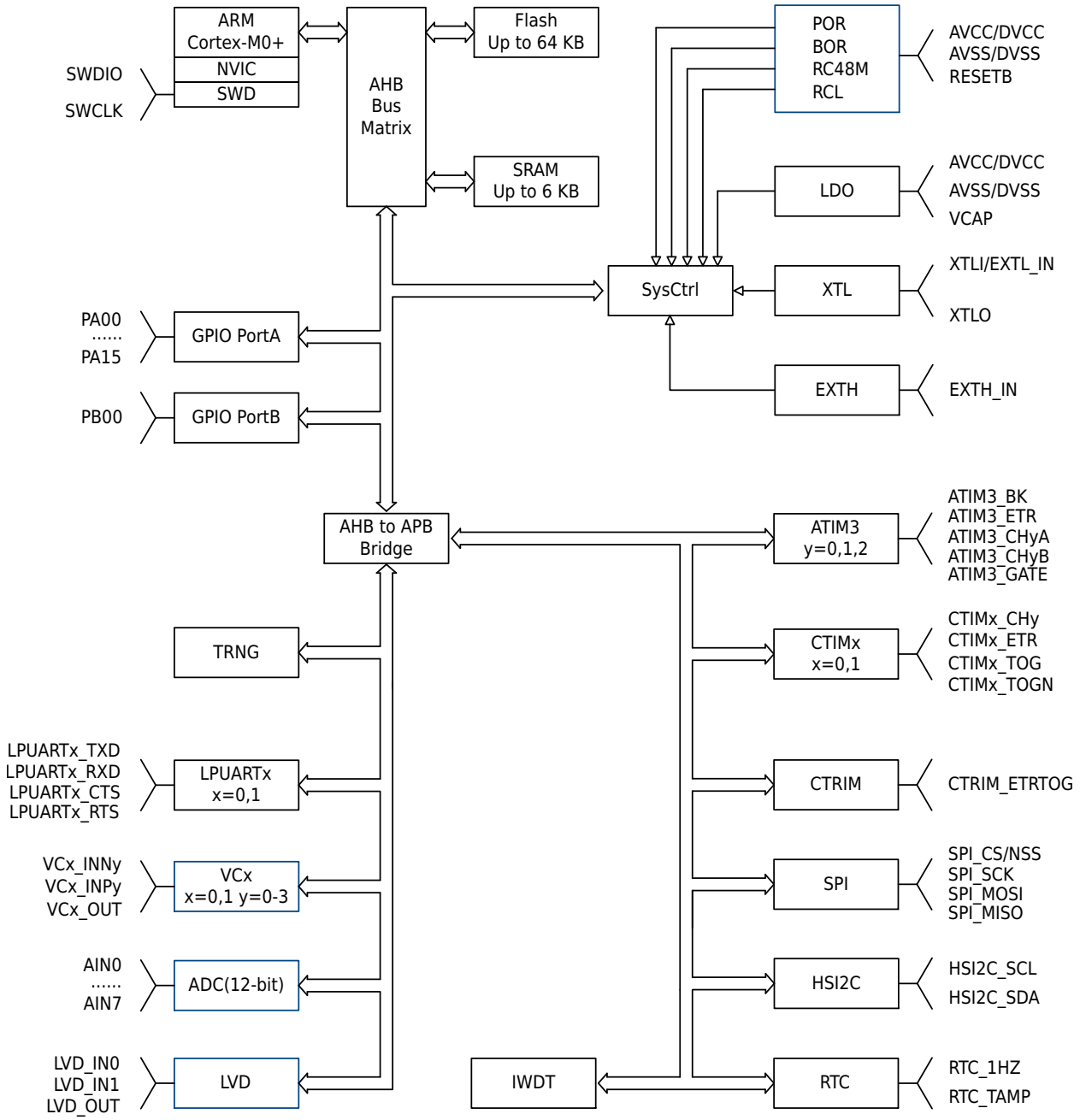
产品名称		HC32L021C8PB	HC32L021C8UB	HC32L021B8UB
引脚数		20		14
GPIO 数		16+1(1)		9+1(1)
CPU	内核	Cortex-M0+		
	频率	48MHz		
存储	Flash	64KB		
	RAM	6KB		
时钟	内部高速时钟	RC48M 4/6/32/48MHz		
	内部低速时钟	RCL 32.768/38.4kHz		
	外部高速时钟源	EXTH 4~24MHz		
	外部低速晶体	XTL 32.768kHz		-
电源电压范围		1.8~5.5V		
单/双电源		单电源		
温度范围		-40~105℃		
端口中断		17		10
定时器		通用定时器 CTIM0/1		通用定时器 CTIM0
		高级定时器 ATIM3		
		时钟校准定时器 CTRIM（支持低功耗定时器模式）		
实时时钟（RTC）		1		
看门狗定时器（IWDT）		1		
通信接口		LPUART0/1		
		I2C（HS）		
		SPI		
模数转换器（ADC，12-bit）		8ch+2（AVCC/3、VCAP）		7ch+2（AVCC/3、VCAP）
模拟电压比较器（VC）		VC0/1		
低电压检测器（LVD）		1		无输出
Flash 安全保护		支持		
真随机数发生器（TRNG）		支持		
调试功能		SWD 调试/下载接口		
唯一识别码		支持（80bits）		
封装类型（mm*mm）		TSSOP20	QFN20(3*3)	QFN14(2*2)

说明

1. MCU 处于运行态时，RESET 管脚可以复用为 GPIO 输入功能。

版权所有 ©小华半导体有限公司

1.2 功能框图

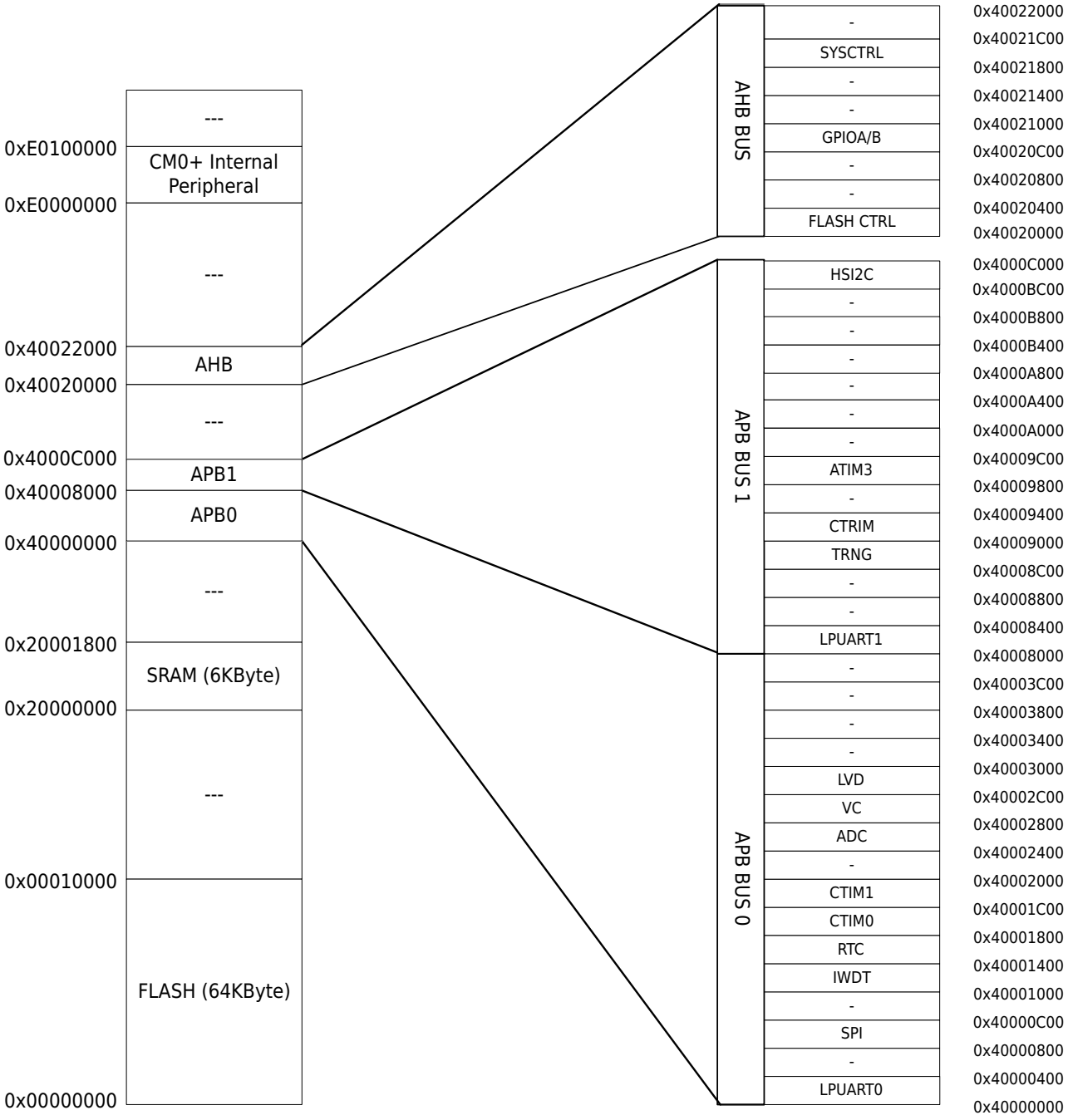


说明

不同封装的产品支持的资源数量有差异，详细支持情况请参见型号功能对比表。

版权所有 ©小华半导体有限公司

1.3 存储区映射图



版权所有 ©小华半导体有限公司

2 功能描述

2.1 32 位 Cortex-M0+内核

ARM Cortex-M0+处理器源于 Cortex-M0，包含了一颗 32 位 RISC 处理器，运算能力达到 0.95 Dhrystone MIPS/MHz。同时加入了多项全新设计，改进调试和追踪能力、减少每周期指令（IPC）数量和改进 Flash 访问的两级流水线等，更纳入了节能降耗技术。Cortex-M0+处理器已全面支持 Keil&IAR 调试器。

Cortex-M0+包含了一个硬件调试电路，支持 2-pin 的 SWD 调试接口。

ARM Cortex-M0+特性：

指令集	Thumb/Thumb-2
流水线	2 级流水线
性能效率	2.46 CoreMark/MHz
性能效率	0.95 DMIPS/MHz in Dhrystone
中断	32 个快速中断（本产品支持的中断规格详见“中断控制器 NVIC”）
中断优先级	可配置 4 级中断优先级
增强指令	多周期 32 位乘法器
调试	Serial-wire 调试端口，支持 4 个硬中断（break point）以及 1 个观察点（watch point）

2.2 64KB FLASH

内建全集成 FLASH 控制器，无需外部高压输入，由全内置电路产生高压来编程。支持 ISP、IAP、ICP 功能。具有 4 级安全保护等级。

2.3 6KB RAM

任意功耗模式，RAM 数据均不会丢失。

2.4 时钟系统

- 一个频率为 4/6/32/48MHz 可配置的高精度内部时钟 RC48M。
- 一个频率为 32.768/38.4kHz 的内部时钟 RCL。
- 一个频率为 4~24MHz 的外部高速时钟源 EXTH。
- 一个频率为 32.768kHz 的外部晶振 XTL，主要提供 RTC 实时时钟。

2.5 工作模式

1. 运行模式（Active Mode）：CPU 运行，周边功能模块运行。
2. 休眠模式（Sleep Mode）：CPU 停止，周边功能模块运行。
3. 深度休眠模式（DeepSleep Mode）：CPU 停止，高速时钟模块停止运行。

2.6 实时时钟 RTC

RTC（Real Time Counter）是一个支持 BCD 数据格式的功能模块，一般采用 32.768kHz 晶振作为其时钟，能实现万年历功能，中断周期可配置为月/日/小时/分钟/秒。24/12 小时时间模式，硬件自动修正闰年。具有精确度补偿功能，支持 0.96ppm 或 0.06ppm 精度。可用软件+1/-1 调整年/月/日/小时/分钟/秒，最小可调精度为 1 秒。

版权所有 ©小华半导体有限公司

用于指示时间和日期的 RTC 日历记录器在 MCU 受外部因素影响而复位时不会复位寄存器。

2.7 端口控制器 GPIO

最多可提供 17 个 GPIO 端口，其中部分 GPIO 与模拟端口复用。每个端口由独立的控制寄存器位来控制。支持边沿触发中断和电平触发中断，可从各种超低功耗模式下把 MCU 唤醒到工作模式。支持位置位、位清零和位置位清零操作。支持 Push-Pull CMOS 推挽输出、Open-Drain 开漏输出。内置上拉电阻，带有施密特触发器功能。

当 PA02 和 PA11 作为 HSI2C 接口时支持不同电压下电平信号通信，即低电压电平识别。

2.8 中断控制器 NVIC

Cortex-M0+处理器内置了嵌套向量中断控制器（NVIC），支持最多 17 个中断请求（IRQ）输入；有四个中断优先级，可处理复杂逻辑，能够进行实时控制和中断处理。

2.9 复位控制器 RESET

本产品具有 6 个复位信号来源，每个复位信号都可以让 CPU 重新运行，绝大多数寄存器会被重新复位，程序计数器 PC 会指向起始地址。

- 数字区域上电掉电复位 POR
- 外部 Reset PAD，低电平为复位信号
- IWDT 复位
- LVD 低电压复位
- Cortex-M0+ SYSRESETREQ 软件复位
- Cortex-M0+ LOCKUP 硬件复位

2.10 定时器 TIM

类型	名称		位宽	预除频	计数方向	PWM	捕获	互补输出
高级定时器	ATIM3		16/32	1/2/4/8/16/32/64/256	上计数/ 下计数/ 上下计数	6	6	3
通用定时器	CTIM0	GTIM0	16	1~32768	上计数	4	4	1
		BTIM0/1/2	16	1~32768	上计数	-	-	1/1/1
	CTIM1	GTIM1	16	1~32768	上计数	4	4	1
		BTIM3/4/5	16	1~32768	上计数	-	-	1/1/1
时钟校准器	CTRIM		16	2~32768	上计数	-	-	-

复合定时器 CTIM 是可以配置为支持 4 路比较捕获功能的定时器，也可以配置成 3 个基本定时器。基本定时器是只有计时计数功能的定时器。

高级定时器包含定时器 ATIM3，有如下特性：

- PWM 独立输出，互补输出
- 捕获输入
- 脉冲宽度测量
- 正交编码计数功能
- 单脉冲模式

版权所有 ©小华半导体有限公司

- 外部计数功能
- 死区控制
- 刹车控制
- 边沿对齐、对称中心对齐与非对称中心对齐 PWM 输出

ATIM3 是多通道的通用定时器，可以产生 3 组 PWM 互补输出或 6 路 PWM 独立输出，最多 6 路输入捕获。具有死区控制功能。

2.11 看门狗 IWDT

IWDT 是一个可配置的 12 位定时器，在 MCU 异常的情况下提供复位；内部低速时钟 RC10K 输入作为计数器时钟。调试模式下，可选择暂停或继续运行；只有写入特定序列才能重启 IWDT。

2.12 低功耗同步异步收发器 LPUART

2 路低功耗模式下可以工作的同步异步收发器（Low Power Universal Asynchronous Receiver/Transmitter）。

LPUART 基本功能：

- 配置时钟 PCLK
- 传输时钟 SCLK（SCLK 可选择 XTL、RCL 以及 PCLK）
- 支持同步半双工、异步全双工、单线半双工传输
- 可编程串行通信功能
  - 两种字符长度：8 比特、9 比特
  - 三种校验方式：无检验、奇校验、偶校验
  - 三种停止长度：1 比特、1.5 比特、2 比特
- 支持低功耗模式下收发数据
- 16-bit 波特率计数器
- 支持硬件流控（RTS、CTS）
- 支持多机通讯、自动地址识别

2.13 串行外设接口 SPI

SPI 基本特性：

- 可配置为主机或者从机，支持多机模式
- 主机模式最大分频系数为 PCLK/2
- 从机模式最大分频系数为 PCLK/4
- 多种通信模式：全双工、单线半双工、单工
- 两种传输顺序：先收发 MSB 或先收发 LSB
- 多种数据帧长度：4bits~16bits
- 两种 NSS 方式：硬件控制、软件控制
- 可配置的串行时钟极性和相位
- 支持主机模式延后采样

2.14 高速集成电路总线 HSI2C

HSI2C 支持：

- 支持标准、快速、快速增强、高速模式。
- 从机模式下的高速模式（Hs-mode）。

版权所有 ©小华半导体有限公司

- 支持多主机，包括同步和仲裁。多主机意味着可以存在任意数量的主机。此外，主机模式和从机模式可以在传输间隙切换（在发送 STOP 后）。
- 支持 7 位和 10 位寻址。
- 支持软件复位、START 字节和设备 ID（也需要软件支持）。

HSI2C 主机支持：

- 一个字的命令/发送缓冲区（8 位发送数据+3 位命令），一个字的接收缓冲区（8 位接收数据）。
- 命令缓冲区将在启动传输之前等待空闲的 I2C 总线。
- 命令缓冲区可以初始化（重复）START 和 STOP 条件以及一个或多个主机接收传输。
- STOP 条件可以从命令缓冲区生成，也可以在发送缓冲区为空时自动生成。
- 灵活的接收数据匹配功能，可以在数据匹配时产生中断或丢弃不需要的数据。
- 标志和可选中断，用于表示重复 START 条件、STOP 条件、仲裁失败、NACK 和命令字错误。
- 支持可配置的总线空闲超时和引脚拉低超时。

HSI2C 从机支持：

- 独立的 I2C 从机寄存器，以最大限度地减少主/从机之间切换带来的软件额外开销。
- 支持 SMBus 报警地址和广播地址。
- 支持时钟延展。
- 支持发送数据寄存器中断，支持接收数据寄存器中断。
- 软件可控的 ACK 或 NACK，可配置的 ACK/NACK 位时钟延展。以避免发送缓冲区欠载和接收缓冲区溢出错误。
- 支持数据包末尾、STOP 条件或误码检测的标志和中断。
- 支持超低功耗唤醒模式。

2.15 时钟校准 CTRIM

该模块工作于校准模式时可自动实时校准 RC48M/RCL 的输出频率，使 RC48M/RCL 输出频率的精度不再受环境变化影响。该模块工作于定时器模式时，具备通用定时功能且在 DeepSleep 下仍可正常工作。

2.16 器件电子签名

每颗芯片出厂前具备唯一的 10 字节设备标识号，包括 wafer lot 信息，以及芯片坐标信息等。

2.17 真随机数发生器 TRNG

TRNG 是一个真随机数发生器，用来产生真随机数。

2.18 模数转换器 ADC

单调不失码的 12-bit 逐次逼近型模数转换器。

- 12 位转换精度
- 1Msps 转换速度
- 最多 10 路输入通道，包括 8 路外部管脚输入、2 路内部输入（1/3 AVCC 电压、VCAP）
- 2 种参考源：AVCC 电压、EXVREF 引脚
- ADC 的电压输入范围：0~Vref
- 支持 SQR 扫描转换
- 软件可配置 ADC 的转换速率
- 支持片内外设自动触发 ADC 转换，有效降低芯片功耗并提高转换的实时性

版权所有 ©小华半导体有限公司

2.19 模拟电压比较器 VC

芯片引脚电压监测/比较电路。正、负输入通道可配置：4 个外部输入通道；2 个内部输入通道，包括 1 路内核电压、1 路 64 阶电阻分压。可根据上升/下降边沿产生异步中断，从低功耗模式下唤醒 MCU。可配置的软件防抖和窗口比较功能。定时器 ATIM3 输出的 PWM 信号可以作为空白窗口信号对比较器的输出进行控制。

2.20 低电压检测器 LVD

对芯片电源电压或芯片管脚电压进行检测，支持以下功能：

- 3 路监测源：DVCC、PA03、PA10
- 16 阶阈值电压，1.8~4.8V 可选
- 3 种中断触发方式：高电平/上升沿/下降沿
- 2 种触发结果：复位、中断
- 12 阶滤波配置，防止误触发
- 具备迟滞功能，强力抗干扰

2.21 嵌入式调试系统

嵌入式调试解决方案，提供全功能的实时调试器，配合标准成熟的 Keil/IAR 等调试开发软件。

2.22 编程模式

支持的编程模式：在线编程、离线编程。

支持的编程协议：ISP 协议、SWD 协议。

支持的编程接口：ISP 协议与 SWD 协议共用 SWD 端口。

2.23 高安全性

加密型嵌入式调试解决方案，提供全功能的实时调试器。

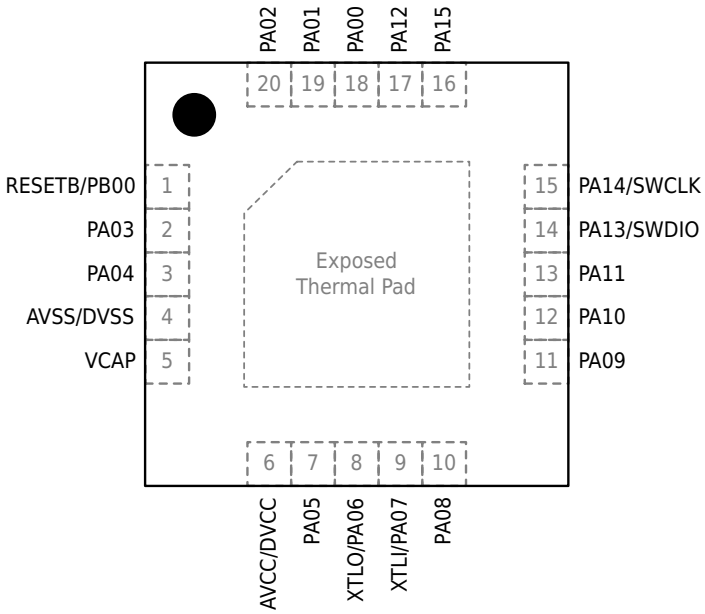
版权所有 ©小华半导体有限公司

3 引脚配置及功能

3.1 引脚配置图

3.1.1 QFN20 封装

HC32L021C8UB-ZFN20TR



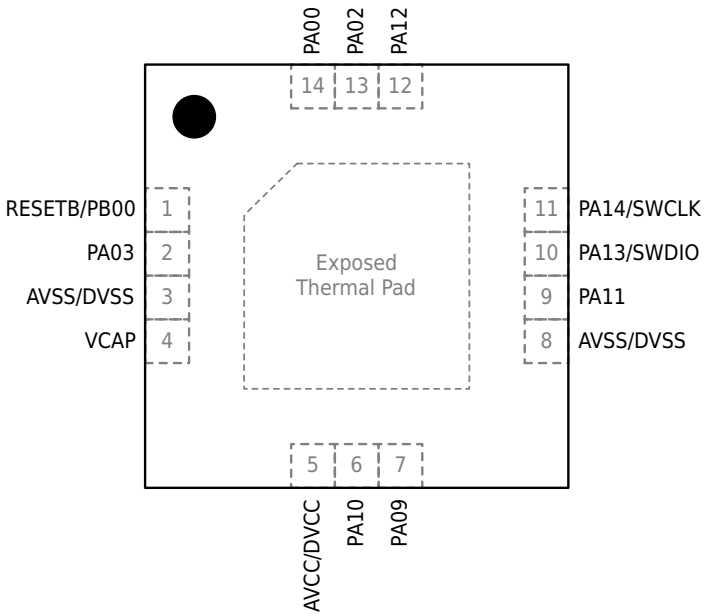
说明

- Exposed Thermal Pad 需要连接到 DVSS。

版权所有 ©小华半导体有限公司

3.1.2 QFN14 封装

HC32L021B8UB-XFN14TR



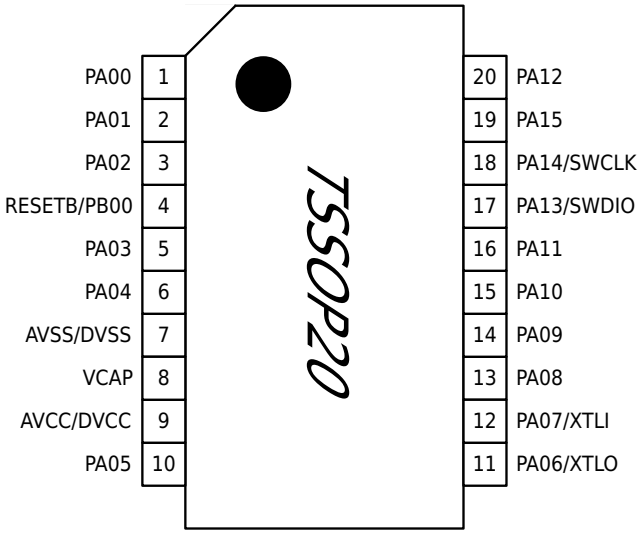
说明

Exposed Thermal Pad 需要连接到 DVSS。

版权所有 ©小华半导体有限公司

3.1.3 TSSOP20 封装

HC32L021C8PB-TSSOP20/HC32L021C8PB-TSSOP20TR



版权所有 ©小华半导体有限公司

3.2 引脚功能说明

TSSOP20	QFN20	QFN14	Name	ANALOG
1	18	14	PA00	AIN0/VC0_INN0/VC0_INP0
2	19	-	PA01	VC1_INN0/VC1_INP0
3	20	13	PA02	AIN1/EXVREF/VC0_INN1/VC0_INP1
4	1	1	RESETB/PB00	-
5	2	2	PA03	AIN2/VC1_INN1/VC1_INP1/LVD_IN0
6	3	-	PA04	-
7	4	3(8)	AVSS/DVSS	-
8	5	4	VCAP	-
9	6	5	AVCC/DVCC	-
10	7	-	PA05	AIN3
11	8	-	PA06	XTLO
12	9	-	PA07/EXTL_IN	XTLI
13	10	-	PA08	VC0_INN2/VC0_INP2
14	11	7	PA09	AIN4
15	12	6	PA10	AIN5/VC1_INN2/VC1_INP2/LVD_IN1
16	13	9	PA11/EXTH_IN	AIN6
17	14	10	PA13/SWDIO	-
18	15	11	PA14/SWCLK	-
19	16	-	PA15	VC0_INN3/VC0_INP3
20	17	12	PA12	AIN7/VC1_INN3/VC1_INP3

版权所有 ©小华半导体有限公司

每个引脚的数字功能由 PSEL 位域进行控制，详见下表。

表 3-2 端口复用表

AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA00	CTIM1_CH0	LPUART1_TXD	-	-	ATIM3_CH0A	RTC_1HZ	ATIM3_GATE
PA01	LPUART1_TXD	-	-	RTC_TAMP	ATIM3_CH0B	SPI_MISO	HSI2C_SCL
PA02	LPUART1_RXD	ATIM3_CH2A	-	CTIM0_CH0	ATIM3_CH1A	SPI_MOSI	HSI2C_SDA
PA03	LPUART0_RXD	HSI2C_SDA	-	CTIM1_TOG	ATIM3_CH1B	SPI_SCK	-
PA04	LPUART0_TXD	HSI2C_SCL	-	CTIM1_TOGN	ATIM3_CH2A	SPI_CS	ATIM3_BK
PA05	CTIM1_CH3	SPI_CS	ATIM3_CH2B	-	RTC_1HZ	CTIM0_ETR	ATIM3_ETR
PA06	HSI2C_SDA	LPUART1_CTS	ATIM3_CH0B	-	SPI_SCK	LPUART0_RXD	LVD_OUT
PA07	HSI2C_SCL	LPUART1_RTS	CTIM1_ETR	-	SPI_CS	LPUART0_TXD	ATIM3_GATE
PA08	-	ATIM3_CH2B	-	CTIM0_CH0	SPI_MISO	LPUART1_TXD	IR_OUT
PA09	-	ATIM3_CH1B	-	CTIM0_CH1	SPI_MOSI	LPUART1_RXD	-
PA10	SPI_SCK	CTIM0_CH3	-	-	LPUART0_RXD	HSI2C_SDA	-
PA11	SPI_MOSI	ATIM3_CH0A	-	CTIM0_CH2	LPUART0_TXD	HSI2C_SCL	CTRIM_ETRTOG
PA12	SPI_CS	-	ATIM3_CH1A	CTIM0_CH1	LPUART1_RXD	-	LPUART0_RTS
PA13	SPI_MISO	-	ATIM3_CH2A	CTIM1_CH1	LPUART0_RXD	CTIM0_TOG	ATIM3_BK
PA14	CTRIM_ETRTOG	CTIM1_ETR	-	VC0_OUT	LPUART0_TXD	CTIM0_TOGN	TCLK_OUT
PA15	LPUART0_CTS	CTIM1_CH2	-	VC1_OUT	LPUART1_TXD	CTIM0_ETR	RTC_1HZ
PB00	-	-	-	-	CTIM0_ETR	ATIM3_ETR	ATIM3_BK

版权所有 ©小华半导体有限公司

3.3 模块信号说明

表 3-3 模块信号说明

模块	引脚名称	描述
电源	AVCC/DVCC	电源
	AVSS/DVSS	地
	VCAP	LDO 内核供电输出（仅限内部电路使用，需外接稳压电容）
CLOCK	EXTH_IN	外部高速时钟输入
	EXTL_IN	外部低速时钟输入
	XTLO	外部低速时钟振荡器接口
	XTLI	外部低速时钟振荡器接口
ADC	AINx(x=0~7)	ADC 输入通道
	EXVREF	ADC 外部参考电压
VC	VCx_INNy(x=0~1 y=0~3)	VC0/1 负端输入 0~3
	VCx_INPy(x=0~1 y=0~3)	VC0/1 正端输入 0~3
	VCx_OUT(x=0~1)	VC0/1 比较输出
LVD	LVD_INx(x=0~1)	电压侦测输入
	LVD_OUT	电压侦测输出
LPUART	LPUARTx_TXD(x=0~1)	LPUART 数据发送端
	LPUARTx_RXD(x=0~1)	LPUART 数据接收端
	LPUARTx_CTS(x=0~1)	LPUART 发送硬件流控
	LPUARTx_RTS(x=0~1)	LPUART 接收硬件流控
CTRIM	CTRIM_ETR/TOG	CTRIM 外部同步信号/翻转输出信号
SPI	SPI_MISO	SPI 模块主机输入从机输出数据信号
	SPI_MOSI	SPI 模块主机输出从机输入数据信号
	SPI_SCK	SPI 模块时钟信号
	SPI_CS	SPI 片选
HSI2C	HSI2C_SDA	I2C 模块数据信号
	HSI2C_SCL	I2C 模块时钟信号
RTC	RTC_1HZ	RTC 1Hz 输出
	RTC_TAMP	RTC 时间戳输入

版权所有 ©小华半导体有限公司

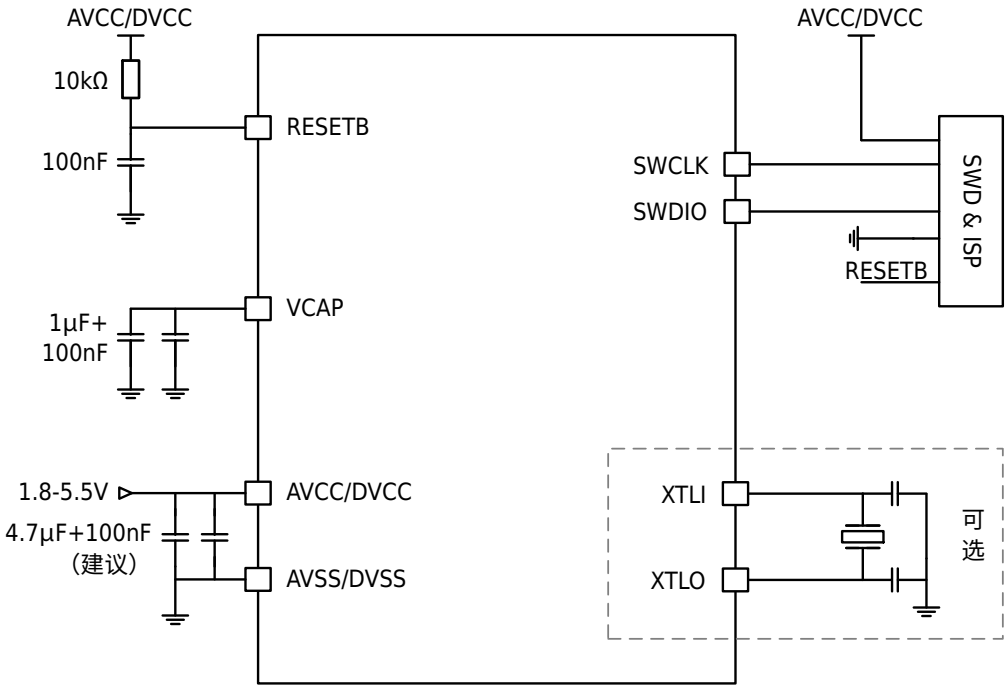
模块	引脚名称	描述
复合定时器 CTIM	CTIMx_CHy(x=0~1 y=0~3)	GTIM 的捕获输入比较输出/BTIM 翻转输出信号
	CTIMx_ETR(x=0~1)	GTIM 的外部计数输入信号
	CTIMx_TOG/TOGN(x=0~1)	GTIM/BTIM 的翻转输出信号
高级定时器 ATIM3	ATIM3_CHyA(y=0~2)	ATIM3 的捕获输入比较输出 A
	ATIM3_CHyB(y=0~2)	ATIM3 的捕获输入比较输出 B
	ATIM3_ETR	ATIM3 的外部计数输入信号
	ATIM3_BK	ATIM3 的外部刹车输入信号
	ATIM3_GATE	ATIM3 的门控信号

说明

IO 端口复位为输入高阻状态，休眠模式和深度休眠模式保持之前的端口状态。

版权所有 ©小华半导体有限公司

4 典型应用电路图



注意

- 电源需要外接去耦电容，去耦电容尽量靠近相应电源管脚。
- 晶体和负载电容应尽可能靠近芯片的振荡器引脚。
- VCAP 的稳压电容应尽可能靠近芯片端，并应尽可能远离晶体负载电容。

版权所有 ©小华半导体有限公司

5 电气特性

5.1 参数条件

若无另行说明，所有电压的都以 VSS 为基准。

5.1.1 最小值和最大值

所有最小值和最大值在最坏的条件下测得。

在每个表格下方的注解中说明为通过设计保证、综合评估得出的数据，不会在生产线上进行测试。

5.1.2 典型数值

除非另有说明，典型数据是基于 T_A=25℃和 VCC=3.3V 给出的。这些数据仅用于设计指导，并未经过测试。

5.2 绝对最大额定值

加在器件上的载荷如果超过“绝对最大额定值”列表中给出的值，可能会导致器件永久性地损坏。这里只是给出能承受的最大载荷，并不意味在此条件下器件的功能性操作无误。器件长期工作在最大值条件下会影响器件的可靠性。

表 5-1 电压特性

符号	参数	最小值	最大值	单位
VCC-VSS	外部主供电电压（包含 AVCC 和 DVCC）(1)	-0.3	6.0	V
V_{IN}	在其它引脚上的输入电压(2)	VSS-0.3	VCC+0.3	V
|ΔVCCx|	不同供电引脚之间的电压差	-	50	mV
|VSSx-VSS|	不同接地引脚之间的电压差	-	50	mV
V_{ESD}(HBM)	ESD 静电放电电压（人体模型）	参考绝对最大值电气参数		V

说明

1. 所有的电源（DVCC，AVCC）和地（DVSS，AVSS）引脚必须始终连接到外部允许范围内的供电系统上。
2. $I_{INJ(PIN)}$绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 $I_{INJ(PIN)}$不超过其最大值。当 V_{IN}>VCC 时，有一个正向注入电流；当 V_{IN}<VSS 时，有一个反向注入电流。
3. 具有 ADC 模拟输入通道的 IO 输入电压要在 VSS~VCC 之间，否则会影响 ADC 转换精度。

表 5-2 电流特性

符号	参数	最大值(1)	单位
I_{VCC}	经过 DVCC/AVCC 电源线的总电流（供应电流）(1)	100	mA
I_{VSS}	经过 VSS 地线的总电流（流出电流）(1)	100	mA
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	mA
	任意 I/O 和控制引脚上的输出电流	-25	mA
$I_{INJ(PIN)}$(2)(3)	RESETB 引脚的注入电流	±5	mA
	XTL 的 XTLI 引脚的注入电流	±5	mA
	其他引脚的注入电流(4)	±5	mA
$\sum I_{INJ(PIN)}$(2)	所有 I/O 和控制引脚上的总注入电流(4)	±25	mA

版权所有 ©小华半导体有限公司

说明

1. 所有的电源（DVCC，AVCC）和地（DVSS，AVSS）引脚必须始终连接到外部允许范围内的供电系统上。
2. $I_{INJ(PIN)}$绝对不可以超过它的极限，即保证 V_{IN} 不超过其最大值。如果不能保证 V_{IN} 不超过其最大值，也要保证在外部限制 $I_{INJ(PIN)}$不超过其最大值。当 V_{IN}>VCC 时，有一个正向注入电流；当 V_{IN}<VSS 时，有一个反向注入电流。
3. 反向注入电流会干扰器件的模拟性能。
4. 当几个 I/O 口同时有注入电流时，$\sum I_{INJ(PIN)}$的最大值为正向注入电流与反向注入电流的即时绝对值之和。该结果基于在器件 4 个 I/O 端口上$\sum I_{INJ(PIN)}$最大值的特性。

表 5-3 温度特性

符号	描述	数值	单位
T_{STG}	储存温度范围	-65~+150	℃
T_{Jmax}	最大结温度	125	℃

5.3 工作条件

5.3.1 通用工作条件

表 5-4 通用工作条件

符号	参数	条件	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	0	48	MHz
f_{PCLK0}	内部 APB0 时钟频率	-	0	48	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	0	48	MHz
DVCC/ AVCC	工作电压(1)	-	1.8	5.5	V
T_A	环境温度(2)	-	-40	105	℃
T_J	结温度范围	-	-40	125	℃

说明

1. 当使用 ADC 时，参见 ADC 电气参数。
2. T_A(max) 适用于 P_D(max)，当 P_D< P_D(max)，环境温度 T_A 在满足结温 T_J 不超过 T_{Jmax} 时允许高于 T_A(max)，更多描述请参见封装热阻系数。

5.3.2 VCAP 外置电容

通过将外部电容器 C_{EXT} 连接到 VCAP 引脚来实现主稳压器的稳定性。C_{EXT} 的指定值详见下表。

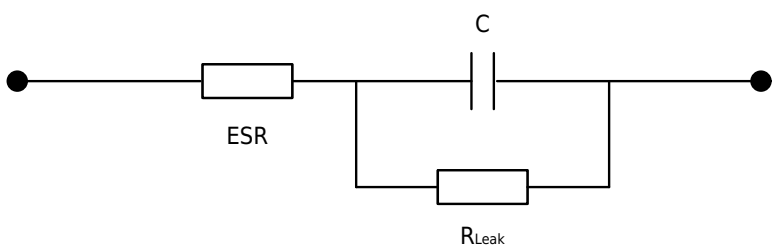


图 5-1 外部电容器 C_{EXT}

版权所有 ©小华半导体有限公司

说明

ESR 为等效串联电阻。

表 5-5 VCAP 工作条件

符号	参数	条件	最小值	典型值	最大值	单位
C_{EXT}(1)	外置电容容值	-	1	-	4.7	μF
ESR	外置电容 ESR	-	-	-	100	mΩ
VCAP(1)	LDO 供电电压	-	1.52	1.6	1.68	V

说明

1. 由综合评估得出，不在生产中测试。

5.3.3 上电和掉电时的工作条件

表 5-6 上电和掉电的工作条件(1)

符号	参数	条件	最小值	最大值	单位
t_{Vcc_r}	VCC 上升速率	-	0	1	V/μs
t_{Vcc_f}	VCC 下降速率	-	0	0.05	V/μs

说明

1. 由综合评估得出，不在生产中测试。

5.3.4 内嵌复位和 LVD 模块特性

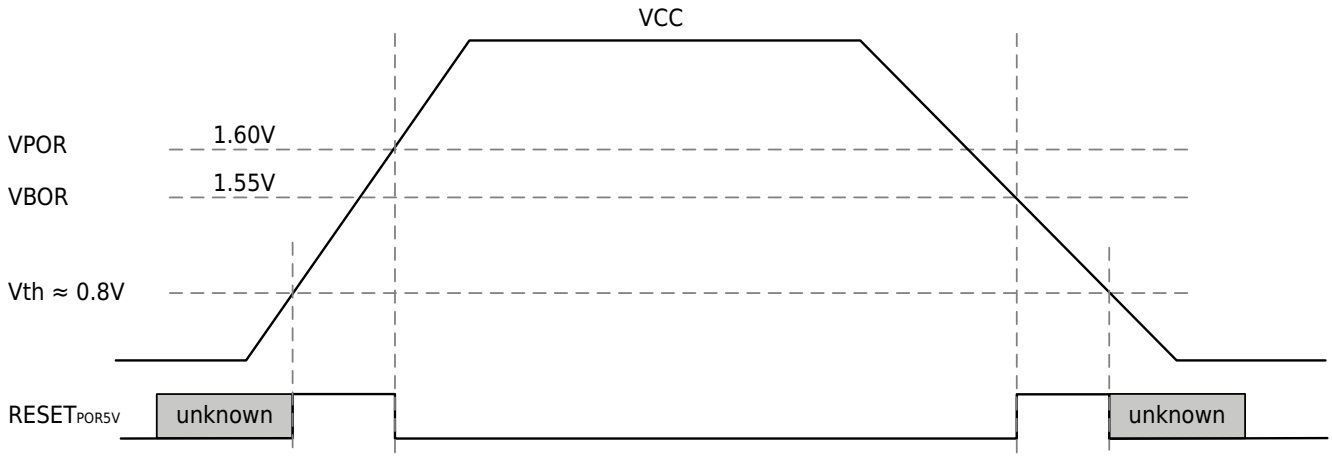


图 5-2 POR/Brown Out 示意图

表 5-7 POR/Brown Out

符号	参数	条件	最小值	典型值	最大值	单位
V_{POR}	POR 释放电压（上电过程）	-	1.50	1.60	1.70	V
V_{BOR}	BOR 检测电压（掉电过程）	-	1.40	1.55	1.65	V

版权所有 ©小华半导体有限公司

表 5-8 LVD 模块特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{ex}	外部输入电压范围	-	0	-	VCC	V
V_{level}	检测阈值	LVD_CR.VTDS=0b0000	1.70	1.80	1.90	V
		LVD_CR.VTDS=0b0001(1)	1.90	2.00	2.10	V
		LVD_CR.VTDS=0b0010(1)	2.10	2.20	2.30	V
		LVD_CR.VTDS=0b0011(1)	2.30	2.40	2.50	V
		LVD_CR.VTDS=0b0100(1)	2.50	2.60	2.70	V
		LVD_CR.VTDS=0b0101(1)	2.70	2.80	2.90	V
		LVD_CR.VTDS=0b0110(1)	2.90	3.00	3.10	V
		LVD_CR.VTDS=0b0111(1)	3.10	3.20	3.30	V
		LVD_CR.VTDS=0b1000	3.30	3.40	3.50	V
		LVD_CR.VTDS=0b1001(1)	3.45	3.60	3.75	V
		LVD_CR.VTDS=0b1010(1)	3.65	3.80	3.95	V
		LVD_CR.VTDS=0b1011(1)	3.85	4.00	4.15	V
		LVD_CR.VTDS=0b1100(1)	4.05	4.20	4.35	V
		LVD_CR.VTDS=0b1101(1)	4.25	4.40	4.55	V
		LVD_CR.VTDS=0b1110(1)	4.45	4.60	4.75	V
		LVD_CR.VTDS=0b1111	4.65	4.80	4.95	V
I_{comp}	功耗	-	-	0.20	-	μA
$T_{response}$	响应时间	选择检测 GPIO 管脚电压，VCC=3.3V，LVD_CR.VTDS=0b1000，检测电压由(V_{level}+100mV)变为(V_{level}-100mV)，变化斜率为 $2 \times 10^5 V/\mu s$	-	90	-	μs
T_{setup}	建立时间	选择检测 GPIO 管脚电压，VCC=3.3V，LVD_CR.VTDS=0b1000，检测电压低于 V_{level} 100mV	-	400	-	μs
V_{hys}	迟滞电压	-	-	60	-	mV
T_{filter}	滤波时间	LVD_CR.DEBOUNCE_TIME=0b0000	-	0	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0001	-	2*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0010	-	4*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0011	-	8*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0100	-	16*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0101	-	32*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0110	-	64*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b0111	-	128*T_{LVD}	-	μs

版权所有 ©小华半导体有限公司

符号	参数	条件	最小值	典型值	最大值	单位
T_{filter}	滤波时间	LVD_CR.DEBOUNCE_TIME=0b1000	-	256*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1001	-	512*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1010	-	1024*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1011	-	2048*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1100	-	4096*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1101	-	4096*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1110	-	4096*T_{LVD}	-	μs
		LVD_CR.DEBOUNCE_TIME=0b1111	-	4096*T_{LVD}	-	μs

说明

1. 由综合评估得出，不在生产中测试。
2. T_{LVD} 表示滤波时钟周期，滤波时钟约 256kHz。

5.3.5 供电电流特性

电流消耗是多种参数和因素的综合指标，这些参数和因素包括工作电压、环境温度、I/O 引脚的负载、产品的软件配置、工作频率、I/O 脚的翻转速率、程序在存储器中的位置以及执行的代码等。

微控制器处于下列条件：

- 所有的 I/O 引脚都处于输入模式，并连接到一个静态电平上——VCC 或 VSS（无负载）。
- 所有的外设都处于关闭状态，除非特别说明。
- 闪存存储器的访问时间调整到 f_{HCLK} 的频率（0~24MHz 时为 0 个等待周期，24~48MHz 时为 1 个等待周期）。

表 5-9 工作电流特性(3)

符号	参数	条件		典型值(1)	最大值(2)		单位
				25℃	85℃	105℃	
I_{DD} (Run in RAM)	All peripherals clock ON, Run while(1) in RAM	RC48M clock source	4M	405	-	-	μA
			6M	532	-	-	μA
			32M	2202	-	-	μA
			48M	3245	-	-	μA
	All peripherals clock OFF, Run while(1) in RAM	RC48M clock source	4M	303	-	-	μA
			6M	379	-	-	μA
			32M	1400	-	-	μA
			48M	2010	-	-	μA
I_{DD} (Run CoreMark)	All peripherals clock OFF, Run CoreMark in Flash	RC48M clock source	4M	574	-	-	μA
			6M	738	-	-	μA
			32M	1758	-	-	μA
			48M	2473	-	-	μA
I_{DD} (Run mode)	All peripherals clock ON, Run while(1) in Flash	RC48M clock source	4M	712	912	932	μA
			6M	985	1250	1274	μA
			32M	2364	2922	2942	μA
			48M	3378	4158	4179	μA

版权所有 ©小华半导体有限公司

符号	参数	条件		典型值(1)	最大值(2)		单位
				25℃	85℃	105℃	
I_{DD} (Run mode)	All peripherals clock OFF, Run while(1) in Flash	RC48M clock source	4M	610	789	809	μA
			6M	832	1064	1089	μA
			32M	1556	1940	1960	μA
			48M	2140	3100	2678	μA
I_{DD} (Sleep mode)	All peripherals clock ON	RC48M clock source	4M	335	433	442	μA
			6M	426	543	553	μA
			32M	1638	2012	2021	μA
			48M	2387	2919	2928	μA
	All peripherals clock OFF	RC48M clock source	4M	232	309	318	μA
			6M	272	357	367	μA
			32M	827	1032	1042	μA
			48M	1148	1422	1431	μA
I_{DD} (LP Run)	All peripherals clock ON, Run while(1) in Flash	32K clock source	RCL32K(4)	80	109	123	μA
			XTL32K, Driver=2	76	106	122	μA
	All peripherals clock OFF, Run while(1) in Flash	32K clock source	RCL32K(4)	79	108	122	μA
			XTL32K, Driver=2	75	103	120	μA
I_{DD} (LP Sleep)	All peripherals clock ON,	32K clock source	RCL32K(4)	77	105	119	μA
			XTL32K, Driver=2	75	103	117	μA
	All peripherals clock OFF,	32K clock source	RCL32K(4)	76	104	118	μA
			XTL32K, Driver=2	75	103	116	μA
I_{DD} (DeepSleep)	All peripherals clock OFF	NO CLK		0.65	3.60	7.70	μA
		RCL32K(4)		0.92	4.30	8.40	μA
		XTL32K		1.39	4.70	8.80	μA
	Other peripherals clock OFF	RCL32K+IWDT(4)		1.02	4.40	8.60	μA
		RCL32K+LVD(4)		1.06	4.70	8.70	μA
		RCL32K+IWDT+LVD(4)		1.19	4.90	8.90	μA

说明

1. 若没有其他指定条件，典型值是在 V_{CC} 为 3.3V、V_{CAP} 为 1.6V 测得。
2. 若没有其他指定条件，最大值是在 V_{CC} 为全工作电压范围、V_{CAP} 为 1.6V 测得。
3. 由综合评估得出，不在生产中测试。
4. 该数据在 RCL@LPM 下测得。HPM 模式的典型值数据相较 LPM 模式约高 0.4μA。

5.3.6 从低功耗模式唤醒的时间

唤醒时间是在 RC48M 振荡器的唤醒阶段测量得到。唤醒时使用的时钟源依当前的操作模式而定：

- 休眠模式：时钟源是 RC48M 振荡器
- 深度休眠模式：时钟源是 RC48M 振荡器

版权所有 ©小华半导体有限公司

表 5-10 低功耗模式唤醒时间

符号	参数	条件	最小值	典型值	最大值	单位
T_{wu} (1)	休眠模式唤醒时间	-	-	1.8	-	μs
	深度休眠唤醒时间	F_{RC48M}=4MHz	-	20.0	-	μs
		F_{RC48M}=6MHz	-	20.0	-	μs
		F_{RC48M}=32MHz	-	15.0	-	μs
		F_{RC48M}=48MHz	-	15.0	-	μs

说明

1. 由设计保证，不在生产中测试。
2. 唤醒时间的测量是从唤醒事件开始至用户程序读取第一条指令。

5.3.7 外部时钟源特性

5.3.7.1 外部输入高速时钟

表 5-11 外部输入高速时钟特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
f_{EXTH}	用户外部时钟频率	-	4	8	24	MHz
V_{EXTHH}	输入引脚高电平电压	-	0.7VCC	-	VCC	V
V_{EXTHL}	输入引脚低电平电压	-	VSS	-	0.3VCC	V
$T_{r(EXTH)}$	上升的时间	-	-	-	20	ns
$T_{f(EXTH)}$	下降的时间	-	-	-	20	ns
$T_{w(EXTH)}$	输入高或低的时间	-	16	-	-	ns
$C_{in(EXTH)}$	输入容抗	-	-	5	-	pF
Duty	占空比	-	40	-	60	%
I_L	输入漏电流	-	-	-	±1	μA

说明

1. 由设计保证，不在生产中测试。

5.3.7.2 外部输入低速时钟

表 5-12 外部输入低速时钟特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
f_{EXTL}	用户外部时钟频率	-	0	32.768	1000	kHz
V_{EXTLH}	输入引脚高电平电压	-	0.7VCC	-	VCC	V
V_{EXTLL}	输入引脚低电平电压	-	VSS	-	0.3VCC	V
$T_{r(EXTL)}$	上升的时间	-	-	-	50	ns
$T_{f(EXTL)}$	下降的时间	-	-	-	50	ns
$T_{w(EXTL)}$	输入高或低的时间	-	450	-	-	ns

版权所有 ©小华半导体有限公司

符号	参数	条件	最小值	典型值	最大值	单位
$C_{in(EXTL)}$	输入容抗	-	-	5	-	pF
Duty	占空比	-	30	-	70	%
I_L	输入漏电流	-	-	-	±1	μA

说明

1. 由设计保证，不在生产中测试。

5.3.7.3 外部低速晶振 XTL

外部低速晶振 XTL 可以使用一个 32.768kHz 的晶体/陶瓷谐振器构成的振荡器产生。本节中所给出的信息是基于典型外部元器件，通过综合特性评估得到的结果。在应用中，谐振器和负载电容必须尽可能地靠近振荡器的引脚，以减小输出失真和启动时的稳定时间。有关晶体谐振器的详细参数（频率、封装、精度等），请咨询相应的生产厂商。

表 5-13 外部低速晶振 XTL 特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	-	-	32.768	-	kHz
ESR_{CLK}	支持的晶体 ESR 范围	-	-	-	60	kΩ
C_{Lx}(2)	匹配电容	按晶体制造商要求进行配置。	4	12	20	pF
DC_{ACLK}	占空比	-	30	50	70	%
I_{dd}(3)	电流	XTL_CR[3:0]=0b1111	-	1330	-	nA
		XTL_CR[3:0]=0b1011	-	1230	-	
		XTL_CR[3:0]=0b0111	-	1140	-	
		XTL_CR[3:0]=0b0011	-	1050	-	
		XTL_CR[3:0]=0b1110	-	630	-	
		XTL_CR[3:0]=0b1010	-	580	-	
		XTL_CR[3:0]=0b0110	-	530	-	
		XTL_CR[3:0]=0b0010	-	490	-	
		XTL_CR[3:0]=0b1101	-	400	-	
		XTL_CR[3:0]=0b1001（推荐值）	-	370	-	
		XTL_CR[3:0]=0b0101	-	350	-	
		XTL_CR[3:0]=0b0001	-	310	-	
		XTL_CR[3:0]=0b1100	-	290	-	
		XTL_CR[3:0]=0b1000	-	270	-	
		XTL_CR[3:0]=0b0100	-	250	-	
		XTL_CR[3:0]=0b0000	-	230	-	
g_m	跨导	XTL_CR[3:0]=0b1111	-	14.64	-	μS
		XTL_CR[3:0]=0b1011	-	13.17	-	
		XTL_CR[3:0]=0b0111	-	11.67	-	
		XTL_CR[3:0]=0b0011	-	10.15	-	
		XTL_CR[3:0]=0b1110	-	7.37	-	

版权所有 ©小华半导体有限公司

符号	参数	条件	最小值	典型值	最大值	单位
g_m	跨导	XTL_CR[3:0]=0b1010	-	6.62	-	μS
		XTL_CR[3:0]=0b0110	-	5.87	-	
		XTL_CR[3:0]=0b0010	-	5.10	-	
		XTL_CR[3:0]=0b1101	-	4.94	-	
		XTL_CR[3:0]=0b1001（推荐值）	-	4.44	-	
		XTL_CR[3:0]=0b0101	-	3.93	-	
		XTL_CR[3:0]=0b0001	-	3.41	-	
		XTL_CR[3:0]=0b1100	-	3.72	-	
		XTL_CR[3:0]=0b1000	-	3.34	-	
		XTL_CR[3:0]=0b0100	-	2.95	-	
		XTL_CR[3:0]=0b0000	-	2.57	-	
T_{start}(4)	启动时间	ESR=30kΩ C_L=12pF XTL_CR[3:0]=0b1010	-	2000	-	ms

说明

1. 由综合评估得出，不在生产中测试。
2. C_{Lx} 指晶体两个管脚的匹配电容 C_{L1} 和 C_{L2}，建议使用高质量陶瓷电容，并挑选符合要求的晶体或谐振器。通常 C_{L1} 和 C_{L2} 具有相同参数。在选择 C_{Lx} 时，应该根据晶振的频率和 ESR 等参数，并且将 PCB 和 MCU 引脚的总对地寄生电容 C_P 考虑在内。

   匹配电容 C_{Lx} *建议*按照晶体制造商的技术手册的要求进行配置：

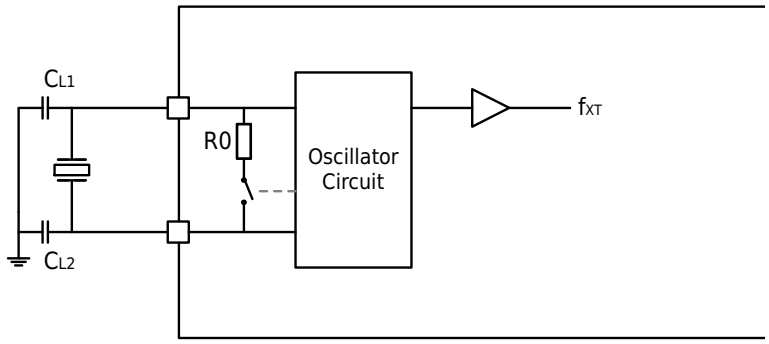
   - 如果晶体制造商给出了*负载电容的容值*（C_L），则 C_{Lx}= 2 × C_L - C_P
   - 如果晶体制造商给出了*匹配电容的容值*，则 C_{Lx}= 匹配电容容值 - C_P

   实际使用中，如果选择的 C_{Lx} 较大，建议选用合适的电流档位设置。

   例：

   - 晶体制造商给出晶体的*负载电容*为 8pF 时，考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 12pF 的匹配电容。
   - 晶体制造商给出晶体的*匹配电容*为 12pF 时，考虑 PCB 与 MCU 引脚之间的分布电容，建议选择容值为 10pF 或 8pF 的匹配电容。
3. 选择具有较小 ESR 值的高质量振荡器，可以通过调节 SYSCTRL_XTLCR[3:0]设置值以优化电流消耗。电流消耗与电路提供的跨导（g_m）成正比。
4. T_{start} 是启动时间，是从软件使能 XTL 开始测量，直至得到稳定的 32768Hz 振荡这段时间。这个数值是在 *SYSCTRL_XTLCR[3:0]=0b1001 和 SYSCTRL_XTLCR[5:4]=0b10* 设置下，使用一个标准的晶体谐振器上测量得到，它可能因晶体制造商和型号的不同而变化较大。

版权所有 ©小华半导体有限公司



说明

- 芯片内已集成反馈电阻 R0。

5.3.8 内部时钟源特性

5.3.8.1 内部高速时钟 RC48M

表 5-14 内部高速时钟 RC48M 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	-	4.0	4.0 6.0 32.0 48.0	48.0	MHz
TRIM(1)	用户调节频率的步进	-	-	0.12	-	%
Dev(1)	不同温度和 VCC 下的振荡频率范围	V_{CC}= 3.3V T_A= 25℃	-0.3	-	0.3	%
		V_{CC}= 1.8~5.5V T_A= -40-105℃ F_{CLK}= 4/6MHz	-1.5	-	1.5	
		V_{CC}= 1.8~5.5V T_A= -40-105℃ F_{CLK}= 32/48MHz	-1.5	-	1.5	
I_{CLK}	功耗	F_{CLK}= 4MHz	-	60	-	μA
		F_{CLK}= 6MHz	-	66	-	
		F_{CLK}= 32MHz	-	176	-	
		F_{CLK}= 48MHz	-	220	-	
DC_{CLK}(2)	占空比	-	45	50	55	%
t_{su}(2)	启动时间（从使能到开始输出时钟）	F_{CLK}= 4MHz	-	8.8	20.1	μs
		F_{CLK}= 6MHz	-	8.5	19.8	
		F_{CLK}= 32MHz	-	4.7	12.9	
		F_{CLK}= 48MHz	-	4.7	12.8	

版权所有 ©小华半导体有限公司

说明

1. 由综合评估得出，不在生产中测试。
2. 由设计保证，不在生产中测试。

5.3.8.2 内部低速时钟 RCL

表 5-15 内部低速时钟 RCL 振荡器特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率@HPM	V_{CC}=3.3V T_A=25℃	38.2 32.5	38.4 32.768	38.6 33	kHz
TRIM(1)	用户调节频率的步进	-	-	0.5	-	%
Dev(1)(2)	RCL 振荡器精度@HPM	V_{CC}=1.8~5.5V T_A=-40-105℃	-2.5	-	2.5	%
	RCL 振荡器精度@LPM		-15	-	15	%
T_{CLK}	启动时间	-	-	150	-	μs
DC_{CLK}(1)	占空比	-	25	50	75	%

说明

1. 由综合评估得出，不在生产中测试。
2. 可以通过寄存器配置选择 HPM 或 LPM 模式，详细信息请参见《参考手册》的“系统控制器（SYSCTRL）- RCL 控制寄存器（RCL_CR）”章节。

5.3.8.3 内部低速时钟 RC10K

表 5-16 内部低速时钟 RC10K 特性

符号	参数	条件	最小值	典型值	最大值	单位
Dev(1)	振荡器精度	V_{CC}= 1.8~5.5V T_A= -40~105℃	-50	-	50	%
F_{CLK}	振荡频率	V_{CC}= 3.3V T_A= 25℃	-	10	-	kHz

说明

1. 由综合评估得出，不在生产中测试。

5.3.8.4 内部低速时钟 RC256K

表 5-17 内部低速时钟 RC256K 特性

符号	参数	条件	最小值	典型值	最大值	单位
F_{CLK}	振荡频率	V_{CC}=3.3V T_A=25℃	-	256	-	kHz
Dev(1)	RCL 振荡器精度	V_{CC}=1.8~5.5V T_A=-40-105℃	-5.5	-	5.5	%
DC_{CLK}(1)	占空比	-	40	-	60	%

版权所有 ©小华半导体有限公司

说明

1. 由综合评估得出，不在生产中测试。

5.3.9 Flash 存储器特性

表 5-18 Flash 存储器特性

符号	参数	条件		最小值	典型值	最大值	单位
EC_{FLASH}	编程、页擦除（Sector Erase）次数	T_A=-40℃~105℃	数据保存期限 RET_{FLASH}：10 年，T_A=85℃	-	100000	-	次
			数据保存期限 RET_{FLASH}：20 年，T_A=85℃	20000	-	-	次
T_{b_prog}	编程时间（字节）	-		22	-	30	μs
T_{w_prog}	编程时间（字）	-		40	-	52	μs
T_{p_erase}	页擦除时间	-		2	-	3	ms
T_{m_erase}	整片擦除时间	-		30	-	40	ms

5.3.10 EMC 特性

5.3.10.1 EFT 特性

芯片复位可以使系统恢复正常操作。

表 5-19 EFT 特性

符号	级别/类型
EFT to IO (IEC61000-4-4)	Class：4A
EFT to Power (IEC61000-4-4)	Class：4A

设计可靠的软件以避免噪声的问题

在器件级进行 EMC 的评估和优化，是在典型的应用环境中进行的（本测试是基于官方评估板综合评估时抽样进行测试的）。应该注意的是，好的 EMC 性能与用户应用和具体的软件密切相关。

因此，建议用户对软件实行 EMC 优化，并进行与 EMC 有关的认证测试。

软件建议

软件的流程中必须包含应对程序跑飞的控制，如：

- 被破坏的程序计数器
- 意外的复位
- 关键数据被破坏（控制寄存器等）

在进行 EFT 测试时，可以把超出应用要求的干扰直接施加在芯片电源或 IO 上，当检测到意外动作的地方，软件部分进行加强以防止发生不可恢复的错误。

5.3.10.2 ESD 特性

使用特定的测量方法，对芯片进行强度测试以决定它的电气敏感性方面的性能。

版权所有 ©小华半导体有限公司

表 5-20 ESD 特性

符号	参数	条件	最小值	典型值	最大值	单位
$VESD_{HBM}$(1)	ESD @ Human Body Mode	T_A=25℃，符合 ANSI/ESDA/JEDEC JS-001	-4	-	4	kV
$VESD_{CDM}$(1)	ESD @ Charge Device Mode	T_A=25℃，符合 ANSI/ESDA/JEDEC JS-002	-2	-	2	kV
$I_{latchup}$(1)	Latch up current	T_A=105℃，符合 JESD78	-400	-	400	mA

说明

1. 由综合评估得出，不在生产中测试。

5.3.11 I/O 端口特性

5.3.11.1 输出特性-端口

表 5-21 端口输出特性(1)

符号	参数	条件	最小值	最大值	单位
V_{OH}	IO 引脚输出高电平	I_{IO}=6mA, VCC=3.3V	VCC-0.3	-	V
		I_{IO}=12mA, VCC=3.3V	VCC-0.7	-	V
V_{OL}	IO 引脚输出低电平	I_{IO}=8mA, VCC=3.3V	-	VSS+0.3	V
		I_{IO}=16mA, VCC=3.3V	-	VSS+0.7	V

说明

1. 由综合评估得出，不在生产中测试。
2. 器件的 I_{IO} 电流必须始终遵循电流特性所列的绝对最大额定值，I_{IO}（I/O 端口的 I_{OH} 和 I_{OL}）的总和不得超过 I_{Vcc}。

版权所有 ©小华半导体有限公司

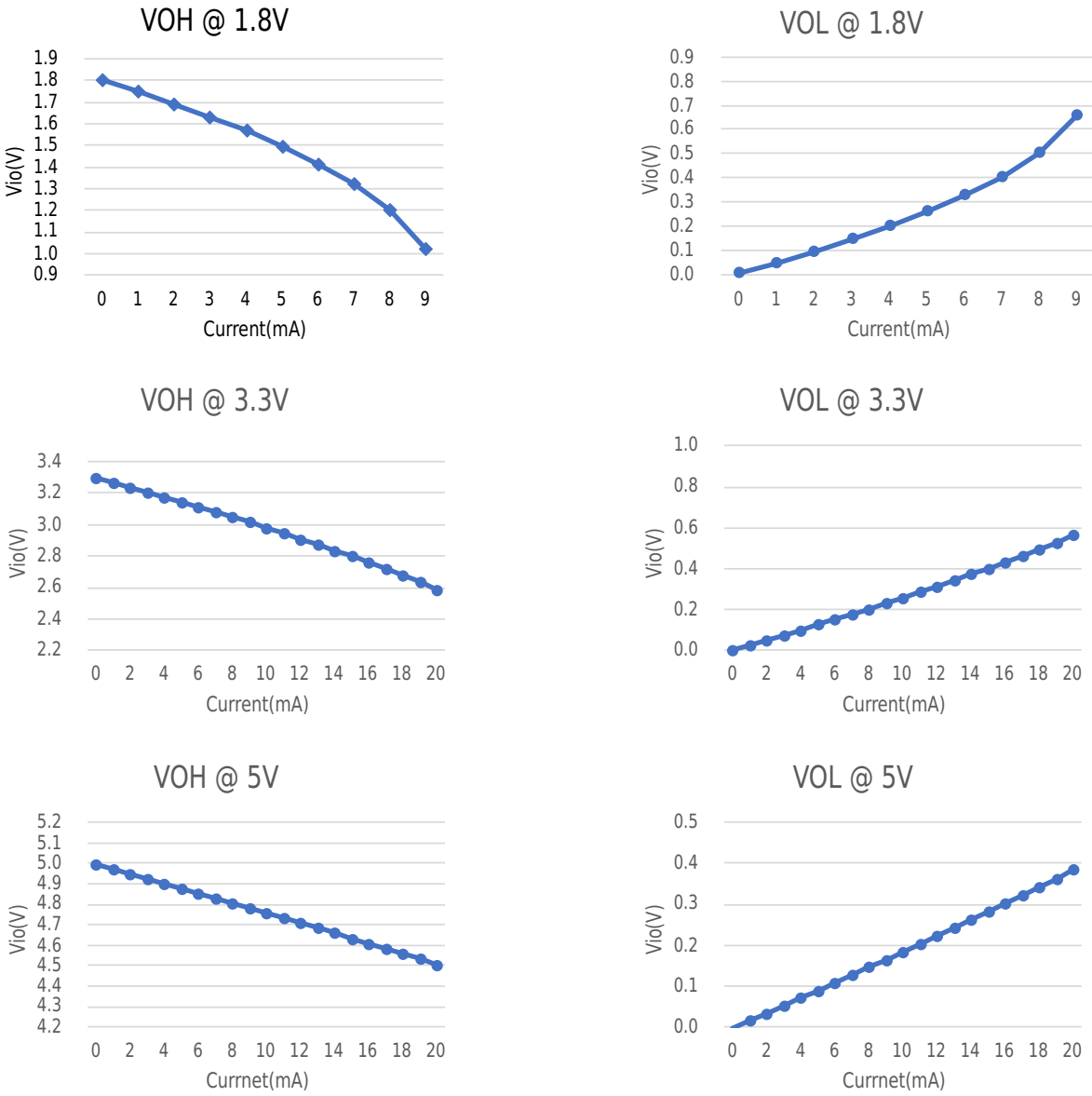


图 5-4 输出端口 VOH/VOL 实测曲线（典型值）

5.3.11.2 输入特性-端口 PA/PB

表 5-22 PA/PB 端口输入特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}(1)	IO 输入高电平电压	VCC=1.8V	0.7VCC	-	-	V
		VCC=3.3V	0.7VCC	-	-	V
		VCC=5.5V	0.7VCC	-	-	V
V_{IL}(1)	IO 输入低电平电压	VCC=1.8V	-	-	0.3VCC	V
		VCC=3.3V	-	-	0.3VCC	V
		VCC=5.5V	-	-	0.3VCC	V

版权所有 ©小华半导体有限公司

符号	参数	条件	最小值	典型值	最大值	单位
V_{hys}	输入迟滞 (V_{IH}-V_{IL})	VCC=1.8V	-	0.3	-	V
		VCC=3.3V	-	0.4	-	V
		VCC=5.5V	-	0.6	-	V
$R_{pullhigh}$	IO 弱上拉等效电阻	Weak pull-up enabled VCC=3.3V	-	60	-	kΩ
C_{input}	IO 引脚电容	-	-	5	-	pF

说明

1. 由综合评估得出，不在生产中测试。

表 5-23 PA02/PA11 低电压电平识别特性(1)

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	IO 输入高电平电压(2)	-	0.7VCAP	-	-	V
V_{IL}	IO 输入低电平电压(2)	-	-	-	0.3VCAP	V

说明

1. 由设计保证，不在生产中测试。
2. 该电平识别特性仅用于 I2C 通信，与 GPIO 端口输入特性无关。

5.3.11.3 端口漏电特性-端口 PA/PB

表 5-24 PA/PB 端口漏电特性

符号	参数	条件	最小值	典型值	最大值	单位
$I_{lkg(Px.y)}$	Leakage current	$V_{(Px.y)}$(1)(2)	-	±50	-	nA

说明

1. 端口漏电基于相应端口连接到 VSS 或 VCC。
2. 端口必须设置为输入端口。

5.3.12 RESETB 引脚特性

RESETB 引脚输入驱动使用 CMOS 工艺，它连接了一个不能断开的上拉电阻。

表 5-25 RESETB 引脚特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{IL(RESETB)}$(1)	输入低电平电压	-	-0.3	-	0.3VCC	V
$V_{IH(RESETB)}$(1)	输入高电平电压	-	0.7VCC	-	VCC+0.3	V
$V_{hys(RESETB)}$	施密特触发器电压迟滞	-	-	400	-	mV
R_{PU}	弱上拉等效电阻	V_{IN}=V_{SS}	-	60	-	kΩ
$T_{F(RESETB)}$(1)	输入滤波脉冲	-	-	-	1	μs
$T_{NF(RESETB)}$(1)	输入非滤波脉冲	-	5	-	-	μs

版权所有 ©小华半导体有限公司

说明

1. 由设计保证，不在生产中测试。

5.3.13 ADC 特性

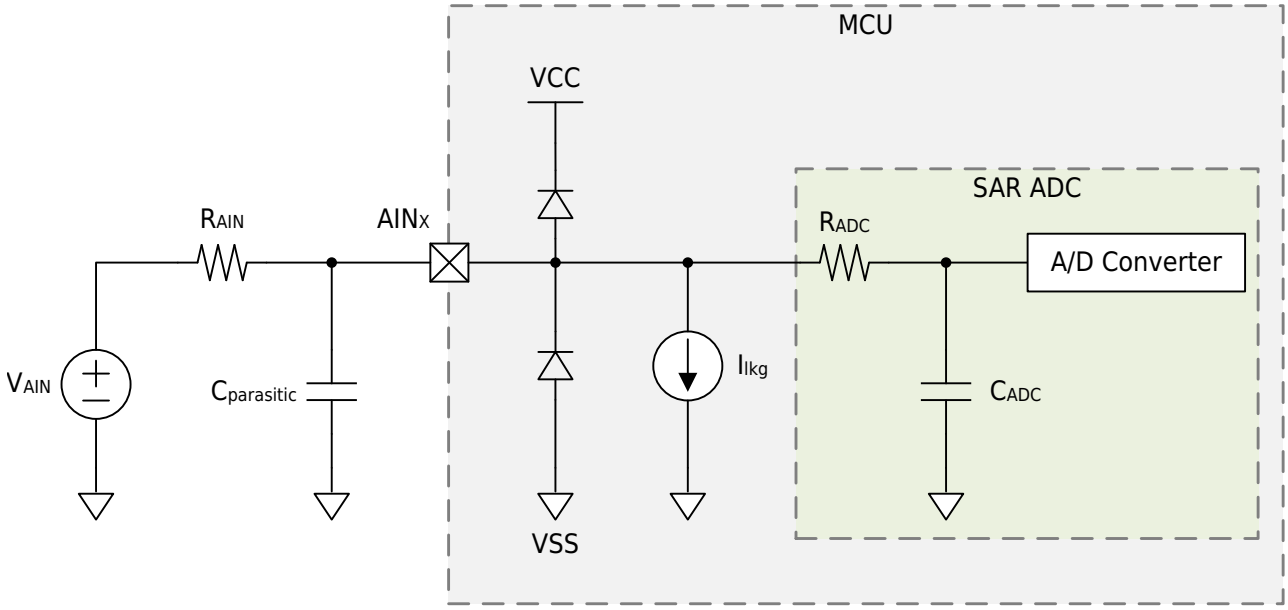
表 5-26 ADC 特性

符号	参数	条件	最小值	典型值	最大值	单位
AVCC	模拟电源电压	-	1.8	3.3	5.5	V
V_{AIN}	ADC 输入电压范围	单端输入模式	0	-	V_{REF+}	V
V_{REF+}(1)	正参考电压	-	1.5	-	AVCC	V
V_{REF-}	负参考电压	-	-	AVSS	-	V
$DEV_{AVCC/3}$(2)	AVCC/3 精度	-	-3	±2	3	%
I_{ADC}(1)	工作电流消耗	f_S=1Msps T_S=4/f_{ADCCLK}	-	0.31	-	mA
C_{ADC}(1)	ADC 内部采样电容	-	-	5	-	pF
R_{ADC}(1)	ADC 内部采样电阻	-	-	1.5	-	kΩ
R_{AIN}(1)(4)	ADC 外部输入阻抗	-	-	-	1.5	kΩ
f_{ADCCLK}(1)	ADC 时钟频率	2.7V≤AVCC≤5.5V	0.3	-	24	MHz
		2.4V≤AVCC<2.7V	0.3	-	8	
		1.8V≤AVCC<2.4V	0.3	-	4	
f_S(1)	采样率	2.7V≤AVCC≤5.5V	0.02	-	1	Msps
		2.4V≤AVCC<2.7V	0.02	-	0.5	
		1.8V≤AVCC<2.4V	0.02	-	0.25	
$T_{ADCSTART}$	启动时间	-	-	-	10	μs
T_S(3)	采样时间	-	2	4	127	1/f_{ADCCLK}
$T_{ADCCONV}$	总转换时间（包括采样时间）	-	-	T_S+12	-	
ENOB(2)	有效位数	2.7V≤AVCC≤5.5V f_S=1Msps	9.8	10.4	-	bits
SNR(2)	信噪比		60.0	64.8	-	dB
THD(2)	总谐波失真		-	-78.7	-71.5	dB
E_D(2)	差分非线性误差		-1.0	-0.9/1.9	2.0	LSB
E_L(2)	积分非线性误差		-4.0	-2.9/1.8	4.0	LSB
E_O(2)	失调误差		-	-1.0/10.1	-	LSB
E_G(2)	增益误差		-	-1.7/3.0	-	LSB
E_T(2)	总不可调整误差		-	±11.0	-	LSB

1. 由设计保证，不在生产中测试。
2. 由综合评估得出，不在生产中测试。

版权所有 ©小华半导体有限公司

3. ADC 的典型应用如下图所示：



图中 I_{lkg} 为 I/O 端口漏电电流，具体参数请参考“端口漏电特性-端口 PA/PB”。

对于 0.5LSB 采样误差精度要求的条件，所需的采样时间计算公式如下：

$$T_S = \frac{M}{f_{ADCCLK}} \geqslant (R_{AIN} + R_{ADC}) \times C_{ADC} \times (N + 1) \times \ln(2)$$

其中 N 为 ADC 位数 12，f_{ADCCLK} 为 ADC 时钟频率（f_{PCLK} 除以寄存器 ADC_CR0.CLKDIV 所设置的分频比），M 为采样周期个数（采样时间占 M 个 ADC 时钟周期，具体值请参见寄存器 ADC_CR0.SAM）。

下表为典型工作条件下，ADC 最短采样时间 T_S 和外部电阻 R_{AIN} 的关系（*M*=4，采样误差 0.5LSB 的条件下）。对于其它特殊的外部输入阻抗值，亦可以通过前面给出的采样时间计算公式计算出对应的最短采样时间的要求。

表 5-27 ADC 最短采样时间 T_S 和外部输入阻抗 R_{AIN} 的关系

R_{AIN}（Ω）	最短采样时间 T_S（ns）
10	68.0
47	69.7
68	70.6
100	72.1
150	74.3
220	77.5
330	82.4
470	88.8
680	98.2
1000	112.6
1500	135.2
2200	166.7

版权所有 ©小华半导体有限公司

R_{AIN}（Ω）	最短采样时间 T_S（ns）
3300	216.3
4700	279.3
6800	374.0
10000	518.1
15000	743.4

对于上述典型应用，应注意：

- 尽量减小 ADC 输入端口 AIN_x 的寄生电容 $C_{parasitic}$，以保证 $C_{parasitic} \ll (1+R_{ADC}/R_{AIN})*C_{ADC}$。否则可能导致 ADC 输入电压建立不充分，并产生转换误差。
- 除了考虑 R_{AIN} 值外，如果信号源 V_{AIN} 的内阻较大时，也需要加入考虑。

4. 基于 T_J=125℃评估，以漏电造成的误差不超过±2LSB 为限定依据。对于较低的温度，该限制可放宽。实际应用中，确定可用的最大外部输入阻抗需要综合考虑漏电以及采样时间（参考上一条描述）。

5.3.14 VC 特性

表 5-28 VC 特性

符号	参数	条件		最小值	典型值	最大值	单位
V_{in}	Input voltage range	-		0	-	5.5	V
V_{com}	Input common mode range	-		0.2	-	VCC-0.2	V
V_{offset}	Input offset	AVCC=3.3V, T_A=25℃	VCx_CR0.BIAS=0b00	-	±15	-	mV
			VCx_CR0.BIAS=0b01	-	±15	-	mV
			VCx_CR0.BIAS=0b10	-	±10	-	mV
			VCx_CR0.BIAS=0b11	-	±5	-	mV
		AVCC=1.8~5.5V, T_A=-40~105℃	VCx_CR0.BIAS=0b00	-	±20	-	mV
			VCx_CR0.BIAS=0b01	-	±20	-	mV
			VCx_CR0.BIAS=0b10	-	±15	-	mV
			VCx_CR0.BIAS=0b11	-	±10	-	mV
I_{comp}	Comparator's current	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11		-	0.3 1.2 10 20	-	μA
$T_{response}$	Comparator's response time when one input cross another	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11		-	2500 1000 400 200	-	ns

版权所有 ©小华半导体有限公司

符号	参数	条件	最小值	典型值	最大值	单位
T_{setup}	Comparator's setup time when ENABLE. Input signals unchanged.	VCx_CR0.BIAS=0b00 VCx_CR0.BIAS=0b01 VCx_CR0.BIAS=0b10 VCx_CR0.BIAS=0b11	-	10 2.5 0.7 0.35	-	μs
$V_{hysteresis}$	Comparator's hysteresis voltage	VCx_CR0.HYS=0b00 VCx_CR0.HYS=0b01 VCx_CR0.HYS=0b10 VCx_CR0.HYS=0b11	-	0 10 20 30	-	mV
R_{in}(1)	allowable source resistance of the input signal	-	-	-	100	kΩ
V_{error_DAC}	Voltage error of DAC in VC	-	-	±25	-	mV
T_{setup_DAC}	Setup time of DAC in VC	-	-	25	-	μs
T_{filter}	Digital filter time	VCx_CR1.FLTTIME=0b0000	-	0	-	μs
		VCx_CR1.FLTTIME=0b0001	-	$2*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b0010	-	$4*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b0011	-	$8*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b0100	-	$16*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b0101	-	$32*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b0110	-	$64*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b0111	-	$128*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1000	-	$256*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1001	-	$512*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1010	-	$1024*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1011	-	$2048*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1100	-	$4096*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1101	-	$4096*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1110	-	$4096*T_{VCx}$	-	μs
		VCx_CR1.FLTTIME=0b1111	-	$4096*T_{VCx}$	-	μs

版权所有 ©小华半导体有限公司

说明

1. 由设计保证，不在生产中测试。
2. T_{VCx} 表示滤波时钟周期，通过 VCx_CR1.FLTCLK 选择内置 RC 振荡器（约 256kHz）或者 PCLK 作为滤波时钟。

5.3.15 定时器特性

有关输入输出复用功能引脚（输出比较、输入捕获、外部时钟、PWM 输出）的特性详情，参见下表。

表 5-29 高级定时器（ATIM3）特性(1)

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	-	1	-	t_{TIMCLK}
		f_{TIMCLK}=48MHz	20.8	-	ns
f_{ext}	外部时钟频率	f_{TIMCLK}=48MHz	0	24	MHz
Res_{Tim}	定时器分辨率		-	16	位
$T_{counter}$	选择内部时钟时，16 位计数器时钟周期	-	1	65536	t_{TIMCLK}
		f_{TIMCLK}=48MHz	20.8	1365000	ns

说明

1. 由设计保证，不在生产中测试。

表 5-30 复合定时器（CTIM）特性(1)

符号	参数	条件	最小值	最大值	单位
t_{res}	定时器分辨时间	-	1	-	t_{TIMCLK}
		f_{TIMCLK}=48MHz	20.8	-	ns
f_{ext}	外部时钟频率	f_{TIMCLK}=48MHz	0	24	MHz
Res_{Tim}	定时器分辨率	-	-	16	位
$T_{counter}$	选择内部时钟时，16 位计数器	-	1	65536	t_{TIMCLK}
		f_{TIMCLK}=48MHz	20.8	1365000	ns

说明

1. 由设计保证，不在生产中测试。

表 5-31 IWDT 特性(1)

符号	参数	条件	最小值	最大值	单位
t_{res}	IWDT 溢出时间	f_{WDTCLK}=10kHz	0.4	209715.2	ms

说明

1. 由设计保证，不在生产中测试。

版权所有 ©小华半导体有限公司

5.3.16 通信接口

5.3.16.1 I2C 特性

I2C 接口特性如下表：

表 5-32 I2C 接口特性(1)

符号	参数	标准模式（100k）		快速模式（400k）		快速增强（1M）		单位
		最小值	最大值	最小值	最大值	最小值	最大值	
t_{LOW}	SCL 时钟低时间	4.7	-	1.25	-	0.5	-	μs
t_{HIGH}	SCL 时钟高时间	4.0	-	0.6	-	0.26	-	μs
$t_{SU.DAT}$	数据建立时间	250	-	100	-	50	-	ns
$t_{HD.DAT}$	数据保持时间	0	-	0	-	0	-	μs
$t_{HD.STA}$	（重复）START 条件保持时间	2.5	-	0.625	-	0.25	-	μs
$t_{SU.STA}$	重复 START 条件建立时间	2.5	-	0.6	-	0.25	-	μs
$t_{SU.STO}$	STOP 条件建立时间	0.25	-	0.25	-	0.25	-	μs
t_{BUF}	总线空闲（STOP 条件至 START 条件）	4.7	-	1.3	-	0.5	-	μs

说明

1. 由设计保证，不在生产中测试。

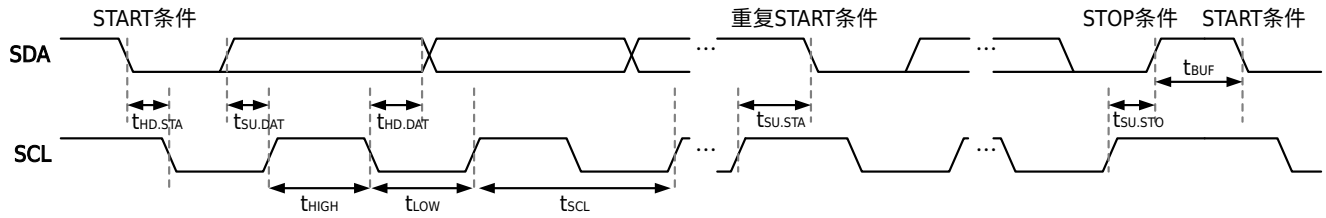


图 5-6 I2C 接口时序

版权所有 ©小华半导体有限公司

5.3.16.2 SPI 特性

表 5-33 SPI 接口特性(1)(2)

符号	参数	条件	最小值	最大值	单位
$t_{c(SCK)}$	串行时钟的周期(3)	主机发送模式 f_{PCLK}=48MHz	41.6	-	ns
		主机接收模式（关闭主机延时采样） f_{PCLK}=48MHz	166	-	ns
		主机接收模式（开启主机延时采样） f_{PCLK}=48MHz	83.3	-	ns
		从机发送模式（关闭主机延时采样） f_{PCLK}=48MHz	166	-	ns
		从机发送模式（开启主机延时采样） f_{PCLK}=48MHz	83.3	-	ns
		从机接收模式 f_{PCLK}=48MHz	83.3	-	ns
$t_{w(SCKH)}$	串行时钟的高电平时间	主机模式	$0.45\times t_{c(SCK)}$	-	ns
		从机模式	$0.45\times t_{c(SCK)}$	-	ns
$t_{w(SCKL)}$	串行时钟的低电平时间	主机模式	$0.45\times t_{c(SCK)}$	-	ns
		从机模式	$0.45\times t_{c(SCK)}$	-	ns
$t_{su(SSN)}$	从机选择的建立时间	从机模式	$0.45\times t_{c(SCK)}$	-	ns
$t_{h(SSN)}$	从机选择的保持时间	从机模式	$0.45\times t_{c(SCK)}$	-	ns
$t_{v(MO)}$	主机数据输出的生效时间	-	-	3	ns
$t_{h(MO)}$	主机数据输出的保持时间	-	0	-	ns
$t_{v(SO)}$	从机数据输出的生效时间	-	-	$20+1.5\times T_{PCLK}$	ns
$t_{h(SO)}$	从机数据输出的保持时间	-	$14+0.5\times T_{PCLK}$	-	ns
$t_{su(MI)}$	主机数据输入的建立时间	-	20	-	ns
$t_{h(MI)}$	主机数据输入的保持时间	-	2	-	ns
$t_{su(SI)}$	从机数据输入的建立时间	-	0	-	ns
$t_{h(SI)}$	从机数据输入的保持时间	-	$2+1.5\times T_{PCLK}$	-	ns

版权所有 ©小华半导体有限公司

说明

1. 由设计保证，不在生产中测试。
2. 数据基于 V_{CC}=3.0V 条件给出。
3. 主机模式最大分频系数为 PCLK/2，从机模式最大分频系数为 PCLK/4。

SPI 接口信号的波形和时序参数如下：

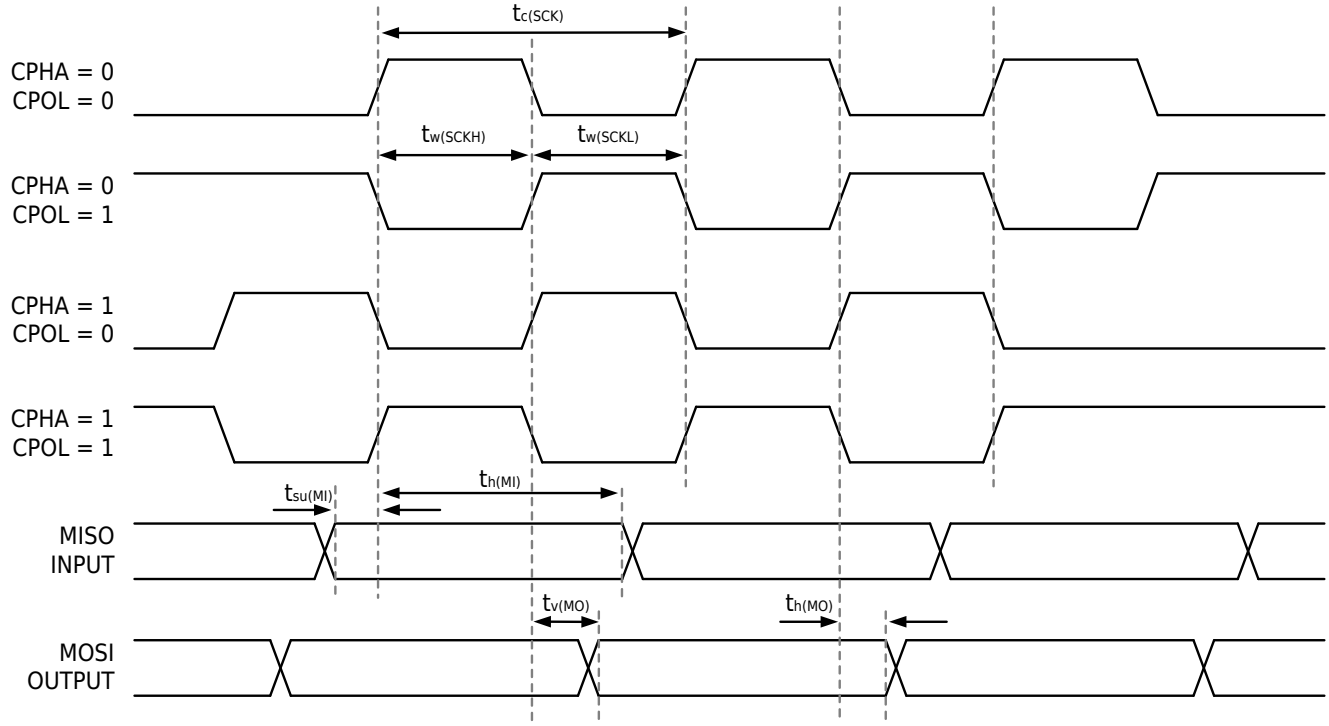


图 5-7 SPI 时序图（主机模式）

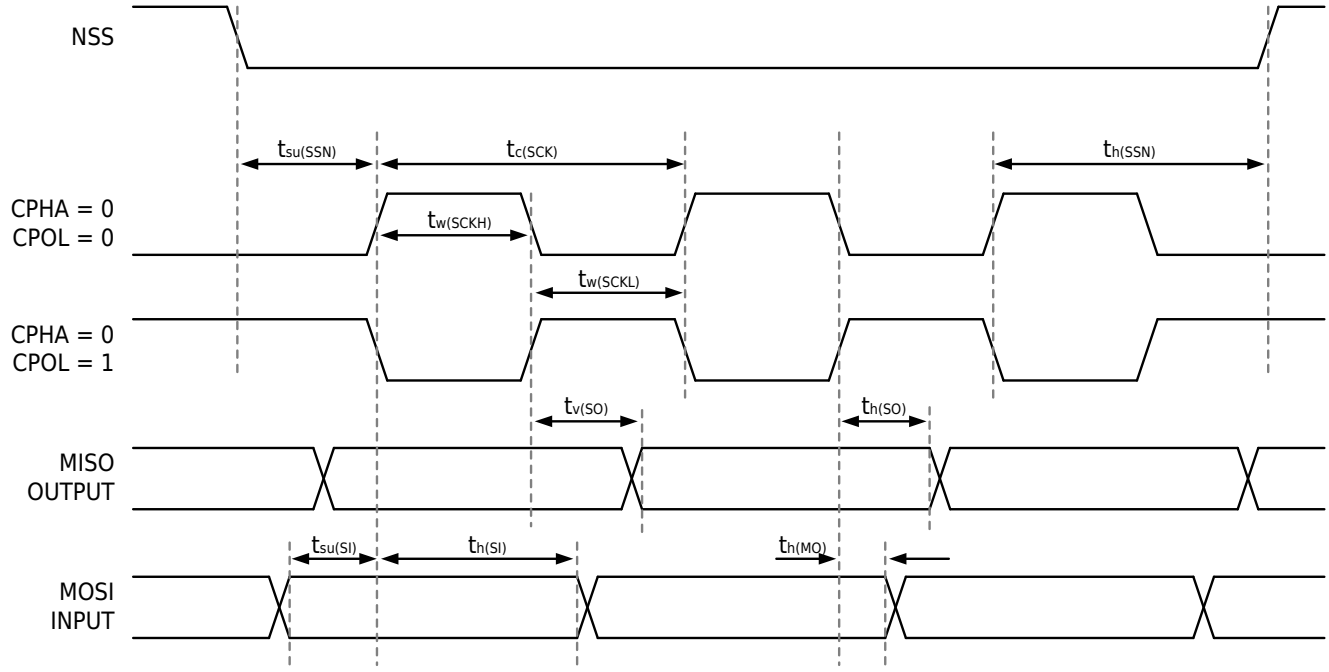


图 5-8 SPI 时序图（从机模式 CPHA=0）

版权所有 ©小华半导体有限公司

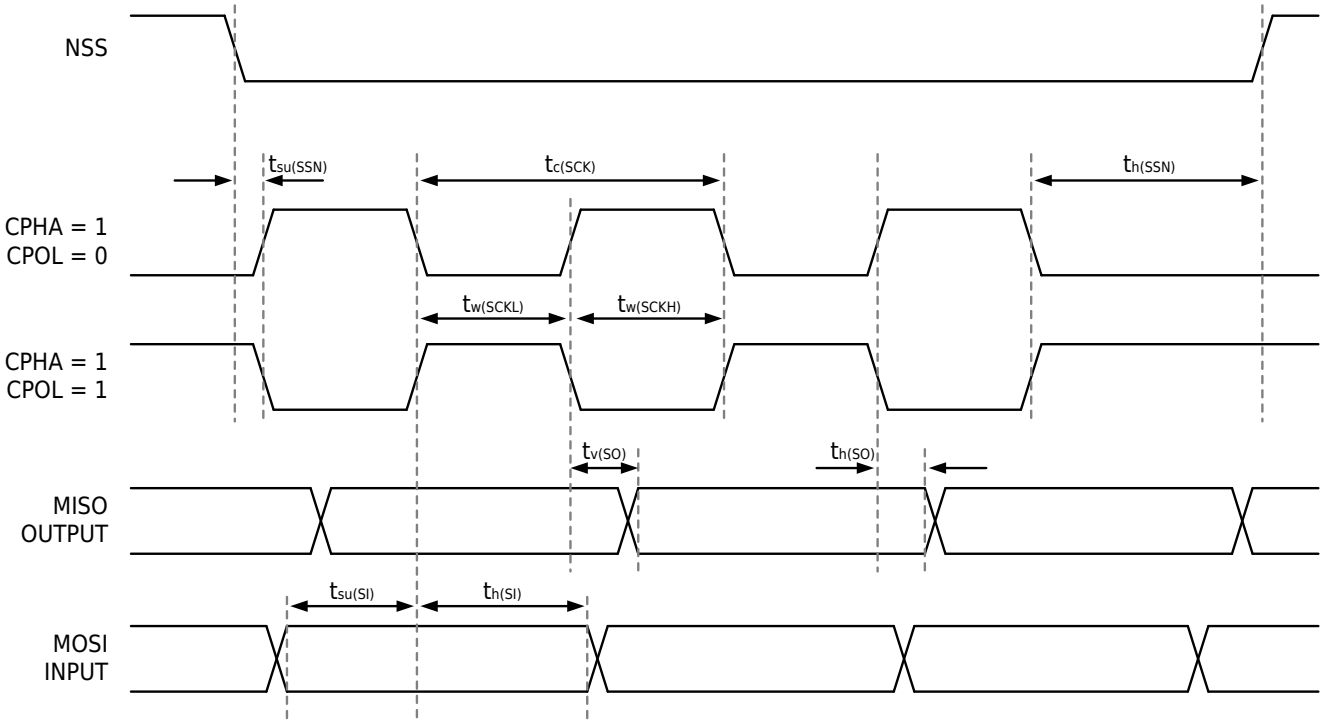


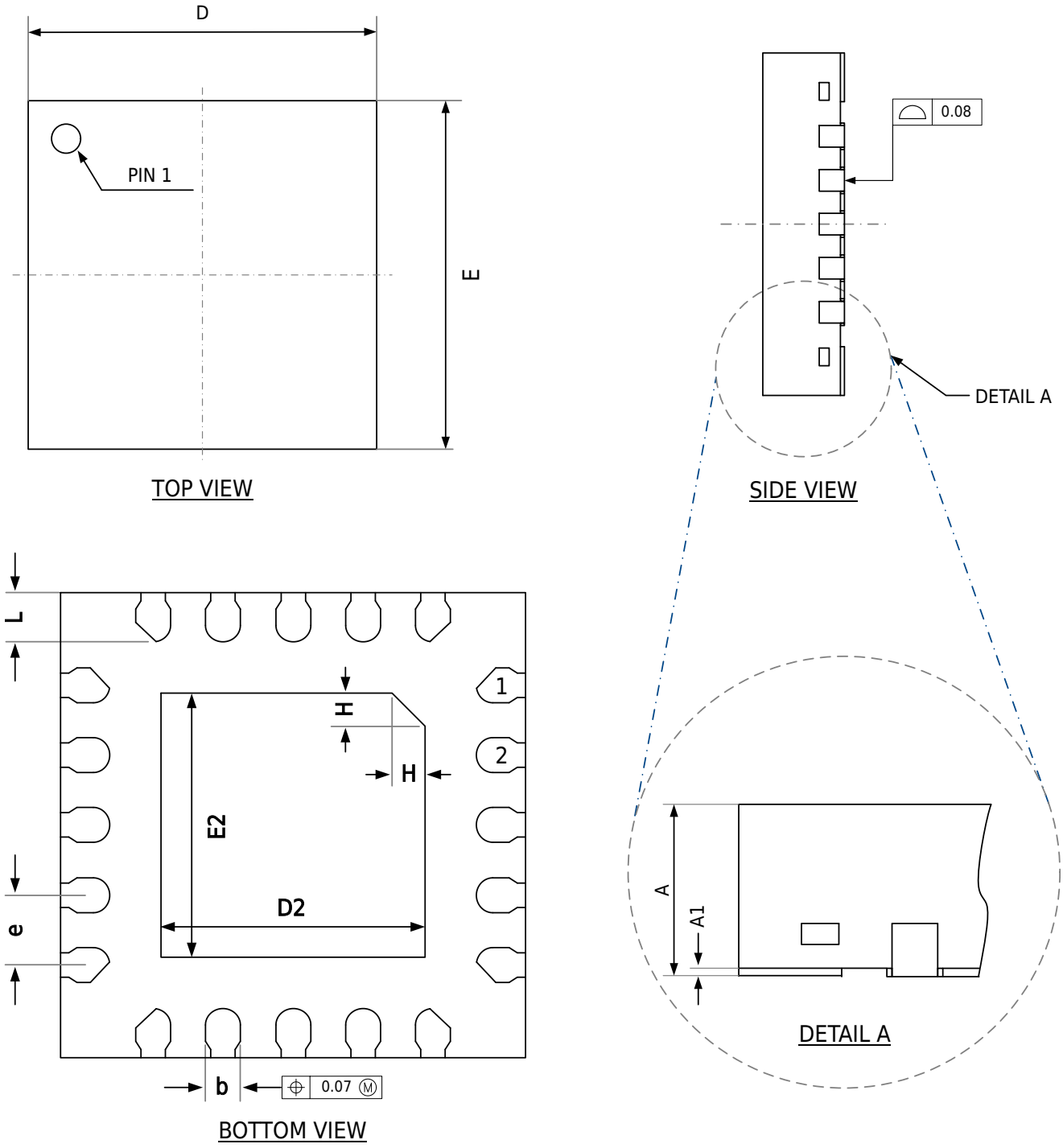
图 5-9 SPI 时序图（从机模式 CPHA=1）

版权所有 ©小华半导体有限公司

6 封装信息

6.1 封装尺寸

6.1.1 QFN20 封装

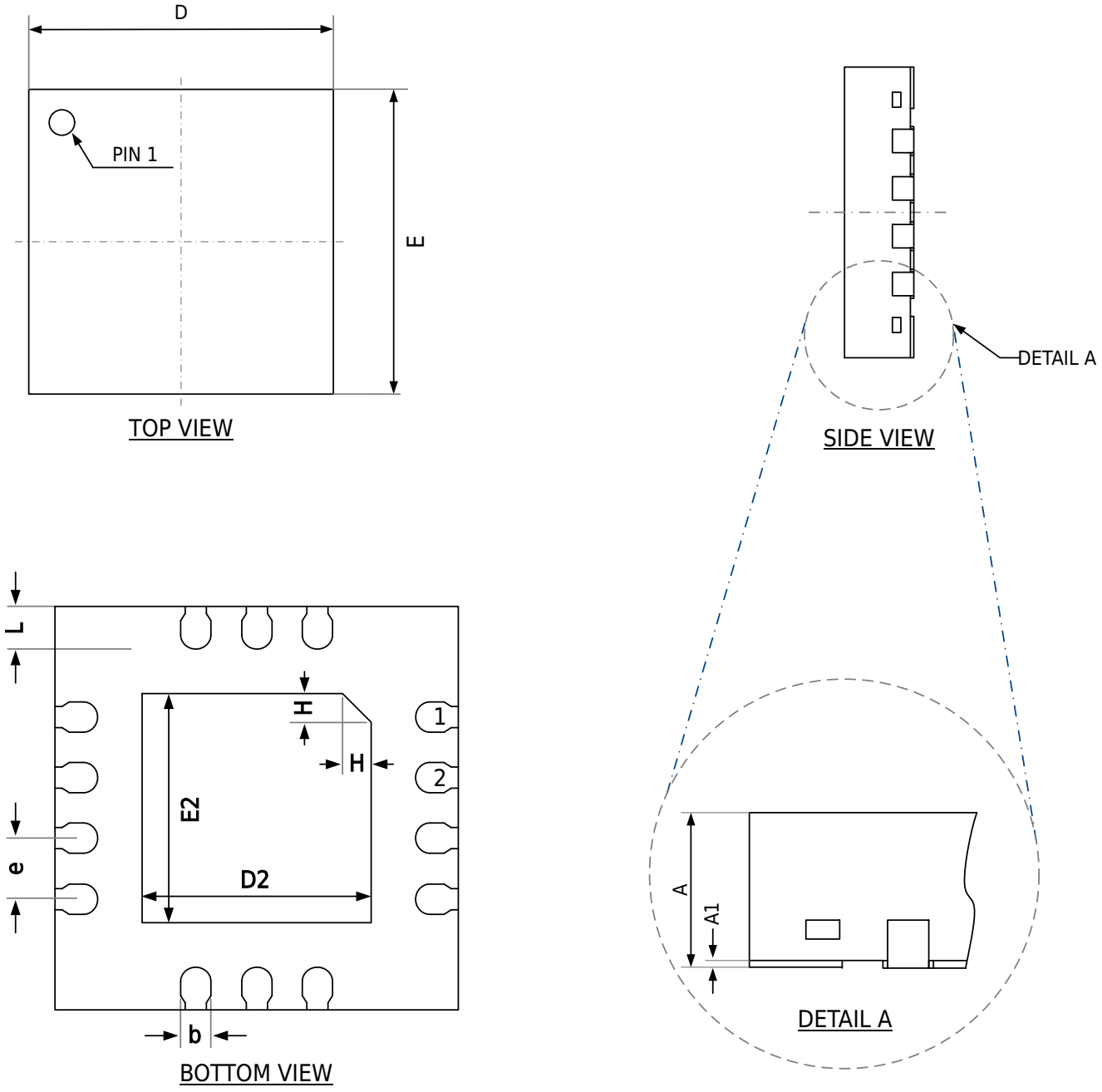


版权所有 ©小华半导体有限公司

Symbol	3 x 3 Millimeter		
	Min	Nom	Max
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
b	0.15	0.20	0.25
D	2.90	3.00	3.10
D2	1.60	1.70	1.80
E	2.90	3.00	3.10
E2	1.60	1.70	1.80
e	0.40BSC		
L	0.25	--	0.40
H	0.25REF		

版权所有 ©小华半导体有限公司

6.1.2 QFN14 封装

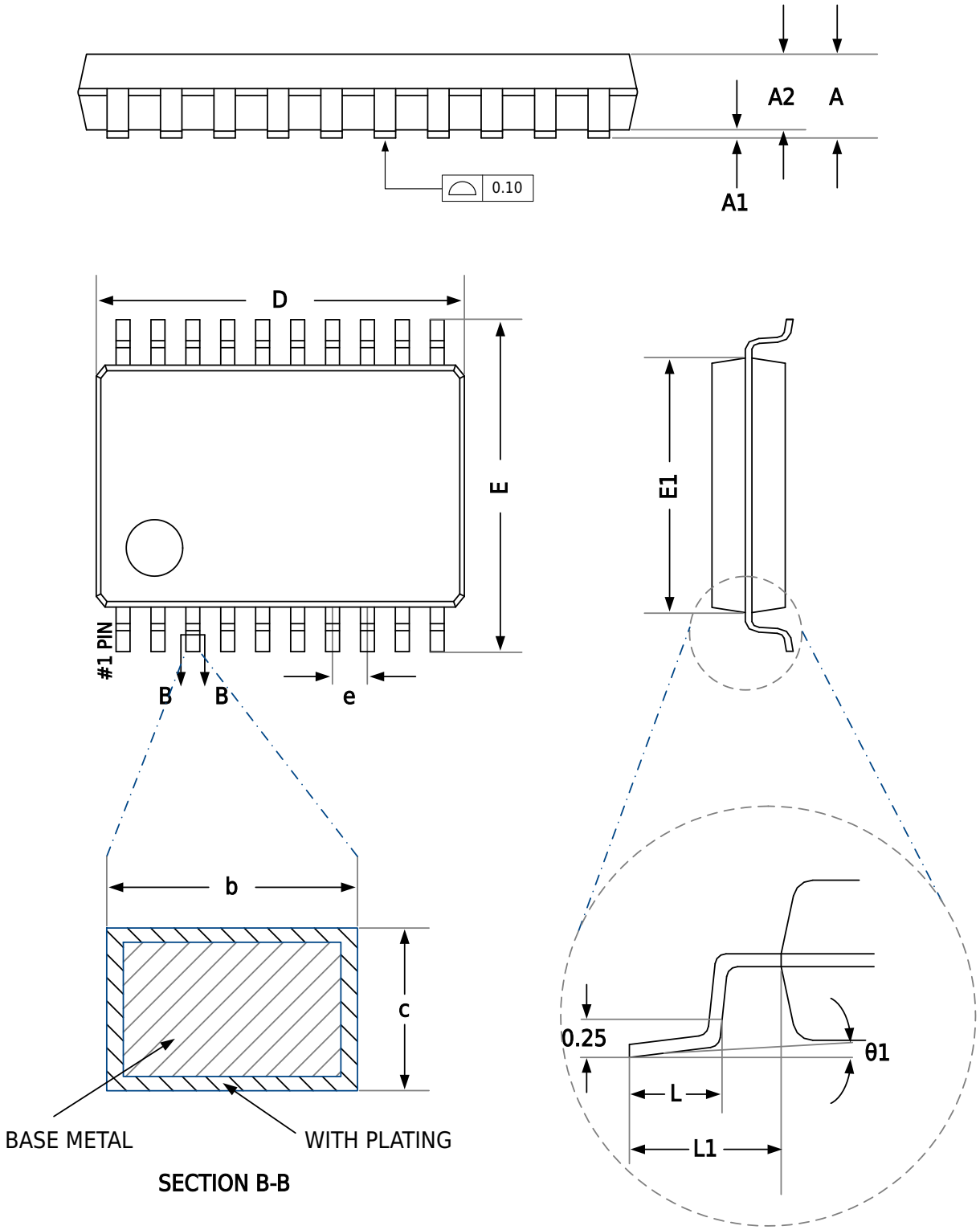


版权所有 ©小华半导体有限公司

Symbol	2 x 2 Millimeter		
	Min	Nom	Max
A	0.40	0.45	0.50
A1	0.00	0.02	0.05
b	0.15	0.20	0.25
D	1.95	2.00	2.05
D2	1.15	1.20	1.25
E	1.95	2.00	2.05
E2	1.15	1.20	1.25
e	0.35BSC		
L	0.15	0.20	0.25
H	0.20REF		

版权所有 ©小华半导体有限公司

6.1.3 TSSOP20 封装



版权所有 ©小华半导体有限公司

Symbol	Millimeter		
	Min	Nom	Max
A	--	--	1.20
A1	0.05	--	0.15
A2	0.90	1.00	1.05
b	0.20	--	0.28
c	0.10	--	0.19
D	6.40	6.50	6.60
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
e	0.65BSC		
L	0.45	0.60	0.75
L1	1.00REF		
θ1	0°	--	8°



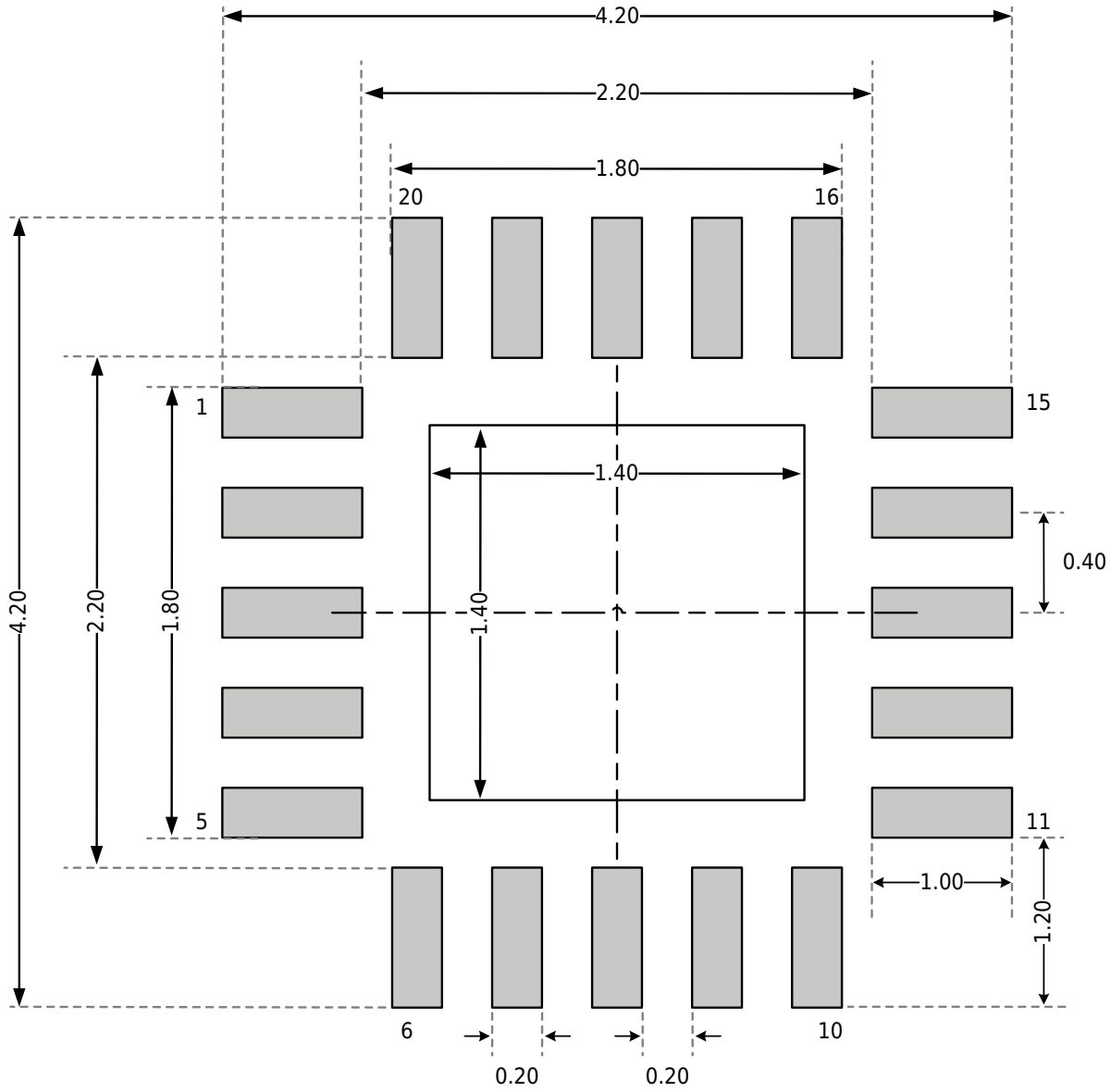
说明

D 和 E1 尺寸不包含模具注塑产生的溢料。

版权所有 ©小华半导体有限公司

6.2 焊盘示意图

6.2.1 QFN20 封装（3mm x 3mm）

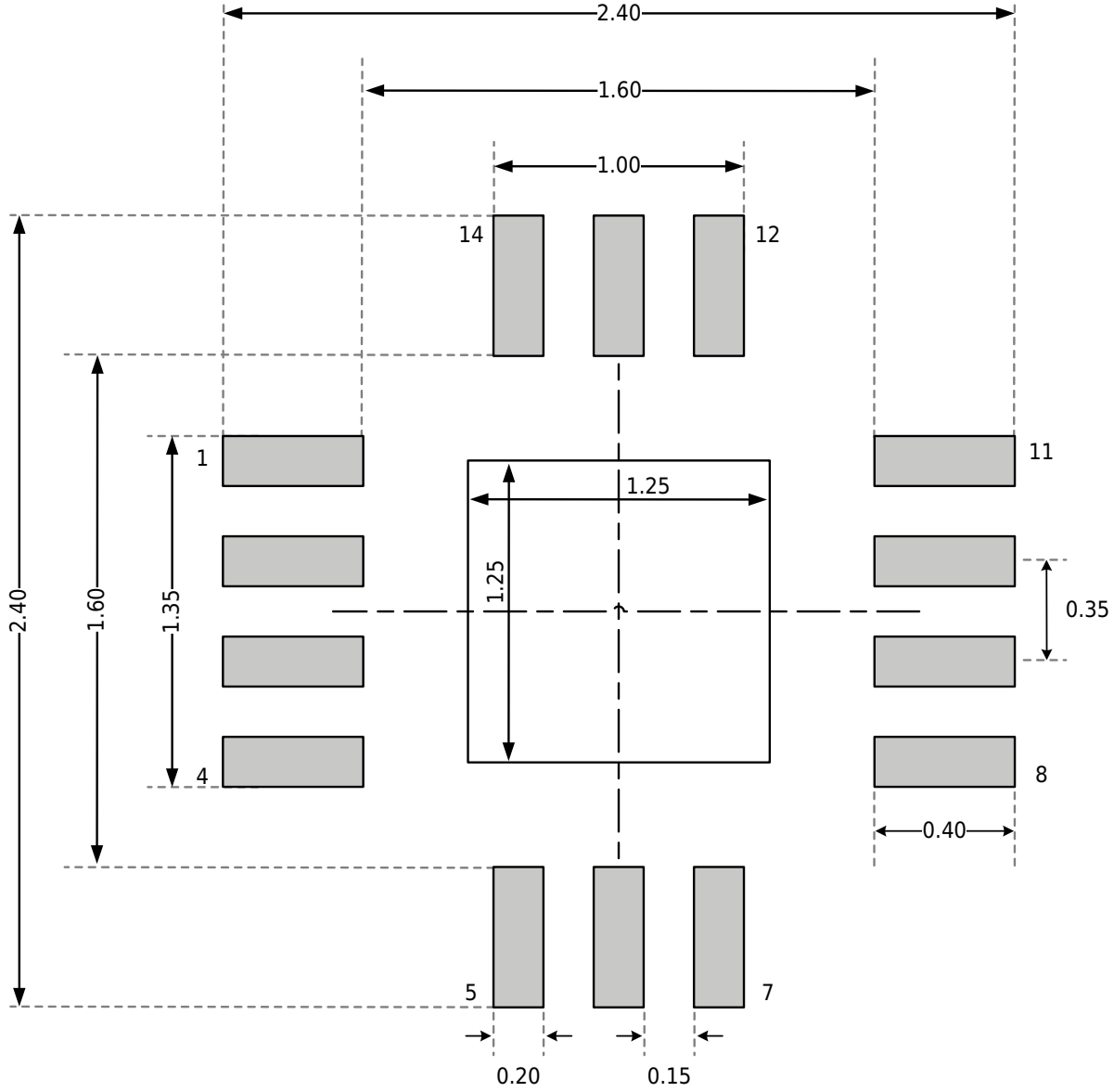


说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

版权所有 ©小华半导体有限公司

6.2.2 QFN14 封装（2mm x 2mm）

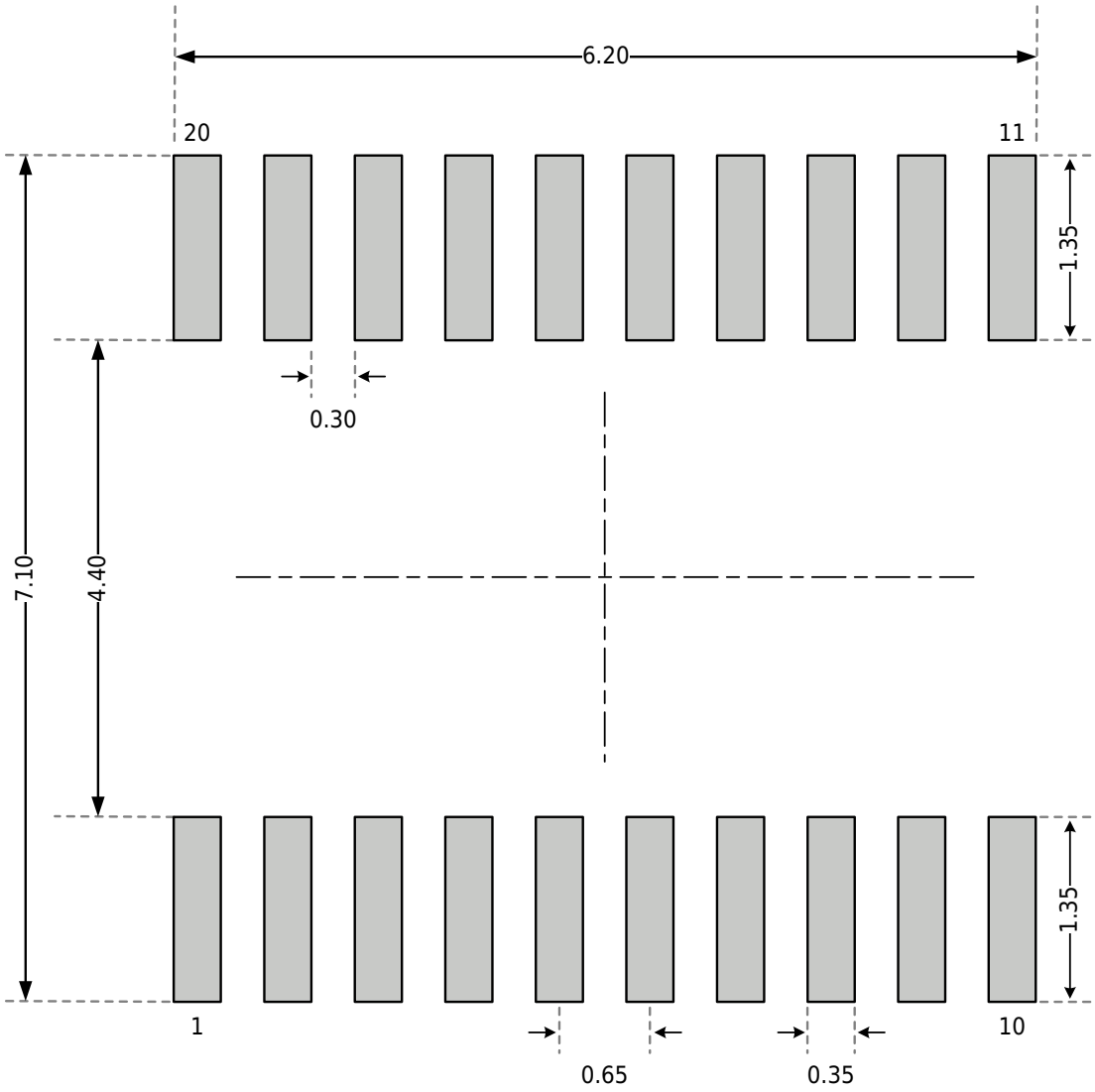


说明

- 尺寸单位是毫米。
- 尺寸仅做参考。

版权所有 ©小华半导体有限公司

6.2.3 TSSOP20 封装



说明

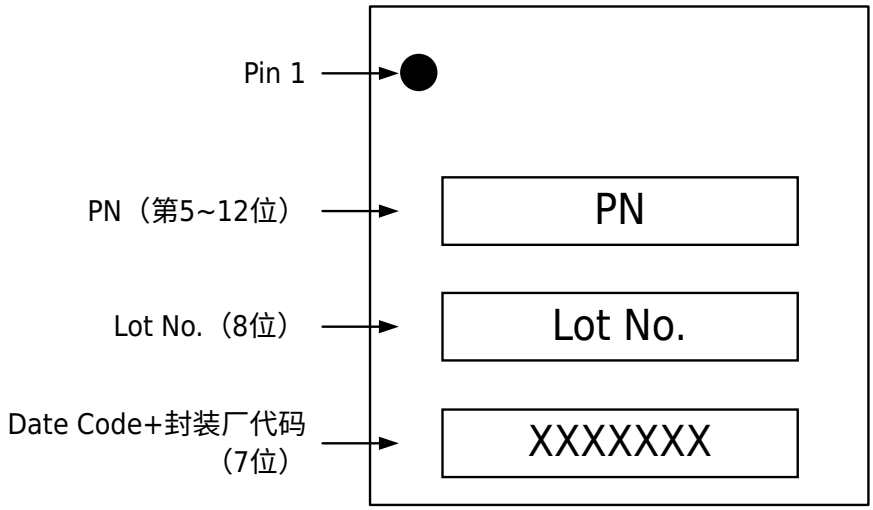
- 尺寸单位是毫米。
- 尺寸仅做参考。

版权所有 ©小华半导体有限公司

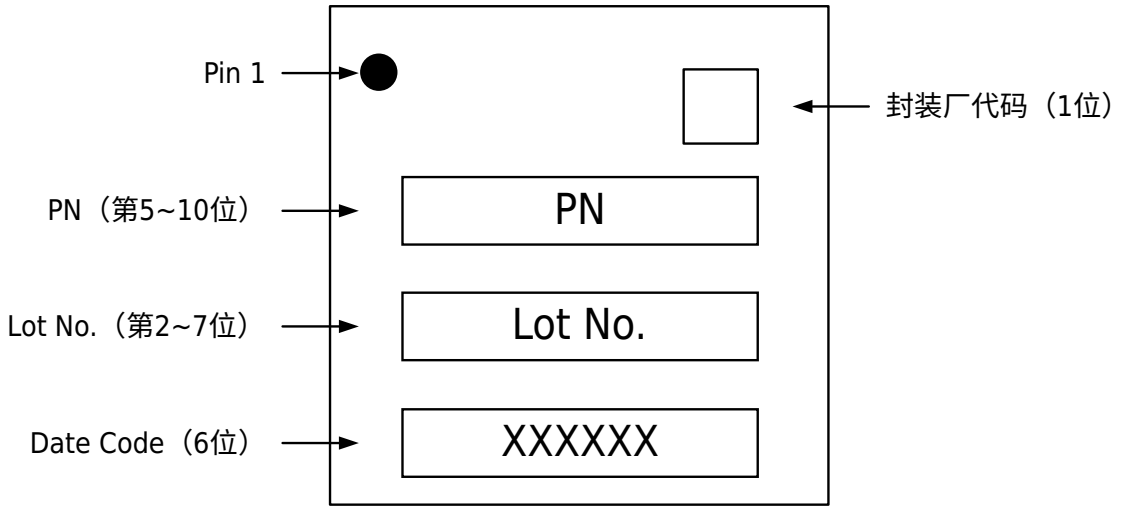
6.3 丝印说明

以下给出各封装正面丝印的 Pin1 位置和信息说明。

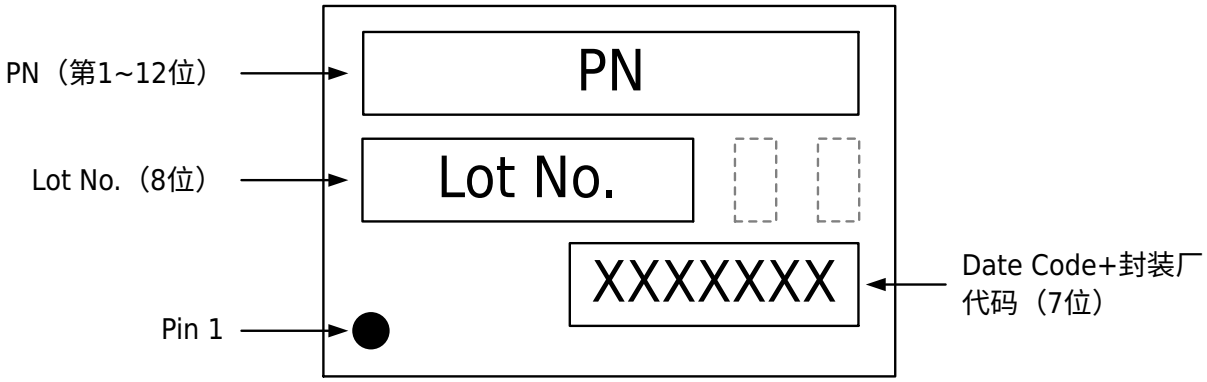
QFN20 封装（3mm x 3mm）



QFN14 封装（2mm x 2mm）



TSSOP20 封装



说明

上图空白框表示与生产相关的可选标记，本节不作说明。

版权所有 ©小华半导体有限公司

6.4 封装热阻系数

封装芯片在指定工作环境温度下工作时，芯片表面的结温 T_j（℃）可以按照下面的公式计算：

$T_j = T_A + (P_D \times \theta_{JA})$

- T_A 是指封装芯片工作时的工作环境温度，单位是℃；
- θ_{JA} 是指封装对工作环境的热阻系数，单位是℃/W；
- P_D 等于芯片的内部功耗（P_{INT}）和芯片工作时 I/O 引脚产生的功耗（P_{IO}）之和，单位是 W。

  $P_D = P_{INT} + P_{IO}$

  - P_{INT} 是芯片的内部功耗，产品的 Icc 与 Vcc 的乘积。
  - P_{IO} 是芯片所有输出 IO 的功耗，计算公式为：$P_{IO} = \Sigma(V_{OL} * I_{OL}) + \Sigma((V_{CC} - V_{OH}) * I_{OH})$

芯片在指定工作环境温度下工作时芯片表面的结温 T_j，不可以超出芯片可容许的最大结温度 T_{Jmax}。

表 6-4 各封装热阻系数表

封装类型及尺寸	热阻参数（θ_{JA}）	单位
QFN20 3mm x 3mm/0.4mm pitch	70 ± 10%	℃/W
QFN14 2mm x 2mm/0.35mm pitch	70±10%	℃/W
TSSOP20	91 ± 10%	℃/W

版权所有 ©小华半导体有限公司

7 订购信息

商业代码	HC32L021C8PB-TSSOP20	HC32L021C8PB-TSSOP20TR	HC32L021C8UB-ZFN20TR	HC32L021B8UB-XFN14TR
GPIO	16+1	16+1	16+1	9+1
内核	Cortex-M0+	Cortex-M0+	Cortex-M0+	Cortex-M0+
主频	48MHz	48MHz	48MHz	48MHz
Flash	64KB	64KB	64KB	64KB
RAM	6KB	6KB	6KB	6KB
工作电压	1.8~5.5V	1.8~5.5V	1.8~5.5V	1.8~5.5V
工作温度	-40~105℃	-40~105℃	-40~105℃	-40~105℃
基本定时器	[6](1)	[6](1)	[6](1)	[3](1)
通用定时器	2	2	2	1
高级定时器	1	1	1	1
低功耗定时器	1	1	1	1
实时时钟定时器	1	1	1	1
IWDT	1	1	1	1
LPUART	2	2	2	2
高速 I2C	1	1	1	1
SPI	1	1	1	1
12-bit ADC	1*8ch	1*8ch	1*8ch	1*7ch
Vcomp	2	2	2	2
LVD	√	√	√	√
TRNG	1	1	1	1
封装形式（mm*mm）	TSSOP20 (6.5*6.4)	TSSOP20 (6.5*6.4)	QFN20 (3*3)	QFN14 (2*2)
管脚数	20	20	20	14
包装方式	Tube	Tape & Reel	Tape & Reel	Tape & Reel
脚间距	0.65mm	0.65mm	0.4mm	0.35mm
产品厚度	1.2mm	1.2mm	0.55mm	0.45mm

说明

1. 该模块为复用模块，和通用定时器分时复用。

订购前，请联系销售窗口咨询最新量产信息。

版权所有 ©小华半导体有限公司

版本记录

文档版本日期	修改说明
Rev1.11 2026/02/12	1. 电气特性：“从低功耗模式唤醒的时间”4MHz/6MHz 深度休眠唤醒时间典型值由“15.0”修改为“20.0”；“内部低速时钟 RCL”章节 Dev 参数新增角标 2，新增“通过寄存器配置选择 HPM 或 LPM 模式”相关说明；“内部低速时钟 RC10K”删除参数 V；“Flash 存储器特性”章节 EC_{FLASH} 参数根据新条件优化并更新数据；“I/O 端口特性”章节删除“端口外部输入采样要求”小节；“I/O 端口特性-输入特性”章节新增低电压电平识别特性；“ADC 特性”章节 f_S 参数数值由“1.5”修改为“1”；“定时器特性”章节定时器表格时间单位统一为 ns，CTIM 特性表 $T_{counter}$ 参数新增一行时间数据； 2. 封装信息：“封装尺寸”章节 QFN 封装删除 A3、K 标识；“QFN20 封装”章节 L 最大值修改为“0.40”，H 值修改为“0.25REF”；
Rev1.10 2025/11/21	1. 产品概述：“产品阵容”章节型号功能对比表中 ADC 通道数由“7ch+1”修改为“7ch+2”； 2. 引脚配置及功能：VC 的功能引脚增加 P 和 N 标识； 3. 电气特性：“绝对最大额定值”章节温度特性的符号“T_J”修改为“T_{Jmax}”；“上电和掉电时的工作条件”章节 VCC 上升速率最大值由“5”修改为“1”，下降速率最大值由“5”修改为“0.05”；“内嵌复位和 LVD 模块特性“章节 V_{level} 最大最小值优化；“供电电流特性”章节 I_{DD} (LP Run)、I_{DD} (LP Sleep)和 I_{DD} (DeepSleep)电流数据刷新；“外部时钟源特性-低速外部时钟 XTL”章节 I_{dd} 和 g_m 新增 XTL_CR[3:0]=0bxx0x 条件的数据，推荐值由“XTL_CR[3:0]=0b1010”修改为“XTL_CR[3:0]=0b1001”，C_{Lx} 描述修改为“匹配电容”，同时最小值修改为 4pF，注释描述优化；“内部时钟源特性”章节新增“内部低速时钟 RC256K”；“内部时钟源特性-内部高速时钟 RC48M”章节 Dev 参数新增“V_{CC}= 3.3V、T_A= 25℃”条件下的数据，“F_{CLK}= 4/6MHz”条件下的数据由“±2.0”修改为“±1.5”；“内部时钟源特性-内部低速时钟 RCL”章节 Dev 参数数据由“TBD”修改为最大值“2.5”和最小值“-2.5”，新增 LPM 模式 Dev 数据；“ADC 特性”章节 $DEV_{AVCC/3}$ 参数添加最小值“-3”和最大值“3”，R_{AIN} 参数移除角标 3 并且最大值由“15”修改为“1.5”，f_{ADCCLK} 参数在条件“2.7V≤AVCC≤5.5V”下的最大值由“16”修改为“24”，f_S 参数在条件“2.7V≤AVCC≤5.5V”下的最大值由“1”修改为“1.5”，T_S 参数新增角标 3，ENOB/SNR/THD/E_D/E_L 参数的最大最小值修改 TBD 数据为具体值，说明 3 原理图修改、同时优化公式为采样时间，说明 3 和说明 4 内容描述优化；“VC 特性”章节 V_{offset} 参数在条件“AVCC=1.8~5.5V, T_A=-40~105℃”下的典型值下调 5mV； 4. 封装信息：“焊盘示意图”章节 QFN14 焊盘宽度由“0.30mm”修改为“0.20mm”，引脚间隙由“0.05mm”修改为“0.15mm”。
Rev1.00 2025/04/14	第一次正式发布。

版权所有 ©小华半导体有限公司