

USB3.0 超高速读卡器芯片 CH379

手册

版本：1.0

<https://wch.cn>

1、概述

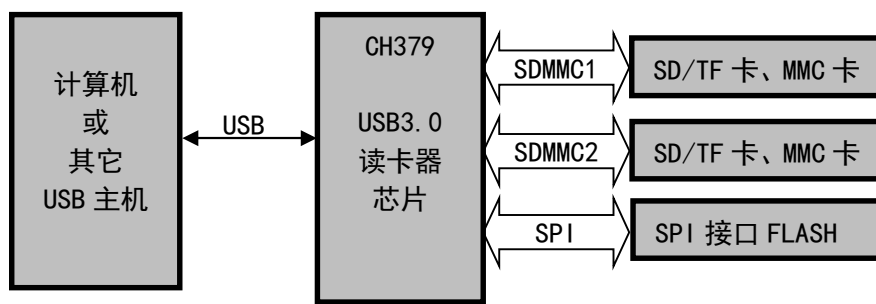
CH379 是一款符合 USB3.2 Gen1 协议规范的工业级超高速读卡器控制芯片，连接 SD/TF 卡、MMC 卡以及 SPI 接口的 FLASH 芯片，实现将 SD 卡、TF 卡、MMC 卡和 eMMC、FLASH 等存储介质转换成标准的 USB 大容量存储类设备。

CH379M 和 CH379F 芯片内置 2 组 SDMMC 控制器，可同时支持双卡操作，SDMMC1 支持 1/4/8 线通讯模式，SDMMC2 支持 1/4 线通讯模式，其它封装内置 1 组 SDMMC 控制器，支持单卡操作。CH379 芯片支持配置工具通过 USB 接口进行参数配置及固件更新。CH379M、CH379H 和 CH379X 芯片带 SPI 接口，支持通过外挂的 FLASH 芯片实现参数配置加载以及增加额外的只读 CDR0M 功能。

CH379 采用工业级设计，可应用于计算机和工控机主板、扩展坞、外设、嵌入式系统等场景。

下图为 CH379 芯片的应用框图。

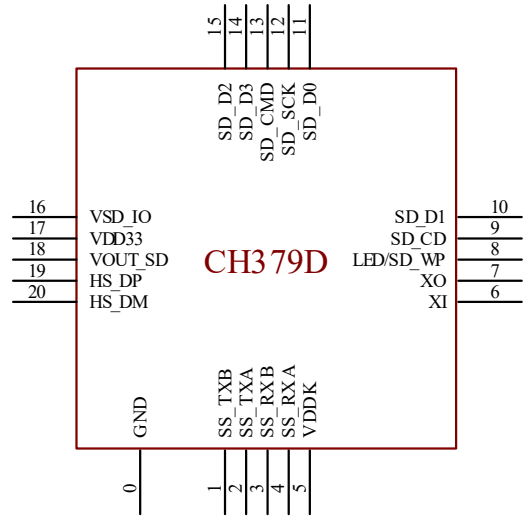
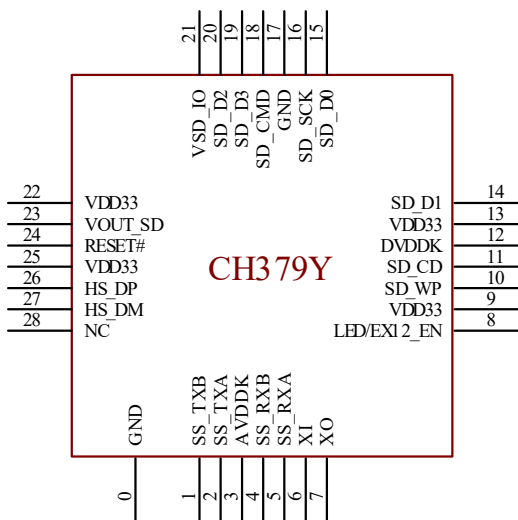
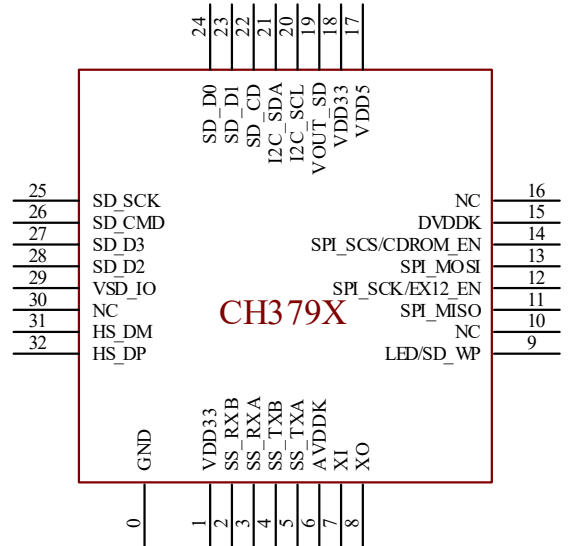
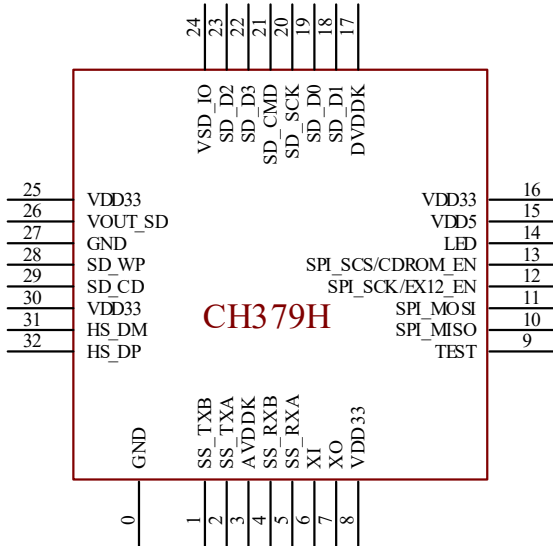
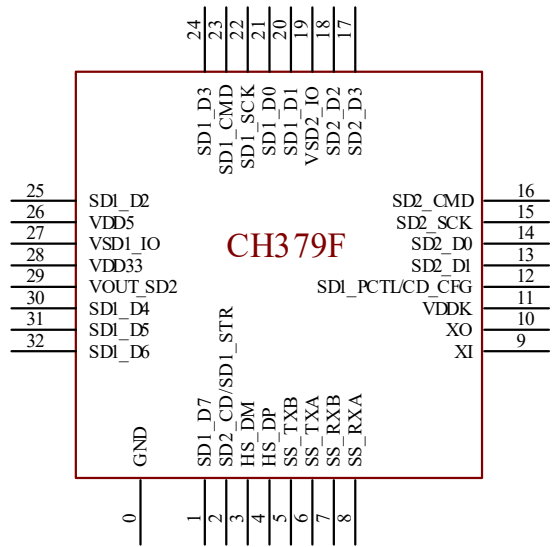
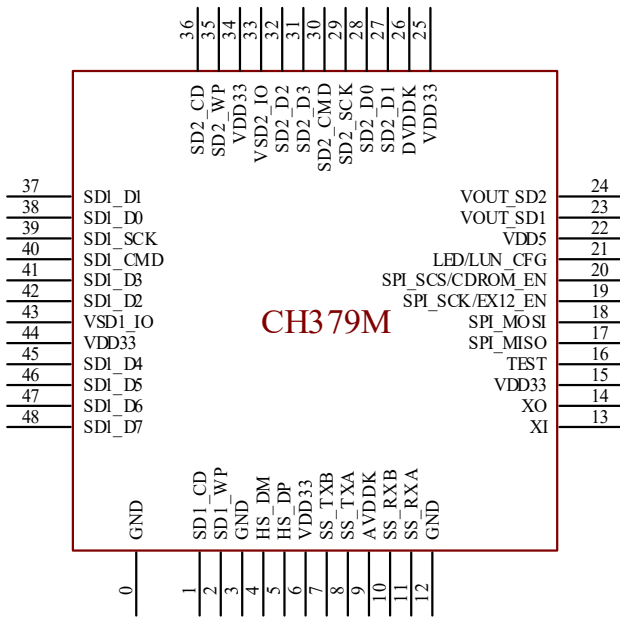
图 1-1 芯片应用框图



2、特点

- 支持 USB3.2 Gen1 (5Gbps)，并且向前兼容 USB3.1、USB3.0、USB2.1、USB2.0 协议规范
- 支持符合 USB3.2 Gen1 协议规范的 U0/U1/U2/U3 电源管理模式
- 支持 SD/TF 卡、MMC 卡以及 SPI 接口的 FLASH 芯片
- 支持 SD 物理层 1.0、2.0 规范，支持 SD3.0 规范的 UHS-I SDR50、DDR50 和 SDR104 模式
- 符合 eMMC 卡 4.4 和 4.5.1 规范，SDMMC1 支持 eMMC 卡 5.0 规范的 HS200，HS400
- 最高通讯时钟可达 208MHz
- SDMMC1 支持 1/4/8 线通讯模式，SDMMC2 支持 1/4 线通讯模式
- CH379M 和 CH379F 芯片支持双卡操作
- 支持使用官方提供的配置工具通过 USB 接口进行参数配置及固件更新
- CH379M、CH379H 和 CH379X 芯片支持通过外挂的 FLASH 芯片实现参数配置加载以及增加额外的只读 CDR0M 功能
- 内置 EEPROM，可配置芯片 VID、PID、最大电流值、厂商和产品信息字符串等参数
- 集成多个 LDO 调压器，支持单一 3.3V 外部供电，部分型号还支持 5V 供电，外围精简
- 提供 QFN48、QFN32、QFN28 等多种无铅封装，兼容 RoHS

3、引脚排列



封装形式	塑体尺寸	引脚节距		封装说明	订货型号
QFN48X7	7*7mm	0.5mm	19.7mil	四边无引线 48 脚	CH379M
QFN32	4*4mm	0.4mm	15.7mil	四边无引线 32 脚	CH379F
QFN32X5	5*5mm	0.5mm	19.7mil	四边无引线 32 脚	CH379H
QFN32X5	5*5mm	0.5mm	19.7mil	四边无引线 32 脚	CH379X
QFN28	4*4mm	0.4mm	15.7mil	四边无引线 28 脚	CH379Y
QFN20	3*3mm	0.4mm	15.7mil	四边无引线 20 脚	CH379D

注：1、0#引脚是 QFN 封装的底板，是必要连接。

4、引脚定义

表 4-1 CH379M 和 CH379F 引脚定义

引脚号		引脚名称	类型 ⁽¹⁾	引脚说明
CH379M	CH379F			
22	26	VDD5	P	3.3V LDO 的 5V 电源输入，建议外接 10uF 电容。如果 VDD5 电压小于 3.6V 则应短接 VDD33。
25	28	VDD33	P	LDO 输出端和主 3.3V 电源，用于 I/O 引脚和 USB 电源，建议外接 0.1uF 并联至少 10uF 对地电容。
6、15、34、44	-	VDD33	P	辅 3.3V 电源输入，建议外接 0.1uF 对地电容。
9	-	AVDDK	P	模拟 1.2V 电源退耦引脚，用于 USB3.0 模块，建议外接 0.1uF 并联 2.2uF 对地电容。
26	-	DVDDK	P	内核 1.2V 电源退耦引脚，建议外接 1uF 对地电容。
-	11	VDDK	P	模拟和内核 1.2V 电源退耦引脚，建议外接 0.1uF 并联 2.2uF 对地电容。
0、3、12	0	GND	P	公共接地端，必须连接 GND。
4	3	HS_DM	USB2	USB2.0 差分信号线 DM。
5	4	HS_DP	USB2	USB2.0 差分信号线 DP。
8	6	SS_TXA	USB3	USBSS 差分发送信号线 TX+/TX-或 TX-/TX+（自动识别交叉）。
7	5	SS_TXB	USB3	
11	8	SS_RXA	USB3	USBSS 差分接收信号线 RX+/RX-或 RX-/RX+（自动识别交叉）。
10	7	SS_RXB	USB3	
13	9	XI	I	晶体振荡器输入端，接外部 25MHz 晶体一端及对地电容。
14	10	XO	O	晶体振荡器反相输出端，接外部 25MHz 晶体另一端及对地电容。
40	23	SD1_CMD	I/O	SDMMC1 接口命令引脚。
39	22	SD1_SCK	O	SDMMC1 接口时钟引脚。
38	21	SD1_D0	I/O	SDMMC1 接口数据引脚 0。
37	20	SD1_D1	I/O	SDMMC1 接口数据引脚 1。
42	25	SD1_D2	I/O	SDMMC1 接口数据引脚 2。
41	24	SD1_D3	I/O	SDMMC1 接口数据引脚 3。
45	30	SD1_D4	I/O	SDMMC1 接口数据引脚 4。
46	31	SD1_D5	I/O	SDMMC1 接口数据引脚 5。
47	32	SD1_D6	I/O	SDMMC1 接口数据引脚 6。
48	1	SD1_D7	I/O	SDMMC1 接口数据引脚 7。
-	2	SD2_CD	I	SDMMC2 接口对应的 SD 卡 2 插入检测引脚。
		SD1_STR	I	SDMMC1 接口 Data Strobe 引脚。

1	–	SD1_CD	I	SDMMC1 接口对应的 SD 卡 1 插入检测引脚。
2	–	SD1_WP	I (FT)	SDMMC1 接口对应的 SD 卡 1 写保护配置引脚。 该引脚内置上拉电阻，悬空或高电平则允许写操作； 如果检测到外加了下拉电阻 (不大于 5K1) 则设置成 只读/写保护模式。
43	27	VSD1_IO	P	SDMMC1 接口引脚内部 LD0_1.8V 电源的退耦端，建议 外接 1uF 对地电容。
23	–	VOUT_SD1	P	SDMMC1 接口的可控 3.3V 电源输出端，用于 SD 卡 1 的电源，建议外接 1uF~4.7uF 对地电容。
–	12	SD1_PCTL	0	SDMMC1 接口的 3.3V 电源控制引脚，低电平有效。
		CD_CFG	I	SD2_CD 功能配置引脚。 在复位期间作为配置引脚，用于配置是否使能 PIN2 作为 SD2_CD 功能，内置上拉电阻，悬空或高电平则 使能 SD2_CD 功能；外加下拉电阻 (典型 4K7) 置低电 平则禁用 SD2_CD 功能，使能 SD1_STR 功能。
30	16	SD2_CMD	I/O	SDMMC2 接口命令引脚。
29	15	SD2_SCK	0	SDMMC2 接口时钟引脚。
28	14	SD2_D0	I/O	SDMMC2 接口数据引脚 0。
27	13	SD2_D1	I/O	SDMMC2 接口数据引脚 1。
32	18	SD2_D2	I/O	SDMMC2 接口数据引脚 2。
31	17	SD2_D3	I/O	SDMMC2 接口数据引脚 3。
36	–	SD2_CD	I	SDMMC2 接口对应的 SD 卡 2 插入检测引脚。
35	–	SD2_WP	I	SDMMC2 接口对应的 SD 卡 2 写保护配置引脚。 该引脚内置上拉电阻，悬空或高电平则允许写操作； 如果检测到外加了下拉电阻 (不大于 5K1) 则设置成 只读/写保护模式。
33	19	VSD2_IO	P	SDMMC2 接口引脚内部 LD0_1.8V 电源的退耦端，建议 外接 1uF 对地电容。
24	29	VOUT_SD2	P	SDMMC2 接口的可控 3.3V 电源输出端，用于 SD 卡 2 的电源，建议外接 1uF~4.7uF 对地电容。
20	–	SPI_SCS	0	SPI 接口片选引脚，低电平有效。
		CDROM_EN	I	CDROM 功能配置引脚。 在复位期间作为配置引脚，用于配置是否使能 CDROM 功能，内置上拉电阻，悬空或高电平则禁用 CDROM 功能；外加下拉电阻 (典型 4K7) 置低电平则使能额外 的只读 CDROM 功能，且将外接的 FLASH 芯片作为 CDROM 的存储介质。
19	–	SPI_SCK	0	SPI 接口时钟引脚。
		EX12_EN	I	外部 1.2V 电源输入使能配置引脚。 在复位期间作为配置引脚，用于配置是否使能外部 1.2V 电源输入功能，内置上拉电阻，悬空或高电平 则使用内部 LD0 产生的 1.2V 电源；外加下拉电阻 (典 型 4K7) 置低电平则使用外部 1.2V 电源供电。
18	–	SPI_MOSI	0	SPI 接口数据输出引脚。
17	–	SPI_MISO	I	SPI 接口数据输入引脚，内置上拉电阻。
21	–	LED	0	状态输出引脚，低电平有效。 USB 配置完成则输出低电平，USB 有数据通信则快速 闪烁。
		LUN_CFG	I	存储盘配置引脚。

			(FT)	在复位期间作为配置引脚，用于配置是否使能 SDMMC2 接口对应的存储盘，内置上拉电阻，悬空或高电平则使能 SDMMC2 接口对应的存储盘；外加下拉电阻(典型 4K7)置低电平则禁用 SDMMC2 对应的存储盘。
16	-	TEST	0	测试引脚，用于定时发送芯片相关信息。 不需要使用，则建议悬空。

表 4-2 CH379H 和 CH379X 引脚定义

引脚号		引脚名称	类型 ⁽¹⁾	引脚说明
CH379H	CH379X			
15	17	VDD5	P	3.3V LDO 的 5V 电源输入，建议外接 10uF 电容。如果 VDD5 电压小于 3.6V 则应短接 VDD33。
16	-	VDD33	P	LDO 输出端和辅 3.3V 电源，建议外接 1uF 电容。
25	-	VDD33	P	主 3.3V 电源，用于 I/O 引脚和 USB 电源，建议外接 0.1uF 并联至少 10uF 对地电容。
-	18	VDD33	P	LDO 输出端和主 3.3V 电源，用于 I/O 引脚和 USB 电源，建议外接 0.1uF 并联至少 10uF 对地电容。
8、30	1	VDD33	P	辅 3.3V 电源输入，建议外接 0.1uF 对地电容。
3	6	AVDDK	P	模拟 1.2V 电源退耦引脚，用于 USB3.0 模块，建议外接 0.1uF 并联 2.2uF 对地电容。
17	15	DVDDK	P	内核 1.2V 电源退耦引脚，建议外接 1uF 对地电容。
0、27	0	GND	P	公共接地端，必须连接 GND。
31	31	HS_DM	USB2	USB2.0 差分信号线 DM。
32	32	HS_DP	USB2	USB2.0 差分信号线 DP。
2	5	SS_TXA	USB3	USBSS 差分发送信号线 TX+/TX-或 TX-/TX+（自动识别交叉）。
1	4	SS_TXB	USB3	
5	3	SS_RXA	USB3	USBSS 差分接收信号线 RX+/RX-或 RX-/RX+（自动识别交叉）。
4	2	SS_RXB	USB3	
6	7	XI	I	晶体振荡器输入端，接外部 25MHz 晶体一端及对地电容。
7	8	XO	O	晶体振荡器反相输出端，接外部 25MHz 晶体另一端及对地电容。
21	26	SD_CMD	I/O	SDMMC1 接口命令引脚。
20	25	SD_SCK	O	SDMMC1 接口时钟引脚。
19	24	SD_D0	I/O	SDMMC1 接口数据引脚 0。
18	23	SD_D1	I/O	SDMMC1 接口数据引脚 1。
23	28	SD_D2	I/O	SDMMC1 接口数据引脚 2。
22	27	SD_D3	I/O	SDMMC1 接口数据引脚 3。
29	22	SD_CD	I	SDMMC1 接口对应的 SD 卡插入检测引脚。
28	-	SD_WP	I	SDMMC1 接口对应的 SD 卡写保护配置引脚。 该引脚内置上拉电阻，悬空或高电平则允许写操作；如果检测到外加了下拉电阻(不大于 5K1)则设置成只读/写保护模式。
-	9	LED	O	状态输出引脚，低电平有效。 USB 配置完成则输出低电平，USB 有数据通信则快速闪烁。
		SD_WP	I	SDMMC1 接口对应的 SD 卡写保护配置引脚。

				该引脚内置上拉电阻，悬空或高电平则允许写操作；如果检测到外加了下拉电阻（典型 4K7）则设置成只读/写保护模式。
24	29	VSD_I0	P	SDMMC1 接口引脚内部 LD0_1.8V 电源的退耦端，建议外接 1uF 对地电容。
26	19	VOUT_SD	P	SDMMC1 接口的可控 3.3V 电源输出端，用于 SD 卡的电源，建议外接 1uF~4.7uF 对地电容。
13	14	SPI_SCS	0	SPI 接口片选引脚，低电平有效。
		CDROM_EN	I	CDROM 功能配置引脚。 在复位期间作为配置引脚，用于配置是否使能 CDROM 功能，内置上拉电阻，悬空或高电平则禁用 CDROM 功能；外加下拉电阻（典型 4K7）置低电平则使能额外的只读 CDROM 功能，且将外接的 FLASH 芯片作为 CDROM 的存储介质。
12	12	SPI_SCK	0	SPI 接口时钟引脚。
		EX12_EN	I	外部 1.2V 电源输入使能配置引脚。 在复位期间作为配置引脚，用于配置是否使能外部 1.2V 电源输入功能，内置上拉电阻，悬空或高电平则使用内部 LD0 产生的 1.2V 电源；外加下拉电阻（典型 4K7）置低电平则使用外部 1.2V 电源供电。
11	13	SPI_MOSI	0	SPI 接口数据输出引脚。
10	11	SPI_MISO	I	SPI 接口数据输入引脚，内置上拉电阻。
14	-	LED	0	状态输出引脚，低电平有效。 USB 配置完成则输出低电平，USB 有数据通信则快速闪烁。
9	-	TEST	0	测试引脚，用于定时发送芯片相关信息。 不需要使用，则建议悬空。
-	21	I2C_SDA	I/O	2 线串行接口的数据信号线。
-	20	I2C_SCL	0	2 线串行接口的时钟信号线。
-	10、16、30	NC	-	空脚，建议悬空。

表 4-3 CH379Y 和 CH379D 引脚定义

引脚号		引脚名称	类型 ⁽¹⁾	引脚说明
CH379Y	CH379D			
22	17	VDD33	P	主 3.3V 电源，用于 I/O 引脚和 USB 电源，建议外接 0.1uF 并联至少 10uF 对地电容。
9、13、25	-	VDD33	P	辅 3.3V 电源输入，建议外接 0.1uF 对地电容。
3	-	AVDDK	P	模拟 1.2V 电源退耦引脚，用于 USB3.0 模块，建议外接 0.1uF 并联 2.2uF 对地电容。
12	-	DVDDK	P	内核 1.2V 电源退耦引脚，建议外接 1uF 对地电容。
-	5	VDDK	P	模拟和内核 1.2V 电源退耦引脚，建议外接 0.1uF 并联 2.2uF 对地电容。
0、17	0	GND	P	公共接地端，必须连接 GND。
27	20	HS_DM	USB2	USB2.0 差分信号线 DM。
26	19	HS_DP	USB2	USB2.0 差分信号线 DP。
2	2	SS_TXA	USB3	USBSS 差分发送信号线 TX+/TX-或 TX-/TX+（自动识别交叉）。
1	1	SS_TXB	USB3	

5	4	SS_RXA	USB3	USBSS 差分接收信号线 RX+/RX-或 RX-/RX+（自动识别交叉）。
4	3	SS_RXB	USB3	
6	6	XI	I	晶体振荡器输入端，接外部 25MHz 晶体一端及对地电容。
7	7	XO	O	晶体振荡器反相输出端，接外部 25MHz 晶体另一端及对地电容。
18	13	SD_CMD	I/O	SDMMC1 接口命令引脚。
16	12	SD_SCK	O	SDMMC1 接口时钟引脚。
15	11	SD_D0	I/O	SDMMC1 接口数据引脚 0。
14	10	SD_D1	I/O	SDMMC1 接口数据引脚 1。
20	15	SD_D2	I/O	SDMMC1 接口数据引脚 2。
19	14	SD_D3	I/O	SDMMC1 接口数据引脚 3。
11	9	SD_CD	I (FT)	SDMMC1 接口对应的 SD 卡插入检测引脚。
10	—	SD_WP	I	SDMMC1 接口对应的 SD 卡写保护配置引脚。 该引脚内置上拉电阻，悬空或高电平则允许写操作；如果检测到外加了下拉电阻（不大于 5K Ω ）则设置成只读/写保护模式。
8	—	LED	O	状态输出引脚，低电平有效。 USB 配置完成则输出低电平，USB 有数据通信则快速闪烁。
		EX12_EN	I	外部 1.2V 电源输入使能配置引脚。 在复位期间作为配置引脚，用于配置是否使能外部 1.2V 电源输入功能，内置上拉电阻，悬空或高电平则使用内部 LDO 产生的 1.2V 电源；外加下拉电阻（典型 4K Ω ）置低电平则使用外部 1.2V 电源供电。
—	8	LED	O	状态输出引脚，低电平有效。 USB 配置完成则输出低电平，USB 有数据通信则快速闪烁。
		SD_WP	I	SDMMC1 接口对应的 SD/TF 卡 1 写保护配置引脚。 该引脚内置上拉电阻，悬空或高电平则允许写操作；如果检测到外加了下拉电阻（典型 4K Ω ）则设置成只读/写保护模式。
21	16	VSD_I/O	P	SDMMC1 接口引脚内部 LDO_1.8V 电源的退耦端，建议外接 1 μ F 对地电容。
23	18	VOUT_SD	P	SDMMC1 接口的可控 3.3V 电源输出端，用于 SD 卡 1 的电源，建议外接 1 μ F~4.7 μ F 对地电容。
24	—	RESET#	I	外部复位输入，内置上拉电阻，低电平有效，不使用时可以悬空，建议短接 VDD33 防干扰。
28	—	NC	—	空脚，建议悬空。

注 1：引脚类型缩写解释：

USB3 = USB3.0 信号引脚；

USB2 = USB2.0 信号引脚；

I = 信号输入；

O = 信号输出；

P = 电源或地；

NC = 空脚；

FT = 耐受 5V 电压。

5、功能说明

5.1 一般说明

CH379 是一款符合 USB3.2 Gen1 协议规范的工业级超高速读卡器控制芯片，连接 SD/TF 卡、MMC 卡以及 SPI 接口的 FLASH 芯片，实现将 SD/TF 卡、MMC 卡和 FLASH 等存储介质转换成 U 盘等标准的 USB 大容量存储类设备。

CH379M 和 CH379F 芯片内置 2 组 SDMMC 控制器，可同时支持双卡操作，SDMMC1 支持 1/4/8 线通讯模式，SDMMC2 支持 1/4 线通讯模式，其它封装内置 1 组 SDMMC 控制器，支持单卡操作。

CH379 芯片均支持使用官方提供的配置工具通过 USB 接口进行参数配置及固件更新。

CH379M、CH379H 和 CH379X 芯片，带有 SPI 接口，支持通过外挂的 FLASH 芯片实现参数配置加载以及增加额外的只读 CDR0M 功能。

CH379 芯片内置了上电复位 (POR)/掉电复位 (PDR) 电路，该电路始终处于工作状态。当 VDD33 低于设定的阈值 (VPOR/PDR) 时，置器件于复位状态。CH379Y 芯片带有 RESET# 引脚，支持外部通过该引脚控制芯片进行复位。

CH379 芯片正常工作时需要外部向 X1 引脚提供 25MHz 时钟信号，时钟信号可通过 CH379 内置的反相器通过晶体稳频振荡产生。外围电路需要在 X1 和 X0 引脚之间连接一个 25MHz 晶体，X1 和 X0 引脚各对地接负载电容，参考晶体手册要求，典型为 20pF。

5.2 功能说明

CH379M 和 CH379F 芯片包含 2 组 SDMMC 控制器，可同时支持双卡操作。SDMMC1 接口包括 SD1_CMD、SD1_SCK、SD1_D0、SD1_D1、SD1_D2、SD1_D3、SD1_D4、SD1_D5、SD1_D6、SD1_D7 引脚和可选的 SD1_CD、SD1_WP 引脚，支持 1/4/8 线通讯模式，CH379 根据插入的 SD/TF 卡或 MMC 卡自动选择 4 线或 8 线模式。SDMMC2 接口包括 SD2_CMD、SD2_SCK、SD2_D0、SD2_D1、SD2_D2、SD2_D3 引脚和可选的 SD2_CD、SD2_WP 引脚，支持 1/4 线通讯模式。在 PC 等 USB 主机上默认出现 2 个存储盘 (逻辑单元)，SDMMC1 和 SDMMC2 接口对应的 SD/TF 卡或 MMC 卡分别作为 2 个存储盘的存储介质。2 个存储盘独立操作，可以同时进行格式化、读或写操作。CH379M 芯片如果需要使用单盘模式，可以通过 LUN_CFG 引脚配置禁用 SDMMC2 接口对应的存储盘。

CH379H、CH379X、CH379Y 和 CH379D 芯片，包含 1 组 SDMMC 控制器，支持单卡操作。SDMMC1 接口包括 SD_CMD、SD_SCK、SD_D0、SD_D1、SD_D2、SD_D3 引脚和可选的 SD_CD、SD_WP 引脚，支持 1/4 线通讯模式。在 USB 主机上默认出现 1 个存储盘 (逻辑单元)，SDMMC1 接口对应的 SD/TF 卡或 MMC 卡分别作为存储盘的存储介质。

可选的 SD*_CD 引脚作为 SD/TF 卡的插入检测引脚，用于检测卡是否插入或拔除。如果操作 eMMC 芯片，建议将对应的 SD*_CD 引脚通过不大于 5K1 的电阻接地。可选的 SD*_WP 引脚作为 SD/TF 卡写保护配置引脚，用于检测卡是否处于写保护状态，低电平表示处于只读/写保护状态。VSD*_IO 引脚为 SDMMC*接口引脚内部 LDO_1.8V 电源的退耦端，建议外接 1uF 对地电容，CH379 根据插入卡动态选择 1.8V 或 3.3V 电源电压。VOUT_SD*引脚为 SDMMC*接口对应的可控 3.3V 电源输出端，可以用于给 SD/TF 卡、MMC 卡供电。LED 引脚为状态输出引脚，低电平有效。USB 枚举完成后则输出低电平，有 USB 数据通信时则快速闪烁。

CH379M、CH379H 和 CH379X 芯片，带有 SPI 接口。芯片在上电时，自动检测外挂 FLASH 芯片中的参数配置标志，如果参数配置标志有效，则自动加载运行配置的参数。如果在复位期间，SPI_SCS/CDROM_EN 引脚检测到低电平且检测到外挂的 FLASH 芯片，则使能额外的只读 CDR0M 功能，FLASH 芯片作为 CDR0M 的存储介质。此时，CH379M 芯片会出现 3 个存储盘 (2 个 U 盘+1 个 CDR0M)，CH379H 和 CH379X 芯片会出现 2 个存储盘 (1 个 U 盘+1 个 CDR0M)。只读的 CDR0M 一般可用于存放产品信息资料、APP 软件或驱动程序。

5.3 供电方案说明

CH379 芯片支持以下三种供电方案：

方案一(单一 5V 供电): 外部向 VDD5 引脚提供额定 5V 电压。

方案二(单一 3.3V 供电): 外部向 VDD5 和 VDD33 引脚提供额定 3.3V 电压。

方案三(3.3V+1.2V 双供电): 外部向 VDD5 和 VDD33 引脚提供额定 3.3V 电压, 并向 DVDDK、AVDDK、VDDK 引脚提供额定 1.2V 电压。

VDD5 额定输入 5V, 提供给 CH379 内部的电压调节器 LDO_3.3V 模块, 并在 VDD33、VOUT_SD1、VOUT_SD2、VOUT_SD 引脚上分别输出 3.3V 稳压电源。使用时, 建议 VDD5 外接 4.7 μ F~10 μ F 容量的 MLCC 电容。

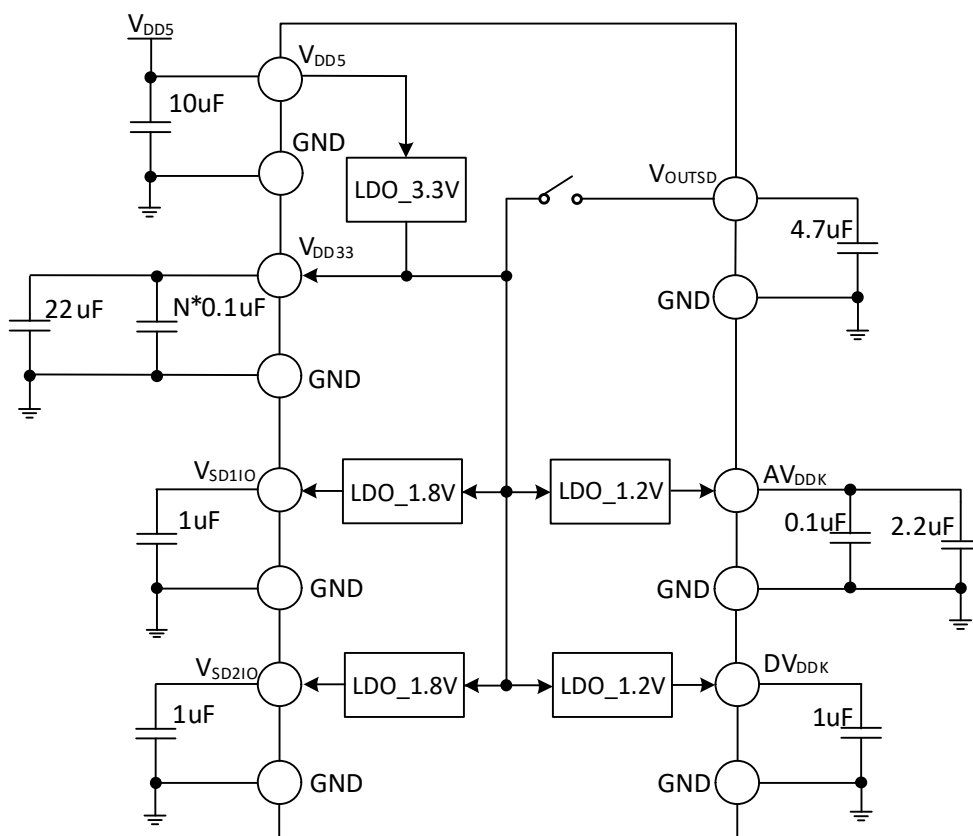
VDD33 向 SDMMC 接口信号引脚电压调节器 LDO_1.8V 供电, 并在 VSD1_IO、VSD2_IO 引脚上根据需要分别输出额定 1.8V 或 3.3V 电压。VDD33 向内置的系统内核电压调节器 LDO_1.2V 供电, 并在 DVDDK、AVDDK、VDDK 引脚上分别输出额定 1.2V 电压。

VDD33 还通过内部开关向 VOUT_SD1、VOUT_SD2 或 VOUT_SD 供电, 输出额定 3.3V 电压。VOUT_SD*引脚建议外接 1 μ F~4.7 μ F 容量的对地电容, 取决于 SD 卡。各 VDD33 引脚建议各外接 0.1 μ F 的对地电容, 整个 VDD33 电源具有至少 10 μ F 对地电容。VOUT_SD*引脚旁的 VDD33 引脚必须并联至少 10 μ F 电容, 且远大于 VOUT_SD*引脚的累计电容量, 以减缓 SD 卡供电开启瞬间 VDD33 的电压跌落。

5.3.1 单一 5V 供电方案

有 VDD5 引脚的 CH379 芯片支持单一 5V 供电方案, 外部向 VDD5 引脚提供额定 5V 电压。

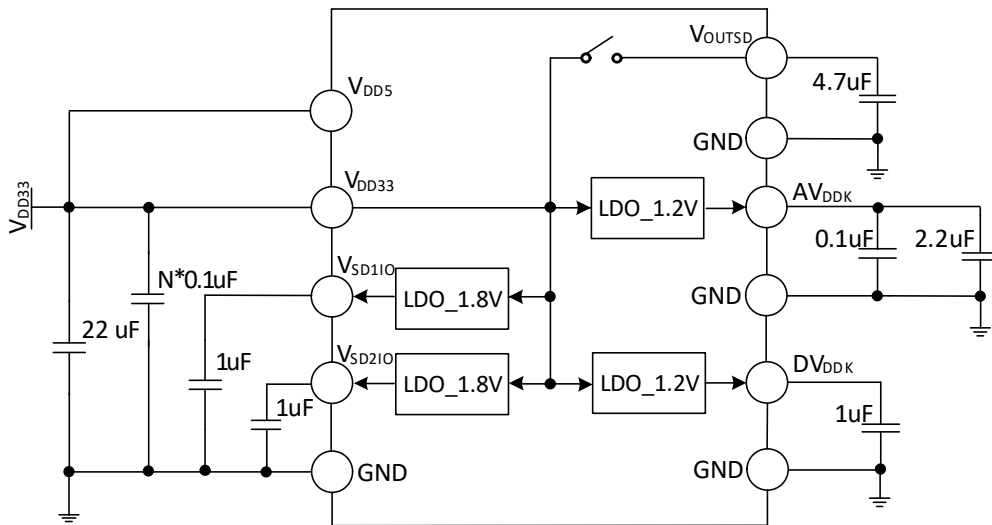
图 5-1 单一 5V 供电方案示意图



5.3.2 单一 3.3V 供电方案

CH379 芯片支持单一 3.3V 供电方案，外部向 VDD5 和 VDD33 引脚提供额定 3.3V 电压。

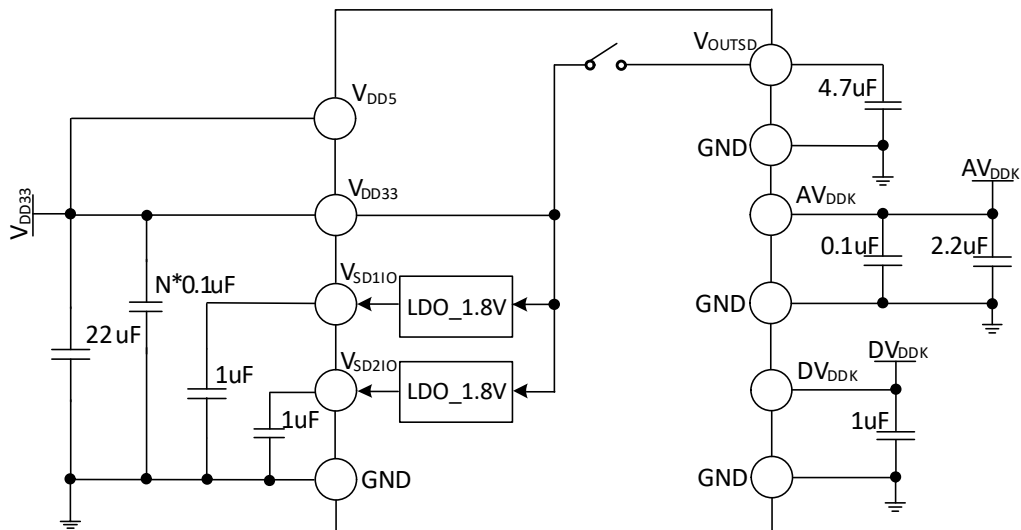
图 5-2 单一 3.3V 供电方案示意图



5.3.3 3.3V+1.2V 双供电方案

CH379 芯片支持 3.3V+1.2V 双供电方案，外部向 VDD5 和 VDD33 引脚提供额定 3.3V 电压，并向 DVDDK、AVDDK 或 VDDK 引脚提供额定 1.2V 电压。

图 5-3 3.3V+1.2V 双供电方案示意图



5.4 芯片信息查看功能

CH379M 和 CH379H 具有芯片部分信息发送功能，通过 TEST 引脚(串口发送引脚)可定时发送 USB 接口状态(连接、速度)、SDMMC 接口状态(插入、拔出、写保护、初始化)、USB 上传速度、USB 下传速度等信息。串口发送波特率为 115200bps，数据格式为 1 个起始位、8 个数据位、1 个停止位。数据包以帧为单位，每帧包含 20 个字节，每隔 1 秒发送一次。

数据帧格式如下：

偏移	数据区域	数据简称	数据说明	默认值
00-01h	HEAD	HEAD	帧头字节； 占 2 个字节，固定为 0x57、0xAB。	57h、ABh
02h	CODE	INFO_CODE	信息码； 占 1 个字节，固定为 0x01。	01h
03h	LEN	LEN	后续数据长度；	0Ch

			占 1 个字节，固定为 0x0C。	
04h	DATA	USB_INFO	USB 状态信息； 占 1 个字节，表示当前 USB 接口的状态信息。 0x00-0x03: USB 未连接成功； 0x04: USB2.0 已连接成功； 0x05: USB3.0 已连接成功。	00h
05h		SDMMC_INFO	SDMMC 接口状态信息； 占 1 个字节，表示当前 SDMMC 接口的状态信息。 Bit0: SD1 插入状态 (0: 未插入; 1: 插入); Bit1: SD2 插入状态 (0: 未插入; 1: 插入); Bit2: SD1 写保护状态 (0: 可读可写; 1: 只读); Bit3: SD2 写保护状态 (0: 可读可写; 1: 只读); Bit4: SD1 初始化状态 (0: 未成功; 1: 成功); Bit5: SD2 初始化状态 (0: 未成功; 1: 成功); Bit6-7: 保留。	00h
06-07h		RECV1	保留； 占 2 个字节。	00h、00h
08h-0Bh		USB_UP_SPD	USB 端点上传速度； 占 4 个字节，低字节在前，表示 1S 间隔内 USB 端点上传的 USB 字节总个数。	00h、00h、 00h、00h
0C-0Fh		USB_DN_SPD	USB 端点下传速度 占 4 个字节，低字节在前，表示 1S 间隔内 USB 端点下传的 USB 字节总个数。	00h、00h、 00h、00h
10-12h		RECV2	保留； 占 3 个字节。	00h、00h、 00h
13h	SUM	SUM	帧数据累加和； 占 1 个字节，SUM = HEAD+CODE+LEN+DATA。	0Fh

5.5 芯片参数配置

在较大批量应用时，CH379 的厂商识别码 VID 和产品识别码 PID 以及产品信息可以定制。在少量应用时，可以使用官方提供的配置工具通过 USB 接口进行参数配置及固件更新。参数主要包括芯片的厂商识别码 VID、产品识别码 PID、最大电流值、BCD 版本号、厂商信息和产品信息字符串描述符等。

CH379M、CH379H 和 CH379X 芯片，带有 SPI 接口，支持通过外挂的 FLASH 芯片实现参数配置加载。CH379X 芯片，带有 I2C 接口，支持通过外挂的 EEPROM 芯片实现参数配置加载。

6、参数

6.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

名称	参数说明	最小值	最大值	单位
T_A	工作时的环境温度	-40	85	°C
T_J	结温度范围	-40	100	°C
T_S	储存时的环境温度	-55	150	°C
V_{DD5}	3.3V LDO 输入端 VDD5 电源电压	-0.4	6.0	V
V_{DD33}	工作电源电压	-0.4	4.0	V
V_{OUT_SD*}	外供 SD 卡的电源电压	-0.4	$V_{DD33}+0.4$	V
$V_{SD*_I/O}$	SDMMC1/2 接口引脚 I/O 电源电压	-0.4	$V_{DD33}+0.4$	V
$*V_{DDK}$	模拟或内核 1.2V 电源电压 (AV_{DDK}/DV_{DDK})	-0.4	1.4	V
V_{USB2}	USBHS 物理信号引脚上的电压	-0.4	$V_{DD33}+0.4$	V
V_{USB3}	USBSS 物理信号引脚上的电压	-0.3	$AV_{DDK}+0.3$	V
V_{IN}	FT（耐受 5V）引脚上的输入电压	-0.4	5.5	V
	SDMMC1 接口引脚上的输入电压	-0.4	$V_{SD1_I/O}+0.4$	V
	SDMMC2 接口引脚上的输入电压	-0.4	$V_{SD2_I/O}+0.4$	V
	其他引脚上的输入电压	-0.4	$V_{DD33}+0.4$	V
I_{VOUT_SD}	V_{OUT_SD*} 外供 SD 卡的负载电流		300	mA
V_{ESDUSB}	USB 信号引脚上的静电 ESD 耐压 (HBM)		4K	V
$V_{ESDI/O}$	其他 I/O 引脚上的静电 ESD 耐压 (HBM)		4K	V

6.2 电气参数（测试条件： $T_A = 25^{\circ}\text{C}$, $V_{DD5} = 5.0\text{V}$, $V_{DD33} = 3.3\text{V}$ ）

名称	参数说明		最小值	典型值	最大值	单位
V_{DD5}	3.3V LDO 调压器的输入端 VDD5 电源电压	单一 5V 供电	3.8	5.0	5.5	V
		单一 3.3V 供电或 3.3V+1.2V 双供电	3.15	3.3	3.45	V
V_{DD33}	I/O 引脚和 USB 等模块的供电电压，内部 LDO_1.8V、LDO_1.2V 的供电电压		3.15	3.3	3.45	V
$*V_{DDK}$	模拟或内核 1.2V 电源电压 (AV_{DDK}/DV_{DDK})		1.12	1.2	1.27	V
$V_{SD1_I/O}$	SDMMC1 接口引脚 I/O 电源电压		1.7	3.3	V_{DD33}	V
$V_{SD2_I/O}$	SDMMC2 接口引脚 I/O 电源电压		1.7	3.3	V_{DD33}	V
V_{OUT_SD*}	外供 SD 卡的电源电压	负载电流 100mA	3.1	3.23	3.37	V
I_{CC}	芯片正常工作时的电源电流	USB3.0 连接		118		mA
		USB2.0 连接		37		mA
I_{SLP}	CH379Y/D 的睡眠电源电流			0.27		mA
	CH379H 的睡眠电源电流			0.52		mA
	CH379M/F/X 的睡眠电源电流	$V_{DD5} = 5\text{V}$		0.40		mA
		$V_{DD5} = V_{DD33} = 3.3\text{V}$		2.1		mA
V_{IL}	低电平输入电压	接口电源 $V_{SD*_I/O} = 1.8\text{V}$	0		$0.3*1.8$	V
		接口电源 $V_{SD*_I/O} = 3.3\text{V}$	0		0.9	V
		FT I/O 引脚	0		0.9	V
V_{IH}	高电平输入电压	接口电源 $V_{SD*_I/O} = 1.8\text{V}$	$0.7*1.8$		1.8	V
		接口电源 $V_{SD*_I/O} = 3.3\text{V}$	1.9		V_{DD33}	V
		FT I/O 引脚	1.9		5.0	V
V_{ILRST}	RESET#引脚的低电平输入电压		0		0.8	V

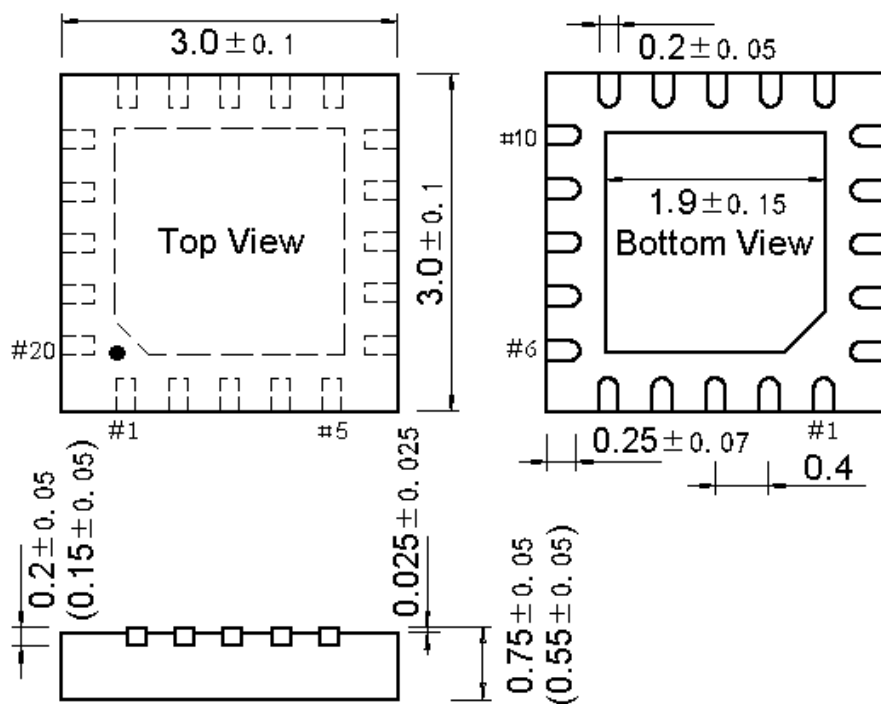
V_{OL}	低电平输出电压	灌电流 8mA			0.4	V
V_{OH}	高电平输出电压	源电流 8mA	$V_{DD33}-0.4$			V
R_{PU}	SDIO 信号引脚内部上拉等效电阻		15	20	25	k Ω
	其它引脚内部上拉等效电阻		30	40	60	k Ω
R_{PD}	内部下拉等效电阻		15	40	60	k Ω
$V_{POR/PDR}$	上电/掉电复位阈值	上升沿	2.45	2.7	2.95	V
		下降沿	2.44	2.69	2.94	

7、封装信息

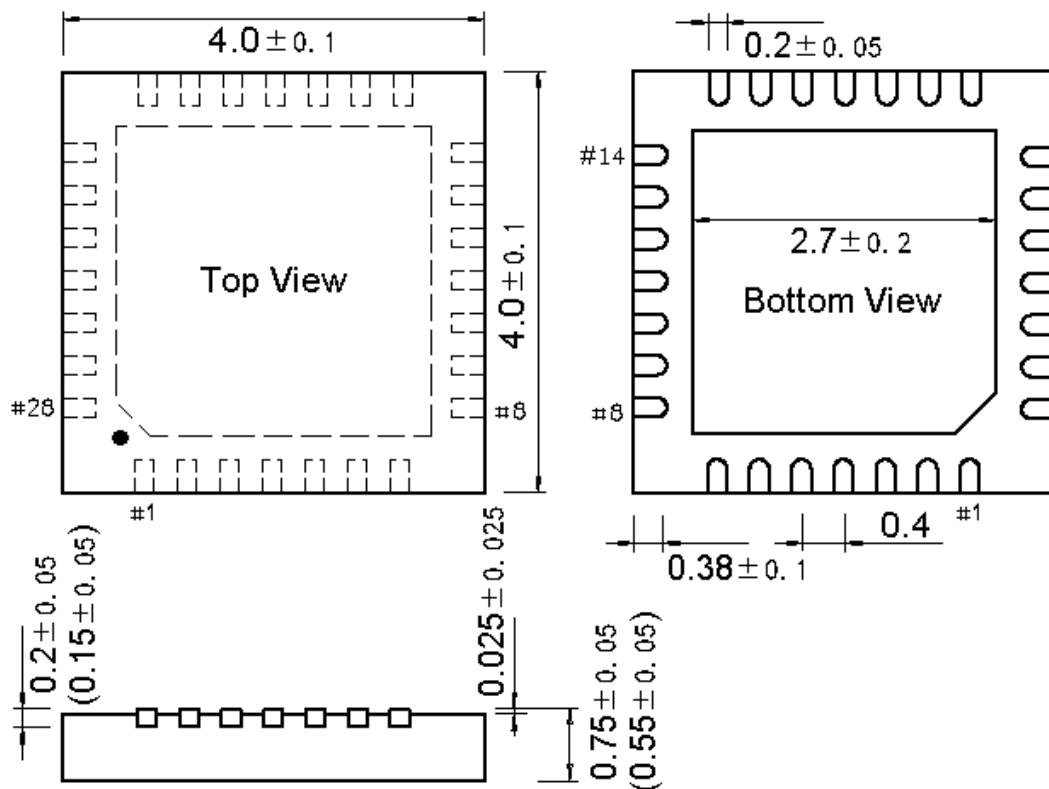
说明：尺寸标注的单位是 mm（毫米）。

引脚中心间距是标称值，没有误差，除此之外的尺寸误差不大于 $\pm 0.2\text{mm}$ 。

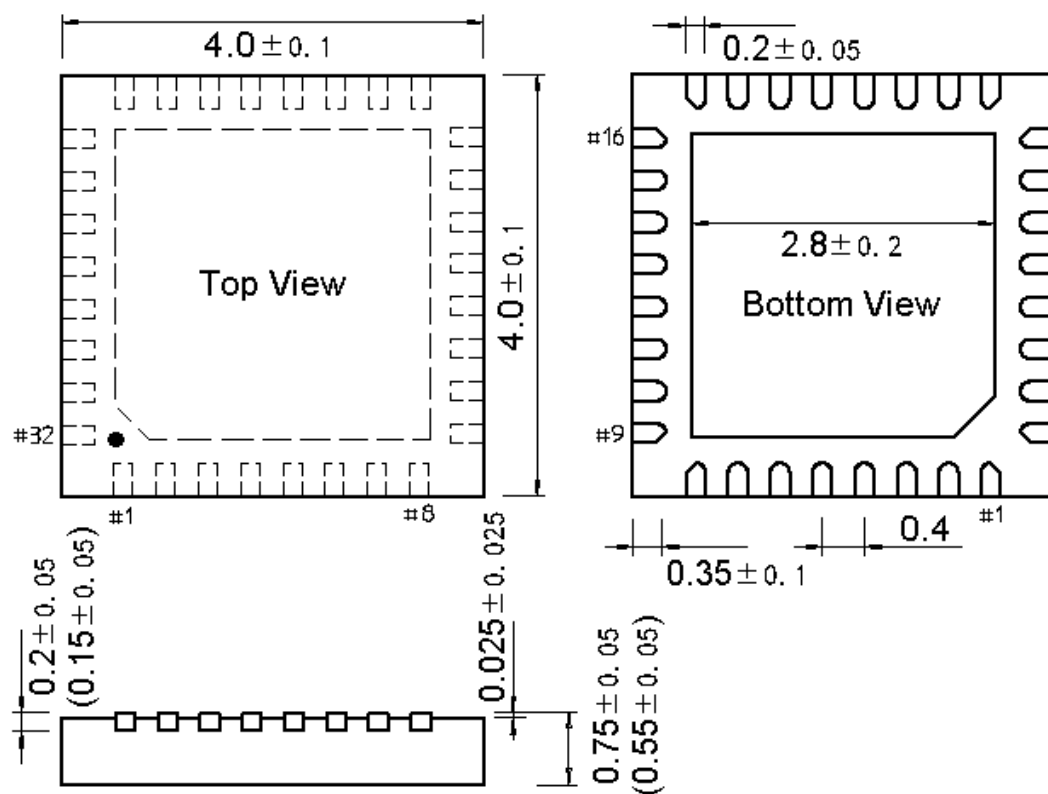
7.1 QFN20



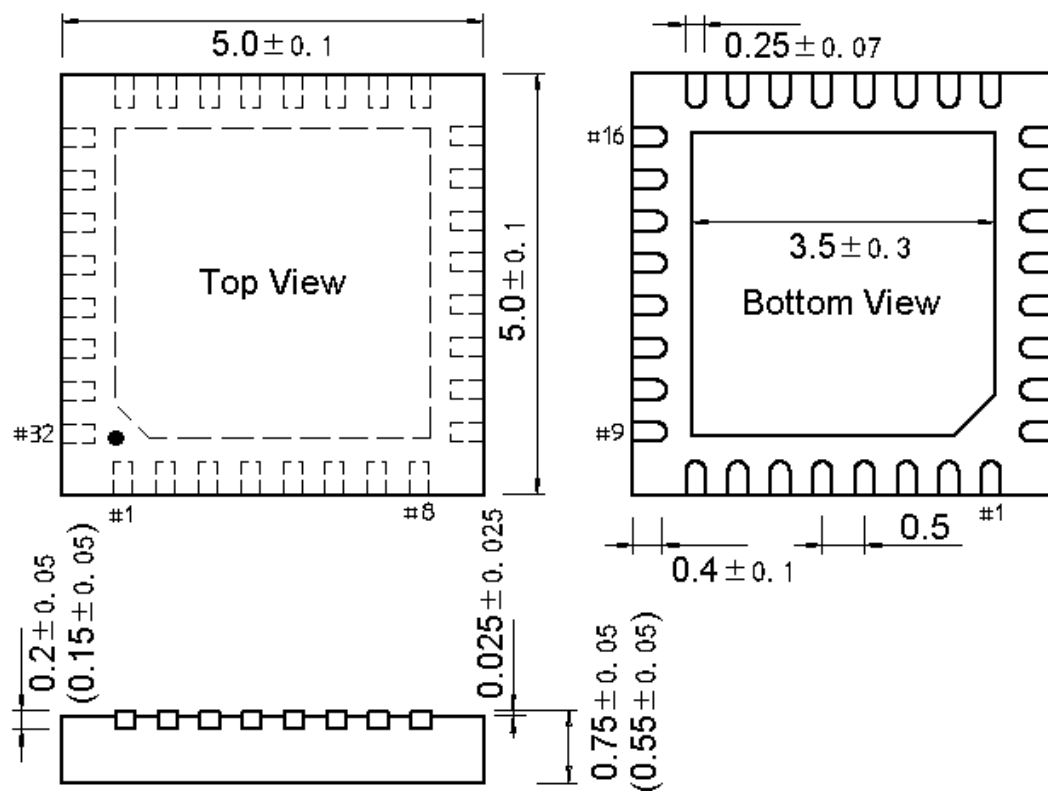
7.2 QFN28



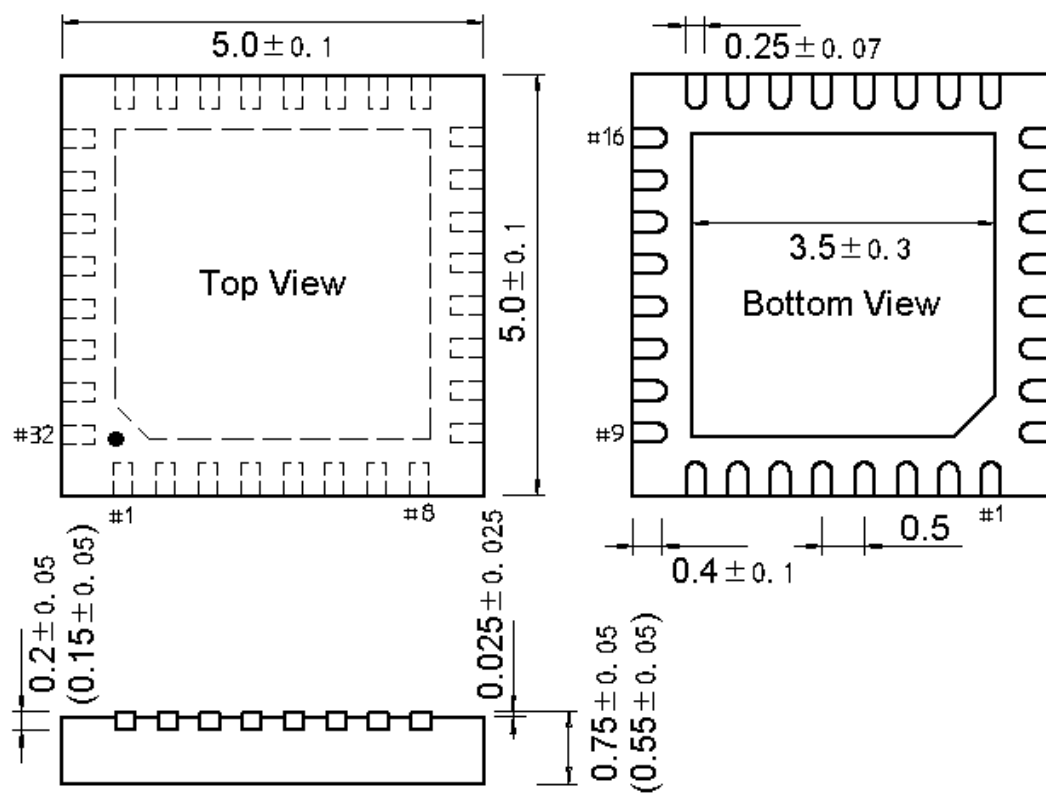
7.3 QFN32



7.4 QFN32X5



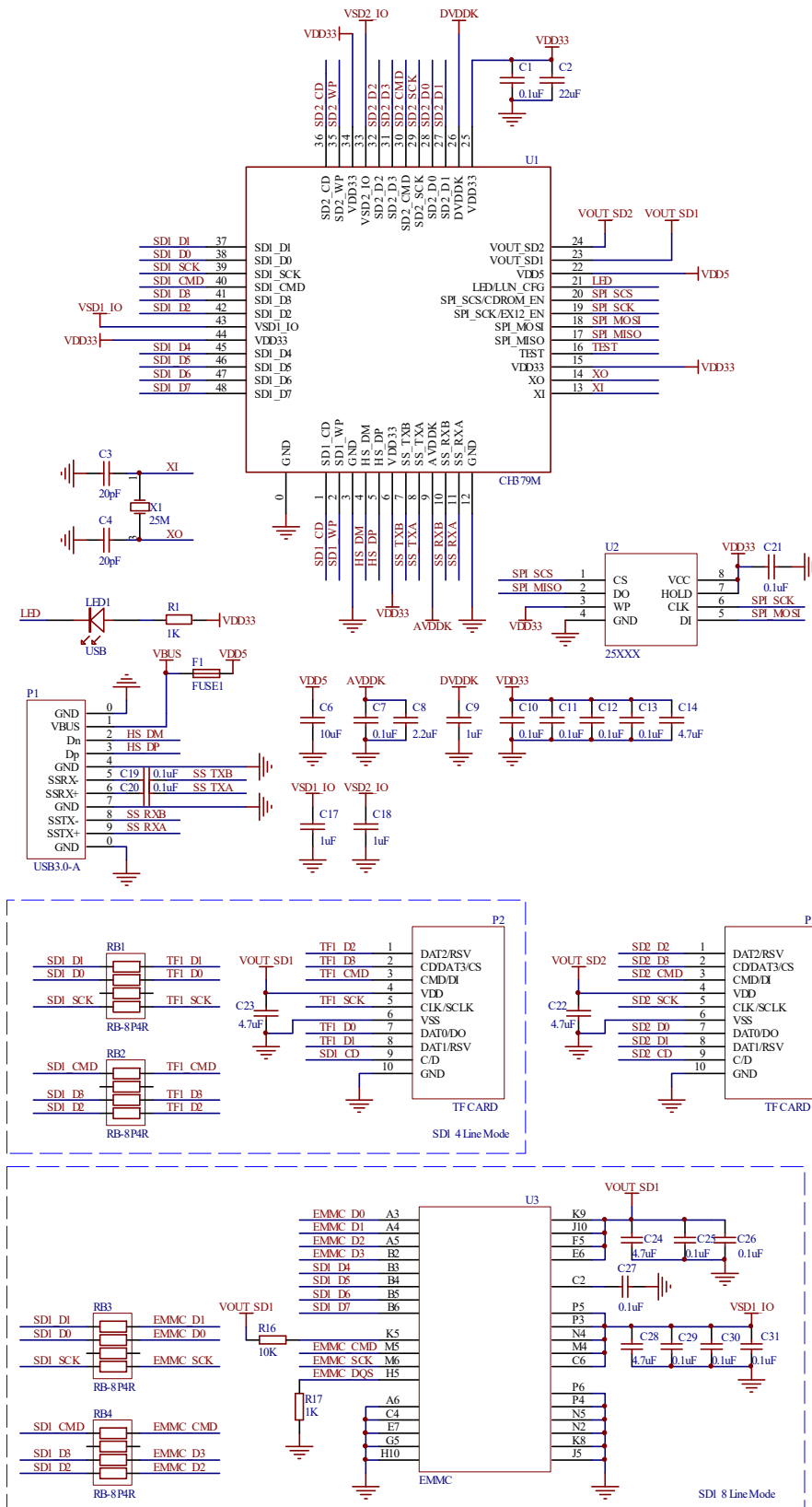
7.5 QFN48X7



8、应用

8.1 CH379M 双盘应用参考电路图

图 8-1 CH379M 双盘应用参考电路图



上图 8-1 是由 CH379M 芯片实现的双盘读卡器参考电路图。

P1 为 USB 接口，用于连接 USB 主机，P2 是 SDMMC1 接口对应的 TF 卡接口卡槽，采用 4 线模式通讯，U3 是 SDMMC1 接口对应的 MMC 卡或芯片，采用 8 线模式通讯。P3 是 SDMMC2 接口对应的 TF 卡接口卡槽，SDMMC2 接口采用 4 线模式通讯。U2 为 SPI 接口的 FLASH 芯片，是可选的器件。

上图中，两处虚线框起来的地方分别为 4 线模式通讯与 8 线模式通讯器件，实际使用时为二选一。当确定采用其中一种模式通讯时，RB1~RB4 电阻 (0Ω) 可省略。

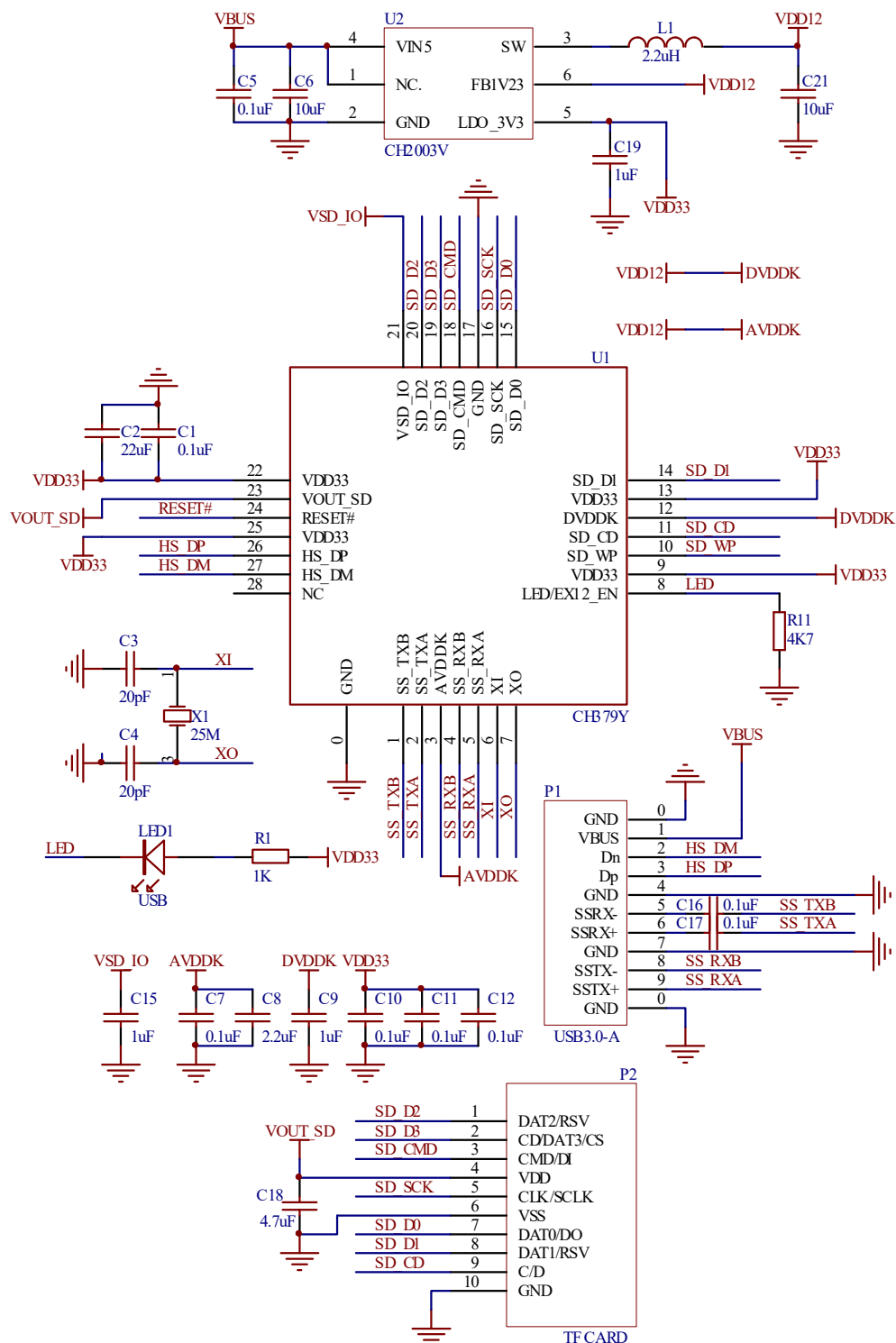
晶体 X1、电容 C3 和 C4 用于 CH379 芯片的时钟振荡电路。X1 的频率为 $25\text{MHz} \pm 0.05\%$ 。

VOUT_SD1 和 VOUT_SD2 引脚输出 3.3V 分别给 SDMMC1 和 SDMMC2 接口对应的 SD/TF 卡、MMC 卡或芯片使用，建议外接 $1\mu\text{F} \sim 4.7\mu\text{F}$ 容量的对地电容。各 VDD33 引脚建议外接 $0.1\mu\text{F}$ 的对地电容，整个 VDD33 电源具有至少 $10\mu\text{F}$ 电容，第 25 脚的 VDD33 建议并联至少 $10\mu\text{F}$ 电容 (C2)，且远大于 VOUT_SD*引脚的累计电容量，以减缓卡供电开启瞬间 VDD33 的电压跌落。

USB2.0 信号线需要按照高速 USB2.0 规范贴近平行布线，保证特性阻抗，尽量在两侧提供地线或者覆铜，减少来自外界的信号干扰。USB3.0 信号线需要按照 USB3.0 规范进行阻抗匹配、差分走线、过孔处理、等长处理、包地处理和信号完整性处理等等，以保证完好的信号质量。

8.2 CH379Y 单盘应用参考电路图

图 8-2 CH379Y 单盘应用参考电路图



上图 8-2 是由 CH379Y 芯片实现的单盘读卡器参考电路图。

P1 为 USB 接口，用于连接 USB 主机，P2 为 TF 卡接口卡槽，用于连接 SD/TF 卡。

电阻 R11 焊接后，CH379 自动切换成 AVDDK 和 DVDDK 引脚使用外部提供的 1.2V 电源。U2 是 DC-DC 和 LDO 二合一芯片 CH2003，集成了额定 5V 降到 3.3V 的 LDO 低压差线性稳压器和电流模式 DC-DC 同

步降压转换器，可同时提供 3.3V 和 1.2V 电源给 CH379Y 芯片，整体功耗较小。

如对功耗和发热无要求，可改用单个普通 LDO 将 5V 电源降到 3.3V 给 CH379Y 单一供电即可，需去掉 R11 电阻，由 CH379 内部 LDO 产生 AVDDK 和 DVDDK 所需的 1.2V 电源。