

BP2872GD

低 PF 非隔离降压型 LED 恒流驱动芯片

概述

BP2872GD 是一款专门用于低 PF 浮地 Buck LED 的恒流驱动芯片，采用全周期闭环采样，在输出宽范围下提高了恒流精度。

BP2872GD 可通过独立的 CS 电流信号采样脚，实现拨码调电流功能，选择不同电阻进行输出电流设置，可避免拨码开关流经大电流，延长使用寿命，也可避免功率回路走线过长。

BP2872GD 通过拨码开关调电流时，OVP 电压不受输出电流档位影响，提高了系统的可靠性和安全性。

BP2872GD 全周期采样电感电流，对电感电流平均值进行闭环控制，从而实现高精度恒流，在很宽的负载范围内实现优异的负载调整率。

BP2872GD 提供完善的保护功能，包括 VCC 欠压锁定、输出开路保护、输出短路保护、逐周期限流保护、内置过温降电流和外置 NTC 过温降电流等。

BP2872GD 采用 BPSOP-10D 封装。

特点

- 全周期采样电感电流，恒流精度高
- 优异的负载调整率
- 支持超宽输出电压负载
- 外置 NTC 过温降电流
- 内置 500V MOSFET
- 高精度电流参考(+/-3%)
- 临界导通和限频模式，优化了 EMC
- VCC 低启动电流
- 保护功能
 - VCC 欠压锁定(UVLO)
 - 逐周期限流 (OCP)
 - 输出开路保护 (OVP)
 - 输出短路保护 (SCP)
 - 内置过温降电流保护 (OTP)

应用领域

- LED 三防灯
- LED 线条灯



BPSOP-10D 封装

典型应用

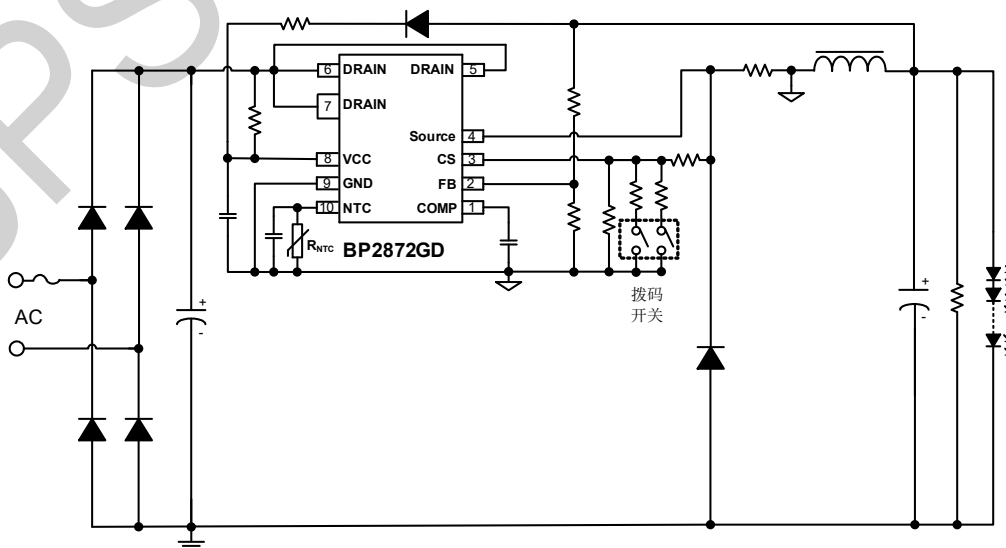


图 1. BP2872GD 典型应用电路

注：该线路及参数仅供参考，实际应用电路和参数请通过试验充分验证。

订购信息

订购型号	封装	包装形式	打印
BP2872GD	BPSOP-10	卷盘 4,000PCS/盘	BP2872 XXXXXYG XXYYWWD

管脚封装

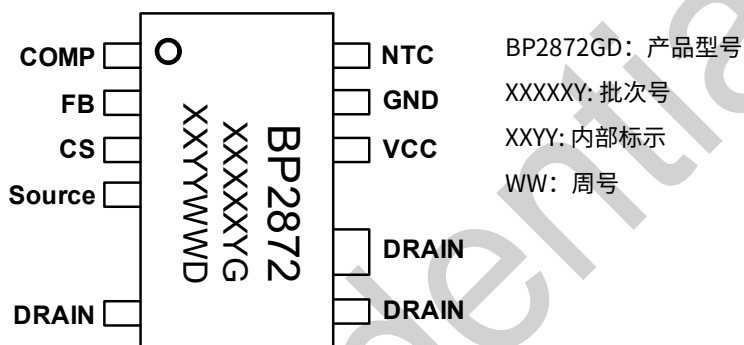


图 2. BPSOP-10 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	COMP	环路补偿脚
2	FB	反馈信号采样脚
3	CS	原边电流采样脚
4	Source	内置 MOS 管源极
5、6、7	DRAIN	内置 MOS 管漏极
8	VCC	芯片供电脚
9	GND	芯片地
10	NTC	外接 NTC 引脚实现外置过温降电流，拉低到地可关闭芯片

极限参数(注 1)

符号	参数	参数范围	单位
V_{DRAIN}	内部高压功率管耐压	-0.3~500	V
I_{VCC_MAX}	VCC 引脚最大钳位电流	5	mA
V_{CS}	CS 引脚电压	-0.3~6	V
V_{FB}	FB 引脚电压	-0.3~6	V
V_{NTC}	NTC 引脚电压	-0.3~6	V
V_{COMP}	COMP 引脚电压	-0.3~6	V
P_{DMAX}	功耗(注 2)	0.6	W
θ_{JA}	结到环境的热阻(注 3)	110	°C/W
T_J	工作结温范围	-40~150	°C
T_{STG}	储存温度范围	-55~150	°C

注 1: 极限参数是指超出该范围, 有可能导致器件永久性损坏。极限参数为器件应力的额定值, 长期工作在极限参数条件可能会影响器件的可靠性。

注 2: 温度升高最大功耗一定会减小, 这也是由 T_{JMAX} , θ_{JA} 和环境温度 T_A 所决定的。最大允许功耗为 $P_{DMAX} = (T_{JMAX} - T_A) / \theta_{JA}$ 或是极限范围给出的数字中比较低的那个值。

注 3: 1 平方英寸双层 PCB 板, 按照 JEDEC 标准测试。

电气参数(注 4) (无特别说明情况下, $T_A=25^{\circ}\text{C}$)

符号	描述	条件	最小值	典型值	最大值	单位
芯片供电 (VCC)						
V_{CC_CLAMP}	V_{CC} 钳位电压	1mA	15	17	19	V
V_{CC_ON}	V_{CC} 启动阈值电压	V_{CC} 上升至 IC 开启	13.5	15	16.5	V
V_{CC_UVLO}	V_{CC} 欠压保护开启电压	V_{CC} 下降至 IC 关闭	6.7	7.5	8.3	V
I_{ST}	V_{CC} 启动电流	$V_{CC}=13\text{V}$	70.5	94	117.5	μA
$I_{QUIESCENT}$	V_{CC} 静态工作电流	无开关动作	0.1	0.15	0.27	mA
误差放大器 (COMP)						
G_m	误差放大器跨导			60		$\mu\text{A/V}$
V_{COMP}	COMP 线性工作范围		1.5		4.5	V
V_{REF}	内部基准电压			200		mV
内部时间控制						
T_{ON_MAX}	功率管最大导通时间			15		μs
T_{OFF_MAX}	功率管最大关断时间		114	170	266	μs
T_{ZCD_MASK}	退磁检测屏蔽时间			1.6		μs
T_{OVP_MASK}	OVP 保护屏蔽时间			1.3		μs
T_{ON_MIN}	功率管最小导通时间		228	380	532	ns
电流采样 (CS)						
V_{CS_TH1}	逐周期限流阈值 1	$FB > 0.25\text{V}$		500		mV
V_{CS_TH2}	逐周期限流阈值 2	$FB \leq 0.25\text{V}$		200		mV
T_{LEB}	前沿消隐时间			300		ns
外置 NTC 降电流 (NTC)						
V_{NTC}	NTC 引脚开始降电流			0.3		V
V_{NTC_EN}	NTC 使能电压	NTC 上升		75	95	mV
V_{NTC_FALL}	NTC 下降关断电压	NTC 下降	17	37.5		mV
保护功能						
V_{FB_FALL}	FB 下降阈值电压	FB 下降		0.1		V
V_{FB_RISE}	FB 上升阈值电压	FB 上升		0.2		V
V_{FB_OVP}	FB 过压保护阈值		1.92	2.025	2.13	V
功率管						
R_{DS_ON}	功率管导通阻抗	$I_D = 1.5\text{A}, V_{GS}=10\text{V}$			2.5	Ω
BV_{DSS}	功率管击穿电压	$I_D = 250\mu\text{A}, V_{GS}=0\text{V}$	500			V
I_{DSS}	功率管漏电流	$V_{DS} = 500\text{V}, V_{GS}=0\text{V}$			1	μA
内置过温保护						
T_{REG}	过温降电流阈值			145		$^{\circ}\text{C}$

注 4: 电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。最小值和最大值由测试保证, 典型值由设计、测试或统计分析保证。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

内部结构框图

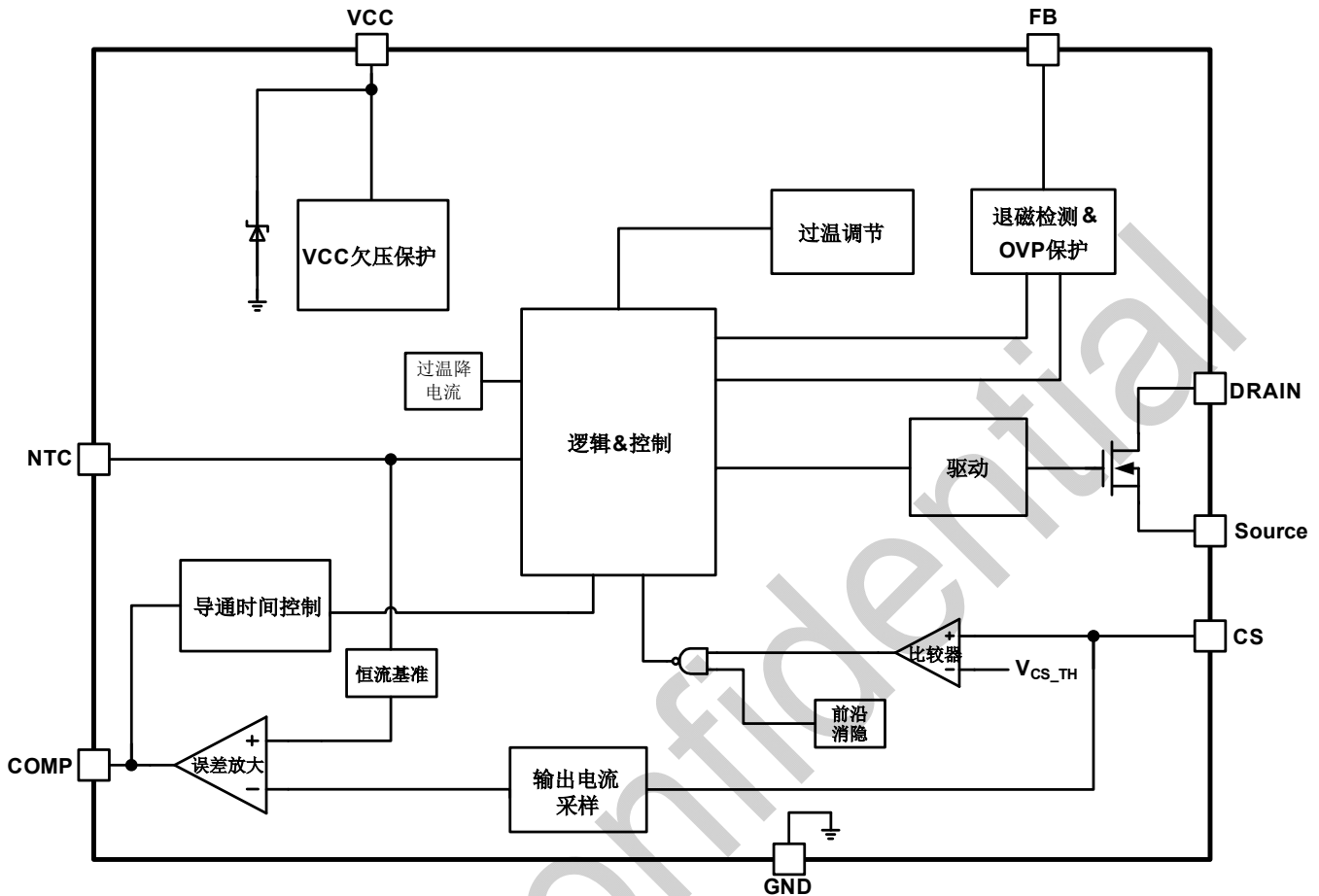


图 3. BP2872GD 内部框图

功能描述

BP2872GD 是一款专门用于低 PF 浮地 Buck 的 LED 恒流驱动芯片，采用全周期闭环采样，提高恒流精度。BP2872GD 的 CS 引脚支持通过拨码开关选择不同电阻进行输出电流设置，可避免拨码开关流经大电流，延长使用寿命，也可避免功率回路走线过长。

启动

系统上电以后，输入电压通过启动电阻对 V_{CC} 电容充电，当 V_{CC} 电压达到芯片开启阈值时，芯片内部控制电路开始工作，COMP 电压快速建立。然后 BP2872GD 开始输出脉冲信号，当 FB 电压低于 0.2V 时，系统工作在 T_{OFFmax} 状态。当 FB 引脚检测到正向电平大于 0.25V 以后，BP2872GD 转为闭环工作。

恒流控制与输出电流设置

BP2872GD 采用了电感电流全周期电流采样机制，在很宽的

负载电压范围内都可实现高精度输出恒流控制。

LED 输出电流计算方法:

$$I_{out} \approx \frac{V_{REF}}{R_{CS}}$$

其中：

V_{REF} 是内部基准电压

R_{CS} 是电流采样电阻的值

FB 反馈控制

BP2872GD 通过 FB 引脚检测电感电流过零的状态，上升阈值电压为 V_{FB_RISE} ，FB 的下降阈值电压设置在 V_{FB_FALL} 。FB 引脚也可以用来探测输出电压进行输出过压保护，当 FB 电压触发过压保护阈值 V_{FB_OVP} 时，芯片进入保护。FB 的上下分压电阻比例可以按下式计算：

$$\frac{R_{FBL}}{R_{FBL} + R_{FBH}} \approx \frac{V_{FB_OVP}}{V_{OVP}}$$

其中：

R_{FBL} 是反馈网络的下分压电阻

R_{FBH} 是反馈网络的上分压电阻

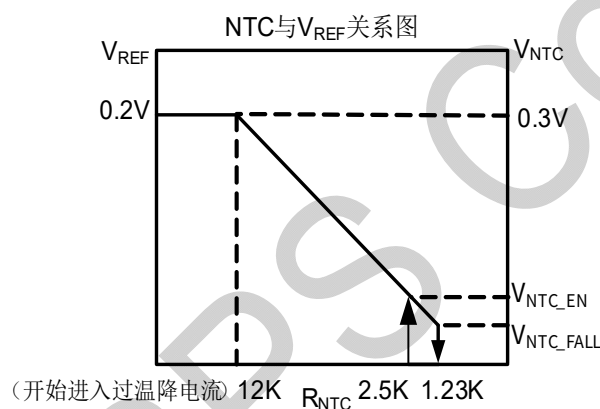
V_{OVP} 是输出电压过压保护设定值

内置过温调节功能

BP2872GD 具有过热调节功能，在驱动电源过热时逐渐减小输出电流，从而控制输出功率和温升，使驱动电源温度保持在设定值，以提高系统的可靠性。芯片内部设定过热调节温度点为 T_{REGO} 。

外置 NTC 过温降电流功能

BP2872GD 支持外接 NTC，实现过温点可调。当 NTC 电压为 V_{NTC} 及以上时，过温调节为 T_{REG} ，当 NTC 电压开始小于 V_{NTC} 时，外部 NTC 过温降电流功能开始工作。NTC 引脚与内部恒流基准的关系如下图所示。当 NTC 电压低于 V_{NTC_FALL} ，系统停止开关动作。当 NTC 电压恢复到 V_{NTC_EN} 以上时，系统恢复工作。



保护功能

BP2872GD 内置多重保护功能，保证了系统可靠性。

FB 检测加强了抗干扰性，增强了系统的可靠性，当 LED 开路时，输出电压逐渐上升，FB 检测到的电压也会跟随上升。当 FB 检测到的电压升高到 V_{FB_OVP} 阈值时，会触发保护逻辑并停止开关工作， V_{CC} 被芯片放电至 $UVLO$ 电压以下，进入故障保护状态。

当 LED 短路时，FB 检测不到退磁信号，系统工作在 T_{OFFmax} 状态，同时内部过流保护电压阈值被降低至 V_{CS_TH2} ，从而降低系统功耗。

当输出短路或者变压器饱和时，CS 峰值电压将会比较高。当 CS 电压上升到内部限制值时，该开关周期马上停止。此逐周期限流功能可以保护功率 MOS 管、变压器和输出续流二极管。

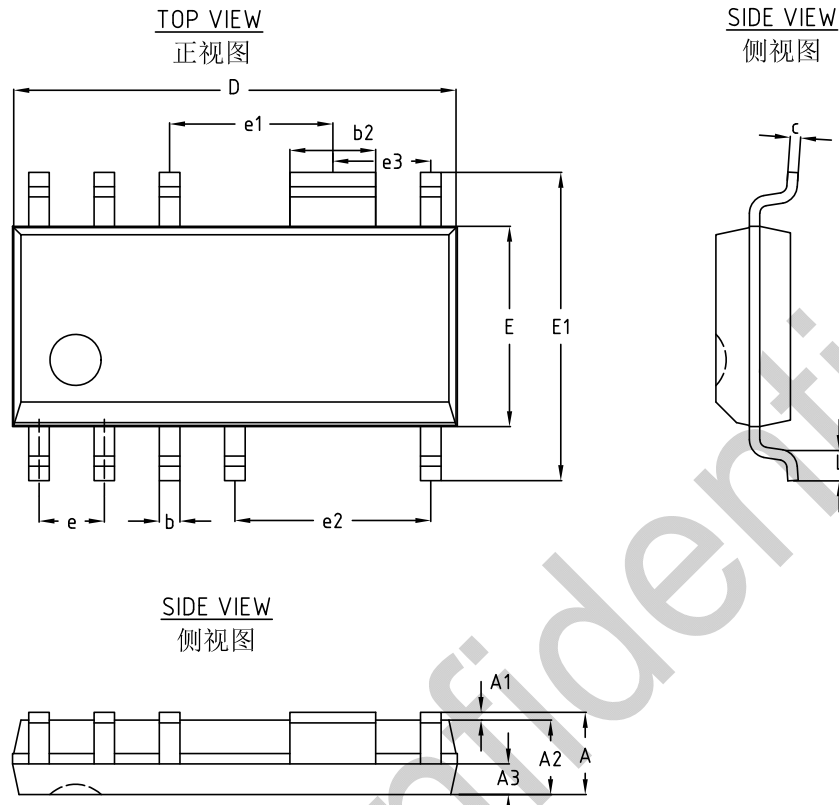
PCB Layout 指南

在设计 BP2872GD PCB 板时，需要注意以下事项：

- 1) V_{CC} 的旁路电容需要紧靠芯片 V_{CC} 和 GND 引脚。
- 2) 电流采样电阻的功率地线尽可能粗，且要离芯片的地尽量近，以保证电流采样的准确性。拨码电阻应靠近芯片放置。另外，信号地需要单独连接到芯片的地引脚。
- 3) 减小大电流环路的面积，如母线电容、功率管、功率电感和输出电容的环路面积，以及功率电感、续流二极管、输出电容的环路面积，以减小 EMI 辐射。
- 4) 接到 FB 的分压电阻必须靠近 FB 引脚，且节点要远离变压器的动点，否则系统噪声容易误触发 FB OVP 保护功能。建议在 FB 和芯片 GND 之间放置滤波电容，避免系统噪声干扰。
- 5) NTC 引脚与芯片 GND 之间放置滤波电容，避免系统开关噪声影响

封装信息

BPSOP-10 封装外形尺寸



MILLIMETER			
SYMBOL	MIN	NOMINAL	MAX
A	1.32	–	1.75
A1	0.02	0.10	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.35	0.40	0.45
b2	1.62	1.67	1.72
c	0.15	–	0.25
D	8.50	8.60	8.70
E	3.80	3.90	4.00
E1	5.80	6.00	6.20
e	1.27 BSC		
e1	3.18 BSC		
e2	3.81 BSC		
e3	1.91 BSC		
L	0.40	0.55	0.70

版本信息

版本	日期	记录
REV.1.0	09/2024	首次发行

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。