



HTC0029

规格书

Rev 0.90

Hitenx 保留基于提升产品可靠性、完善功能或优化设计之目的，对本产品手册及在线文档进行更改或终止的权利，且无需另行通知。Hitenx 公司对于因应用或使用本手册中所描述的任何产品或电路而产生的一切责任概不承担；同时，公司亦不会转让自身专利权，也不会授予基于他人权利下的任何许可。Hitenx 产品并未针对生命支持设备、装置或系统进行设计、规划或授权使用。若买方购买或使用 Hitenx 产品用于任何此类非预期或未经授权的用途，一旦发生与该使用相关的人身伤害或死亡索赔，买方应承担全部责任，赔偿 Hitenx 及其管理人员、雇员、子公司、附属机构和分销商因此直接或间接引发的所有索赔、成本、损害、费用以及合理的律师费，并确保 Hitenx 及其相关方免受损害，即便此类索赔声称 Hitenx 在部件设计或制造过程中存在疏忽。

1. 概述

HTC0029 是一款点阵型 LED 驱动控制器，可以以恒流方式驱动共阴极 LED 点阵。电路提供 9 个 GRID 端口和 16 个 SEG 端口，可根据需要驱动多种尺寸的 LED 面板。电路可对单点进行 256 级 PWM 亮度调节。电路内置 IIC 通信接口、恒流控制模块、显示数据 RAM、振荡器等模块。可以直接与主控设备相连，以最小外围实现显示控制。

HTC0029 在提供更多显示功能的情况下，其指令集可兼容 HTC1628、HTC1640 等传统恒压型 LED 产品，方便软件工程师进行程序快速移植，缩短方案开发周期。

2. 产品特点

- 驱动点阵大小：最大9GRID×16SEG，共阴极LED点阵，GRID数可选；
- 整体亮度调节：可通过软件控制，选择使用内部参考源设置恒流大小（默认模式）可通过软件控制，选择使用外部电阻设置恒流大小软件可调节全局恒流大小，全局64阶的恒流控制；
- 单点亮度调节：每点支持256级PWM形式的亮度调节；
- 内置显示数据存储（DDRAM）；
- 通信接口：IIC接口；
- 内置时钟模块；
- 内置上电复位模块；
- 内置睡眠模式实现低功耗待机；
- 内置消隐功能；
- 工作电压：2.7V~5.5V；
- 多样的封装形式：

SOP32, ESOP32, LQFP32, QFN32 (5*5), QFN32 (4*4)

3. 订购信息

● 编带

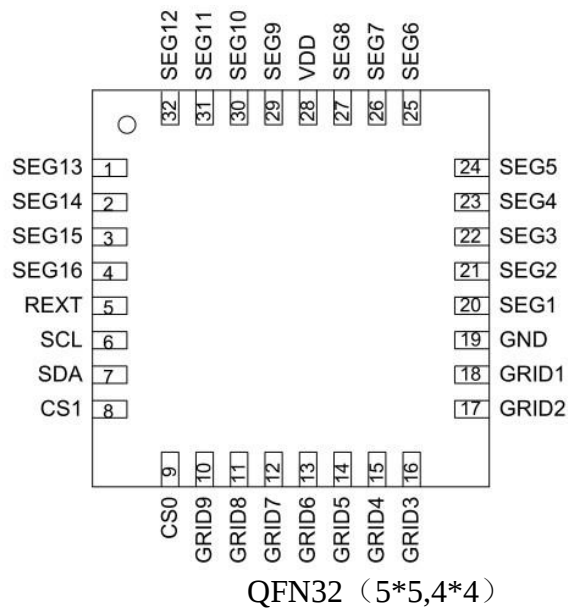
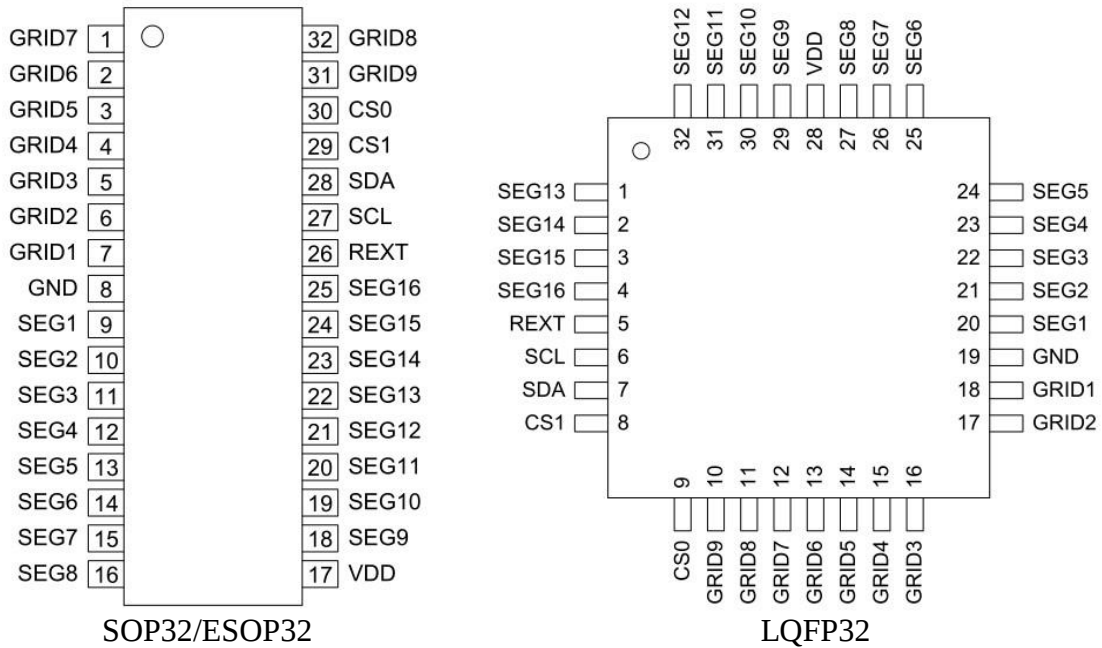
产品型号	印章	封装形式	包装	Pcs/卷	Pcs/ 盒
HTC0029S-R	HTC0029	SOP32	编带	1250	1250
HTC0029W-R	HTC0029	ESOP32	编带	1250	1250
HTC0029U-R	HTC0029	QFN32-5X5	编带	5000	10000
HTC0029P-R	HTC0029	QFN32-4X4	编带	5000	10000

● 管装

产品型号	印章	封装形式	包装	Pcs/管、盘	Pcs/ 盒
HTC0029S-T	HTC0029	SOP32	管装	21	1680
HTC0029W-T	HTC0029	ESOP32	管装	21	1680
HTC0029L-T	HTC0029	LQFP32	Tray	250	2500
HTC0029U-T	HTC0029	QFN32-5X5	Tray	490	4900

4. 引脚排列图及引脚说明

4.1 引脚排列图



4.2 引脚说明

引脚	符号	引脚名称	说 明
1	VDD	P	电源
2	GND	P	地
3	CS1	I	通信接口从机地址配置端口1
4	CS0	I	通信接口从机地址配置端口0
5	SCL	I	IIC接口时钟输入端
6	SDA	IO	IIC接口数据端
7	REXT	O	恒流外部设置模式，连接外部电阻端口
8	GRID1~9	O	LED驱动公共端，阴极驱动
9	SEG1~16	O	LED驱动恒流端，阳极驱动

5. 电特性

5.1 极限参数（除非另有规定， $T_{amb}=25^{\circ}\text{C}$, $T_a=25^{\circ}\text{C}$ ）

参数名称	符号	条件		额定值	单位
电源电压	V_{DD}	—		-0.3~+6.0	V
输入电压	V_{IN}	—		-0.3~ $V_{DD}+0.3$	V
工作环境温度	T_{amb}	—		-40~+85	$^{\circ}\text{C}$
贮存温度	T_{stg}	—		-65~+150	$^{\circ}\text{C}$
焊接温度	T_L	10 秒	LQFP32/QFN32	260	$^{\circ}\text{C}$
			SOP32/ESOP32	250	$^{\circ}\text{C}$

5.2 直流特性（除非另有规定， $T_{amb}=25^{\circ}\text{C}$ ， $V_{DD}=5\text{V}$ ）

参数名称	符号	测试条件	最小	典型	最大	单位
工作电压	V_{DD}	—	2.7	—	5.5	V
高电平输入电压	V_{IH}	$V_{DD}=5\text{V}$, SCL、SDA	3.0	—	V_{DD}	V
低电平输入电压	V_{IL}	$V_{DD}=5\text{V}$, SCL、SDA	0	—	1.5	V
高电平输出电流	I_{OH}	$V_{DD}=5\text{V}$, SEG 软件I[5:0]=111111 SEG端口电压4V	—	-30	—	mA
低电平输出电流	I_{OL}	$V_{DD}=5\text{V}$, GRID GRID端口电压0.4V	500	—	—	mA
工作电流	I_{DD}	$V_{DD}=5\text{V}$ 关显示，无负载	—	—	5	mA
睡眠电流	I_{SLEEP}	$V_{DD}=5\text{V}$ 关显示，睡眠模式	—	—	200	μA

V_{DD} 在 2.7V~4.0V 范围内可以保证逻辑部分正常工作，但输出恒流会受到电源电压过低影响，无法按理论状态输出，在不同的外围 LED 条件下 V_{DD} 的最低供电需求如下：

使用红色 LED 时的最低工作电压为 4.0V

使用黄色 LED 时的最低工作电压为 4.0V

使用绿色 LED 时的最低工作电压为 5.0V

使用蓝色 LED 时的最低工作电压为 5.0V

使用白色 LED 时的最低工作电压为 4.5V

使用 HTC0029 控制 RGB 模式彩灯时，最低工作电压为 5.0V。

参数名称	符号	测试条件	最小	典型	最大	单位
串行通信频率	f _{SCL}	—	—	—	1	MHz
总线空闲时间	t _{BUF}	—	—	0.5	—	μs
Start 标志保持时间	t _{HD,STA}	—	—	0.26	—	μs
重启状态的建立时间	t _{SU,STA}	—	—	0.26	—	μs
Stop 标志建立时间	t _{SU,STO}	—	—	0.26	—	μs
数据保持时间	t _{HD,DAT}	—	—	0	—	μs
数据建立时间	t _{SU,DAT}	—	—	50	—	ns
SCL 低电平时间	t _{LOW}	—	—	0.5	—	μs
SCL 高电平时间	t _{HIGH}	—	—	0.26	—	μs
SDA、SCL 上升时间	t _R	—	—	—	300	ns
SDA、SCL 下降时间	t _F	—	—	—	300	ns

The block diagram illustrates the system architecture. It features a central processing unit (CPU) block containing several sub-components: a Communication interface, RAM address control, Colck/Divide, Instruction register, RAM, POR, Display control, and Constant current control. The Communication interface is connected to SDA and SCL pins. The Instruction register is connected to the Display control. The Display control is connected to the GRID and SEG pins. The RAM address control is connected to the RAM. The RAM is connected to the Display control and the Constant current control. The Constant current control is connected to the SEG pin. The Colck/Divide and POR blocks are also shown within the CPU block. The system is connected to a CS[1:0] pin and a REXT pin.

Rev 0.90, 2025/12/15

7. 功能介绍

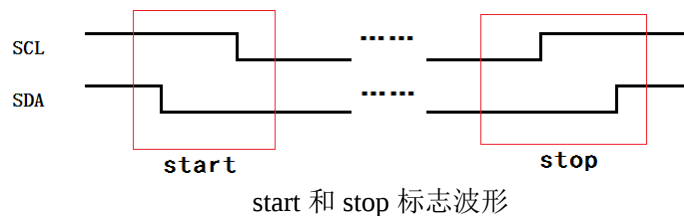
7.1 串行接口；

HTC0029 提供IIC 通信接口，其特点如下：

- SCL、SDA 两线通信（SDA 为NMOS 开漏输出，内置 5K Ω 上拉电阻）；
- 需 start 和stop 标志，可识别 restart 操作；
- 需匹配从机地址；
- 需握手信号ACK位；
- 9 个时钟一个周期，高位在前。

7.1.1 Start 和 Stop 标志；

HTC0029 在时钟信号高电平时检测 start 和 stop 标志。



因此数据只能在时钟低电平时变化，否则会有错误的 start（restart）和 stop 标志出现。

7.1.2 从机地址；

HTC0029 的从机地址：

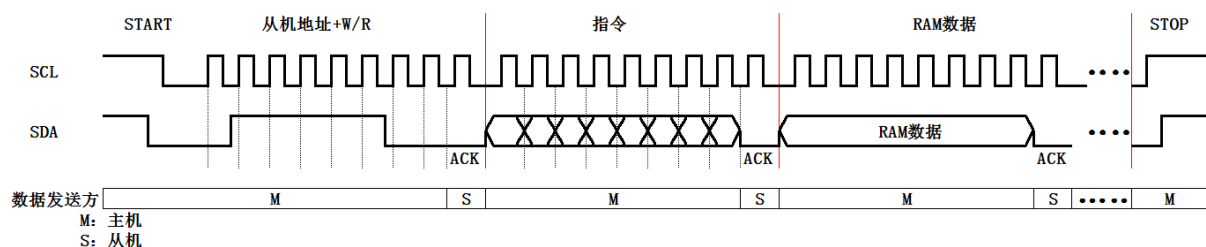
B7	B6	B5	B4	B3	B2	B1	B0
0	1	1	1	1	CS1	CS0	W/R

从机地址的 B2 和 B1 位由 CS1、CS0 端口的状态决定，因此可以设置 4 种从机地址，同时一组总线上可以连接 4 颗 HTC0029 并分别控制。

最低位 B0 为读写指示位，当 W/R=0 时，后续执行写操作；请勿进行读操作。

7.1.3 通信格式

写数据过程：



通信过程：

1、主机发送 START（或 reSTART）信号；

2、主机发送从机地址（注意与 CS1、CS0 端口状态匹配）和 W/R 控制位（写数据时为 0），从机反馈 ACK；

- 3、主机发送指令，从机反馈 ACK；
- 4、主机发送 RAM 数据，从机反馈 ACK；
- 5、结束时主机发送 STOP。

START（或 reSTART）信号后的第一个字节被识别为从机地址和 W/R 控制位。当所输入从机地址与电路匹配时，电路反馈 ACK 并可以继续后续通信；当从机地址不匹配时，电路反馈 NAK，并忽略后续所有数据。

通信的第二个字节被识别为指令，HTC0029 无法实现指令的连续写入，若需要配置第二条指令，必须 stop 终止本次通信后 start 重新开始，或直接使用 reSTART 重新开始。但必须注意的是，需要完成第 9 个时钟输入（即完成 ACK）过程后，方可结束当前通信周期，否则前 8 个时钟输入的指令无效。

当 W/R=0 时，通信的第三个字节开始至 STOP，所有写入的数据均被识别为显示数据，并写入内置 RAM。此处的 RAM 数据根据指令中 ADS 位的状态决定写入 RAM 的地址。

当 ADS=0 时，此处数据必定从 0x00 地址开始写入，每输入一个字节，RAM 地址自动加 1。当 ADS=1 时，RAM 的地址起始值由指令中 ADDR 位控制，每输入一个字节，RAM 地址自动加 1。

在一组 start/stop 之间，输入 RAM 数据的有效字节数受到指令位 G_N 的控制，当连续写入字节数超出 G_N 位所决定的最大字节数时，多余的数据会被忽略。

G_N 设置值	扫描行数	ADS=0 时 RAM 地址范围	ADS=1 时 RAM 地址范围
0	1 行，GRID1 有效	0x00~0x0F	ADDR~0x0F
1	2 行，GRID1~2 有效	0x00~0x1F	ADDR~0x1F
2	3 行，GRID1~3 有效	0x00~0x2F	ADDR~0x2F
3	4 行，GRID1~4 有效	0x00~0x3F	ADDR~0x3F
4	5 行，GRID1~5 有效	0x00~0x4F	ADDR~0x4F
5	6 行，GRID1~6 有效	0x00~0x5F	ADDR~0x5F
6	7 行，GRID1~7 有效	0x00~0x6F	ADDR~0x6F
7	8 行，GRID1~8 有效	0x00~0x7F	ADDR~0x7F
8~15	9 行，GRID1~9 有效	0x00~0x8F	ADDR~0x8F

当写数据超过 RAM 地址范围时，电路反馈 NAK。

7.2 指令系统

指令	指令数据								备注
1	0	0	I5	I4	I3	I2	I1	I0	恒流设置
2	0	1	0	0	G_N3	G_N2	G_N1	G_N0	GRID 扫描行数
4	0	1	0	1	DT1	DT0	TP2	TP1	DT : GRID 死区时间 TP: 温度保护功能选择
5	0	1	1	0	SVGD	ADS	RES	SLEEP	SVGD: 输出阻抗调节 ADS: RAM 部分改写 RES: REXT 使能 SLEEP: 睡眠模式
6	1	0	0	0	FR1	FR0	DON	GS	FR: 帧频 DON: 开关显示 GS: 开关SEG 消影
8	1	0	0	1	0	0	GRE	LVRE	GRE: 全局复位 LVRE: 使能LVR
10	1	1	0	--	AD7	AD6	AD5	AD4	RAM 地址高位
11	1	1	1	--	AD3	AD2	AD1	AD0	RAM 地址低位

指令	指令数据								备注
1	0	0	I5	I4	I3	I2	I1	I0	恒流设置
I[5:0]	复位值: I[5:0]=00000 使用内置电阻时, SEG 输出电流= $0.375\text{mA} \times (17 + I[5:0])$ 000000: 电流最小为 6.375mA 111111: 电流最大为 30mA 使用外部电阻时, SEG输出电流= $1.12 \times (17 + I[5:0]) \div \text{REXT}$ 000000: 电流最小 111111: 电流最大, 建议不要超过 45mA (即REXT 推荐最小值为 2K Ω)								

指令	指令数据								备注
2	0	1	0	0	G_N3	G_N2	G_N1	G_N0	GRID 扫描行数
G_N[3:0]	复位值: G_N[3:0]=0111 G_N[3:0]=0, 扫描 1 行, 仅 GRID1 有效 G_N[3:0]=1, 扫描 2 行, 仅 GRID1~2 有效 G_N[3:0]=2, 扫描 3 行, 仅 GRID1~3 有效 G_N[3:0]=3, 扫描 4 行, 仅 GRID1~4 有效 G_N[3:0]=4, 扫描 5 行, 仅 GRID1~5 有效 G_N[3:0]=5, 扫描 6 行, 仅 GRID1~6 有效 G_N[3:0]=6, 扫描 7 行, 仅 GRID1~7 有效 G_N[3:0]=7, 扫描 8 行, 仅 GRID1~8 有效 G_N[3:0]=8~15, 扫描 9 行, GRID1~9 有效								

指令	指令数据								备注
4	0	1	0	1	DT1	DT0	TP2	TP1	DT：GRID 死区时间 TP：温度保护功能选择
DT[1:0]	复位值：DT[1:0]=00 DT[1:0]=00，GRID死区时间为 4 个系统时钟（约 0.5us） DT[1:0]=01，GRID 死区时间为 8 个系统时钟 DT[1:0]=10，GRID 死区时间为 16 个系统时钟 DT[1:0]=11，GRID 死区时间为 24 个系统时钟								
TP2	复位值：TP2=0 TP2=0，IC 温度高于 150°C时，关闭 SEG TP2=1，不使用该温度保护功能								
TP1	复位值：TP1=0 TP1=0，IC 温度高于 125°C时，SEG 输出电流降低到设置的 2/3 TP1=1，不使用该温度保护功能								

指令	指令数据								备注
5	0	1	1	0	SVGD	ADS	RES	SLEEP	SVGD：输出阻抗调节 ADS：RAM 地址自加 RES：REXT 使能 SLEEP：睡眠模式
SVGD	复位值：SVGD=0 SVGD=0：SEG 输出电流<10mA 时建议设置为 0 SVGD=1：SEG 输出电流≥10mA 时建议设置为 1								
ADS	复位值：ADS=0 ADS=0，RAM 读写时地址从 0x00 开始自加 ADS=1，RAM 读写时地址从 AD[7:0]开始自加								
RES	复位值：RES=0 RES=0，使用内部电阻设置恒流 RES=1，使用 REXT 端口外部电阻设置恒流								
SLEEP	复位值：SLEEP=0 SLEEP=0，正常工作 SLEEP=1，关闭模拟模块，和关显示指令共同使用进入睡眠状态 睡眠状态： GRID：当前 GRID 保持输出，其他 GRID 关闭 SEG：全部关闭，高阻态 时钟：关闭 REXT：使用外部电阻时，SLEEP 时关闭，高阻态 基准：工作（<100uA） 电流放大：关闭								

指令	指令数据								备注
6	1	0	0	0	FR1	FR0	DON	GS	FR: 帧频 DON: 开关显示 GS: 开关 SEG 消影
FR[1:0]		复位值: FR[1:0]=00 FR[1:0]=00, 设置 9 行扫描时, 帧频约 400Hz FR[1:0]=01, 设置 9 行扫描时, 帧频约 800Hz FR[1:0]=10, 设置 9 行扫描时, 帧频约 1600Hz FR[1:0]=11, 设置 9 行扫描时, 帧频约 3200Hz							
DON		复位值: DON=0 DON=0, 关显示 DON=1, 开显示							
GS		复位值: GS=0 GS=0, 关闭 SEG 消隐功能 GS=1, 开启 SEG 消隐功能							

指令	指令数据								备注
8	1	0	0	1	0	0	GRE	LVRE	SVGD: SEG 输出阻抗 GRE: 全局复位 LVRE: 使能 LVR
GRE		复位值: GRE=0 GRE=1 执行软件复位, stop 信号后该位自动清零 软件复位: 所有指令寄存器恢复复位值 RAM中数据不变							
LVRE		复位值: LVRE=0 LVRE=0, 关闭掉电复位功能 LVRE=1, 开启掉电复位功能, LVR 电压约 2V							

指令	指令数据								备注
10	1	1	0	0	AD7	AD6	AD5	AD4	RAM 地址高位
11	1	1	1	0	AD3	AD2	AD1	AD0	RAM 地址低位
AD[8:0]		复位值: AD[7:0]=0000 0000 当 ADS=1 时, 该位控制 RAM 起始地址 当 ADS=0 时, 可以通信设置该位, 但无任何作用							

7.3 RAM

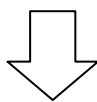
RAM 共有 144 个地址，每个地址 8bit 数据。每个地址的数据用于控制一个 LED 的 SEG 端输出有效时间。

RAM 地址与 LED 点阵对应关系：

AD[7:4] AD[3:0]	0000	0001	0010	0011	0100	0101	0110	0111	1000
0000	G1S1	G2S1	G3S1	G4S1	G5S1	G6S1	G7S1	G8S1	G9S1
0001	G1S2	G2S2	G3S2	G4S2	G5S2	G6S2	G7S2	G8S2	G9S2
0010	G1S3	G2S3	G3S3	G4S3	G5S3	G6S3	G7S3	G8S3	G9S3
0011	G1S4	G2S4	G3S4	G4S4	G5S4	G6S4	G7S4	G8S4	G9S4
0100	G1S5	G2S5	G3S5	G4S5	G5S5	G6S5	G7S5	G8S5	G9S5
0101	G1S6	G2S6	G3S6	G4S6	G5S6	G6S6	G7S6	G8S6	G9S6
0110	G1S7	G2S7	G3S7	G4S7	G5S7	G6S7	G7S7	G8S7	G9S7
0111	G1S8	G2S8	G3S8	G4S8	G5S8	G6S8	G7S8	G8S8	G9S8
1000	G1S9	G2S9	G3S9	G4S9	G5S9	G6S9	G7S9	G8S9	G9S9
1001	G1S10	G2S10	G3S10	G4S10	G5S10	G6S10	G7S10	G8S10	G9S10
1010	G1S11	G2S11	G3S11	G4S11	G5S11	G6S11	G7S11	G8S11	G9S11
1011	G1S12	G2S12	G3S12	G4S12	G5S12	G6S12	G7S12	G8S12	G9S12
1100	G1S13	G2S13	G3S13	G4S13	G5S13	G6S13	G7S13	G8S13	G9S13
1101	G1S14	G2S14	G3S14	G4S14	G5S14	G6S14	G7S14	G8S14	G9S14
1110	G1S15	G2S15	G3S15	G4S15	G5S15	G6S15	G7S15	G8S15	G9S15
1111	G1S16	G2S16	G3S16	G4S16	G5S16	G6S16	G7S16	G8S16	G9S16

注：GnSn 代表阴极连接 GRIDn，阳极连接 SEGn 的 LED

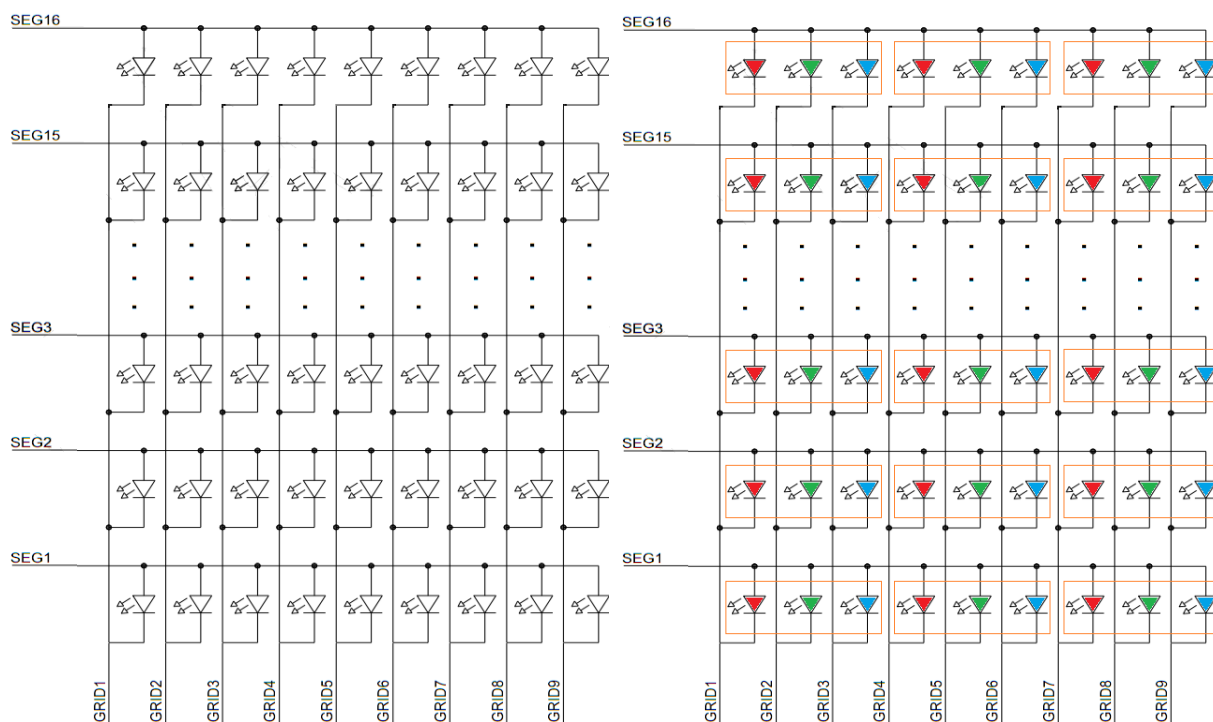
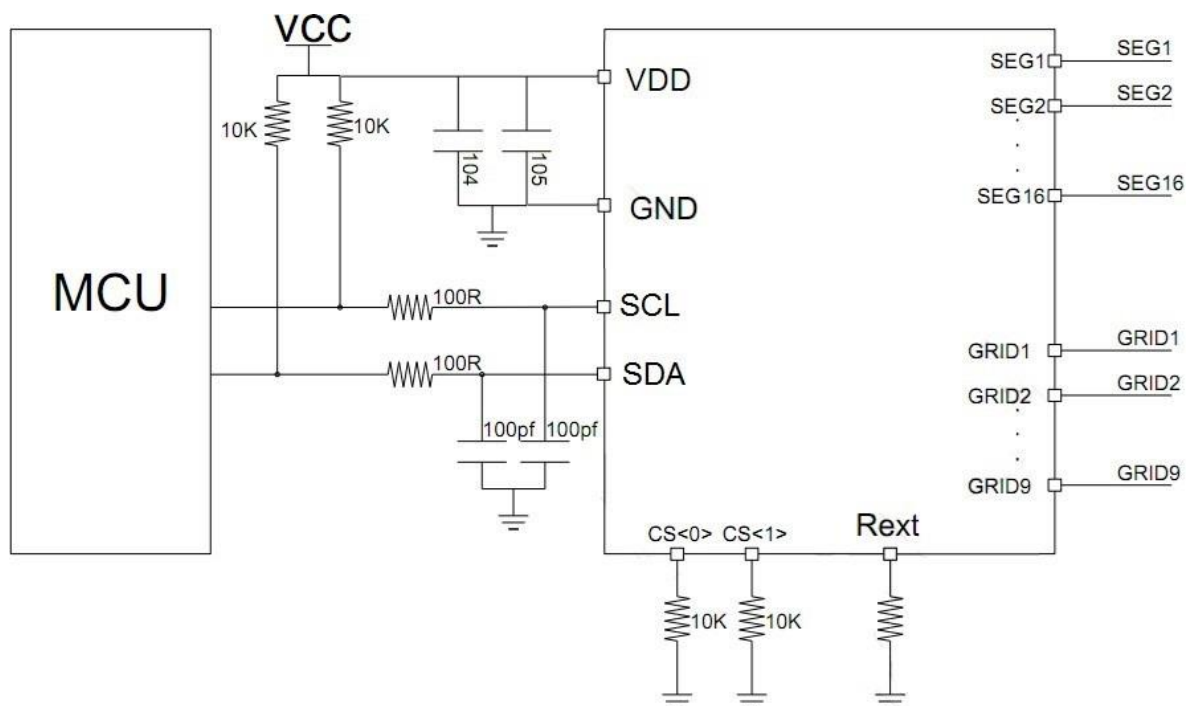
RAM 中数据与 LED 点亮时间占空比对应关系：

RAM 中数据	对应 LED 点亮时间
0x00	不亮（SEG 关闭）
0x01	
.....	
0xFE	
0xFF	
	最亮（SEG 开启时间最长）

RAM 地址自加的范围会随 G_N 设置的不同而发生变化：

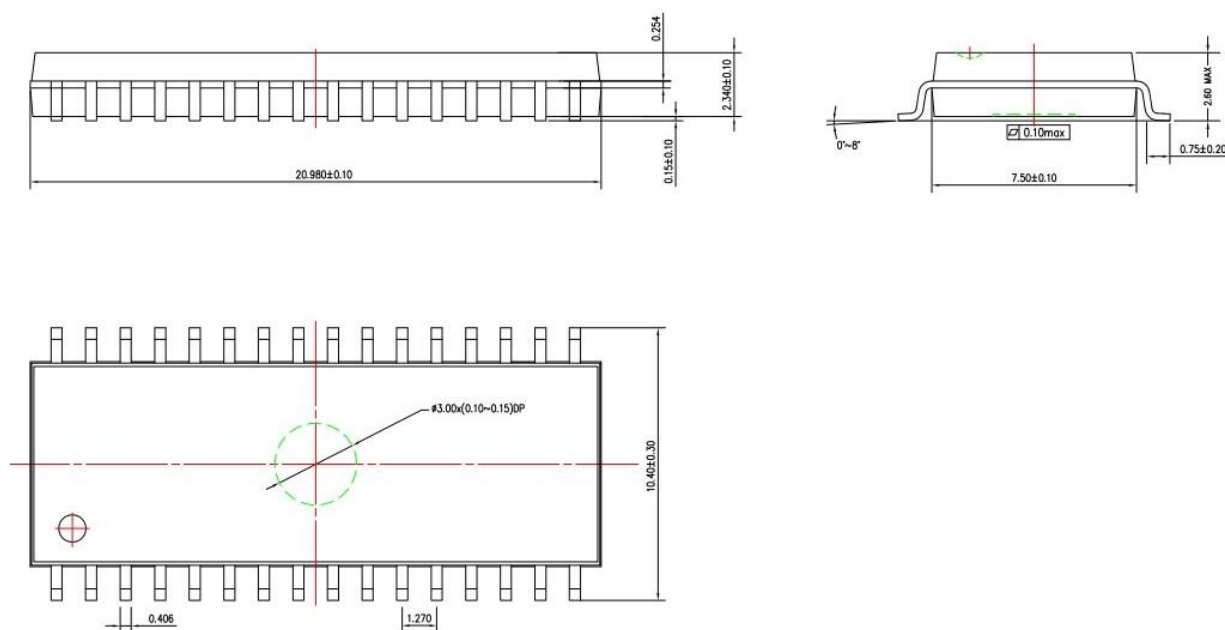
G_N 设置值	扫描行数	AD=0 时 RAM 地址范围	AD=1 时 RAM 地址范围
0	1 行，GRID1 有效	0x00~0x0F	ADDR~0x0F
1	2 行，GRID1~2 有效	0x00~0x1F	ADDR~0x1F
2	3 行，GRID1~3 有效	0x00~0x2F	ADDR~0x2F
3	4 行，GRID1~4 有效	0x00~0x3F	ADDR~0x3F
4	5 行，GRID1~5 有效	0x00~0x4F	ADDR~0x4F
5	6 行，GRID1~6 有效	0x00~0x5F	ADDR~0x5F
6	7 行，GRID1~7 有效	0x00~0x6F	ADDR~0x6F
7	8 行，GRID1~8 有效	0x00~0x7F	ADDR~0x7F
8~15	9 行，GRID1~9 有效	0x00~0x8F	ADDR~0x8F

8. 典型应用线路图

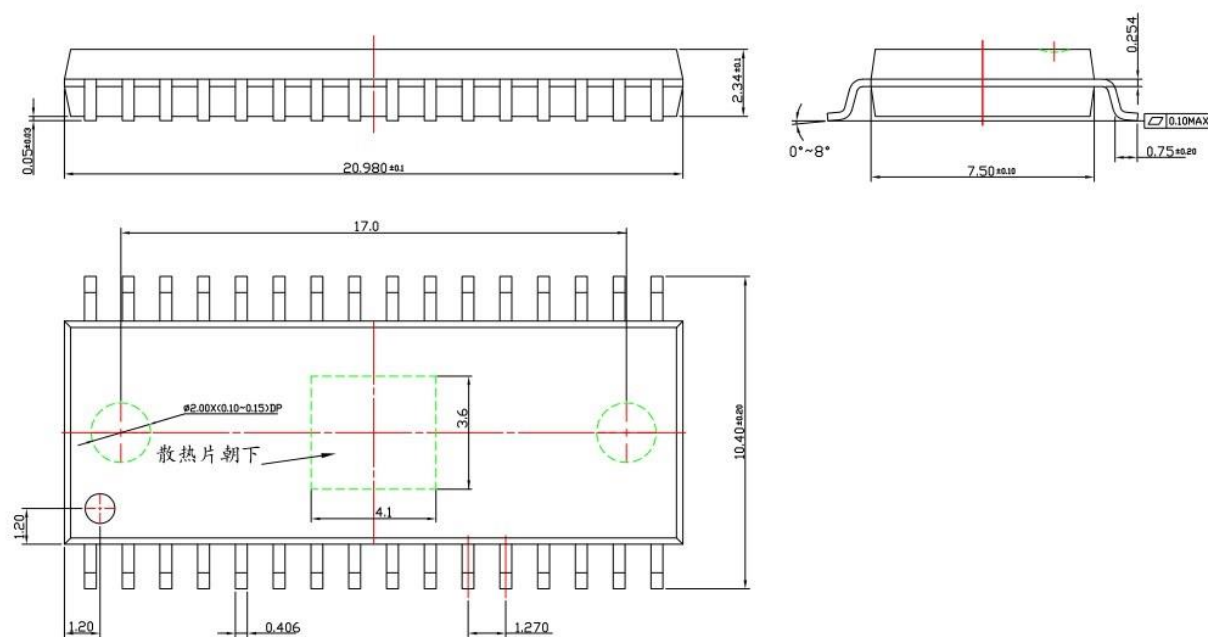


9. 封装尺寸与外形图

9.1 SOP32



9.2 ESOP32



[illegible]

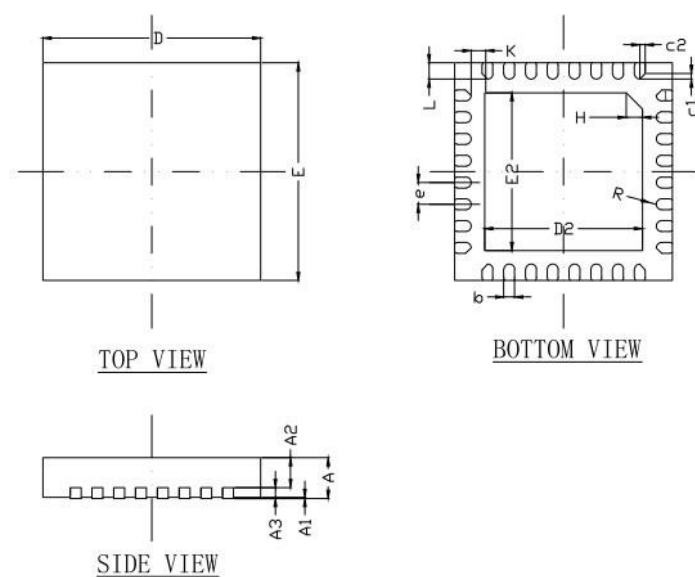
symbol	Min	Nom	Max
A	1.45	1.55	1.65
A1	0.01	---	0.21
A2	1.3	1.4	1.5
A3	---	0.254	---
b	0.30	0.35	0.40
b1	0.31	0.37	0.43
c	---	0.127	---
D1	6.85	6.95	7.05
D2	6.9	7.00	7.10
E	8.8	9.00	9.20
E1	6.85	6.95	7.05
E2	6.9	7.00	7.10
e	---	0.8	---
L	0.43	---	0.71
L1	0.90	1.0	1.10
R	0.1	---	0.25
R1	0.1	---	---
θ	0	---	10°
θ 1	0	---	---
y	---	---	0.1
Z	---	0.70	---

The image displays three orthographic views of a mechanical component, labeled TOP VIEW, BOTTOM VIEW, and SIDE VIEW.

- TOP VIEW:** A rectangular plate with overall dimensions D (width) and E (height). It features a central rectangular hole with dimensions D_2 and E_2 . A dashed line indicates the center of the hole. The top edge is divided into two sections, labeled 1 and 2.
- BOTTOM VIEW:** Shows the underside of the plate. It includes a central rectangular feature with dimensions D_2 and E_2 . A circular feature with diameter ϕ is located on the right side. A rectangular feature with dimensions L and K is at the top. A dimension H is indicated for a feature on the right. A dimension e is shown for a feature on the left. A dimension b is shown for a feature at the bottom.
- SIDE VIEW:** A side profile of the component. It shows a rectangular base with a height of A . A central rectangular feature has a height of A_1 . A rectangular feature on the right has a height of A_2 . A dimension A_3 is shown for a feature on the left.

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.20	0.25	0.30
D	4.90	5.00	5.10
E	4.90	5.00	5.10
D2	3.40	3.50	3.60
E2	3.40	3.50	3.60
e	0.40	0.50	0.60
H	0.35REF		
K	0.30REF		
L	0.35	0.40	0.45
R	0.10	--	--

9.5 QFN32 (4*4) ;



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.70	0.75	0.80
A1	0.00	0.02	0.05
A2	0.50	0.55	0.60
A3	0.20REF		
b	0.15	0.20	0.25
D	3.90	4.00	4.10
E	3.90	4.00	4.10
D2	2.80	2.90	3.00
E2	2.80	2.90	3.00
e	0.30	0.40	0.50
H	0.30REF		
K	0.25REF		
L	0.25	0.30	0.35
R	0.09	--	--
c1	--	0.10	--
c2	--	0.10	--

10. 修改履历

 海速芯（杭州）科技有限公司 Hitenx(hanghou)Technology co.,Ltd		总页数	16
		版次	V0.90
文件名称	DS-HTC0029_SV090		
版次	生效日	修订内容概要	
V0.90	2025/12/15	新颁。	