

1 特性

- 低噪声: $2.1\text{nV}/\sqrt{\text{Hz}}$ at $f = 10\text{ kHz}$
 $0.77\text{ }\mu\text{V}$ (0.1 到 10Hz)
- 带宽: 28MHz
- 电源电压范围: 2.7V 至 5.5V
- 输入共模电压: 0.1V 至 $V_{DD}-1\text{V}$
- 输入失调电压: $10\text{ }\mu\text{V}$
- 单位增益稳定
- 轨到轨输出
- 失调电压温漂: $0.4\text{ }\mu\text{V}/^\circ\text{C}$
- 工作温度范围: -40°C 至 $+125^\circ\text{C}$

2 应用领域

- 传感器
- 音频
- 精密滤波器
- PLL 滤波器
- 数字秤

3 管脚定义

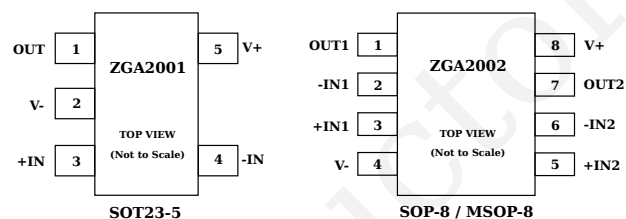


图 1: 管脚定义

4 综述

ZGA2001/ZGA2002 是一款专为高精度应用设计的低噪声 CMOS 运算放大器。其卓越的低噪声特性 (0.1Hz 至 10Hz 时仅为 $0.77\mu\text{V}$) 使其成为对噪声敏感应用的理想选择。ZGA2001/ZGA2002 支持 2.7V 至 5.5V 电源供电, 确保在各种工作条件下都能提供出色的线性度和动态性能。此外, 它拥有 28MHz 的增益带宽积和 $13.5\text{V}/\mu\text{s}$ 的压摆率, 能够在高频应用中保持稳定的性能表现。ZGA2001/ZGA2002 的工作温度范围为 -40°C 至 $+125^\circ\text{C}$, 适用于广泛的工业和消费类电子产品。

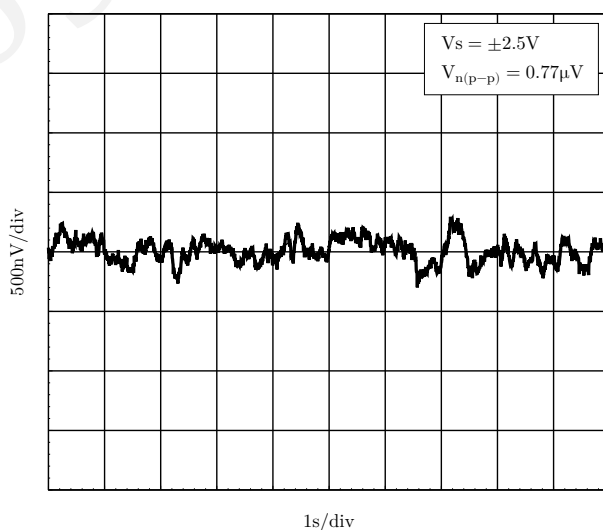


图 2: 低频噪声 (0.1 Hz 至 10 Hz)

目录

1 特性	1
2 应用领域	1
3 管脚定义	1
4 综述	1
5 性能参数	4
6 性能特性	6
7 应用信息	11
7.1 输出相位反转	11
7.2 输入电容	11
7.3 驱动容性负载	11
7.4 布局指南	12
7.5 典型电路及布局示例	13
8 封装	14
9 订购指南	15
10 关于微格	16
10.1 公司简介	16
10.2 联系方式	16

插图

1 管脚定义	1
2 低频噪声 (0.1 Hz 至 10 Hz)	1
3 性能特性 (1)	6
4 性能特性 (2)	7
5 性能特性 (3)	8
6 性能特性 (4)	9
7 性能特性 (5)	10
8 无相位反转	11
9 无补偿驱动大容性负载	11
10 缓冲器网络	11
11 使用缓冲器驱动大容性负载	11
12 SOT23-5 布局示例	13
13 封装 SOT23-5	14
14 封装 SOP8	14
15 封装 MSOP8	14

表格

1 文档版本	3
2 性能参数 (1)	4
3 性能参数 (2)	5
4 抗静电参数	12

表 1: 文档版本

版本号	说明
1.0	初版发行
1.1	更新 Vos 的测试条件
1.2	增加应用说明及 Vs=2.7V 的性能特性
1.3	增加电压噪声密度图
1.4	增加双通道版本 ZGA2002
1.5	增加 ZGA2002 的通道隔离度
1.6	增加 ZGA2002 的 MSOP-8 封装
1.7	增加 ESD 信息
1.8	更新典型电路及布局示例

5 性能参数

测试条件: $V_S=5V$, $V_{CM}=V_S/2$, $T_A=25^\circ C$ (除非另有说明)

表 2: 性能参数 (1)

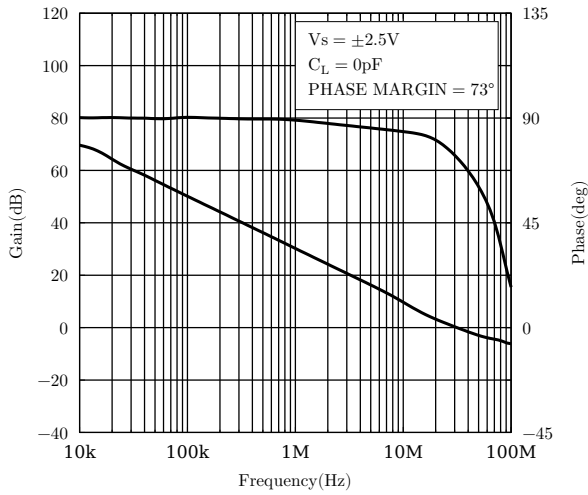
参数	符号	条件	最小	典型	最大	单位
输入特性						
失调电压	V_{OS}	$V_{CM}=0.1V$ 至 $4.0V$ $-40^\circ C \leq T_A \leq +125^\circ C$		10	30	μV
失调电压温漂	$V_{OS}/\Delta T$	$-40^\circ C \leq T_A \leq +125^\circ C$		0.4	150	$\mu V/^\circ C$
输入偏置电流	I_B	$-40^\circ C \leq T_A \leq +125^\circ C$		4.2	5.5	pA
输入失调电流	I_{OS}	$-40^\circ C \leq T_A \leq +125^\circ C$			100	pA
输入共模电压范围					1.7	pA
共模抑制比	CMRR	$V_{CM}=0.2$ 至 $4V$	0.1		100	pA
大信号电压增益	A_{VO}	$V_O=0.2V$ 至 $4.8V$, $R_L=10k\Omega$	88	105	$V_{DD}-1$	V
输出特性						
高输出电压	V_{OH}	$I_L=1mA$; $-40^\circ C \leq T_A \leq +125^\circ C$	4.98	4.993		V
低输出电压	V_{OL}	$I_L=1mA$; $-40^\circ C \leq T_A \leq +125^\circ C$		5	20	mV
输出电流	I_{OUT}	$V_{OUT}=\pm 0.5V$		± 230		mA
通道隔离度						
ZGA2002		$V_{in}=50mV$		120		dB
电源						
电源抑制比	PSRR	$V_S=2.7V$ 至 $5V$	88	110		dB
放大器电源电流	I_{SY}					
ZGA2001		$-40^\circ C \leq T_A \leq +125^\circ C$		4.7	5.8	mA
ZGA2002		$-40^\circ C \leq T_A \leq +125^\circ C$		8	8	mA
		$-40^\circ C \leq T_A \leq +125^\circ C$		8	11.6	mA
		$-40^\circ C \leq T_A \leq +125^\circ C$			16	mA
输入电容						
差分	C_{DIFF}			11.9		pF
共模	C_{COM}			13.4		pF
噪声性能						
低频噪声	$e_{n\ p-p}$	0.1 Hz 至 10Hz		0.77		μV
输入电压噪声密度	e_n	$f=1KHz$		3.5		nV/ $\sqrt{Hz}$
		$f=10KHz$		2.1		nV/ $\sqrt{Hz}$
频率响应						
增益带宽积	GBP			28		MHz
压摆率	SR	$R_L=10K\Omega$		13.5		V/ μs
建立时间	t_s	建立至 0.1%, $V_{IN}=2V_{p-p}$ step, $G=+1$		180		ns
相位裕量	Φ_M	$C_L=0pF$		73		°

测试条件: $V_S=2.7V$, $V_{CM}=V_S/2$, $T_A=25^\circ C$ (除非另有说明)

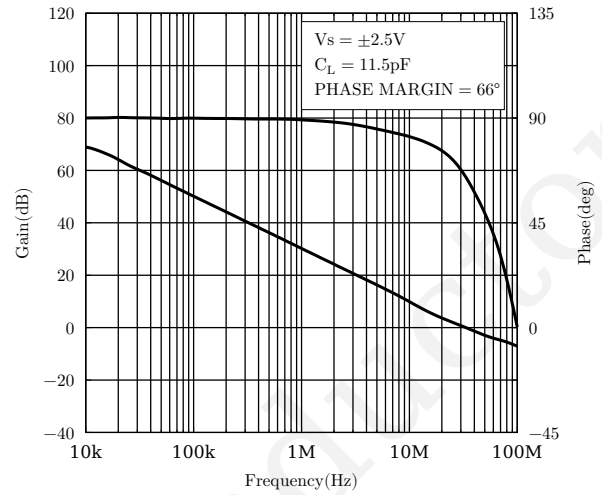
表 3: 性能参数 (2)

参数	符号	条件	最小	典型	最大	单位
输入特性						
失调电压	V_{OS}	$V_{CM}=0.1V$ 至 $1.7V$ $-40^\circ C \leq T_A \leq +125^\circ C$		10	30	μV
失调电压温漂	$V_{OS}/\Delta T$	$-40^\circ C \leq T_A \leq +125^\circ C$		0.4	150	$\mu V/^\circ C$
输入偏置电流	I_B	$-40^\circ C \leq T_A \leq +125^\circ C$		2.2	3.3	pA
输入失调电流	I_{OS}	$-40^\circ C \leq T_A \leq +125^\circ C$			100	pA
输入共模电压范围					0.6	pA
共模抑制比	CMRR	$V_{CM}=0.1$ 至 $1.7V$	83	100		dB
大信号电压增益	A_{VO}	$V_O=0.2V$ 至 $2.5V$, $R_L=10k\Omega$	100	125		dB
输出特性						
高输出电压	V_{OH}	$I_L=1mA$; $-40^\circ C \leq T_A \leq +125^\circ C$	2.68	2.692		V
低输出电压	V_{OL}	$I_L=1mA$; $-40^\circ C \leq T_A \leq +125^\circ C$		8	11	mV
输出电流	I_{OUT}	$V_{OUT}=\pm 0.5V$		± 80		mA
通道隔离度						
ZGA2002		$V_{in}=50mV$		120		dB
电源						
电源抑制比	PSRR	$V_S=2.7V$ 至 $5V$	88	110		dB
放大器电源电流	I_{SY}					
ZGA2001		$-40^\circ C \leq T_A \leq +125^\circ C$		4.7	5.8	mA
ZGA2002		$-40^\circ C \leq T_A \leq +125^\circ C$		8	8	mA
				8	11.6	mA
					16	mA
输入电容						
差分	C_{DIFF}			11.9		pF
共模	C_{COM}			13.4		pF
噪声性能						
低频噪声	$e_{n\ p-p}$	0.1 Hz 至 10Hz		0.77		μV
输入电压噪声密度	e_n	$f=1KHz$		3.5		nV/ $\sqrt{Hz}$
		$f=10KHz$		2.1		nV/ $\sqrt{Hz}$
频率响应						
增益带宽积	GBP			27		MHz
压摆率	SR	$R_L=10K\Omega$		13.5		V/ μs
建立时间	t_s	建立至 0.1%, $V_{IN}=1V_{p-p}$ step, $G=+1$		180		ns
相位裕量	Φ_M	$C_L=0pF$		58		°

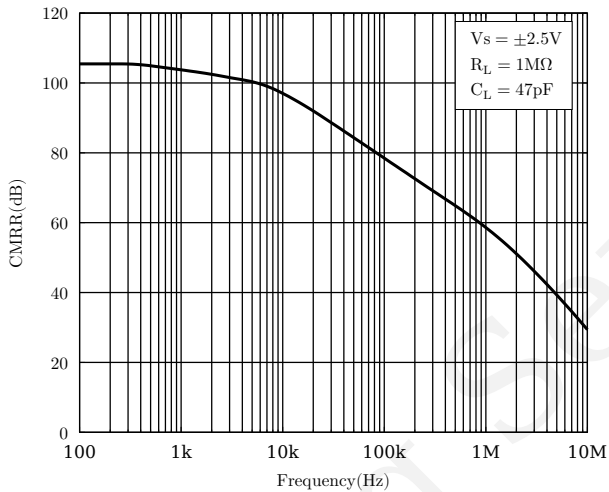
6 性能特性



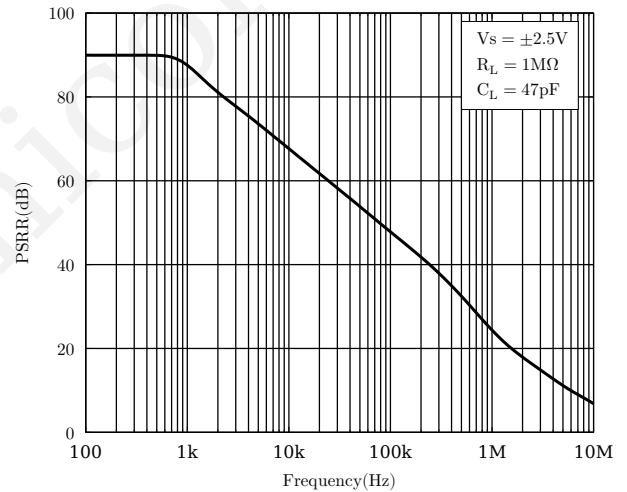
(a) 开环增益与相位 (1)



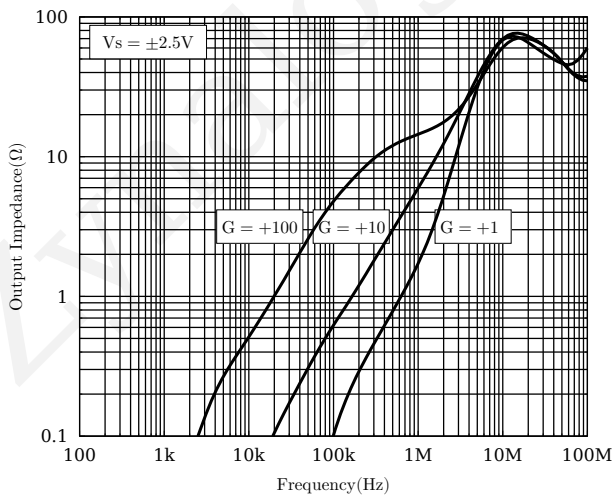
(b) 开环增益与相位 (2)



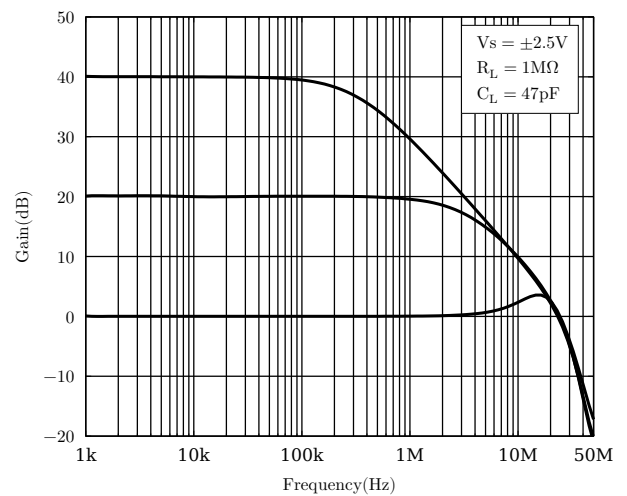
(c) 共模抑制比



(d) 电源抑制比

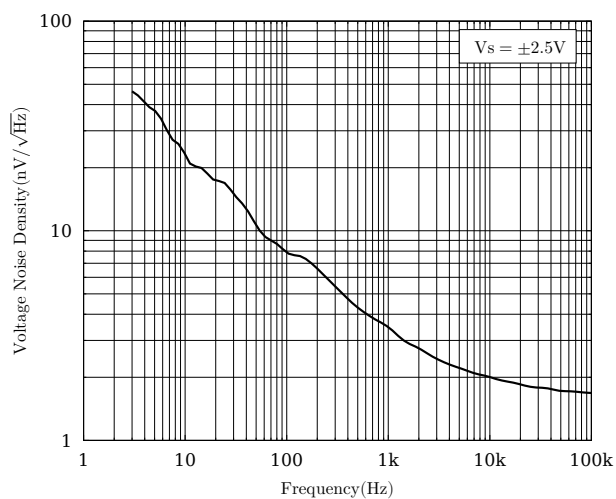


(e) 输出阻抗

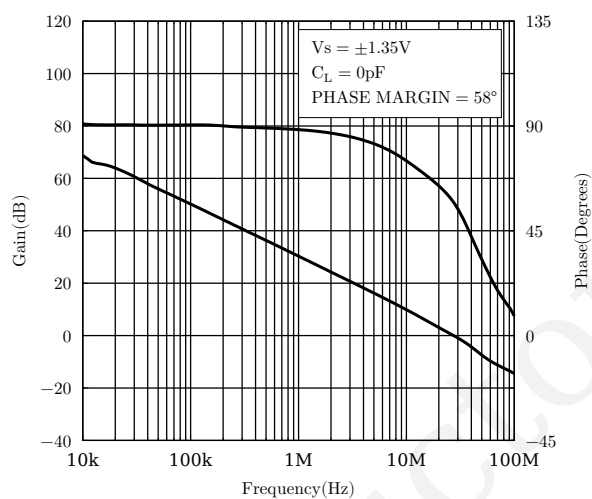


(f) 闭环增益

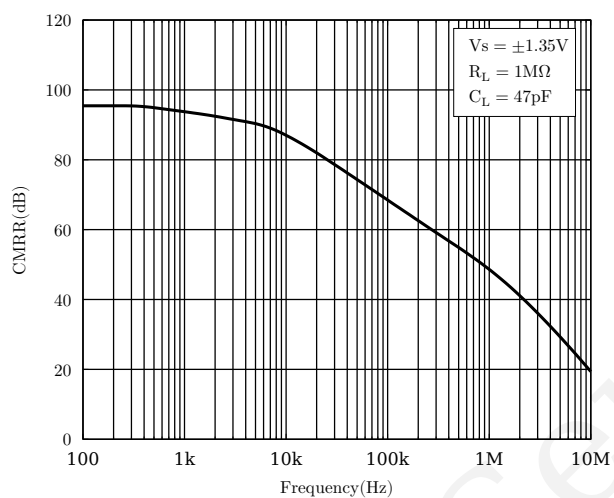
图 3: 性能特性 (1)



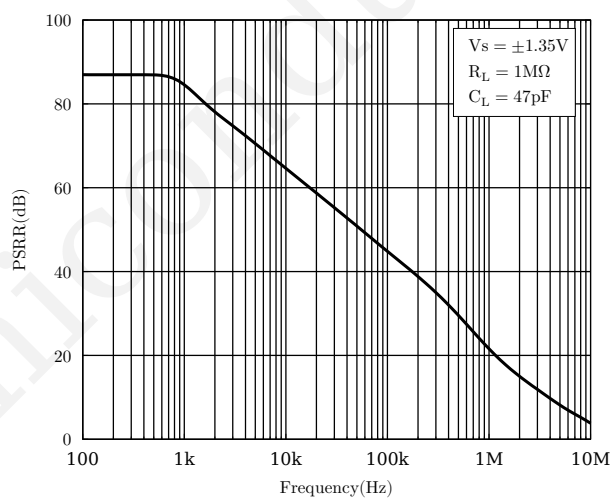
(a) 电压噪声密度



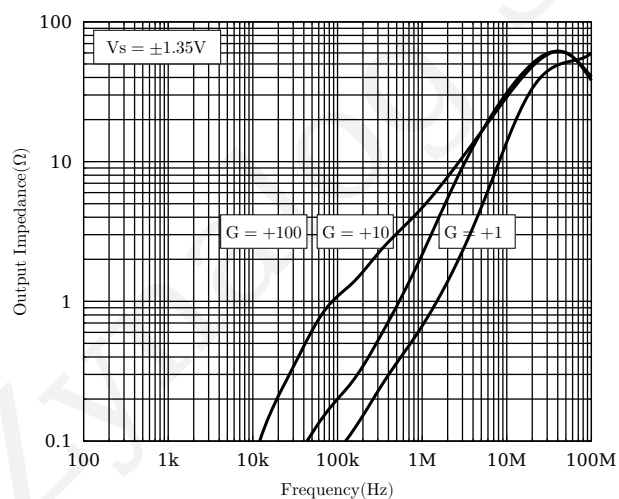
(b) 开环增益与相位 (1)



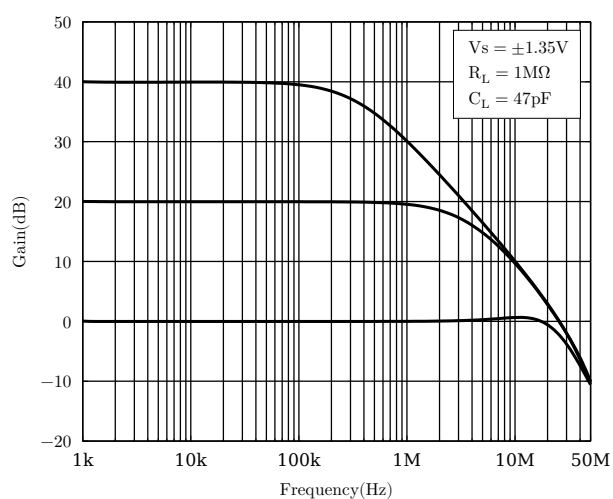
(c) 共模抑制比



(d) 电源抑制比

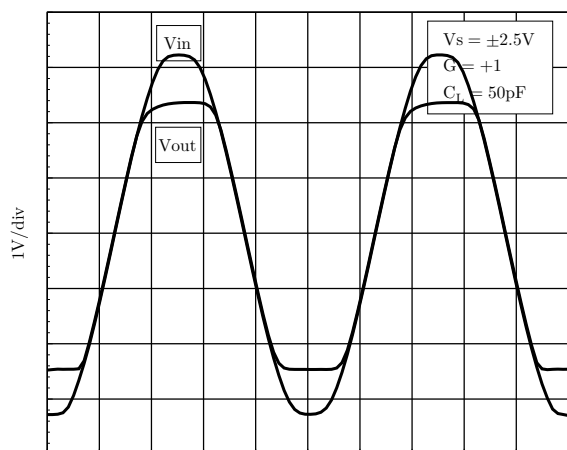


(e) 输出阻抗

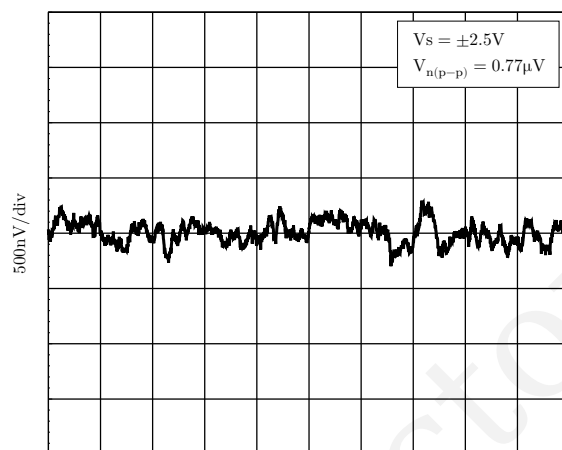


(f) 闭环增益

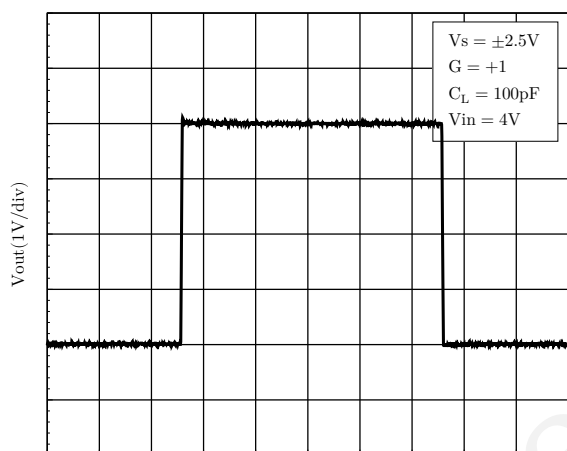
图 4: 性能特性 (2)



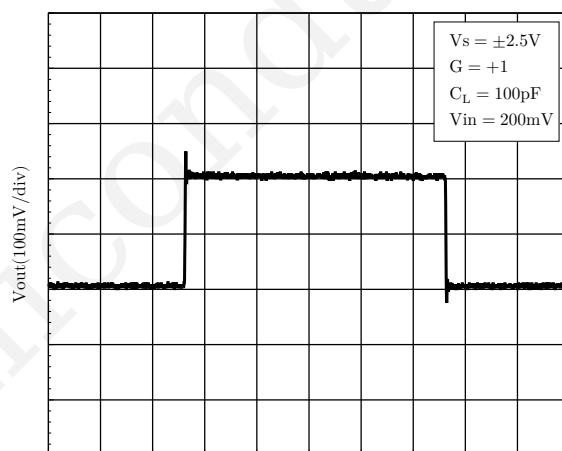
(a) 无相位反转



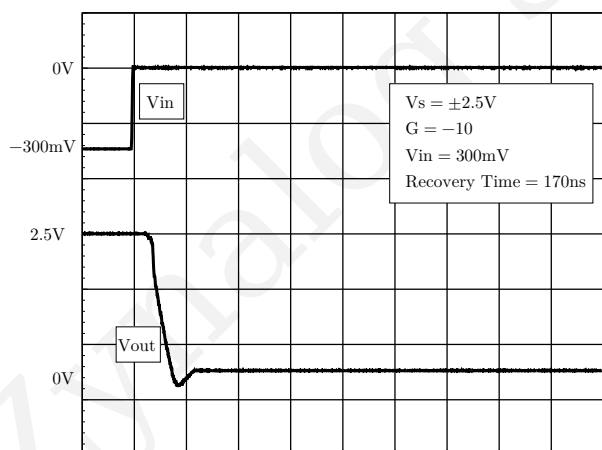
(b) 低频噪声 (0.1 Hz 至 10 Hz)



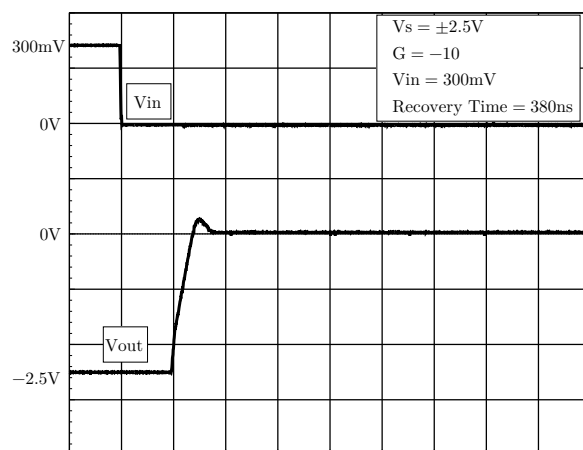
(c) 大信号响应



(d) 小信号响应

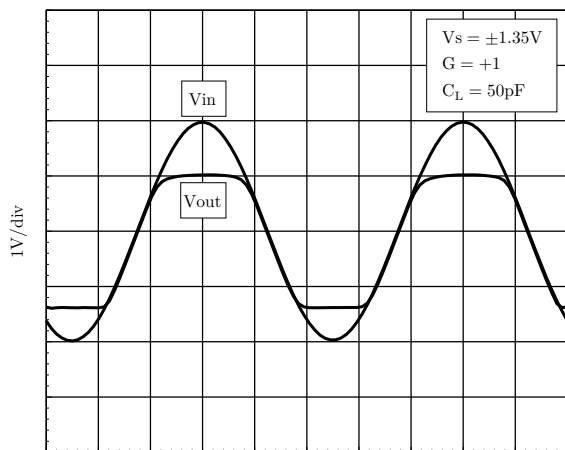


(e) 正过载恢复时间

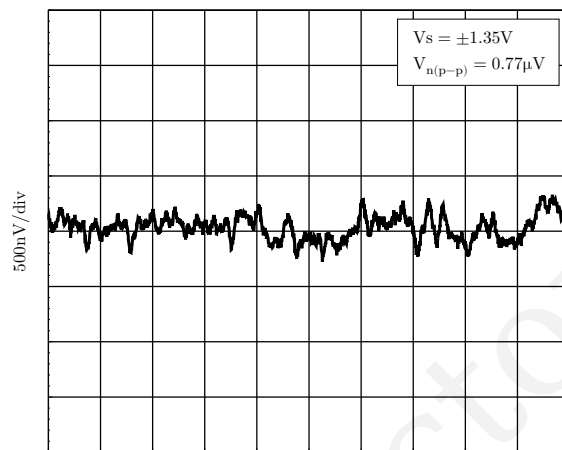


(f) 负过载恢复时间

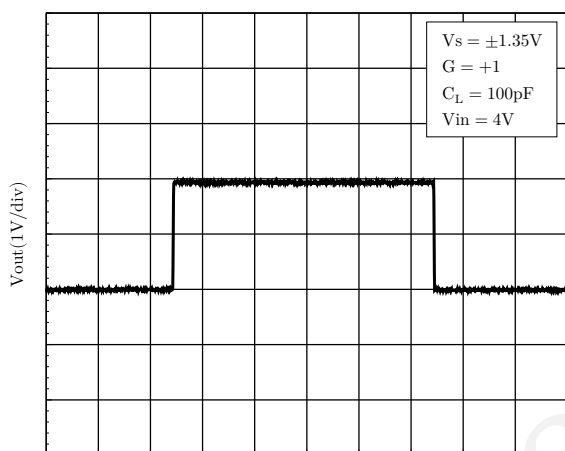
图 5: 性能特性 (3)



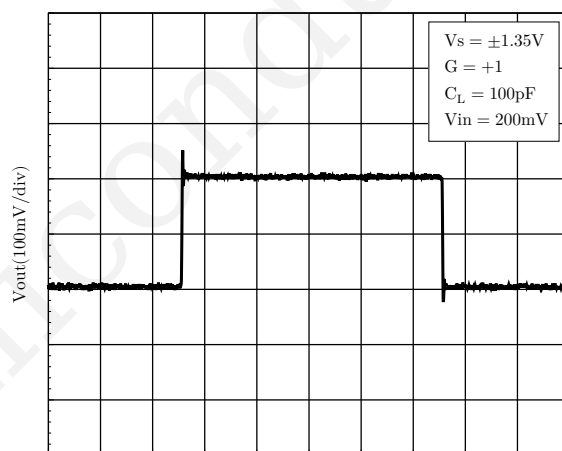
(a) 无相位反转



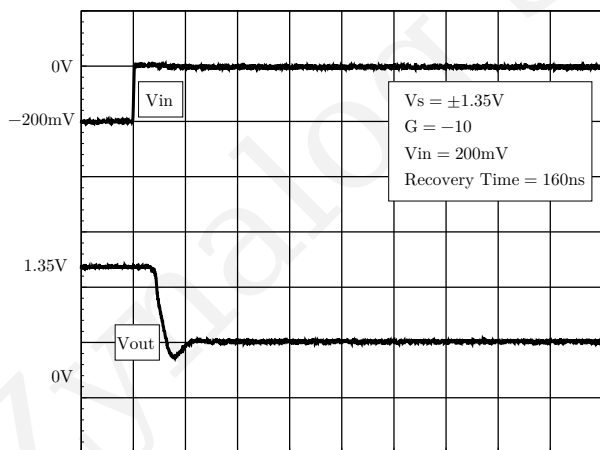
(b) 低频噪声 (0.1 Hz 至 10 Hz)



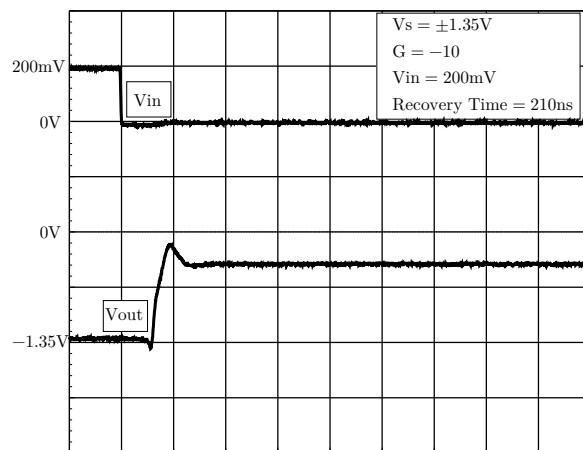
(c) 大信号响应



(d) 小信号响应

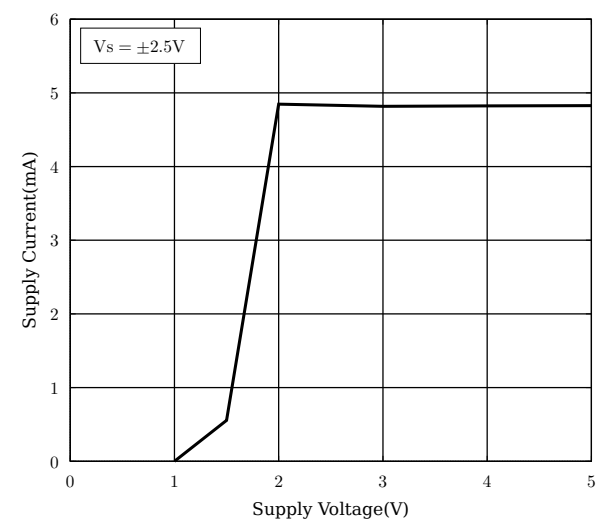


(e) 正过载恢复时间

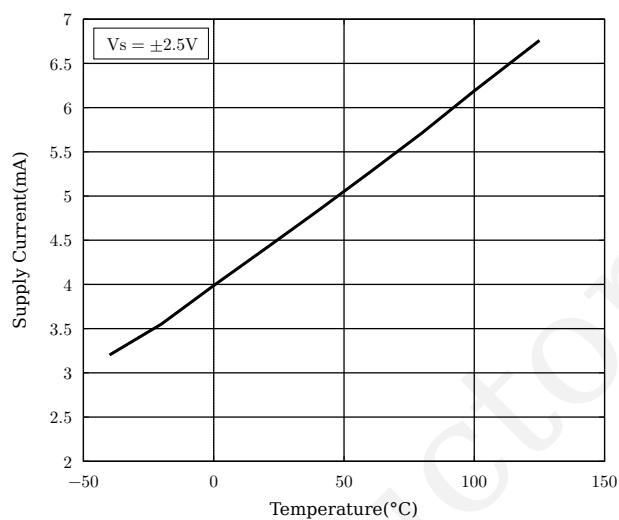


(f) 负过载恢复时间

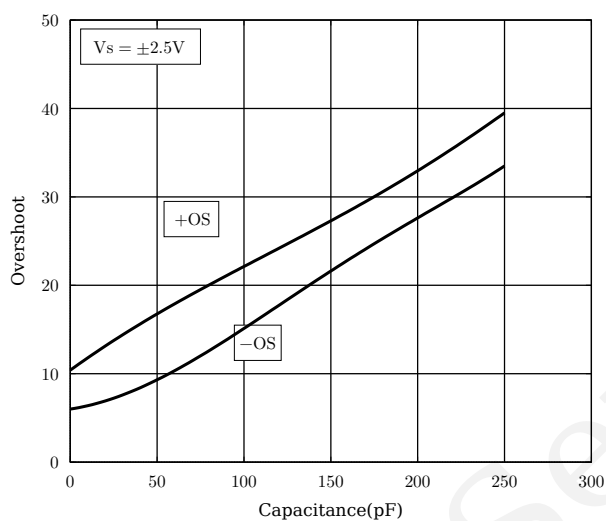
图 6: 性能特性 (4)



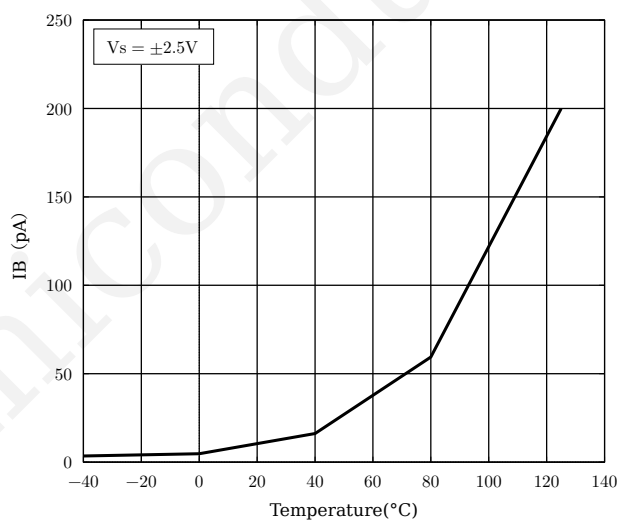
(a) 电流与电压



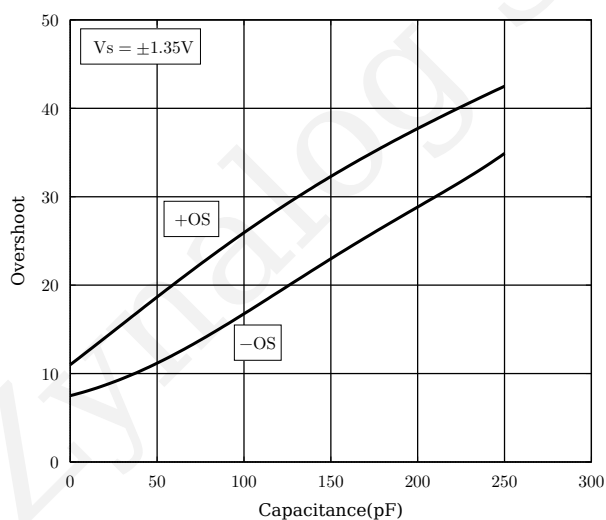
(b) 供电电流温漂



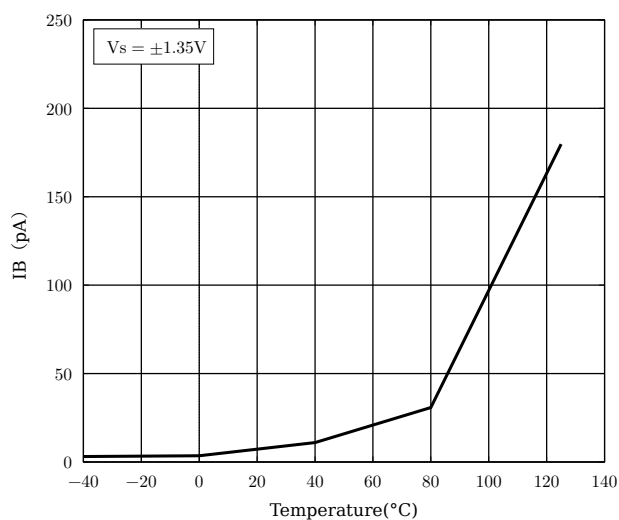
(c) 小信号过冲



(d) 偏置电流温漂



(e) 小信号过冲



(f) 偏置电流温漂

图 7: 性能特性 (5)

7 应用信息

7.1 输出相位反转

当放大器的输入由超过最大共模输入电压的电压驱动时,其输出端的极性会发生变化。这种现象可能会产生严重后果,可能对放大器造成不可逆的损坏,或导致反馈回路内的系统锁定。ZGA2001/ZGA2002在这方面表现出强大的性能,即使超过电源电压 2 伏以上,也不会出现相位反转。

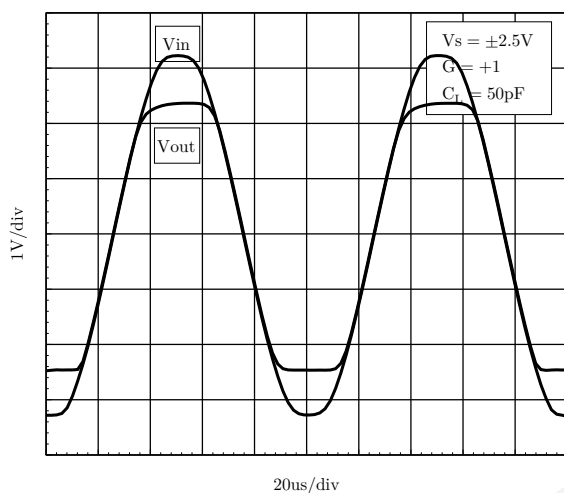


图 8: 无相位反转

7.2 输入电容

高速运放需注意旁路、接地及输入对地寄生电容。含阻性反馈时,总电容(源电容、引脚杂散电容、运放输入电容)会在噪声增益中引入极点,需在增益电阻并联补偿电容。当反馈电容使系统临界阻尼时,噪声增益高频段出现峰值。输入端数 pF 级电容会降低高频输入阻抗,导致增益升高引发频响峰值/振荡。

7.3 驱动容性负载

ZGA2001/ZGA2002 可驱动 240pF 容性负载,但输入频率超过 100kHz 时(尤其是单位正增益配置)会产生显著振铃。推荐采用外部补偿技术:通过 RC 缓冲电路(见图 10)可将过冲降低 30% 以上并消除振铃,同时保持全增益输出稳定性。

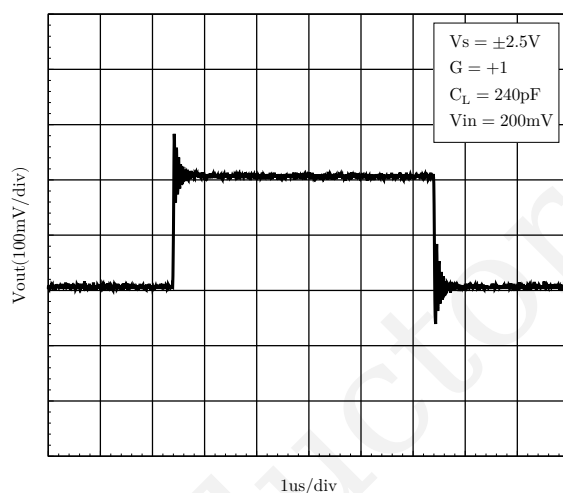


图 9: 无补偿驱动大容性负载

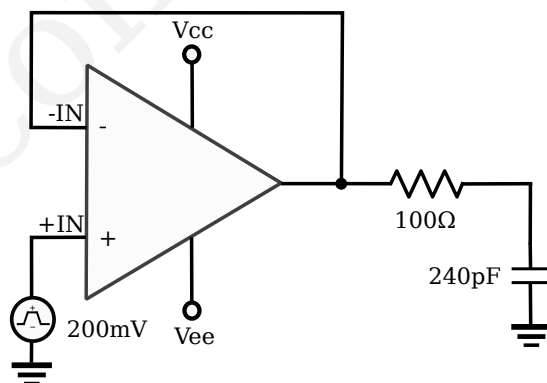


图 10: 缓冲器网络

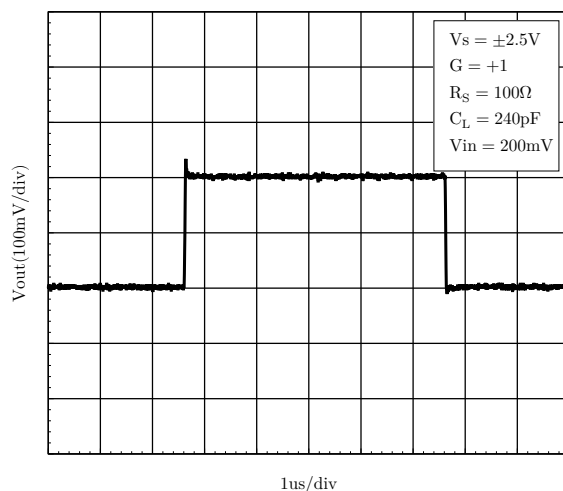


图 11: 使用缓冲器驱动大容性负载

表 4: 抗静电参数

参数	描述	值	单位
HBM	人体模型	± 4000	V
CDM	充电设备模型	± 1500	V

• ESD 警告

	ESD（静电放电）敏感产品 带电器件和电路板可能会在没有察觉的情况下放电。尽管本产品具有专利或专有保护电路，但在遇到高能量 ESD 时，产品可能会损坏。因此，应当采取适当的 ESD 防范措施，以避免器件性能下降或功能丧失。
---	--

7.4 布局指南

- **电源去耦与旁路电容:** 噪声可能通过电源引脚传入整个电路和运放的模拟部分。旁路电容通过为模拟电路提供本地低阻抗电源路径，可有效抑制耦合噪声。建议在每个电源引脚与地之间就近连接低等效串联电阻的 $0.1\mu\text{F}$ 陶瓷旁路电容。
- **模拟与数字地分离:** 分离模拟和数字电路的接地是抑制噪声最简单且有效的方法。如多层 PCB 中通常设置独立的地平面层，以帮助散热并降低电磁干扰 (EMI)。
- **减少寄生耦合:** 输入走线应远离电源或输出走线。若无法完全隔离，敏感走线应与噪声走线垂直交叉而非平行布线；缩短输入路径，将反馈电阻 (RF) 和增益电阻 (RG) 就近放置于反相输入端，以最小化寄生电容。
- **关键信号防护:** 在敏感走线周围添加低阻抗驱动防护环 (Guard Ring)，可显著降低相邻不同电位走线的漏电流影响。
- **清洁与防潮:** 为了达到最佳性能，建议在 PCB 组装完成后进行清洁；精密集成电路可能因湿气渗入塑料封装导致性能偏移。完成水性清洁工艺后，需对 PCB 组件进行低温烘烤，以去除清洁过程中引入的湿气。

7.5 典型电路及布局示例

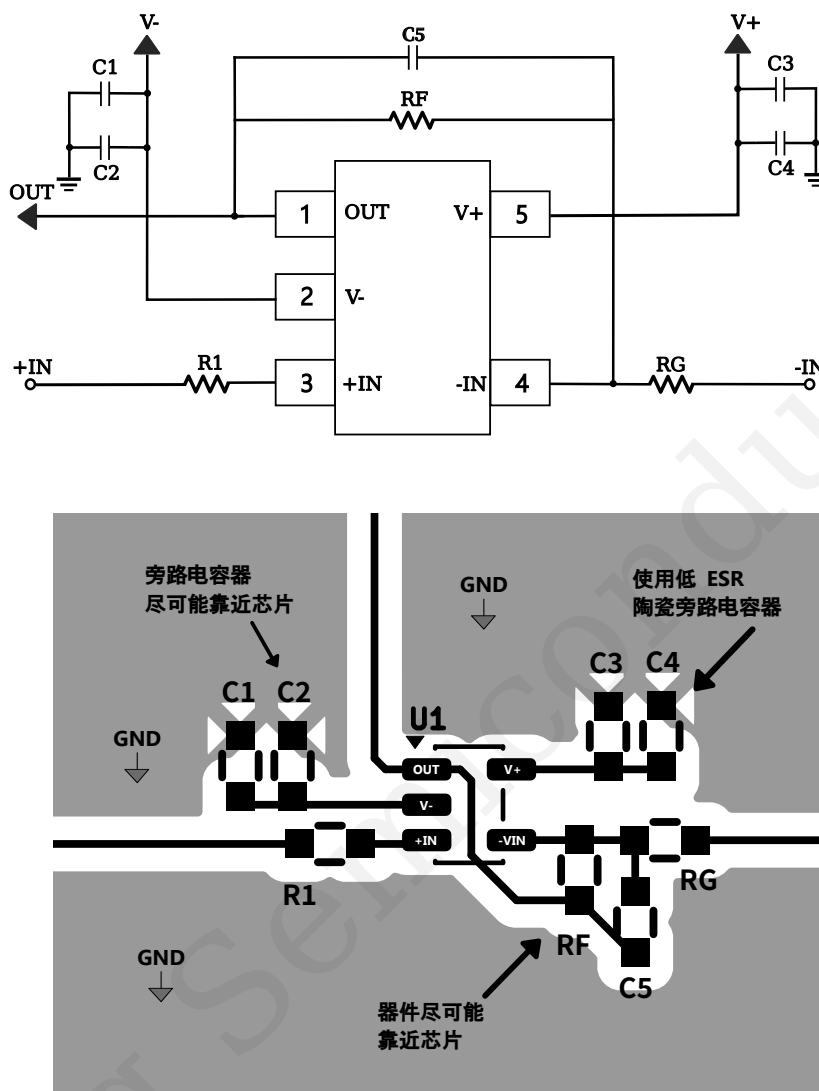


图 12: SOT23-5 布局示例

注：建议预留 C5 电容，推荐容值 5pF；若 RG 阻值为 1K 及以下，可不加电容。

8 封装

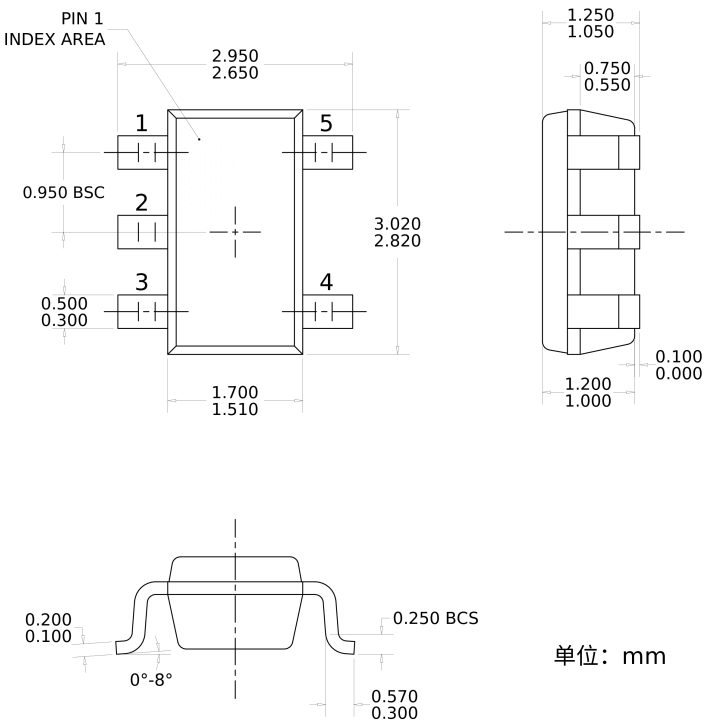


图 13: 封装 SOT23-5

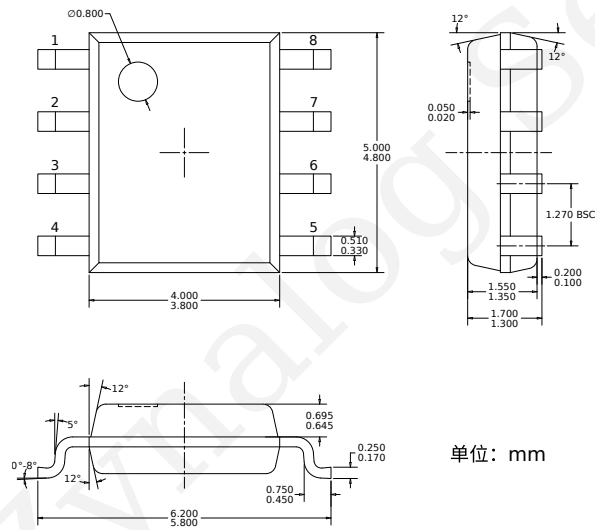


图 14: 封装 SOP8

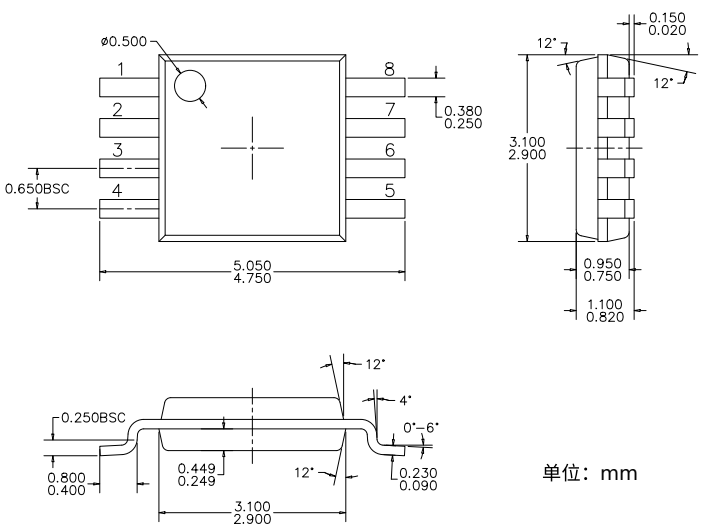


图 15: 封装 MSOP8

9 订购指南

型号	温度范围	封装描述	包装数	标识
ZGA2001G1	-40°C 至 +125°C	SOT23-5	3000	A2001
ZGA2002G2	-40°C 至 +125°C	SOP-8	4000	A2002
ZGA2002G3	-40°C 至 +125°C	MSOP-8	4000	A2002

10 关于徵格

10.1 公司简介

徵格半导体【Zynalog Semiconductor Co.,Ltd.】是国内高性能模拟芯片研发设计的高科技企业。公司拥有国际顶尖的模拟芯片设计团队，先进的测试设备和完善的供应链体系，遵循严苛的品控标准，由公司全正向设计研发的三十多款高速高精度模数转换芯片（ADC）产品凭借卓越的高性能及高可靠性，已被国内多家头部知名科技企业所选用，完美应用于旗下各款高新产品之中。

徵格半导体秉持“技术自主创新，引领行业未来”的理念，以客户需求为导向，聚焦技术创新，坚持核心技术的长期研发投入，公司已在高性能模拟芯片领域拥有多项自主知识产权，ADC 多项核心技术指标已达到或超越国际主流同类产品。至此，徵格半导体已然定义和树立起国内高性能 ADC 行业新标杆。

当今中国，数字化和智能化将成为国内领先企业应对未来挑战的必由之路，为此徵格半导体将持续加码在高性能模拟芯片的研发进程，在“高性能芯片国产替代”成为确定性趋势和国家构建产业链供应链稳定安全的今天，我们将以客户技术变革和产业升级为指引，满足客户高科技产品应用的设计多样化及复杂化需求，灵活匹配客户产品的技术更迭和保障供应链的安全可靠，为客户提供全方位全流程模拟芯片标准解决方案。

徵格半导体将进一步拓展和深耕国内高性能模拟芯片应用端，实现以客户为中心的高速度高质量增长。公司将以前瞻性战略思维及雄厚的研发能力为基础，遵循严苛品控标准和安全可靠的供应链管理体系，与企业用户携手打造共创、共享、共赢的模拟芯片行业新生态。

10.2 联系方式

地址：杭州市临平区科城街 180 号算力小镇 C 幢 8 层

地址：上海市普陀区丹巴路 98 弄 7 号龙裕财富中心 10 层

地址：苏州市高新区城际路 21 号 2 幢汇融广场 2110 室

网站：<https://www.zynalog.com>

电子邮箱：sales@zynalog.com