

1. 产品描述

LTP8051/LTP8052 是一系列低功耗、小封装、按钮式复位控制器。器件通过配置一个固定的时间延迟来触发系统所需的复位，并避免因短时按钮关闭或按键按压而造成的非预期复位。这种复位可以区分软件复位和硬件系统复位。

器件可以选择单按钮（PB1）输入或者双按钮（PB1 和 PB2）输入模式。在单按钮模式下，当 PB1 保持低电平经过一段延迟时间后（ t_{timer} ），复位信号会被置位并保持一段时间（ t_{pulse} ）后回到原状态。在双按钮模式下，当 PB1 和 PB2 同时保持低电平经过一段延迟时间后（ t_{timer} ），复位信号会被置位并保持一段时间（ t_{pulse} ）后回到原状态。

LTP8051/LTP8052 有多种芯片版本供用户选择。延迟时间（ t_{timer} ）可以从 0 s ~ 12.5 s 中进行选择，当用户选择 0 s 作为延迟时间时，复位信号会在接收到有效输入信号后立即置位；当用户选择非 0 s 作为延迟时间时，复位信号会在接收到有效输入信号后并经过固定延迟时间后置位。复位信号脉宽可以设置非固定值，80 ms 和 400 ms 三个档位。当用户选择非固定值作为复位信号脉宽时，复位信号会在失去有效输入信号后立即恢复原状态；当用户选择 80 ms 或者 400 ms 作为复位信号脉宽时，复位信号会在输入有效信号并经过固定时间后恢复原状态，而与输入信号的状态无关。器件的输出引脚可选择正（高电平有效）或者负（低电平有效）逻辑。器件的输出方式可以为开漏输出或者推挽输出。

LTP8051/LTP8052 工作电压为 1.6 V 到 6.5 V，工作温度为 -40℃ 到 125℃。器件采用 DFN1.45*1-6L 封装，有效减小布板面积和布板难度。

2. 特点与优势

- 工作电压范围：1.6 V ~ 6.5 V
- 单按钮输入（LTP8051）或双按钮输入模式（LTP8052）
- 低功耗：100 nA（typ.）
- 双态逻辑选择延迟时间：
 - 举例：0 s 或者 7 s
 - 其它延迟选项：0 s, 3.5 s, 3.75 s, 6.25 s, 7 s, 7.5 s, 12.5 s
- 复位信号脉宽：固定脉宽或非固定脉宽
 - 固定脉宽：80 ms 或者 400 ms
- 复位信号逻辑：高电平有效或者低电平有效
- 输出方式：开漏或者推挽
- 工作温度：-40 ~ 125 °C
- 1.45 mm * 1 mm DFN 封装

3. 典型应用

- 个人电脑/笔记本电脑
- 可携带仪器仪表
- 个人医疗产品
- 消费电子
- 游戏设备

4. 引脚定义（俯视图）

DFN1. 45×1-6L

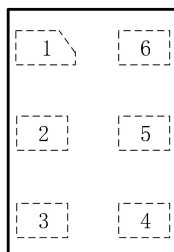


图 1 引脚定义

表 1 引脚说明

引脚名称	引脚编号		描述
	LTD8051	LTD8052	
RST / RST	1	1	复位信号输出引脚。当输入有效触发信号，并保持一段延迟时间后（ t_{timer} ），复位信号置位。
GND	2	2	接地
PB1	3	3	输入按钮 1。保持输入按钮 1 低电平（LTP8051）或者同时保持输入按钮 1 和 2 低电平（LTP8052）经过时间 t_{timer} 之后，复位信号置位。
VCC	4	4	电源供电。建议增加 0.1 μF 旁路电容。
TS	5	5	计时器选择引脚。通过连接 VCC 或者 GND 来选择延迟时间。通常情况下，TS 引脚会一直连接在 VCC 或者 GND，TS 引脚电压仅允许在器件下电，或者任一按钮处于高电平状态时切换。
PB2	NA	6	单按钮应用时接地。双按钮输入时，输入按钮 2。同时保持输入按钮 1 和 2 低电平（LTP8052）经过时间 t_{timer} 之后，复位信号置位。
TST	6	NA	正常工作时，需要接到 VCC 或者 GND

5. 订购信息

LTP805xyzXF6

x: 输入模式 y: 计时器和复位脉宽 z: 输出方式

表 2 LTP805xyz Mark Code

x	输入模式	y	延迟时间 (s)		复位脉宽 (ms)	y	延迟时间 (s)		复位脉宽 (ms)	z	输入高低电平模式	输出方式	输出复位逻辑
			TS=GND	TS=VCC			TS=GND	TS=VCC					
1	单按钮	A	7	12.5	非固定	M	3.5	6.25	80	0	固定模式	开漏	低电平
2	双按钮	B	7	0	非固定	N	3.5	0	80	1	固定模式	开漏	高电平
		C	7.5	12.5	非固定	O	3.75	6.25	80	2	固定模式	推挽	低电平
		D	7.5	0	非固定	P	3.75	0	80	3	固定模式	推挽	高电平
		E	3.5	6.25	非固定	Q	7	12.5	400	4	CMOS 电平	开漏	低电平
		F	3.5	0	非固定	R	7	0	400	5	CMOS 电平	开漏	高电平
		G	3.75	6.25	非固定	S	7.5	12.5	400	6	CMOS 电平	推挽	低电平
		H	3.75	0	非固定	T	7.5	0	400	7	CMOS 电平	推挽	高电平
		I	7	12.5	80	U	3.5	6.25	400				
		J	7	0	80	V	3.5	0	400				
		K	7.5	12.5	80	W	3.75	6.25	400				
		L	7.5	0	80	X	3.75	0	400				

表 3 LTP805xyz Mark Code 示例

Version	输入模式	延迟时间 (s)		复位脉宽 (ms)	输入高低电平模式	输出方式	输出复位逻辑
		TS=GND	TS=VCC				
LTP8051R4XF6	单按钮	7	0	400	CMOS 电平	开漏	低电平
LTP8052A0XF6	双按钮	7	12.5	非固定	固定电平	开漏	低电平
LTP8052R4XF6	双按钮	7	0	400	CMOS 电平	开漏	低电平
LTP8052J4XF6	双按钮	7	0	80	CMOS 电平	开漏	低电平

表 4 LTP8051/LTP8052 订购信息⁽¹⁾

Part Number	Package Type	Quantity	ECO Class	Mark Code
LTP8051R4XF6/R6	DFN1.45*1-6L	3 000	Green (RoHS & no Sb/Br)	51R4
LTP8051R4XF6/R10	DFN1.45*1-6L	5 000	Green (RoHS & no Sb/Br)	51R4
LTP8052A0XF6/R6	DFN1.45*1-6L	3 000	Green (RoHS & no Sb/Br)	52A0
LTP8052A0XF6/R10	DFN1.45*1-6L	5 000	Green (RoHS & no Sb/Br)	52A0
LTP8052R4XF6/R6	DFN1.45*1-6L	3 000	Green (RoHS & no Sb/Br)	52R4
LTP8052R4XF6/R10	DFN1.45*1-6L	5 000	Green (RoHS & no Sb/Br)	52R4
LTP8052J4XF6/R6	DFN1.45*1-6L	3 000	Green (RoHS & no Sb/Br)	52J4
LTP8052J4XF6/R10	DFN1.45*1-6L	5 000	Green (RoHS & no Sb/Br)	52J4

(1) 如需要表 2 组合中的其它版本，请与先积集成联系。

6. 性能

6.1. 极限值

参数	MIN	MAX	UNIT
$V_{CC}, V_{RST/\overline{RST}}, V_{PBX}$	-0.3	7	V
V_{TS}	-0.3	$V_{CC}+0.3$	V
$I_{RST/\overline{RST}}$	-20	20	mA
T_J	-40	150	°C
T_{STG}	-65	150	°C

6.2. ESD 等级

参数	Level	UNIT
Human body model (HBM), per ANSI/ESDA/JEDEC JS-001, all pins	±2000	V
Charged device model (CDM), per JEDEC specification JESD22-C101, all pins	±1000	V

6.3. 电性能

除另有特别说明，电性能中所有指标都在-40 到 125°C，1.6 V < V_{CC} < 6.5 V 下测得。典型值在室温， V_{CC} = 3.3 V 下测得。

参数	测试条件	Min	Typ	Max	Unit
V_{CC}	输入电压范围	-40 °C ≤ T_J ≤ 125 °C	1.6	6.5	V
I_{CC}	供电电流（待机）	V_{CC} = 3.3 V，固定电平模式	30		nA
		V_{CC} = 6.5 V，固定电平模式		200	
		V_{CC} = 3.3 V，CMOS 电平模式	30		
		V_{CC} = 6.5 V，CMOS 电平模式		300	
I_{CC}	供电电流（计时中）	LTP8051, PB1=0V, V_{CC} = 6.5 V	90	136	μA
		LTP8052, PB1=0, PB2=0, V_{CC} = 6.5 V	4.3	4.8	
V_{IH}	高电平输入电压	固定模式	0.85		V
		CMOS 电平	$0.7 * V_{CC}$		
V_{IL}	低电平输入电压	固定模式		0.35	V
		CMOS 电平		$0.3 * V_{CC}$	
R_{PB1}	PB1 内部上拉电阻	单按钮	79		kΩ
I_{PB}	输入电流	单按钮, PB1 = V_{CC}	-200	200	nA
		双按钮, PBx = 0 V	-50	50	
V_{OL}	低电平输出电压	V_{CC} = 4.5 V, I_{SINK} = 8 mA		0.4	V
		V_{CC} = 3.3 V, I_{SINK} = 5 mA		0.3	
		V_{CC} = 1.6 V, I_{SINK} = 3 mA		0.3	
I_{LKG}	开漏输出漏电流	$V_{RST} = 6.5 V$	-0.35	0.35	μA

6.4. 时序性能

除另有特别说明，所有指标都在-40 到 125°C，1.6 V < V_{CC} < 6.5 V 下测得。典型值在室温， V_{CC} = 3.3 V 下测得。

参数		测试条件	Min	Typ	Max	Unit
t _{TIMER}	计时器		-20		20	%
		LTP8051R4, LTP8052R4/J4, TS=GND	5.6	7	8.4	s
		LTP8051R4, LTP8052R4/J4, TS=VCC		630		us
		LTP8052A0, TS=GND	5.6	7	8.4	s
		LTP8052A0, TS=VCC	9	12.5	14.7	s
t _{nRST}	复位脉宽	LTP8052J4	60	80	94	ms
		LTP8051R4, LTP8052R4	320	400	480	ms
t _{DD}	输入延迟	t _{timer} = 0 s		630		μs
t _{SD}	启动延迟	V _{CC} 上电		720		μs

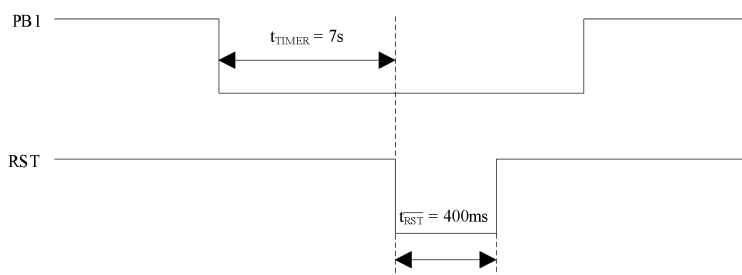


图 2 LTP8051R4 时序

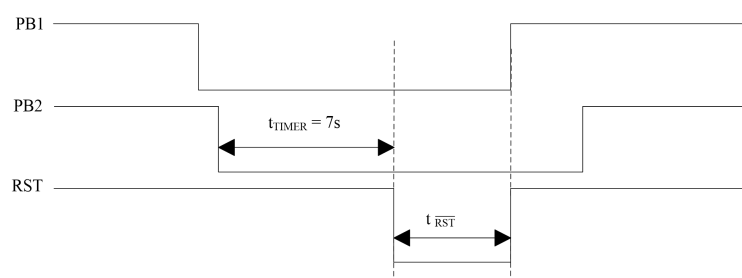


图 3 LTP8052A0 时序

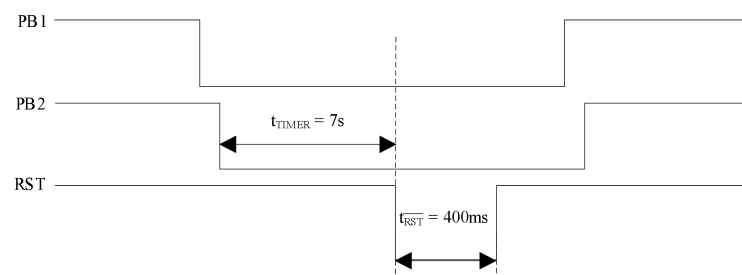


图 4 LTP8052R4 时序

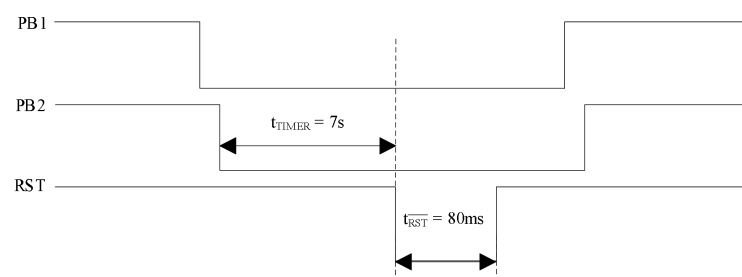


图 5 LTP8052J4 时序

6.5. 典型特性

除另有特别说明，所有指标都在 25℃， $V_{CC} = 3.3\text{ V}$ 下测得。

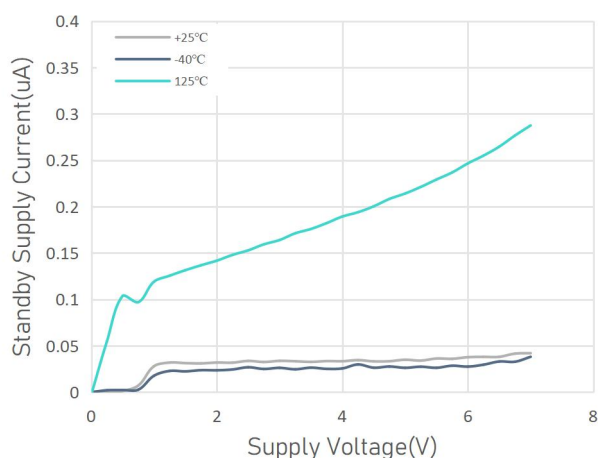


图 6 LTP8051R4 待机电流和电源电压

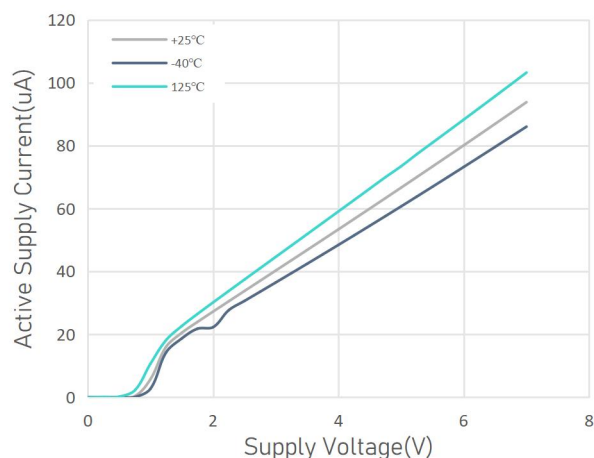


图 7 LTP8051R4 工作电流和电源电压

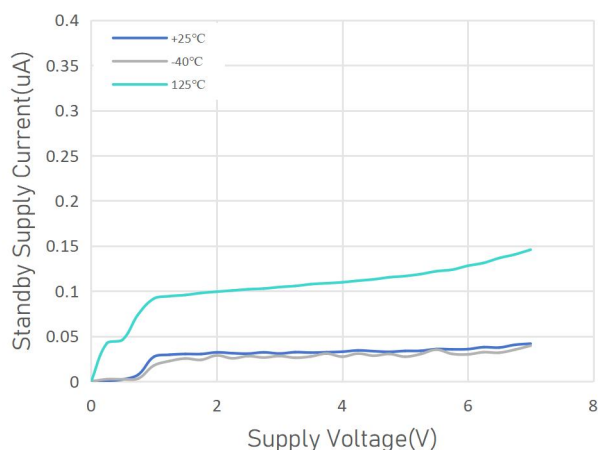


图 8 LTP8052A0/R4/J4 待机电流和电源电压

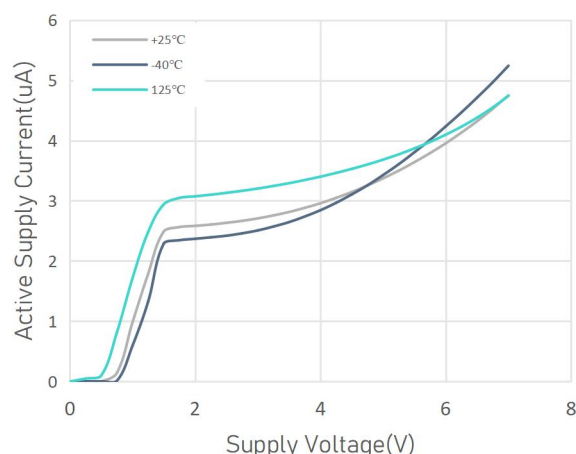


图 9 LTP8052A0/R4/J4 工作电流和电源电压

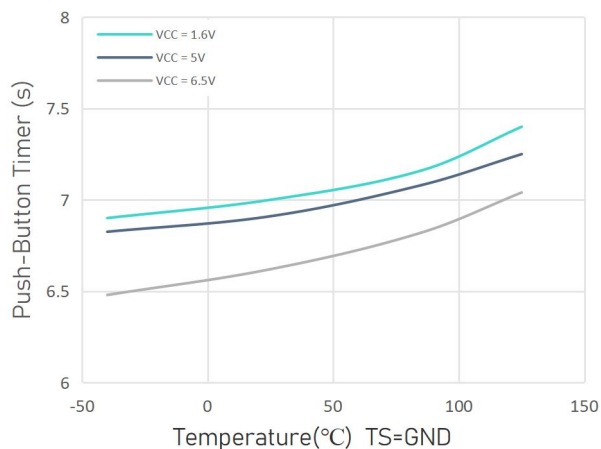


图 10 LTP8051R4/LTP8052R4 按钮延时和温度

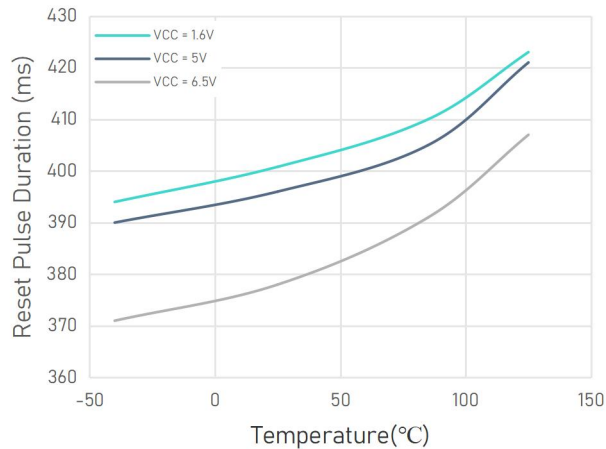


图 11 LTP8051R4/LTP8052R4 复位脉宽和温度

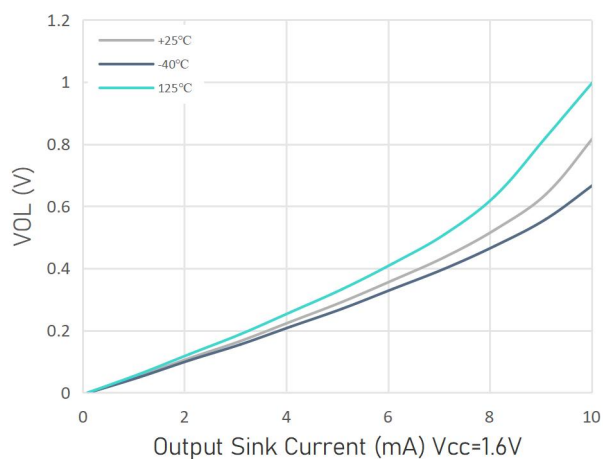


图 12 LTP8051/LTP8052 输出低电平和灌电流

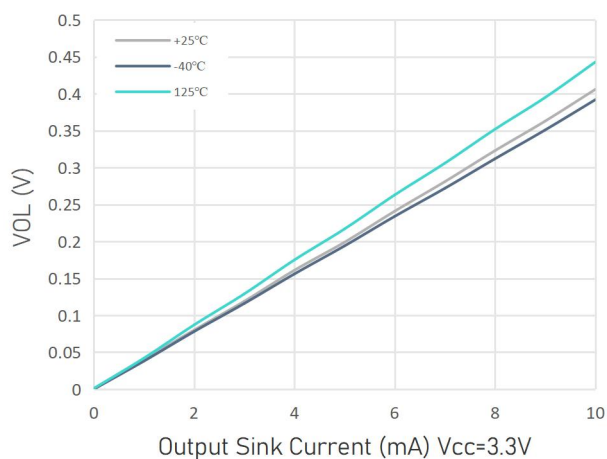


图 13 LTP8051/LTP8052 输出低电平和灌电流

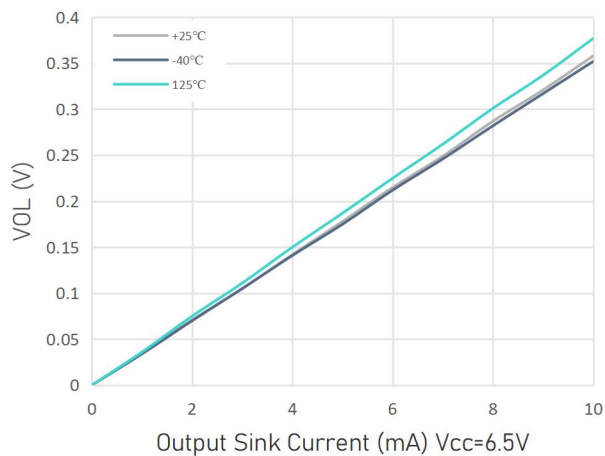


图 14 LTP8051/LTP8052 输出低电平和灌电流

7. 详细描述

7.1. 概述

LTP805X 系列是低功耗、小封装、具有可编程延迟的按钮控制器。器件可以配置一个较长的延迟时间来触发所预期的复位信号，由此来避免短时开关闭合或者非期望的按钮按压导致的非预期复位。表 5 给出了该系列的配置示例，更详细的信息请参考表 2。

LTP8051R4 监控一个输入（PB1）信号，当 PB1 在配置的延迟时间为低电平时，复位信号输出一个低电平有效的脉冲信号，复位低电平信号超过预置时间后恢复为高电平。

LTP8052A0 监控两个输入信号，当两个信号同时为低，并在配置的延迟时间保持低电平时，复位信号输出一个低电平有效的脉冲信号，复位低电平信号在有一个输入信号为高时恢复高电平。

LTP8052J4 和 LTP8052R4 同样监控两个输入信号，当两个信号同时为低，并在配置的延迟时间保持低电平时，复位信号输出一个低电平有效的脉冲信号，复位低电平信号超过预置时间后恢复为高电平。

LTP805X 系列都有一个 TS 管脚，通过 TS 管脚接 VCC 或接 GND，可以配置不同的按钮延迟时间。

表 5 LTP805X 器件配置示例

器件	通道数	输入管脚模式	输入高低电平模式	复位脉宽
LTP8051R4	1	内部上拉	CMOS 电平	固定脉宽 400ms
LTP8052A0	2	外部上拉	固定电平	由输入决定
LTP8052J4	2	外部上拉	CMOS 电平	固定脉宽 80ms
LTP8052R4	2	外部上拉	CMOS 电平	固定脉宽 400ms

7.2. 功能框图

单按钮 LTP8051 原理框图如图所示，双按钮 LTP8052 原理框图如图 15 所示。

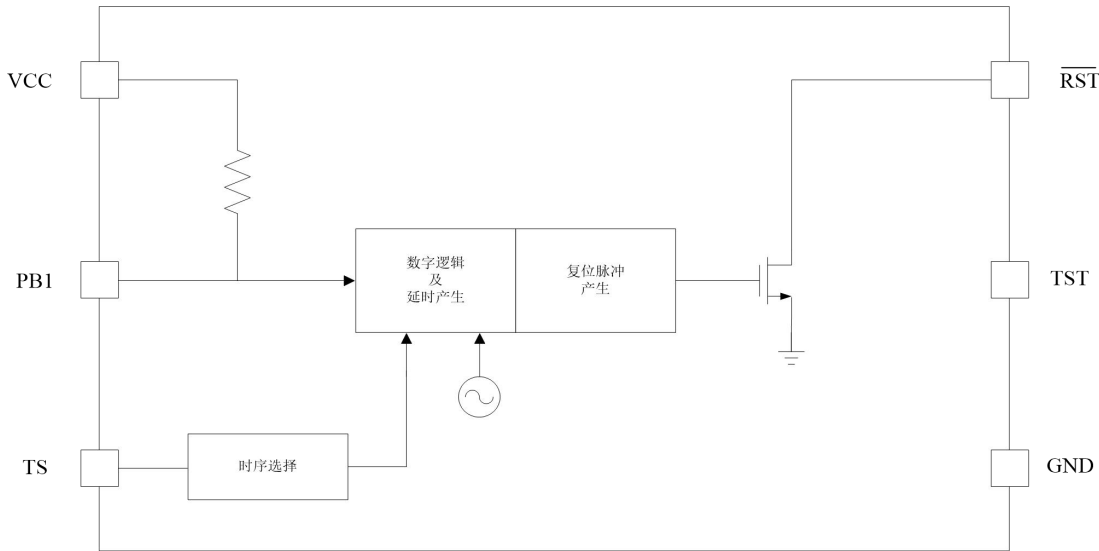


图 15 LTP8051 原理框图

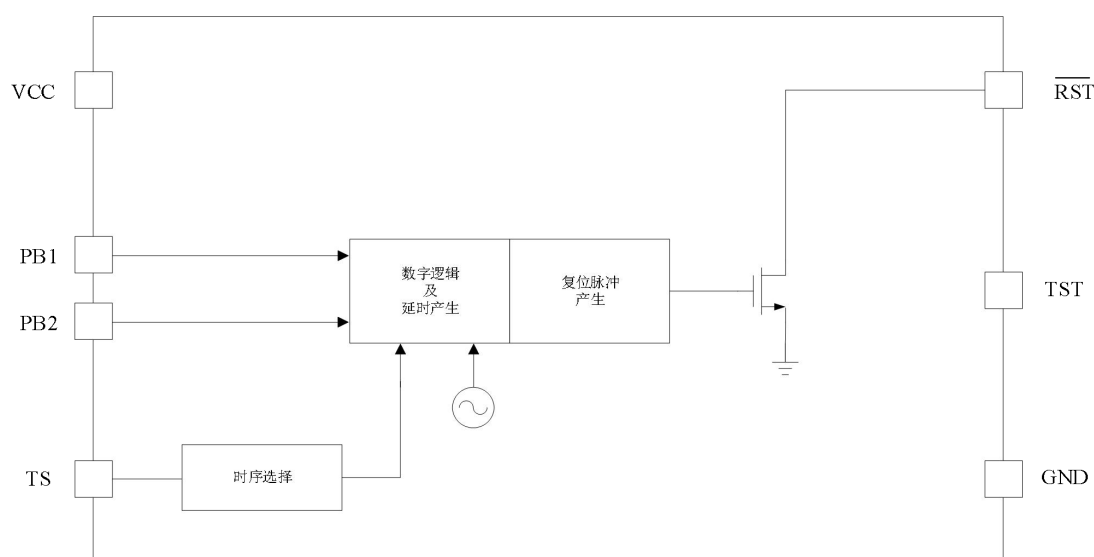


图 16 LTP8052 原理框图

7.3. 特性描述

Ts

LTP805X 系列通过 TS 端口连接 GND 或 VCC 不同电位提供两种不同的延迟时间，如表 6 所示。

表 6 设计要求和结果

器件	通道数	延迟时间, $t_{\text{TIMER}}(\text{S})$		复位脉宽 (ms)
		TS=VCC	TS=GND	
LTP8052A0	2	12.5	7	-
LTP8052J4	2	0	7	80
LTP8052R4	2	0	7	400
LTP8051R4	1	0	7	400

在器件正常工作时，不能改变 TS 管脚电位。在电源上电和任意管脚为高时要确定 TS 管脚电位。但是，如果需要通过更改 TS 电位来修改按钮延迟时间，必须在器件下电或按钮电位为高时更改 TS 电位设置，以免造成错误。

Inputs

LTP8051R4 只有一个输入 PB1。芯片内部输入脚有一个对电源的上拉电阻，电阻大小为 79KΩ。当输入为低并保持到配置的延迟时间时，在输出端产生一个固定脉冲宽度的复位信号。复位脉冲只在输入信号有效时产生一次。

LTP8052A0 有两个输入 PB1 和 PB2，输入高低电平阈值为固定模式， $V_{\text{IH}} \geq 0.85\text{V}$ 和 $V_{\text{IL}} \leq 0.3\text{V}$ 。当两个输入同时为低并保持时间满足按钮延迟时间时，器件输出低电平复位信号，如图 3 所示。低电平复位信号在有一个输入信号为高时同时变高。复位脉冲在输入信号有效时仅触发一次。当任意输入信号变高又变低，两个信号同时为低并保持时间满足按钮延迟时间时，复位脉冲信号会再次被触发。

LTP8052J4 和 LTP8052R4 两个输入 PB1 和 PB2，输入电平是 CMOS 电平， $V_{\text{IH}} \geq 0.7V_{\text{CC}}$ 和 $V_{\text{IL}} \leq 0.3V_{\text{CC}}$ 。当两个输入同时为低并保持时间满足按钮延迟时间时，器件输出低电平复位信号，维持固定时间后变高。如图 4 和图 5 所示。复位脉冲在输入信号有效时仅触发一次。当任意输入信号变高又变低，两个信号同时为低并保持时间满足按钮延迟时间时，复位脉冲信号会再次被触发。

Output

LTP805x 的输出有一个 RST 管脚，可配置为开漏输出或推挽输出。配置为开漏输出时，外部需要一个上拉电阻

使输出信号在高阻态时保持输出为高。通过将上拉电阻接到合适的电源轨，可以确保控制器连接到其它电源轨的器件。上拉电源轨最大电压是 **6.5V**。上拉电阻值选取需要考虑输出的带载能力和漏电流，保证输出的 V_{OL} 。

LTP8051R4 输入和输出的时序如图 2 所示。LTP8052A0 输入和输出的时序如图 3 所示。LTP8052R4 输入和输出的时序如图 4 所示。LTP8052J4 输入和输出的时序如图 5 所示。LTP8052R4 和 LTP8052J4 两个输入的关系如图 17 所示，在输出在低电平复位时，任一输入信号变高又变低，并在复位信号变高后同时为低并保持配置的延迟时间不会触发复位信号再次有效。只有在复位信号为高时，任一输入信号变高又变低，两输入信号同时为低并保持配置的延迟时间会触发复位信号再次有效。

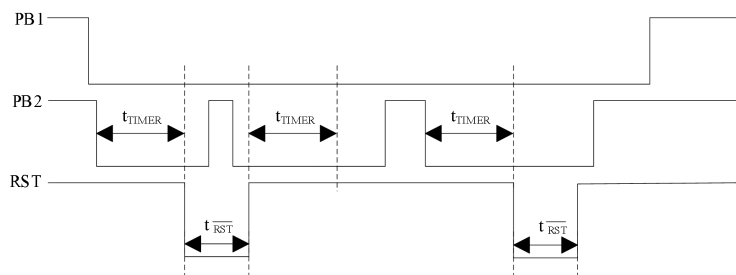


图 17 LTP8052J4/R4 RESET 时序

7.4. 器件功能模式

根据工作电压的不同，器件可能工作在 3 种模式下。

正常工作模式 ($V_{DD} > 1.6V$)：当 V_{DD} 电压大于 **1.6V** 并保持约 **700us**(t_{SD})，输出根据输入管脚状态进行相应的响应。

低电压模式 ($1.3V < V_{DD} < 1.6V$)：当 V_{DD} 电压大于 **1.3V** 但低于 **1.6V** 时，输出根据输入管脚状态进行相应的响应，但响应时间不能保证。

上电复位 $V_{DD} < 1.3V$ ：当 V_{DD} 电压小于 **1.3V** 时，输出应为高阻态，但不能保证在所有条件下保持高阻态。

8. 应用信息

8.1. 单输入固定的复位脉宽

当只需要一个输入引脚来确定逻辑引脚 ($nRST$) 的状态时，可以使用 LTP8051。例如，LTP8051 的输入引脚 PB1 可以用来监控开关动作。一旦检测到复位信号，当触发复位时，输出一个固定脉宽的复位信号。

图 18 显示了 LTP8051 的应用电路图。请将 TS 引脚连接到电源或地，以获得不同的复位时间延迟。表 7 列出了图 18 的设计要求及结果。

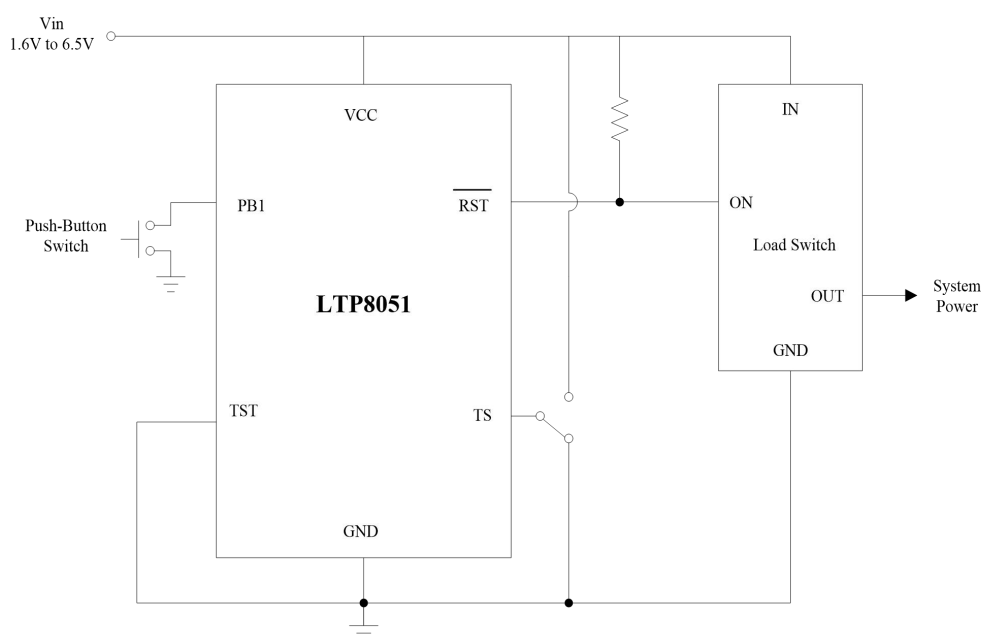


图 18 LTP8051 典型应用

表 7 设计要求和结果示例

设计要求	结果
单输入	PB1
输入至少 5s 无响应	7s
复位脉宽大于 240ms	400ms
ICC<5uA	4.8uA(MAX)

8.2. 双输入应用

当需要两个输入引脚来确定逻辑引脚（nRST）的状态时，可以使用 LTP8052A0，LTP8052J4 和 LTP8052R4。LTP8052A0 复位信号的有效时间取决于输入信号，当有任一输入信号变为高时，复位信号结束变为高电平。LTP8052J4 和 LTP8052R4 复位信号的有效时间为一固定值。

例如，LTP8051 的输入引脚 PB1 可以用来监控开关动作。一旦检测到复位信号，当触发复位时，输出一个固定脉宽的复位信号。

图 19 是 LTP8052 的典型应用电路图。表 8 列出了图 19 的设计要求及结果。

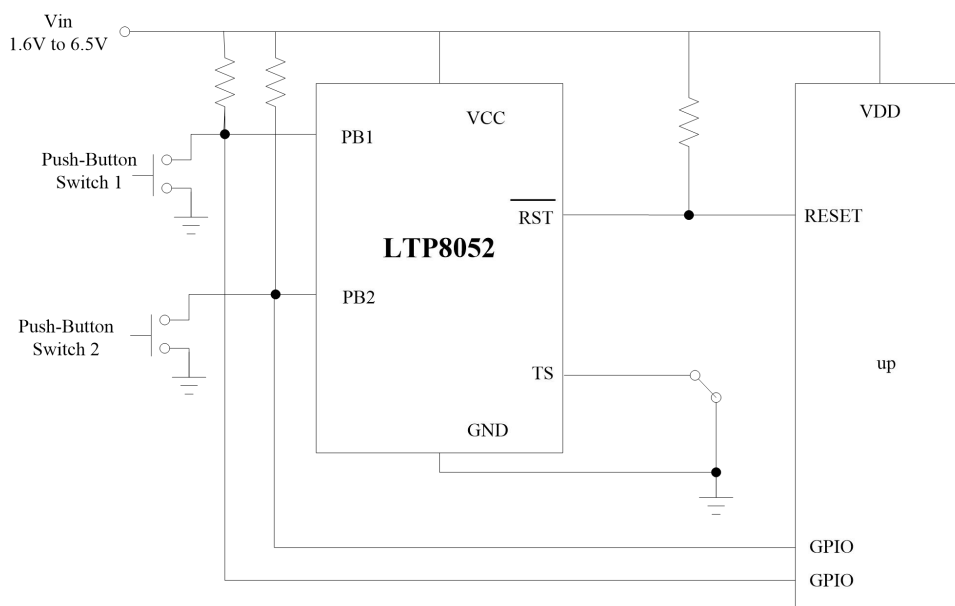


图 19 LTP8052 典型应用

表 8 设计要求和结果示例

设计要求	结果	
	LTP8052A0	LTP8052J4/LTP8052R4
双输入	PB1 和 PB2	PB1 和 PB2
输入至少 5s 无响应	6s (MIN)	6s (MIN)
复位脉宽大于 60ms	由输入决定	64ms (MIN)
复位信号在至少一个输入信号变高时结束	是	固定脉宽

8.3. 锁存复位信号

在某些应用时，需要锁存复位信号直到检测到下一次低电平信号。为了达到这个目的，需要一个 D 触发器，D 触发器的输出（Q）被用作复位信号。

图 20 是锁存复位的典型应用电路图。表 7 列出了图 20 的设计要求及结果。

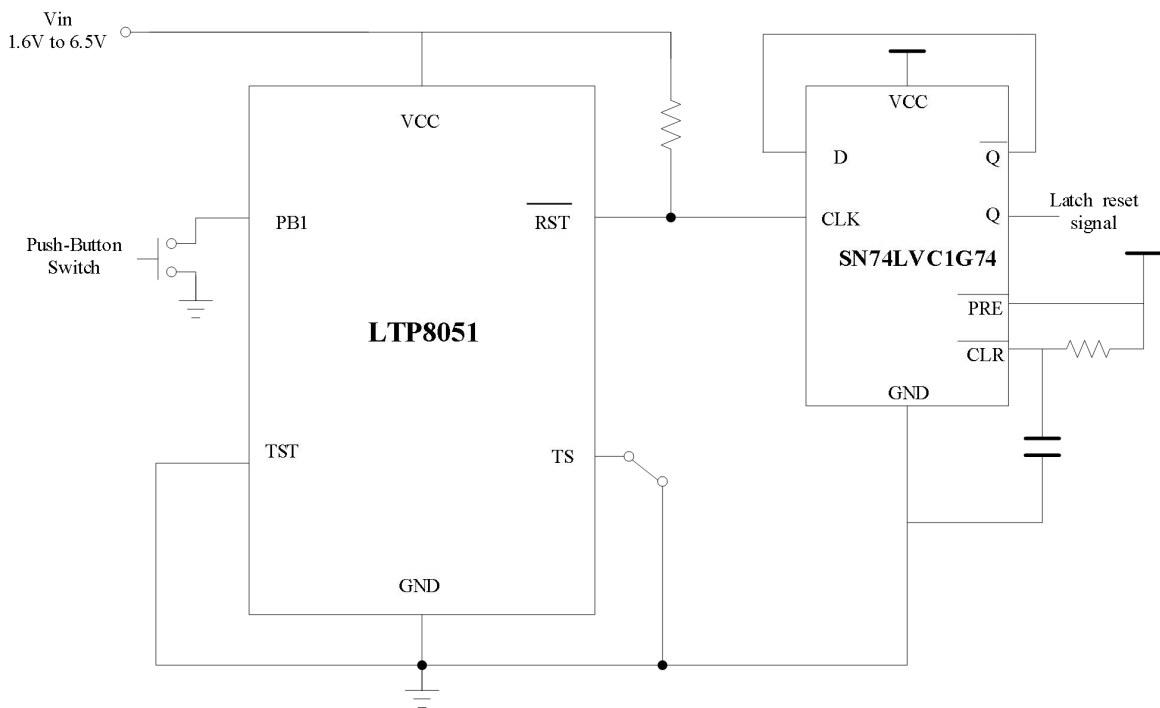


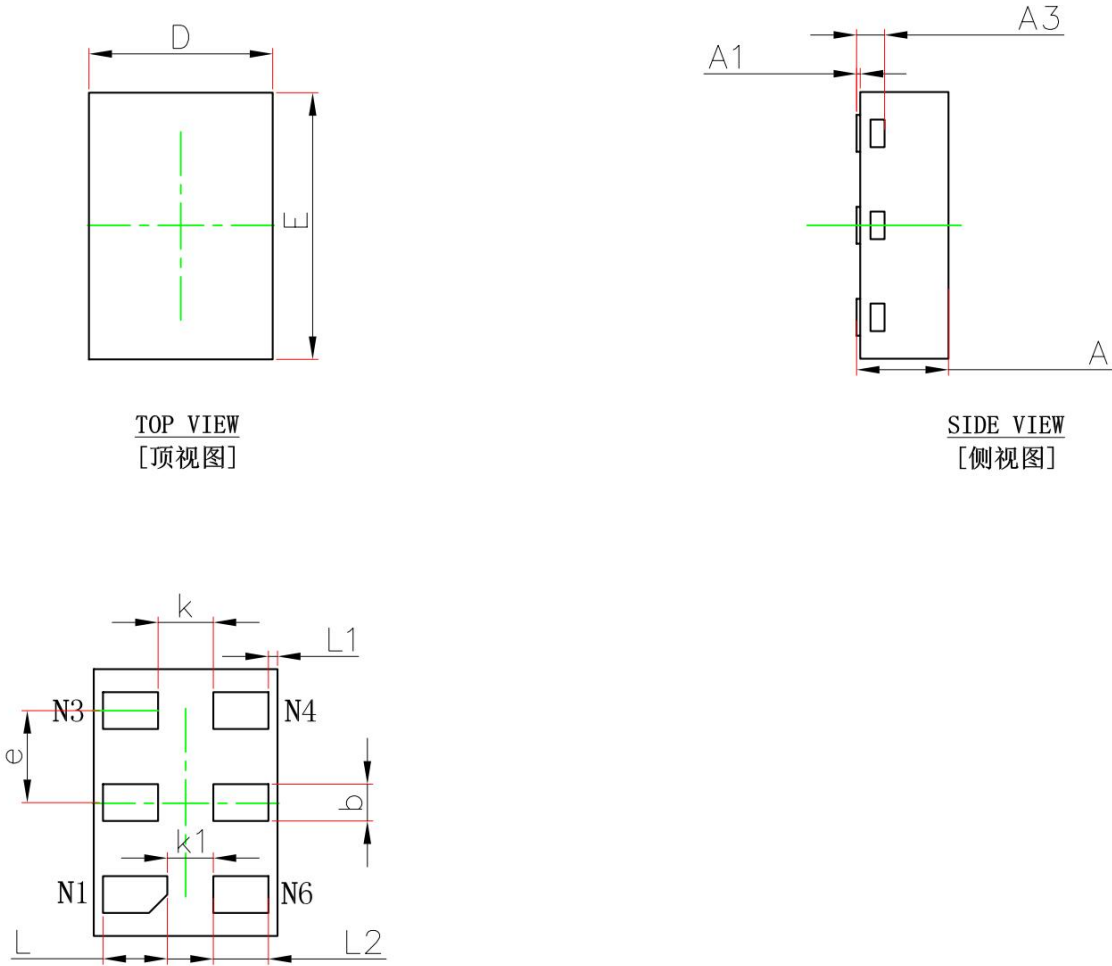
图 20 锁存复位应用

表 9 设计要求和结果示例

设计要求	结果
单输入	PB1
锁存输出	Q
至少 5s 不响应输入信号	6s (MIN)
复位脉宽大于 240ms	320ms(MIN)
ICC<20uA	14μA(MAX)

9. 封装信息

DFNWB1.45X1-6L-G



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	0.450	0.550	0.018	0.022
A1	0.000	0.050	0.000	0.002
A3	0.152REF.		0.006 REF.	
b	0.150	0.250	0.006	0.010
D	0.900	1.100	0.035	0.043
E	1.350	1.550	0.053	0.061
e	0.500 BSC.		0.020 BSC.	
k	0.300 REF.		0.012 REF.	
k1	0.250 REF.		0.010 REF.	
L	0.300	0.400	0.012	0.016
L1	0.050REF		0.002REF	
L2	0.250	0.350	0.010	0.014