



Shaoxing Yuli Semiconductor CO., LTD

绍兴宇力半导体有限公司



U6310(U6311) 数据手册

V 1.3

版权归绍兴宇力半导体有限公司

集成70V 6N 三相栅极驱动和 5V+12V LDO 控制芯片

■ 产品描述

U6310/U6311是一款耐压为70V的集成三相全桥栅极驱动器，适合于12V，24V和36V的三相电机应用中高速功率 MOSFET 和IGBT 的栅极驱动，同时也集成了12V LDO控制电路和MCU的供电 5.0V LDO，简化了整个供电系统。U6311内置比较电路，可用于电流过流检测，简化外围应用电路。

U6310/U6311内置低侧电源和高侧电源欠压(UVLO)保护功能，防止功率管在过低的电压下工作，提高效率。

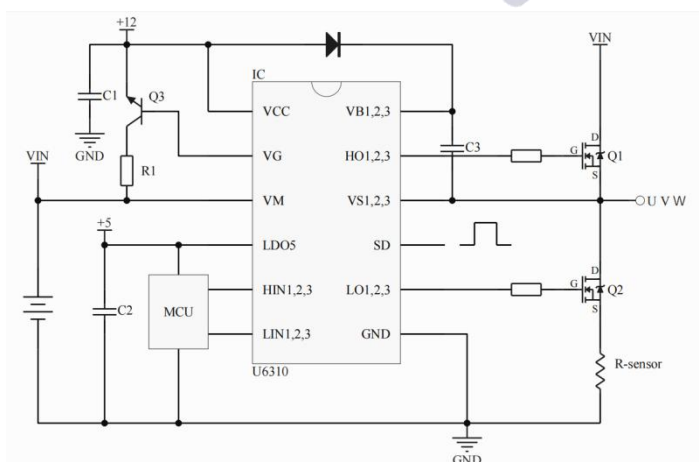
U6310/U6311输入脚兼容3.3-5.0V输入逻辑，集成防穿通死区时间为 200ns，驱动能力为 +1.5A/- 1.8A。

U6310/U6311集成共模噪声消除技术使得高边驱动器在高 dv/dt 噪声环境能稳定工作，并且使芯片具有宽范的负瞬态电压忍受能力。

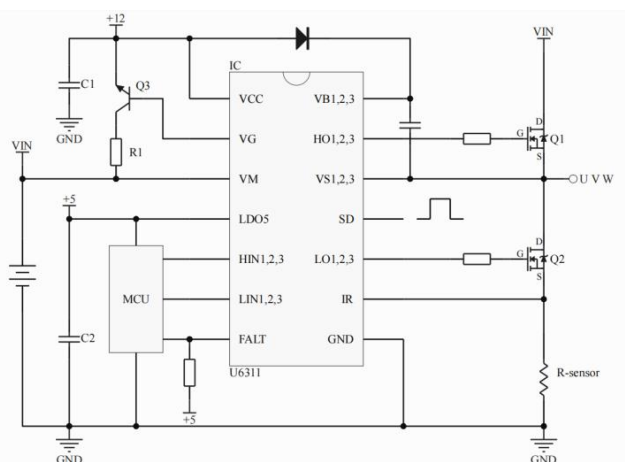
■ 典型应用

- BLDC驱动
- 电动工具
- 小家电

■ 简易应用原理图



U6310



U6311

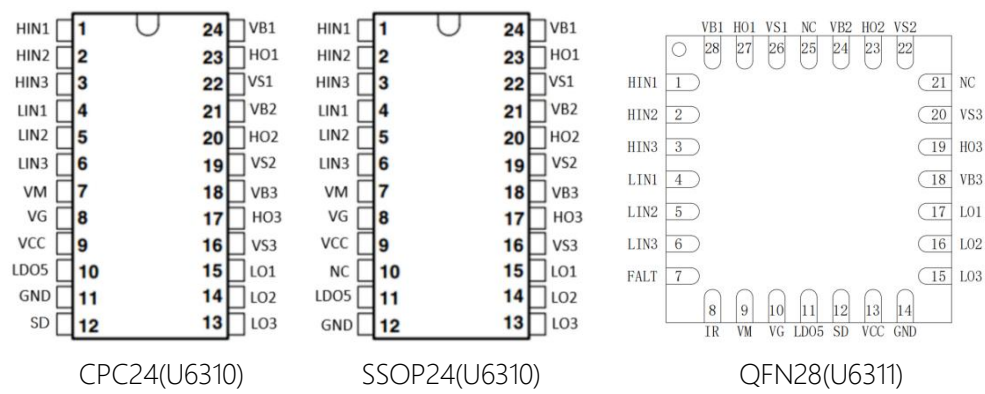
注：1、在12V应用下，VM和VCC可以之间短接，Q3和R1可以不需要；

2、在24V或36V应用下，可以调整R1阻值优化散热。

■ 主要特点

- 悬浮绝对电压: 70V
- VM 电压范围: 5.0-70.0V
- U6311 集成比较器 (基准 200mV)
- 兼容 3.3/5V 输入逻辑
- 驱动电流: +1.5A/- 1.8A(typ.)
- 死区时间: 200ns (typ.)
- 集成 VCC 和 VBS 欠压保护
- 集成 12V 控制电路
- 集成 5.0V LDO
- 5V LDO 集成输出短路保护
- 过流检测 (U6311)
- 负瞬态电压承受能力
- 集成共模噪音消除电路
- CPC24、SSOP24、QFN28 封装

管脚定义



管脚功能描述

CPC24	SSOP24	QFN28	名称	I/O	描述
1	1	1	HIN1	I	相1高侧输入脚
2	2	2	HIN2	I	相2高侧输入脚
3	3	3	HIN3	I	相3高侧输入脚
4	4	4	LIN1	I	相1低侧输入脚
5	5	5	LIN2	I	相2低侧输入脚
6	6	6	LIN3	I	相3低侧输入脚
/	/	7	FALT	O	比较器输出
/	/	8	IR	I	比较器反相端
7	7	9	VM	P	电源供电输入脚
8	8	10	VG	O	输出12V基准电压
9	9	13	VCC	I	低侧供电和芯片电源脚，连接外置NPN
10	11	11	LDO5	O	5V LDO输出脚
11	12	14	GND	P	地
/	10	21, 25	NC	/	建议悬空
12	/	12	SD	I	默认输出，可悬空
13	13	15	LO3	O	相3低侧输出脚
14	14	16	LO2	O	相2低侧输出脚
15	15	17	LO1	O	相1低侧输出脚
16	16	20	VS3	P	相3高侧浮动地
17	17	19	HO3	O	相3高侧输出脚
18	18	18	VB3	P	相3高侧浮动电源
19	19	22	VS2	P	相2高侧浮动地
20	20	23	HO2	O	相2高侧输出脚
21	21	24	VB2	P	相2高侧浮动电源
22	22	26	VS1	P	相1高侧浮动地
23	23	27	HO1	O	相1高侧输出脚
24	24	28	VB1	P	相1高侧浮动电源

注：请注意VB3、HO3、VS3的脚位顺序。

■ 订货信息

型号	封装	数量	工作温度
U6310	CPC24	6000颗/盘	-40~125℃
U6310	SSOP24	4000颗/盘	-40~125℃
U6311	QFN28	4000颗/盘	-40~125℃

■ 极限参数 (TA=25℃)

参数	符号	最小	最大	单位
VM电源电压	VM	-0.3	70	V
高侧浮动电源电压	VB1,VB2,VB3,	-0.3	70	
高侧浮动地电压	VS1,VS2,VS3	VB-20	VB+0.3	
高侧输出电压	VHO1,VHO2,VHO3	VS-0.3	VB+0.3	
低侧电源电压	VCC	-0.3	20	
低侧输出电压	VLO1,VLO2,VLO3	-0.3	VCC+0.3	
逻辑输入电压	HIN1,HIN2,HIN3,LIN1,LIN2,LIN3	-0.3	6.5	
使能、逻辑输入电压	SD、HIN1,HIN2,HIN3,LIN1,LIN2,LIN3	-0.3	6.5	
比较器电压	FALT、IR	-0.3	6.5	
可允许摆动电压摆率	dVs/dt	—	50	V/ns
工作温度	TJ	-40	150	℃
工作环境温度	TA	-40	125	
存储温度	Tstg	-65	150	
热阻	θJA	—	160	℃/W

■ 推荐工作条件 (TA=25℃)

参数	符号	最小	典型值	最大	单位
VM 电源电压	VM	-0.3	35	—	V
高侧浮动电源电压	VB1,VB2,VB3,	-0.3	—	60	
高侧浮动地电压	VS1,VS2,VS3	VB-15	—	VB+ 0.3	
高侧输出电压	VHO1,VHO2,VHO3	VS-0.3	—	VB+ 0.3	
低侧电源电压	VCC	5	12.0	—	
低侧输出电压	VLO1,VLO2,VLO3	-0.3	12.0	—	
使能、逻辑输入电压	HIN1,HIN2,HIN3,LIN1,LIN2,LIN3	-0.3	5.0	—	
比较器电压	FALT、IR	-0.3	5.0	—	
使能输入电压	SD	-0.3	5.0	—	
工作环境温度	TA	-40	—	125	℃

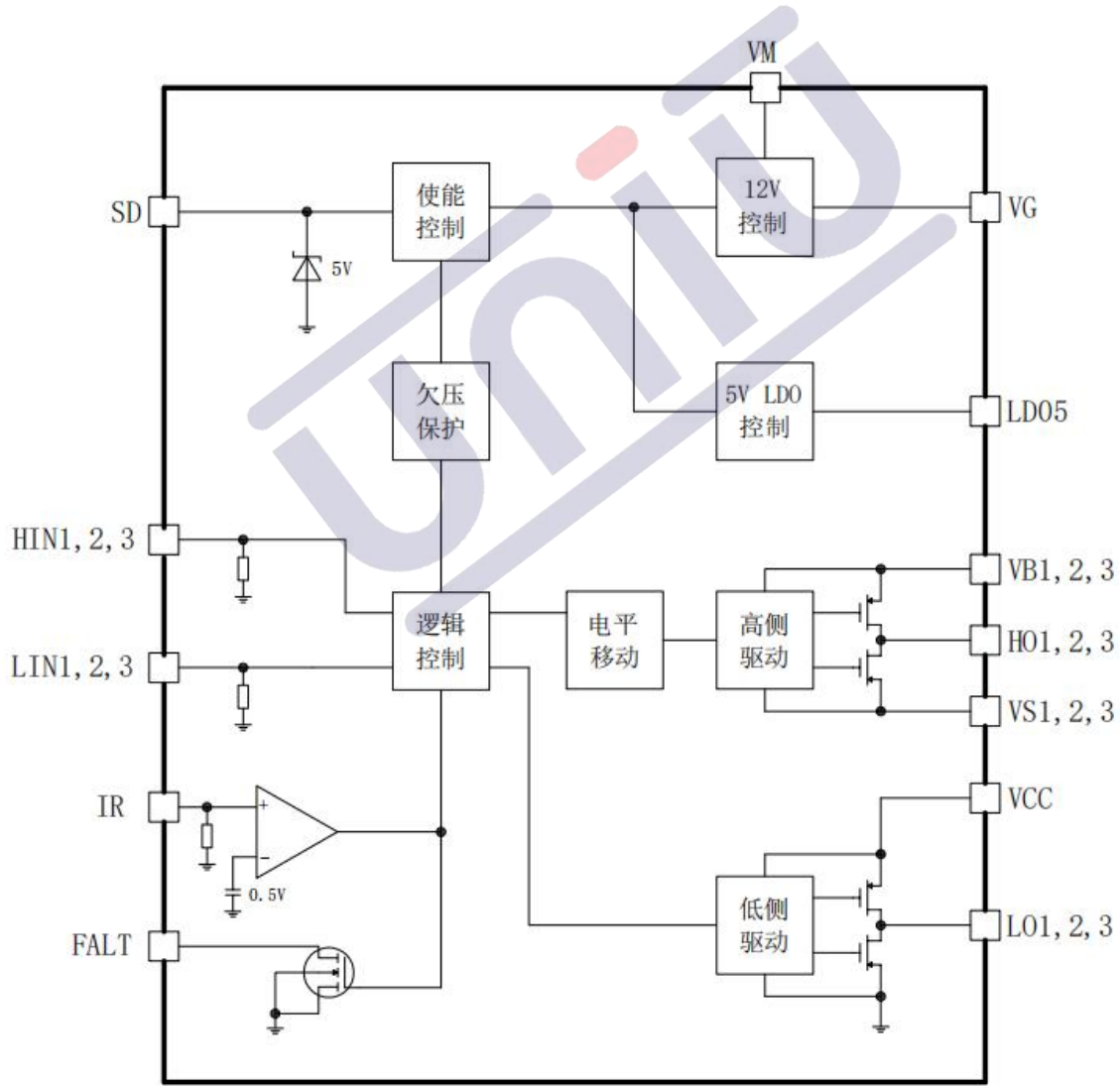
■ 电气特性 (VM =24.0V, CL=1000pF, TA=25 °C)

参数		测试条件	最小值	典型值	最大值	单位
工作电流						
VM 静态电流	I_{VM_OFF}	HIN, LIN 悬空	—	200	—	uA
	I_{VM_ON}	HIN, LIN 为 "1"	—	230	—	uA
	I_{BS}	VBS = 12V; HIN=0V or 5V	—	90	—	uA
漏电电流	I_{LK}	VB=VS =60V	—	0.1	—	uA
PWM 逻辑输入特性						
逻辑高电位	V_{INH}	—	2.0	—	—	V
逻辑低电位	V_{INL}	—	0	—	0.8	V
下拉电阻	R_{PD}	—	—	140	—	kΩ
SD输入特性						
高电位	V_{INH}	—	2.0	—	—	V
低电位	V_{INL}	—	0	—	0.8	V
比较器参数						
比较器电压	V_{IR}	—	—	200	—	mV
保护特性						
VBS UVLO 上升保护阈值	V_{BSUV_R}	—	—	4.30	—	V
VBS UVLO 下降保护阈值	V_{BSUV_F}	—	—	3.90	—	V
VBS UVLO 迟滞	V_{BSUV_H}	—	—	400	—	mV
VCC UVLO 上升保护阈值	V_{CCUV_R}	—	—	4.9	—	V
VCC UVLO 下降保护阈值	V_{CCUV_F}	—	—	4.7	—	V
VCC UVLO 迟滞	V_{CCUV_H}	—	—	200	—	mV
输出驱动能力						
低侧/高侧 上管输出电压	V_{OHL}	IO=20mA	—	90	—	mV
低侧/高侧 下管输出电压	V_{OLL}	IO=20mA	—	35	—	mV
低侧/高侧 上管输出峰值电流	I_{OHL}	VO=0, VIN=5V	—	1.5	—	A
低侧/高侧 下管吸收峰值电流	I_{OLL}	VO=15V, VIN=0V	—	1.8	—	A
HIN信号正常传输到HO时可 允许 负VS电压	V_{SN}	VBS=12V	—	-10.0	—	V
LDO 输出特性						
栅极输出电压	V_G	—	—	13.0	—	V
VCC输出电压	VCC	VM=24V, 外置 NPN 8050	—	12.0	—	V
5V LDO输出电压	V_{LDO5}	—	—	5.0	—	V
5V LDO输出电流	I_{LDO5}	—	—	50	—	mA

■ 动态电特性 (VM=24.0V, CL=1000pF, TA=25 °C)

参数	符号	最小值	典型值	最大值	单位
上管开通延时	T_{ONH}	—	280	—	ns
上管关断延时	T_{OFFH}	—	80	—	ns
下管开通延时	T_{ONL}	—	280	—	ns
下管关断延时	T_{OFFL}	—	80	—	ns
死区时间	DT	—	200	—	ns
延时匹配时间	MT	—	10	—	ns
开通上升时间	T_R	—	25	—	ns
关断下降时间	T_F	—	20	—	ns

■ 框图



■ 功能描述

● 低边电源VCC 和欠压锁定 (UVLO)

VCC 为低边电路电源供应端，能为输入逻辑电路和低边输出功率级工作提供所需的驱动能量。内置的欠压锁定电路能保证芯片工作在足够高的电源电压范围，进而防止由于低驱动电压所产生的热耗散对 MOSFET/IGBT 造成损害。如图1所示，当VCC上升并超过阈值电压 $VCC_R = 4.9V$ 后，低边控制电路解锁 并开始工作，LO开始输出；反之，VCC下降并低于阈值电压 $VCC_F = 4.7 V$ 后，低边电路锁定，芯片停止工作,LO停止输出。VCC工作电压范围建议为5.0V-15.0V。

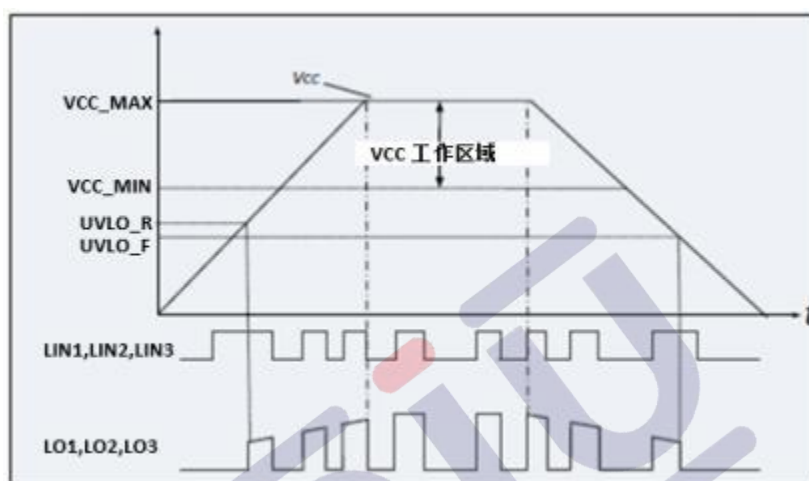


图1 VCC supply UVLO operating area

● 高边电源VBS (VB1-VS1, VB2-VS2, VB3-VS3) 和欠压锁定 (UVLO)

VBS电源为高边电路供电电源，其中VBS1(VB1-VS1), VBS2(VB2-VS2)和 VBS3(VB3-VS3) 分别对应相 1，相 2和相3高边驱动电源。由浮动电源VBS供电的整体高边电路以地GND为参考点，并跟随外部功率管 MOSFET/IGBT的源/发射极电压，在地线和母线电压之间摆动。由于高边电路具有低静态电流消耗，因此整个高边电路可以由与VCC连接的自举电路技术供电，并且只需一个较小的电容就能维持驱动功率管所需电压。如图2所示，高边电源VBS的欠压锁定类似于低边VCC电源，VBS工作电压范围建议在5.0V-15.0V。

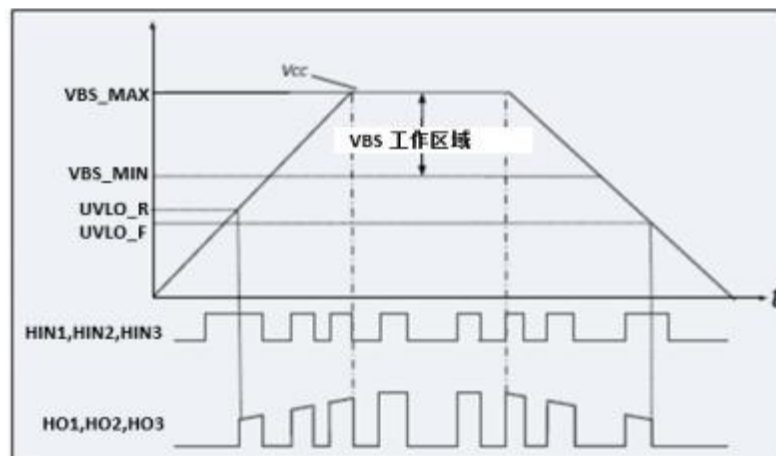


图2 VBS supply UVLO operating area

- 低边和高边逻辑输入控制: HIN&LIN (HIN1,2,3/LIN1,2,3)

为了更好兼容各类控制器，该芯片特别地将6个输入施密特反相器的阈值调整到最低可以兼容3.3V的LSTTL 和CMOS 逻辑电平。内置施密特反相器和先进脉冲滤波器更加有效地屏蔽非正常的输入短脉冲信号，大幅提升系统的对干扰免疫力和可靠性。每个逻辑输入端在芯片内部都预置140K Ω 的下拉电阻，保证在焊接（虚焊）和输入非有效连接等异常情况下能提供关断功率管控制讯号。输入脉冲宽度尽量不低于300ns，以保证正确的输入和输出关系。

- 功率管直通保护 (SHOOT-THROUGH PREVENTION)

芯片内部配备了专门用于防止功率管直通的保护电路，能有效地防止高边和低边输入讯号受到共模干扰时造成的功率管损害。图3展示了直通保护电路如何保护功率管的过程。功率管直通意味着同一个半桥中的高边栅极驱动器输出HO和低边栅极驱动器输出LO同时为“高”，这时会有非常大的有害电流同时流过上下边功率管，并伴有较大的功率损耗产生，严重时甚至会直接损坏功率管。如图3所示，当同一相的低边输入LIN和高边输入HIN同时为“高”时，内部保护电路将驱动器输出HO和LO拉至“低”，有效关断功率管。当其中一个输入信号变为“低”时，驱动器输出需要经过一个死区时间的延时才能输出“高”。该措施避免了有害短输入脉冲造成的功率管开关过度状态，有效地减小损耗，降低功率管损坏的风险。

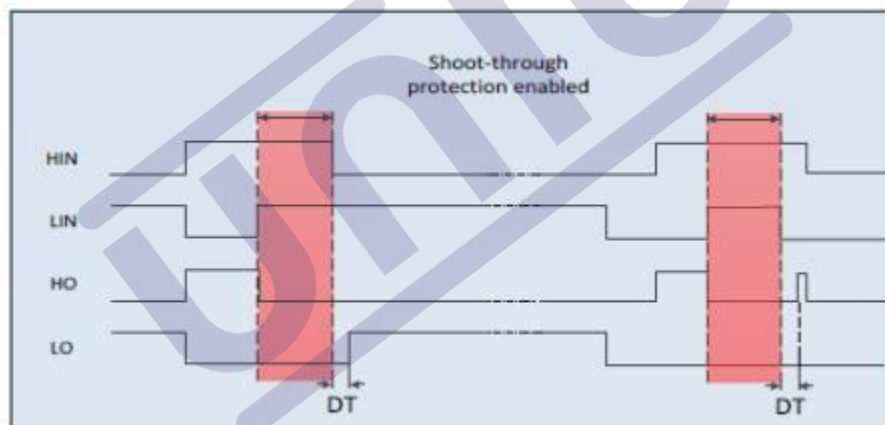


图3 Shoot-through prevention

- 死区时间 (DEAD TIME)

芯片内部设置了固定的死区时间保护电路。在死区时间内，高边和低边驱动器输出均被设定为“低”。所设定的死区时间必须在确保一个功率管有效关断之后，再开启另外一个功率管，这样防止产生上下管直通现象。如果由逻辑输入设定的外部死区时间小于内部最小死区时间，则驱动器输出的死区时间为芯片内部设定的死区时间；一旦由逻辑输入设定的外部死区时间大于芯片内部设定死区时间，则以逻辑输入设定的外部死区时间为驱动器输出死区时间。图4描述了死区时间、输入信号和驱动器输出信号的时序关系。

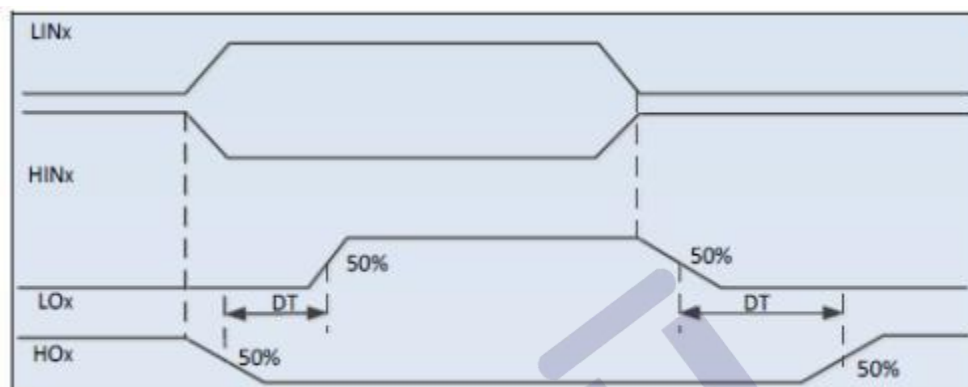
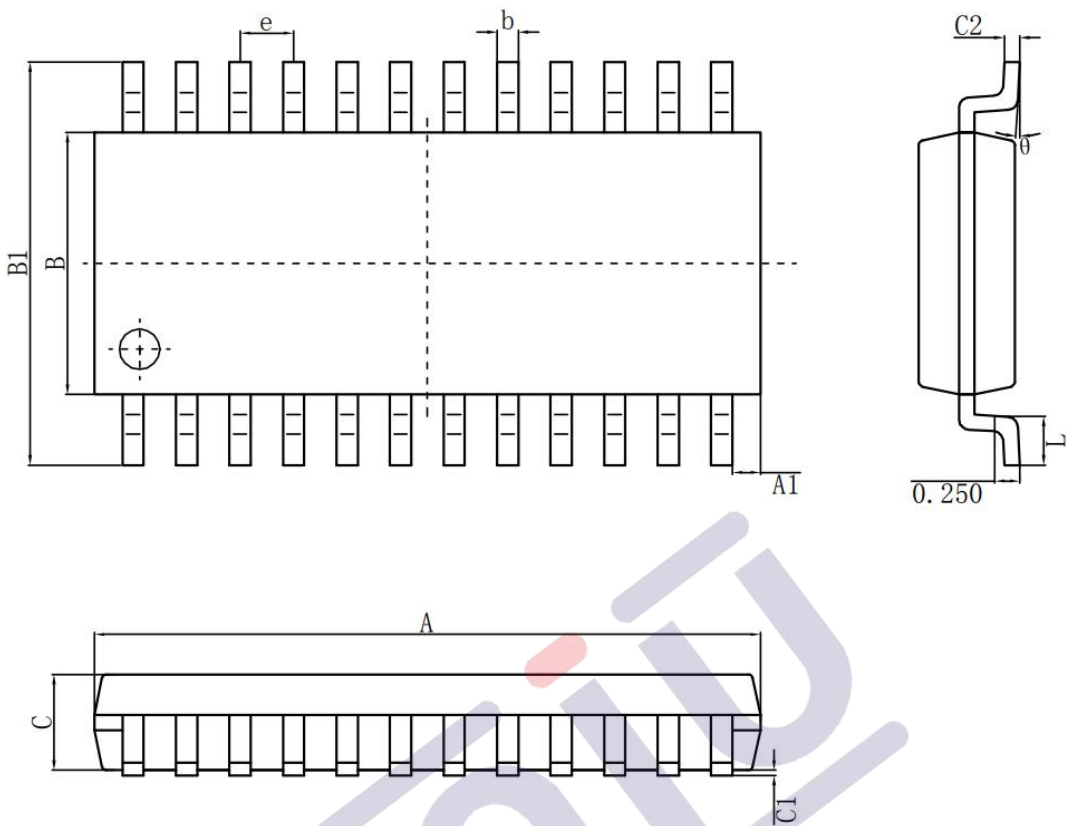


图4 Dead time protection

■ 封装信息

CPC24/SSOP24



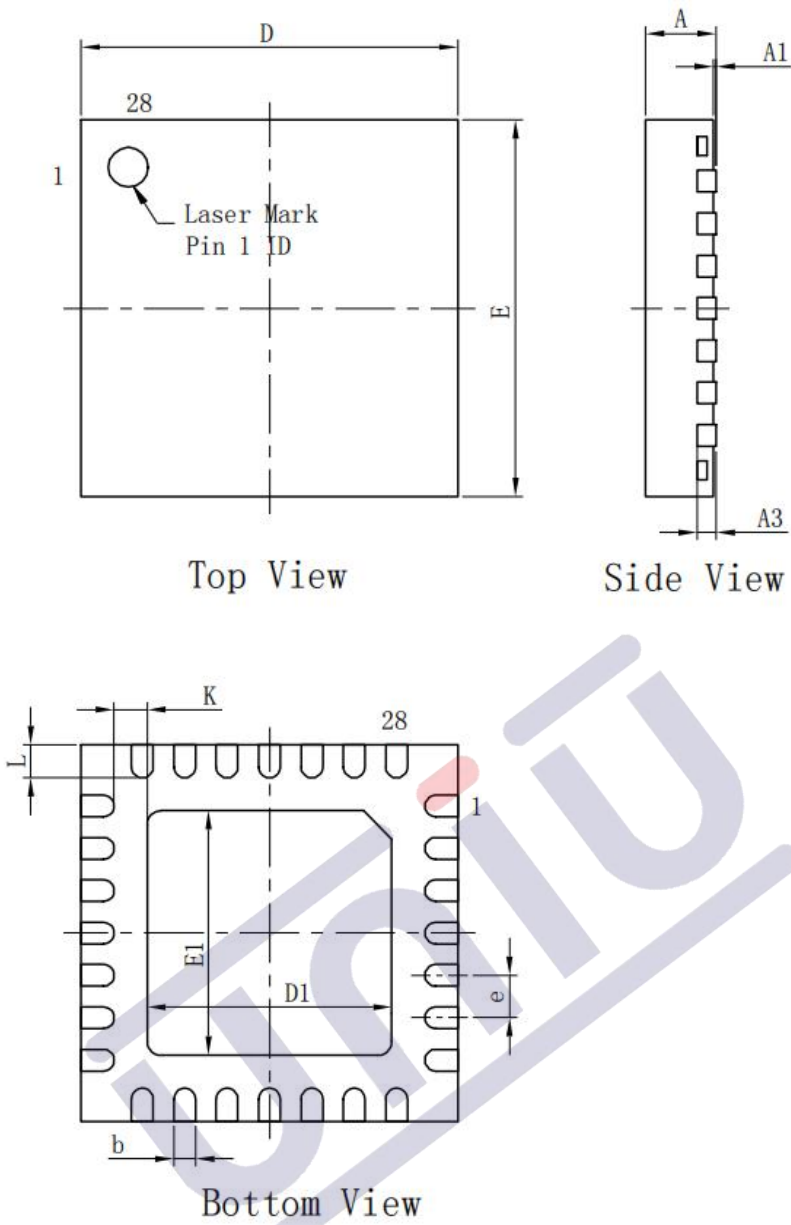
CPC24

标注	尺寸	最小(mm)	最大(mm)	标注	尺寸	最小(mm)	最大(mm)
A		6.50	6.70	C		0.85	1.05
A1		0.23	0.33	C1		0.00	0.15
e		0.530(BSC)		C2		0.15	0.18
B		2.50	2.70	L		0.40	0.60
B1		3.85	4.15	θ		0°	8°
b		0.16	0.26				

SSOP24

标注	尺寸	最小(mm)	最大(mm)	标注	尺寸	最小(mm)	最大(mm)
A		8.55	8.75	C		1.40	1.50
A1		0.19	1.21	C1		0.25	0.35
e		0.635(BSC)		C2		0.20	0.24
B		3.80	4.00	L		0.50	0.80
B1		5.80	6.20	θ		0°	8°
b		0.23	0.31				

QFN28



QFN28

尺寸 标注	最小(mm)	典型(mm)	最大(mm)	尺寸 标注	最小(mm)	典型(mm)	最大(mm)
A	0.70	0.75	0.80	D1	2.50	2.60	2.70
A1	0.00	—	0.05	E1	2.50	2.60	2.70
A3	0.203REF			e	0.45TYP		
b	0.18	0.23	0.28	K	0.20	—	—
D	3.90	4.00	4.10	L	0.30	0.35	0.40
E	3.90	4.00	4.10				

1、版本记录

日期	版本号.	描述
2020/10/19	1.0	优化电路
2023/02/01	1.1	增加SSOP24封装
2021/05/16	1.2	合并U6310/U6311规格书
2025/04/25	1.3	优化欠压参数

2、联系我们

绍兴宇力半导体有限公司

总部地址：绍兴市越城区斗门街道袍渚路25号中节能科创园45幢4/5楼

电话：0575-85087896（研发部）

传真：0575-88125157

E-mail:htw@uni-semic.com

无锡地址：江苏省无锡市锡山区先锋中路6号中国电子（无锡）数字芯城1#综合楼503室

电话:0510-85297939

E-mail:zh@uni-semic.com

深圳地址：深圳市宝安区西乡街道南昌社区宝源路泳辉国际商务大厦410

电话：0755-84510976

E-mail:htw@uni-semic.com

重要注意事项:

- 1、绍兴宇力半导体有限公司，简称“宇力”，宇力保留说明书、应用指导书等的更改权，不另行通知。客户在采购时应获取我司最新版本资料，并验证相关信息是否最新和完整。产品使用前请仔细阅读本说明书、应用指导书等相关资料和其中的注意事项。
- 2、本产品属于消费类电子产品，宇力对宇力产品的任何特定用途的适用性不做任何保证。产品也不得应用在被任何适用法律或法规禁止制造、使用或销售的任何设备或系统中。如果宇力的产品被用禁止产品或系统中，此类应用产品的全部风险由客户自行承担，宇力对此不承担任何责任。
- 3、本文件和产品的应用指导书等相关资料所描述的产品的应用仅用于说明参考，本文件提供的参数在不同应用中可能而且确实会有所不同，实际性能可能会随之变化。使用时需要进一步评估、测试和验证。宇力对产品应用或客户产品设计等方面的任何协助不承担责任。
- 4、客户须在产品的有效存储期内使用完毕，客户如对宇力产品的有效存储期有任何疑问的，请即时联系宇力对接销售人员或宇力客户服务支持，对于超过存储期使用的，宇力不承担任何责任。
- 5、未经宇力事先书面同意，不得对文件和产品进行拆解、更改、修改或者复制。
- 6、购买产品时请认清宇力商标和物料名称，如有疑问请联系宇力。第三方购买请注意是否为宇力授权的资质，同时在采购之前联系我司，以确认产品为宇力原厂正品。
- 7、客户在应用和使用产品时请务必遵守相关法规，包括但不限于贸易管制法规等。本产品为民用电子产品，请勿应用于非民用领域。
- 8、产品提升永无止境，我公司将竭诚为客户提供更优秀的产品！