

D13x 数据手册

Version 2.1

修订日期： 2026-04-29

版权声明

本文档是匠芯创科技（“ArtInChip”）的原创作品，匠芯创科技拥有该文档的全部版权。全部或部分复制必须获得匠芯创科技的书面批准，并向版权所有人明确确认。凡侵犯本公司版权等知识产权的，本公司将保留依法追究其法律责任的权利。

在法律允许的范围内，在此声明：使用前请仔细阅读合同条款和条件以及相关说明，并严格遵守本文档中的说明。匠芯创科技不对不当行为的后果（包括但不限于电压过高、超频或温度过高）承担任何责任。

匠芯创科技提供的信息仅作为参考或典型应用，本文档中的所有声明、信息和建议不构成任何明示或暗示的担保。匠芯创科技保留随时更改电路设计和/或规格的权利，恕不另行通知。

客户应全权负责获得实施解决方案/产品可能需要的第三方许可，匠芯创科技不承担任何与第三方许可相关的许可费或特许权使用费。对于任何要求的第三方许可证所涵盖的事项，匠芯创科技不承担任何保证、赔偿或其它义务。

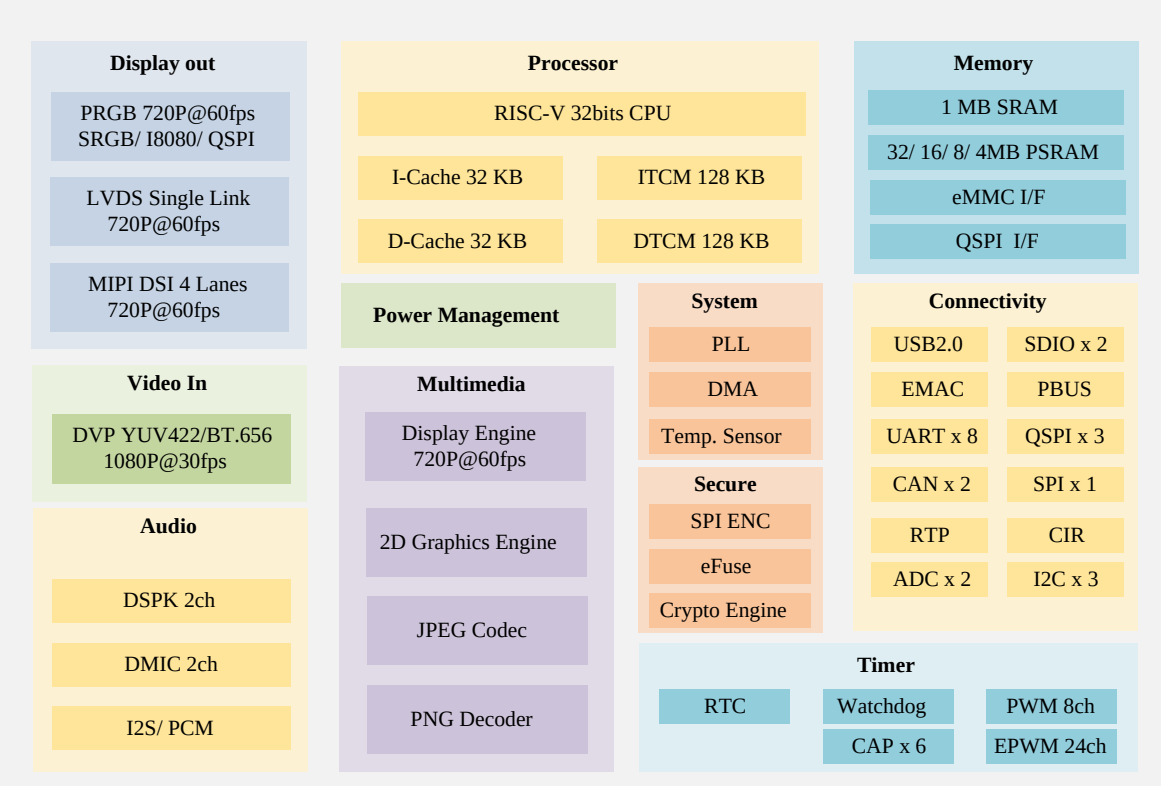
凡以任何方式直接或间接使用本文档资料者，视为自愿接受本文档声明的约束。

修订记录

版本	章节	修订说明
V2.1	–	• 新增 D133EDS 型号。
	上下电时序及复位	• 新增 3.3 V 上电上升沿时间要求大于 150 us 且小于 5 ms 的描述，增加上下电波形说明。 • LDO1x 典型值描述由 1.1 V 改为 1.2 V。 IO 高低电平驱动能力最大值改为 20 mA，VOL 最小值由 0 V 改为 – 0.3 V。
	IO 电气特性	IO 高低电平驱动能力最大值改为 20 mA。
V2.0	产品信息	新增下列修改： • 删除 D133BAS 和 D132ENS 型号。 • 去除 D133BBS 中的 CAN 功能。
V1.9	上下电时序及复位	新增下列描述： • 3.3V 上电上升沿时间需大于 150 us。 • RTC_VCOIN 需 RC 延迟上电。
V1.8	–	统一了格式风格。
	功能特性	修改了功能特性的描述。
	产品信息	修改了产品规格对比表，新增 D133CCS、D133ECS Sip 16MB PSRAM 产品型号。
	电气特性	• 更改了建议运行条件中 RTC_VCOIN 的最小值。 • 修改了内置 LDO 电气特性的相关描述。

1. 简介

D13x 是一款基于 RISC-V 的高性能、国产自主、工业级全高清显示与智能控制 MCU，配备强大的 2D 图形加速处理器、PNG 解码、JPEG 编解码引擎、丰富的屏接口，支持工业宽温，具有高可靠性、高开放性，可广泛应用于工业 HMI、网关、串口屏等泛工业和智慧家居领域。



Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

ArtInChip

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

2. 功能特性

- **CPU 内核**
  - 单核 E907，RV32IMAFDCP 指令架构，480 MHz@1.1V
  - 一级指令缓存 32 KB，一级数据缓存 32 KB
  - 单/ 双精度浮点单元，集成 DSP 指令集
  - 物理内存保护 (PMP)
  - 核内中断 CLINT 和中断控制器 CLIC，支持中断嵌套
  - 机器模式和用户模式
  - 标准 2 线 JTAG 调试接口
- **系统启动**
  - 默认按 SD Card(SDMC1) → SPI NOR → SPI NAND →eMMC(SDMC0)顺序扫描启动
  - 可通过烧写 eFuse 改变并固定启动介质
- **系统安全**
  - 支持数字签名安全启动方式
  - 安全算法加速引擎 (Crypto Engine，CE)，支持 AES/ TDES/ RSA 加解密算法及 SHA/ HMAC 摘要算法
  - SPI 总线加密模块 (SPI ENC)，支持 SPI NAND/ SPI NOR 在线加解密
  - 内置 eFuse 一次性可编程存储器 2048 bits，其中 512 bits 供客户自定义使用，具有独立 CHIPID ，支持 SSK/ HUK/ PNK/ PSK0/ PSK1/ PSK2/ PSK3 等 CE 安全密钥功能，支持设置禁止读写
  - 内置 256-bit TRNG 产生器
- **片内存储**
  - 64 KB BROM
  - 1 MB SRAM，其中 256 KB 可配置为 TCM 使用
  - PSRAM 以下规格可选：
    - 32 MB，16-bit 位宽，最高频率 200 MHz DDR
    - 16 MB，16-bit 位宽，最高频率 200 MHz DDR
    - 8 MB，16-bit 位宽，最高频率 200 MHz DDR
    - 4 MB，8-bit 位宽，最高频率 200 MHz DDR
  - PSRAM 时钟支持展频功能
- **存储接口**
  - QSPI 支持 SPI NOR Flash/ SPI NAND Flash
    - 支持单/ 双/ 四数据线
    - 支持最大速率 SDR 100 MHz
  - eMMC 4.41/ SD 3.01/ SDIO 3.0，总共两套
    - eMMC 4 数据线，支持 SDR25/ SDR50/ DDR50 模式
    - SD 卡，支持 SDR25/ SDR50 模式
    - 支持最大速率 DDR 50 MHz，仅支持 3.3 V IO 电压
- **图像引擎**
  - DE 显示引擎：
    - 支持一个 UI 图层，一个 VI 图层，最高性能 720P@60fps
    - 支持 VI 图层 1/31.999x ~ 32x 缩放
    - 支持抖动、伽马及色彩矩阵调整
  - GE 图像引擎：

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持 2D 图形加速，最大性能 1080P@60fps
- 支持水平和垂直翻转，90/ 180/ 270 度旋转
- 支持 RGB 格式任意角度旋转和不同扫描顺序
- 支持 1/16x ~ 16x 缩放，采用 6x4 taps 16 phases 滤波算法
- 支持命令队列

◦ VE 视频编解码：

- MJPEG 基线解码器，最高性能 720P@60fps
- PNG 解码器，最高性能 720P@60fps
- JPEG 编码器，最高性能 720P@60fps

• 显示接口

◦ 支持 24–bit 并口 RGB，最高性能 720P@60fps

◦ 支持单 Link LVDS，接口速率最高 700 Mbps，最高性能 720P@60fps

◦ 支持 MIPI DSI 1/2/4 LANE，接口速率最高 1 Gbps，最高性能 720P@60fps

◦ 支持 SRGB/ I8080/ QSPI 屏接口

◦ 支持 DVP 8–bit 输入，像素时钟最高 150 MHz，最高性能 1080P@30fps

◦ 支持展频功能

• 音频接口

◦ 两路数字 PWM 输出 (DSPK)，支持两路单端输出左右声道，支持一路差分输出单声道

◦ 一路数字麦克风 (DMIC) 接口输入，支持左右声道两通道输入

◦ 一路 I2S，支持输入输出，支持 TDM 模式

• 通用接口

◦ 一路 USB2.0，可配置为 DEVICE/ HOST

◦ 一路 EMAC，支持 100M RMII，支持 IEEE1588 协议

◦ 三路 QSPI，支持单/ 双/ 四数据线，可配置为 Master/ Slave

◦ 一路 SPI，支持 SPI 标准接口，可配置为 Master/ Slave

◦ 八路 UART，支持 2 线/ 3 线/ 4 线接口，兼容工业标准 16550，波特率最高 5 Mbps

◦ 三路 I2C，支持 7 bits 和 10 bits 寻址，最高速率 400 Kb/s

◦ 两路 CAN，支持 CAN2.0A 和 CAN2.0B，可编程通信速率最高 1 Mbps

◦ 一组 CIR，支持红外输入和红外输出

◦ 一组 PBUS，支持 16–bit 100–MHz 时钟，用于对外部设备地址空间进行读写访问，速率 100 MB/s

◦ 五组 GPIO 总共 84 个 IO，支持每个 IO 独立配置：

- 可选无上下拉/上拉 33 KΩ/ 下拉 33 KΩ
- 输出驱动八个档位可调
- 支持二级去抖和中断
- 支持位操作

• 计数器

◦ GTC 通用计时器

- 支持 52 位计时器，提供系统心跳时钟，计时周期大于 35 年
- 支持调试模式下可配置为暂停计时或继续计时

◦ WDOG 看门狗

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 支持中断和复位，超时时间 1 毫秒 ~ 37 小时可配置
- 支持调试模式下可配置为暂停计时或继续计时
- 支持硬件写保护机制

◦ RTC 实时时钟

- 以秒为单位，100 年时间跨度，支持硬件闹钟设置
- 外挂 32.768 KHz 晶体，支持数字校准，范围 ±975 ppm
- 独立备用供电输入引脚，内置电源切换开关
- 128 bits 寄存器用于系统数据备份，如掉电重点保护数据
- RTC 模块典型工作电流 2.3 uA

◦ PWM

- 内置 16–bit 计数器，支持四路计时器
- 最大可支持八路独立 PWM 或四路互补 PWM

◦ EPWM

- 内置 16–bit PWM 计数器，支持 12 路计时器
- 最大可支持 24 路独立 PWM 或 12 路互补 PWM
- 支持硬件触发 ADC 采样
- 支持输出固定个数脉冲功能
- EPWM0~5 支持高精度 PWM，精度为 156 ps

◦ CAP

- 内置 32–bit CAP 计数器，支持六路计时器
- 最大可支持六路输入信号捕获或六路简易 PWM 信号输出
- 支持连续捕获模式或单次捕获模式

• 模拟

◦ 内置 12 通道 12–bit PSADC，采样速率最高 2 Msps

◦ 内置 8 通道 12–bit GPADC，采样速率最高 2 Msps

◦ 集成 RTP 电阻触摸屏接口

• 时钟和电源

◦ 芯片时钟源

- 部分封装支持无晶体方案，使用内置 OSC24M，精度 ±2%
- 支持外挂 24 MHz 晶体，精度取决于晶体

◦ CMU 内置四个 PLL：

- PLL_INT0 用于 CPU 单独使用
- PLL_INT1 用于总线，内部模块，及低速接口模块使用
- PLL_FRA0 用于存储接口模块使用，支持展频
- PLL_FRA2 用于屏输出模块使用，支持展频

◦ SYSCFG 内置三个 LDO：

- LDO25 (2.5 V 100 mA)，用于系统复位启动、ADC 供电、eFuse 供电
- LDO18 (1.8 V 100 mA)，可用于 PSRAM IO 和 PSRAM 颗粒供电
- LDO1x (0.9~1.9 V 500 mA，每档 50 mV)，可用于 VDD11_SYS 供电

◦ 内置 THS 温度传感器，支持高低温中断报警和过温复位芯片

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

3. 产品信息

表 3–1 产品型号信息

型号	特性	封装	温度（Tj）
D133BBS	512 KB SRAM 8 MB PSRAM	QFN68, 7 x 7 x 0.85 mm, 0.35 mm 间距	–40 至 +105℃
D133CBS	1 MB SRAM 8 MB PSRAM	QFN88, 10 x 10 x 0.85 mm, 0.4 mm 间距	–40 至 +105℃
D133CCS	1 MB SRAM 16 MB PSRAM	QFN88, 10 x 10 x 0.85 mm, 0.4 mm 间距	–40 至 +105℃
D133EBS	1 MB SRAM 8 MB PSRAM	QFN100, 12 x 12 x 0.85 mm, 0.4 mm 间距	–40 至 +105℃
D133ECS	1 MB SRAM 16 MB PSRAM	QFN100, 12 x 12 x 0.85 mm, 0.4 mm 间距	–40 至 +105℃
D133EDS	1 MB SRAM 32 MB PSRAM	QFN100, 12 x 12 x 0.85 mm, 0.4 mm 间距	–40 至 +105℃

表 3–2 产品规格对比

项目	D133BBS	D133CBS D133CCS	D133EBS D133ECS D133EDS
内核	E907 480MHz@1.1 V	E907 480MHz@1.1 V	E907 480MHz@1.1 V
安全	支持	支持	支持
时钟	内置 OSC	外置晶体	外置晶体
RGB	x 1	x 1	x 1
LVDS	x 1	x 1	x 1
MIPI DSI	x 1	x 1	x 1

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 3–2 产品规格对比 (续)

项目	D133BBS	D133CBS D133CCS	D133EBS D133ECS D133EDS
RTP	x 1	x 1	x 1
DVP	–	x 1	x 1
RTC	–	x 1	x 1
SD3.01	x 1	x 1	x 1
eMMC 4.41/ SDIO 3.0	x 1	x 1	x 1
DMIC	x 2	x 2	x 2
I2S	x 1	x 1	x 1
DSPK	x 2	x 2	x 2
QSPI	x 3	x 3	x 3
SPI	x 1	x 1	x 1
UART	x 8	x 8	x 8
I2C	x 3	x 3	x 3
CAN	–	x 1	x 2
CIR	x 1	x 1	x 1
EMAC–100M	–	x 1	x 1
USB2.0	–	x 1	x 1
PWM	x 4 (8 ch)	x 4 (8 ch)	x 4 (8 ch)
EPWM	x 12 (24 ch)	x 12 (24 ch)	x 12 (24 ch)
CAP	x 6	x 6	x 6
ADC	x2 (10 ch)	x2 (10 ch)	x2 (12 ch)

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

4. 电气特性

4.1. 运行条件

4.1.1. 最大极限值

表 4-1 电气参数最大极限值

符号	描述	最小值	最大值	单位
Tstg	储存温度	-40	125	° C
VCC33_IO	GPIO 电源	-0.3	3.6	V
RTC_VCOIN	RTC 电源	-0.3	3.6	V
VDD11_SYS	内核及系统电源	-0.3	1.32	V
Iio	IO 输入输出电流	-55	60	mA

4.1.2. 建议运行条件

表 4-2 电气参数建议值

符号	描述	最小值	典型值	最大值	单位
Tj	结温	-40	-	105	° C
Ta	环境温度	-40	-	85	° C
VCC33_IO	GPIO 电源	3.0	3.3	3.6	V
RTC_VCOIN	RTC 电源	2.7	3.0	VCC33_IO	V
VDD11_SYS	内核及系统电源	0.99	1.1	1.21	V

Copyright © 2023-2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.2. RTC 供电

RTC 供电来源于 VCC33_IO 和 VCOIN。在系统设计中，内部电路会自动检测 VCC33_IO 和 VCOIN 电压源，并采用电压较高的那一路进行供电。

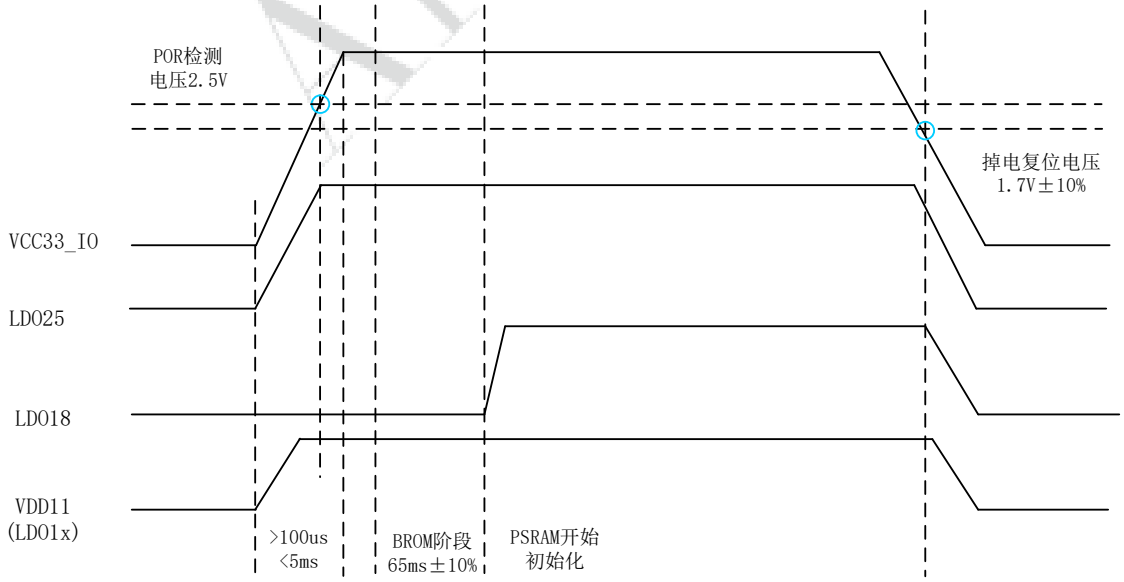
- 开机状态下：VCC33_IO 提供 3.3 V 的电压，而 VCOIN 连接的纽扣电池则提供典型的 3.0 V 电压。在这种情况下，由于 VCC33_IO 的电压高于 VCOIN ，RTC 将由 VCC33_IO 供电。
- 关机状态下：VCC33_IO 未供电，此时 VCOIN 成为唯一的电源来源。VCOIN 连接的纽扣电池的典型电压为 3.0 V，RTC 将由 VCOIN 供电。在此状态下，RTC 的典型工作电流为 2.3 uA，可延长纽扣电池的使用寿命。

对于外挂供电，需要接一个 RC 延迟上电电路 (10 KΩ/ 0.1 uF) ，可以确保在电源开启或关闭时，RTC 的供电能够平稳过渡，避免因电压突变对 RTC 造成损害。

4.3. 上下电时序及复位

4.3.1. 上下电时序

VCC33_IO 、VDD11_SYS 和 LDO18 供电无上下电顺序要求。VCC33_IO 上电上升沿时间需大于 150 us且小于 5ms。



- LDO25、 VDD11_SYS (LDO1x)上电默认开启， LDO18 受 PSRAM 初始化控制开启。
- VCC33_IO 上电大于 2.5V 左右触发内部 POR 检测，检测到 POR 后内部逻辑延迟 7ms 左右芯片放开复位开始工作，掉电复位检测电压为 1.7V 左右。
- VCC33_IO 上电时间大于 100us 且小于 5ms 以确保芯片正常工作，最低工作电压为 3.0V，上电不能长时间停留在 2.5V~3.0V。

4.3.2. 复位源

芯片系统有以下复位源，以下任何一种复位条件成立，会对芯片产生复位：

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

- 系统上电复位：在 VCC33_IO 和 VDD11_SYS 上电后产生复位，上电 10 ms 内系统自动放开此复位。
- RTC 上电复位：在 RTC 上电后（供电来源 VCC33_IO 和 VCOIN）自动完成复位。
- 外部引脚复位：引脚 RESETN 输入低电平并持续 2 ms 以上产生复位。
- 调试器复位：在接收到 JTAG IO 上的 RESET 命令后立即产生复位。
- 看门狗复位：通过软件使能后，在 WDOG 超时复位条件满足下立即产生复位。
- 过温复位：通过软件使能后，在 THS 温度超过设定值时立即产生复位。
- 电压比较复位：通过软件使能后，在 RTC_IO 电压比参考电压高（可配置，或比参考电压低）时立即产生复位

4.4. 内置 LDO 电气特性

4.4.1. LDO25

内置 LDO25 是一个电压可配置的线性稳压器，用于为系统模拟、GPADC、PSADC 和 eFuse 提供稳定的供电。此外，LDO25 也用作 GPADC/ PSADC 的参考电压，其电气特性描述如下：

表 4–3 LDO25 电气特性

符号	描述	最小值	典型值	最大值	单位
Vo	输出电压	2.4	2.5	3.1	V
Io	输出电流	–	–	100	mA
Co	外部去耦电容	–	1	–	uF

4.4.2. LDO18

内置 LDO18 是一个电压可配置的低压差线性稳压器，可用于为 PSRAM IO 和 PSRAM 颗粒 提供稳定的电源，其电气特性描述如下：

表 4–4 LDO18 电气特性

符号	描述	最小值	典型值	最大值	单位
Vo	输出电压	1.71	1.8	1.92	V
Io	输出电流	–	–	100	mA
Co	外部去耦电容	–	1	–	uF

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

4.4.3. LDO1x

内置 LDO1x 是一个电压可配置的低压差线性稳压器，可用于为 VDD11_SYS 供电，其电气特性描述如下：

表 4–5 LDO1x 电气特性

符号	描述	最小值	典型值	最大值	单位
Vo	输出电压	0.9	1.2	1.9	V
Io	输出电流	–	–	500	mA
Co	外部去耦电容	–	1	–	uF

4.5. 时钟

外部时钟源：

- 32.768 KHz 时钟：用于低频及 RTC。
- 24.000 MHz 时钟：用于产生主时钟。

符号	描述	最小值	典型值	最大值	单位
OSC_24M	PLL 时钟源	–	24	–	MHz
OSC_32K	RTC 时钟源	–	32768	–	Hz

4.6. IO 电气特性

表 4–6 GPIO DC 电气特性

符号	描述	最小值	典型值	最大值	单位
VIH	高电平输入电压	0.7 * VCC33_IO	–	VCC33_IO + 0.3	V
VIL	低电平输入电压	– 0.3	–	0.3 * VCC33_IO	V
RPU	上拉电阻	–	33	–	KΩ
RPD	下拉电阻	–	33	–	KΩ
IIH	高电平输入电流	–	–	10	uA
IIL	低电平输入电流	–	–	10	uA

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 4–6 GPIO DC 电气特性 (续)

符号	描述	最小值	典型值	最大值	单位
VOH	高电平输出电压	VCC33_IO – 0.3	–	VCC33_IO	V
VOL	低电平输出电压	0	–	0.3	V
IOH	高电平驱动能力	8	–	20	mA
IOL	低电平驱动能力	8	–	20	mA
IOZ	三态输出漏电流	–10	–	10	uA
CIN	输入电容	–	–	5	pF
COUT	输出电容	–	–	5	pF

表 4–7 GPIO AC 电气特性

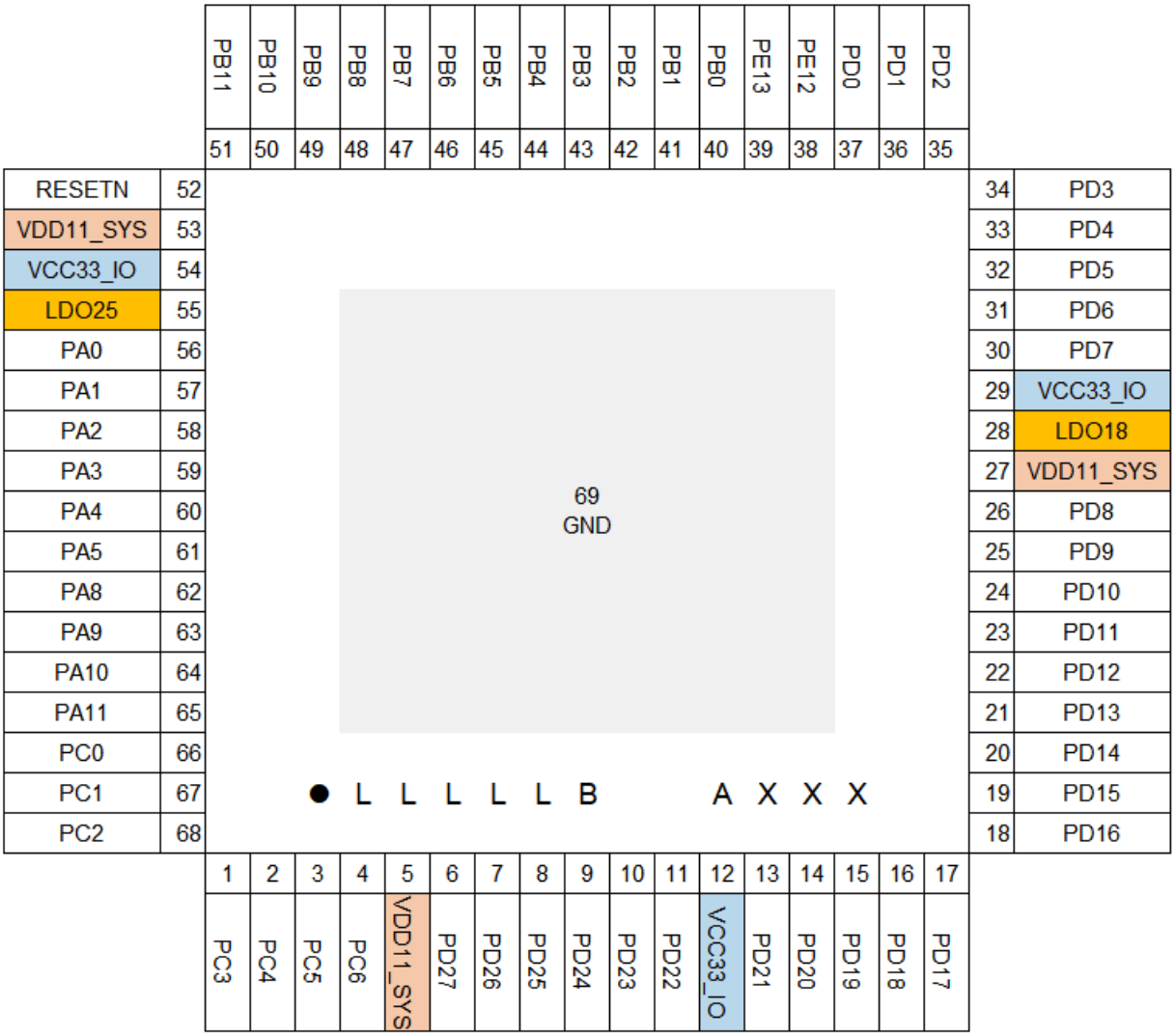
符号	描述	测试条件	最小值	典型值	最大值	单位
fmax	最大频率	负载 6 pF	–	–	150	MHz
tr	上升时间	VOL 到 VOH 时间	–	–	1.6	ns
tf	下降时间	VOH 到 VOL 时间	–	–	1.6	ns

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5. 封装信息

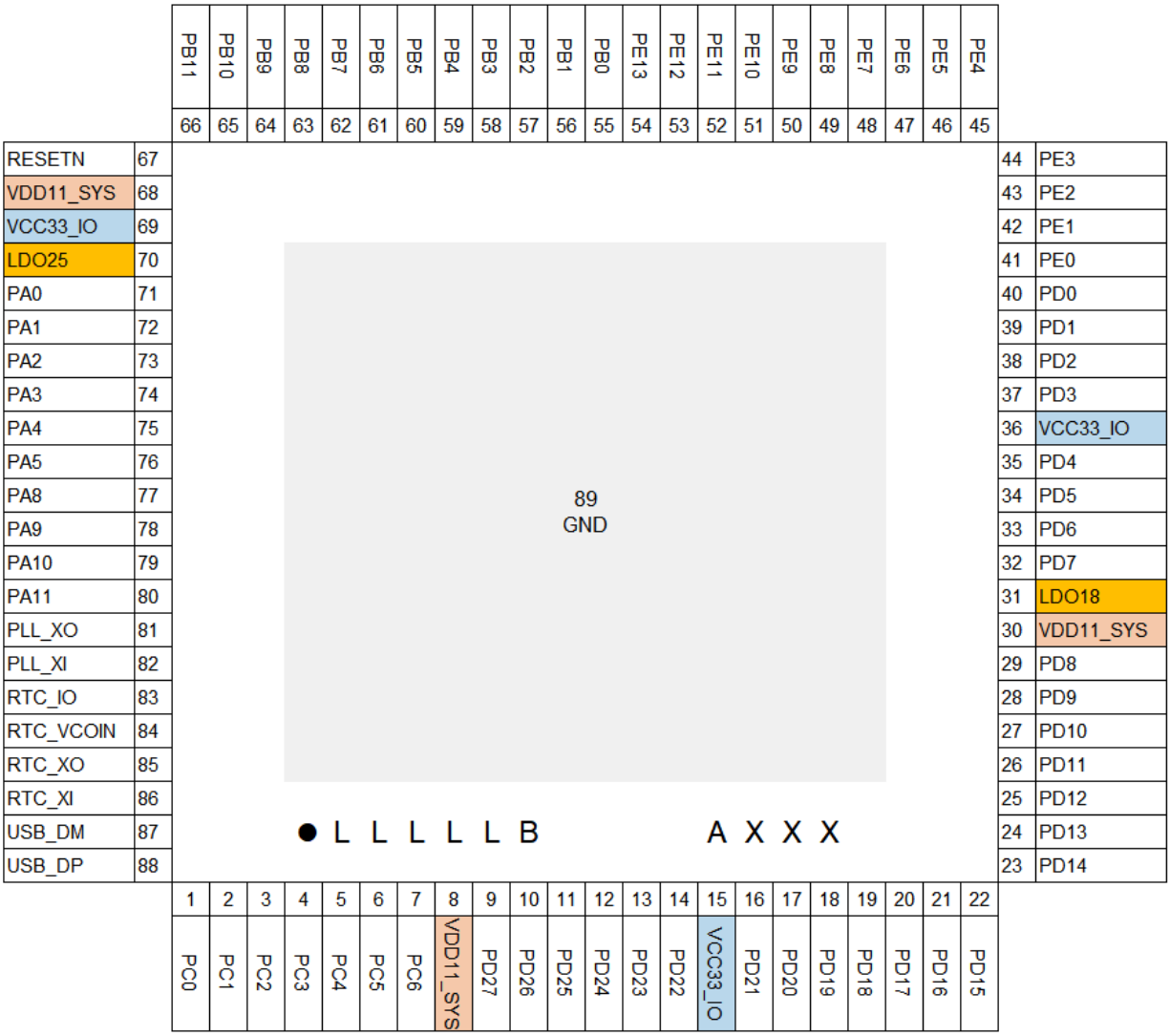
5.1. 引脚分布

5.1.1. D133BxS QFN68



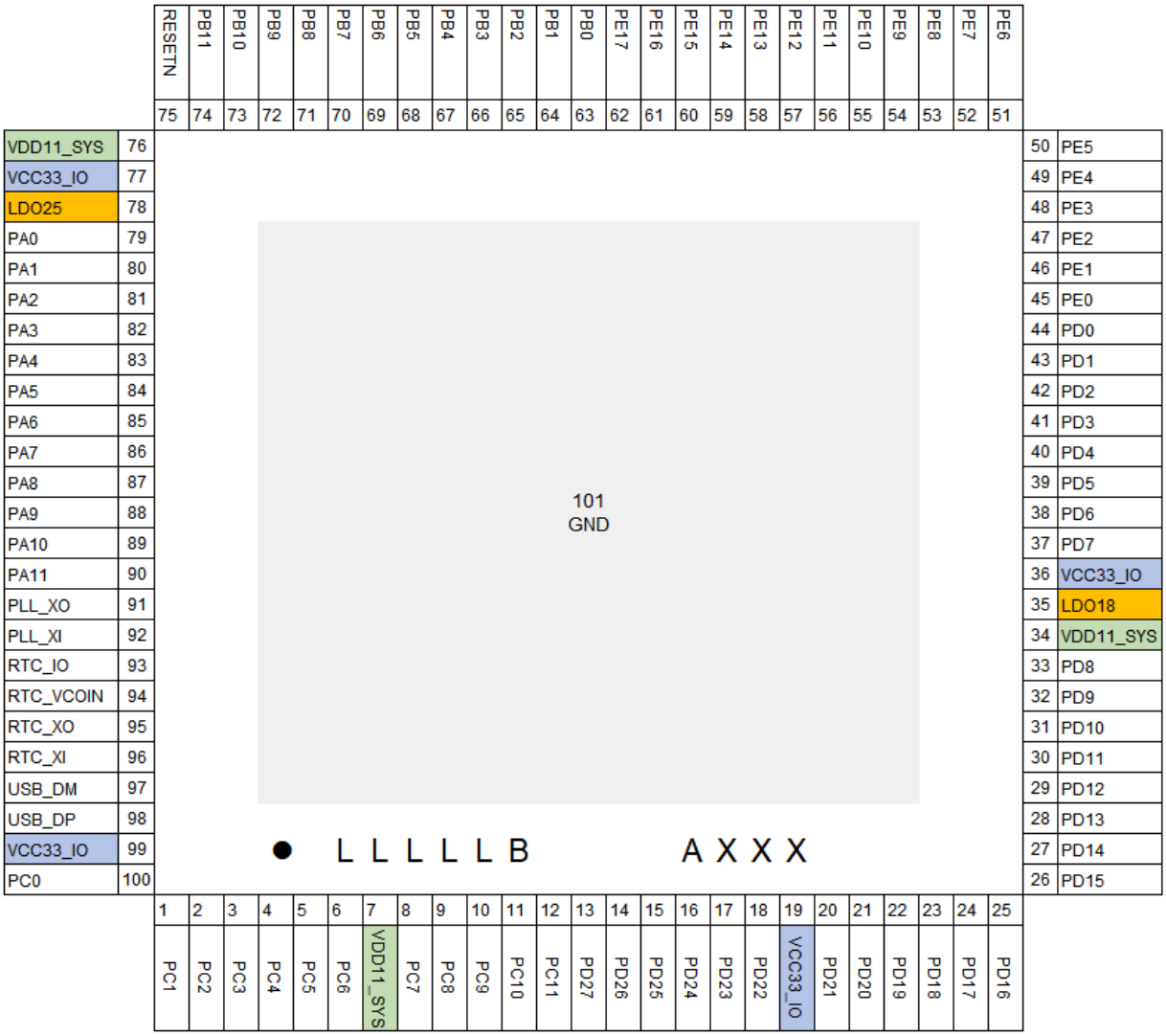
Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.1.2. D133CxS QFN88



Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.1.3. D133ExS QFN100



LLLLLB：其中 LLLLL 表示批号，B 固定不变。

AXXX：其中 XXX 表示 Date Code，A 固定不变。

5.2. 引脚属性

注：

- [1]：芯片封装引脚序号。
- [2]：芯片封装引脚名称。
- [3]：类型，指示信号方向。
  - I——输入。
  - O——输出。
  - I/O——输入/输出。

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

- A ——模拟。
- AI——模拟输入。
- AO ——模拟输出。
- P——电源。
- G ——地。

• [4]：引脚复位状态，PU 指上拉，PD 指下拉，Z 指高阻态。

• [5]：PU/PD 表示内部存在上下拉电阻，且上下拉电阻可通过软件开启或关闭。

• [6]：默认驱动能力大小。GPIO 默认驱动能力 20 mA，最大 50 mA。

• [7]：电源供电。

5.2.1. D133BxS QFN68

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
GPIO A						
56	PA0	I/O	Z	PU/PD	20	VCC33_IO
57	PA1	I/O	Z	PU/PD	20	VCC33_IO
58	PA2	I/O	Z	PU/PD	20	VCC33_IO
59	PA3	I/O	Z	PU/PD	20	VCC33_IO
60	PA4	I/O	Z	PU/PD	20	VCC33_IO
61	PA5	I/O	Z	PU/PD	20	VCC33_IO
62	PA8	I/O	PU	PU/PD	20	VCC33_IO
63	PA9	I/O	PU	PU/PD	20	VCC33_IO
64	PA10	I/O	PU	PU/PD	20	VCC33_IO
65	PA11	I/O	PU	PU/PD	20	VCC33_IO
GPIO B						
40	PB0	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
41	PB1	I/O	Z	PU/PD	20	VCC33_IO
42	PB2	I/O	Z	PU/PD	20	VCC33_IO
43	PB3	I/O	Z	PU/PD	20	VCC33_IO
44	PB4	I/O	Z	PU/PD	20	VCC33_IO
45	PB5	I/O	Z	PU/PD	20	VCC33_IO
46	PB6	I/O	Z	PU/PD	20	VCC33_IO
47	PB7	I/O	Z	PU/PD	20	VCC33_IO
48	PB8	I/O	Z	PU/PD	20	VCC33_IO
49	PB9	I/O	Z	PU/PD	20	VCC33_IO
50	PB10	I/O	Z	PU/PD	20	VCC33_IO
51	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
66	PC0	I/O	Z	PU/PD	20	VCC33_IO
67	PC1	I/O	Z	PU/PD	20	VCC33_IO
68	PC2	I/O	Z	PU/PD	20	VCC33_IO
1	PC3	I/O	Z	PU/PD	20	VCC33_IO
2	PC4	I/O	Z	PU/PD	20	VCC33_IO
3	PC5	I/O	Z	PU/PD	20	VCC33_IO
4	PC6	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
37	PD0	I/O	Z	PU/PD	20	VCC33_IO
36	PD1	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
35	PD2	I/O	Z	PU/PD	20	VCC33_IO
34	PD3	I/O	Z	PU/PD	20	VCC33_IO
33	PD4	I/O	Z	PU/PD	20	VCC33_IO
32	PD5	I/O	Z	PU/PD	20	VCC33_IO
31	PD6	I/O	Z	PU/PD	20	VCC33_IO
30	PD7	I/O	Z	PU/PD	20	VCC33_IO
26	PD8	I/O	Z	PU/PD	20	VCC33_IO
25	PD9	I/O	Z	PU/PD	20	VCC33_IO
24	PD10	I/O	Z	PU/PD	20	VCC33_IO
23	PD11	I/O	Z	PU/PD	20	VCC33_IO
22	PD12	I/O	Z	PU/PD	20	VCC33_IO
21	PD13	I/O	Z	PU/PD	20	VCC33_IO
20	PD14	I/O	Z	PU/PD	20	VCC33_IO
19	PD15	I/O	Z	PU/PD	20	VCC33_IO
18	PD16	I/O	Z	PU/PD	20	VCC33_IO
17	PD17	I/O	Z	PU/PD	20	VCC33_IO
16	PD18	I/O	Z	PU/PD	20	VCC33_IO
15	PD19	I/O	Z	PU/PD	20	VCC33_IO
14	PD20	I/O	Z	PU/PD	20	VCC33_IO
13	PD21	I/O	Z	PU/PD	20	VCC33_IO
11	PD22	I/O	Z	PU/PD	20	VCC33_IO
10	PD23	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
9	PD24	I/O	Z	PU/PD	20	VCC33_IO
8	PD25	I/O	Z	PU/PD	20	VCC33_IO
7	PD26	I/O	Z	PU/PD	20	VCC33_IO
6	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
38	PE12	I/O	Z	PU/PD	20	VCC33_IO
39	PE13	I/O	Z	PU/PD	20	VCC33_IO
PLL						
52	RESETN	I	–	–	–	–
Power						
12, 29, 54	VCC33_IO	P	–	–	–	–
55	LDO25	P	–	–	–	–
28	LDO18	P	–	–	–	–
5, 27, 53	VDD11_SYS	P	–	–	–	–
69	GND	P	–	–	–	–

5.2.2. D133CxS QFN88

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
GPIO A						
71	PA0	I/O	Z	PU/PD	20	VCC33_IO
72	PA1	I/O	Z	PU/PD	20	VCC33_IO
73	PA2	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
74	PA3	I/O	Z	PU/PD	20	VCC33_IO
75	PA4	I/O	Z	PU/PD	20	VCC33_IO
76	PA5	I/O	Z	PU/PD	20	VCC33_IO
77	PA8	I/O	PU	PU/PD	20	VCC33_IO
78	PA9	I/O	PU	PU/PD	20	VCC33_IO
79	PA10	I/O	PU	PU/PD	20	VCC33_IO
80	PA11	I/O	PU	PU/PD	20	VCC33_IO
GPIO B						
55	PB0	I/O	Z	PU/PD	20	VCC33_IO
56	PB1	I/O	Z	PU/PD	20	VCC33_IO
57	PB2	I/O	Z	PU/PD	20	VCC33_IO
58	PB3	I/O	Z	PU/PD	20	VCC33_IO
59	PB4	I/O	Z	PU/PD	20	VCC33_IO
60	PB5	I/O	Z	PU/PD	20	VCC33_IO
61	PB6	I/O	Z	PU/PD	20	VCC33_IO
62	PB7	I/O	Z	PU/PD	20	VCC33_IO
63	PB8	I/O	Z	PU/PD	20	VCC33_IO
64	PB9	I/O	Z	PU/PD	20	VCC33_IO
65	PB10	I/O	Z	PU/PD	20	VCC33_IO
66	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
1	PC0	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
2	PC1	I/O	Z	PU/PD	20	VCC33_IO
3	PC2	I/O	Z	PU/PD	20	VCC33_IO
4	PC3	I/O	Z	PU/PD	20	VCC33_IO
5	PC4	I/O	Z	PU/PD	20	VCC33_IO
6	PC5	I/O	Z	PU/PD	20	VCC33_IO
7	PC6	I/O	Z	PU/PD	20	VCC33_IO
GPIO D						
40	PD0	I/O	Z	PU/PD	20	VCC33_IO
39	PD1	I/O	Z	PU/PD	20	VCC33_IO
38	PD2	I/O	Z	PU/PD	20	VCC33_IO
37	PD3	I/O	Z	PU/PD	20	VCC33_IO
35	PD4	I/O	Z	PU/PD	20	VCC33_IO
34	PD5	I/O	Z	PU/PD	20	VCC33_IO
33	PD6	I/O	Z	PU/PD	20	VCC33_IO
32	PD7	I/O	Z	PU/PD	20	VCC33_IO
29	PD8	I/O	Z	PU/PD	20	VCC33_IO
28	PD9	I/O	Z	PU/PD	20	VCC33_IO
27	PD10	I/O	Z	PU/PD	20	VCC33_IO
26	PD11	I/O	Z	PU/PD	20	VCC33_IO
25	PD12	I/O	Z	PU/PD	20	VCC33_IO
24	PD13	I/O	Z	PU/PD	20	VCC33_IO
23	PD14	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
22	PD15	I/O	Z	PU/PD	20	VCC33_IO
21	PD16	I/O	Z	PU/PD	20	VCC33_IO
20	PD17	I/O	Z	PU/PD	20	VCC33_IO
19	PD18	I/O	Z	PU/PD	20	VCC33_IO
18	PD19	I/O	Z	PU/PD	20	VCC33_IO
17	PD20	I/O	Z	PU/PD	20	VCC33_IO
16	PD21	I/O	Z	PU/PD	20	VCC33_IO
14	PD22	I/O	Z	PU/PD	20	VCC33_IO
13	PD23	I/O	Z	PU/PD	20	VCC33_IO
12	PD24	I/O	Z	PU/PD	20	VCC33_IO
11	PD25	I/O	Z	PU/PD	20	VCC33_IO
10	PD26	I/O	Z	PU/PD	20	VCC33_IO
9	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
41	PE0	I/O	Z	PU/PD	20	VCC33_IO
42	PE1	I/O	Z	PU/PD	20	VCC33_IO
43	PE2	I/O	Z	PU/PD	20	VCC33_IO
44	PE3	I/O	Z	PU/PD	20	VCC33_IO
45	PE4	I/O	Z	PU/PD	20	VCC33_IO
46	PE5	I/O	Z	PU/PD	20	VCC33_IO
47	PE6	I/O	Z	PU/PD	20	VCC33_IO
48	PE7	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
49	PE8	I/O	Z	PU/PD	20	VCC33_IO
50	PE9	I/O	Z	PU/PD	20	VCC33_IO
51	PE10	I/O	Z	PU/PD	20	VCC33_IO
52	PE11	I/O	Z	PU/PD	20	VCC33_IO
53	PE12	I/O	Z	PU/PD	20	VCC33_IO
54	PE13	I/O	Z	PU/PD	20	VCC33_IO
RTC						
83	RTC_IO	OD	–	–	–	–
84	RTC_VCOIN	P	–	–	–	–
85	RTC_XO	O	–	–	–	–
86	RTC_XI	I	–	–	–	–
PLL						
67	RESETN	I	–	–	–	–
81	PLL_XO	O	–	–	–	–
82	PLL_XI	I	–	–	–	–
USB						
87	USB_DM	A	–	–	–	–
88	USB_DP	A	–	–	–	–
Power						
15, 36, 69	VCC33_IO	P	–	–	–	–
70	LDO25	P	–	–	–	–
31	LDO18	P	–	–	–	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动 (mA)[6]	供电[7]
8, 30, 68	VDD11_SYS	P	–	–	–	–
89	GND	P	–	–	–	–

5.2.3. D133ExS QFN100

引脚 [1]	名称 [2]	类型 [3]	复位状态[4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
GPIO A						
79	PA0	I/O	Z	PU/PD	20	VCC33_IO
80	PA1	I/O	Z	PU/PD	20	VCC33_IO
81	PA2	I/O	Z	PU/PD	20	VCC33_IO
82	PA3	I/O	Z	PU/PD	20	VCC33_IO
83	PA4	I/O	Z	PU/PD	20	VCC33_IO
84	PA5	I/O	Z	PU/PD	20	VCC33_IO
85	PA6	I/O	Z	PU/PD	20	VCC33_IO
86	PA7	I/O	Z	PU/PD	20	VCC33_IO
87	PA8	I/O	PU	PU/PD	20	VCC33_IO
88	PA9	I/O	PU	PU/PD	20	VCC33_IO
89	PA10	I/O	PU	PU/PD	20	VCC33_IO
90	PA11	I/O	PU	PU/PD	20	VCC33_IO
GPIO B						
63	PB0	I/O	Z	PU/PD	20	VCC33_IO
64	PB1	I/O	Z	PU/PD	20	VCC33_IO
65	PB2	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚 [1]	名称 [2]	类型 [3]	复位状态[4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
66	PB3	I/O	Z	PU/PD	20	VCC33_IO
67	PB4	I/O	Z	PU/PD	20	VCC33_IO
68	PB5	I/O	Z	PU/PD	20	VCC33_IO
69	PB6	I/O	Z	PU/PD	20	VCC33_IO
70	PB7	I/O	Z	PU/PD	20	VCC33_IO
71	PB8	I/O	Z	PU/PD	20	VCC33_IO
72	PB9	I/O	Z	PU/PD	20	VCC33_IO
73	PB10	I/O	Z	PU/PD	20	VCC33_IO
74	PB11	I/O	Z	PU/PD	20	VCC33_IO
GPIO C						
100	PC0	I/O	Z	PU/PD	20	VCC33_IO
1	PC1	I/O	Z	PU/PD	20	VCC33_IO
2	PC2	I/O	Z	PU/PD	20	VCC33_IO
3	PC3	I/O	Z	PU/PD	20	VCC33_IO
4	PC4	I/O	Z	PU/PD	20	VCC33_IO
5	PC5	I/O	Z	PU/PD	20	VCC33_IO
6	PC6	I/O	Z	PU/PD	20	VCC33_IO
8	PC7	I/O	Z	PU/PD	20	VCC33_IO
9	PC8	I/O	Z	PU/PD	20	VCC33_IO
10	PC9	I/O	Z	PU/PD	20	VCC33_IO
11	PC10	I/O	Z	PU/PD	20	VCC33_IO
12	PC11	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚 [1]	名称 [2]	类型 [3]	复位状态[4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
GPIO D						
44	PD0	I/O	Z	PU/PD	20	VCC33_IO
43	PD1	I/O	Z	PU/PD	20	VCC33_IO
42	PD2	I/O	Z	PU/PD	20	VCC33_IO
41	PD3	I/O	Z	PU/PD	20	VCC33_IO
40	PD4	I/O	Z	PU/PD	20	VCC33_IO
39	PD5	I/O	Z	PU/PD	20	VCC33_IO
38	PD6	I/O	Z	PU/PD	20	VCC33_IO
37	PD7	I/O	Z	PU/PD	20	VCC33_IO
33	PD8	I/O	Z	PU/PD	20	VCC33_IO
32	PD9	I/O	Z	PU/PD	20	VCC33_IO
31	PD10	I/O	Z	PU/PD	20	VCC33_IO
30	PD11	I/O	Z	PU/PD	20	VCC33_IO
29	PD12	I/O	Z	PU/PD	20	VCC33_IO
28	PD13	I/O	Z	PU/PD	20	VCC33_IO
27	PD14	I/O	Z	PU/PD	20	VCC33_IO
26	PD15	I/O	Z	PU/PD	20	VCC33_IO
25	PD16	I/O	Z	PU/PD	20	VCC33_IO
24	PD17	I/O	Z	PU/PD	20	VCC33_IO
23	PD18	I/O	Z	PU/PD	20	VCC33_IO
22	PD19	I/O	Z	PU/PD	20	VCC33_IO
21	PD20	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚 [1]	名称 [2]	类型 [3]	复位状态[4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
20	PD21	I/O	Z	PU/PD	20	VCC33_IO
18	PD22	I/O	Z	PU/PD	20	VCC33_IO
17	PD23	I/O	Z	PU/PD	20	VCC33_IO
16	PD24	I/O	Z	PU/PD	20	VCC33_IO
15	PD25	I/O	Z	PU/PD	20	VCC33_IO
14	PD26	I/O	Z	PU/PD	20	VCC33_IO
13	PD27	I/O	Z	PU/PD	20	VCC33_IO
GPIO E						
45	PE0	I/O	Z	PU/PD	20	VCC33_IO
46	PE1	I/O	Z	PU/PD	20	VCC33_IO
47	PE2	I/O	Z	PU/PD	20	VCC33_IO
48	PE3	I/O	Z	PU/PD	20	VCC33_IO
49	PE4	I/O	Z	PU/PD	20	VCC33_IO
50	PE5	I/O	Z	PU/PD	20	VCC33_IO
51	PE6	I/O	Z	PU/PD	20	VCC33_IO
52	PE7	I/O	Z	PU/PD	20	VCC33_IO
53	PE8	I/O	Z	PU/PD	20	VCC33_IO
54	PE9	I/O	Z	PU/PD	20	VCC33_IO
55	PE10	I/O	Z	PU/PD	20	VCC33_IO
56	PE11	I/O	Z	PU/PD	20	VCC33_IO
57	PE12	I/O	Z	PU/PD	20	VCC33_IO
58	PE13	I/O	Z	PU/PD	20	VCC33_IO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚 [1]	名称 [2]	类型 [3]	复位状态[4]	上下拉 [5]	默认驱动 (mA) [6]	供电 [7]
59	PE14	I/O	Z	PU/PD	20	VCC33_IO
60	PE15	I/O	Z	PU/PD	20	VCC33_IO
61	PE16	I/O	Z	PU/PD	20	VCC33_IO
62	PE17	I/O	Z	PU/PD	20	VCC33_IO
RTC						
93	RTC_IO	OD	–	–	–	–
94	RTC_VCOIN	P	–	–	–	–
95	RTC_XO	O	–	–	–	–
96	RTC_XI	I	–	–	–	–
PLL						
75	RESETN	I	–	–	–	–
91	PLL_XO	O	–	–	–	–
92	PLL_XI	I	–	–	–	–
USB						
97	USB_DM	A	–	–	–	–
98	USB_DP	A	–	–	–	–
Power						
19, 36, 77, 99	VCC33_IO	P	–	–	–	–
78	LDO25	P	–	–	–	–
35	LDO18	P	–	–	–	–
7, 34, 76	VDD11_SYS	P	–	–	–	–
101	GND	P	–	–	–	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.3. 引脚复用

表 5–1 D13x功能复用表

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX	–	PSADC0	CPU_NMI
PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX	–	PSADC1	DE_TE
PA2	GPADC2	–	I2C1_SCL	UART1_TX	–	PSADC2	UART2_CTS
PA3	GPADC3	–	I2C1_SDA	UART1_RX	–	PSADC3	UART2_RTS
PA4	GPADC4	–	CAN0_TX	UART2_TX	–	PSADC4	–
PA5	GPADC5	–	CAN0_RX	UART2_RX	–	PSADC5	RTC_32K
PA6	GPADC6	–	CAN1_TX	UART3_TX	–	PSADC6	–
PA7	GPADC7	–	CAN1_RX	UART3_RX	–	PSADC7	–
PA8	RTP_XP	–	I2C2_SCL	–	–	PSADC8	–
PA9	RTP_YP	–	I2C2_SDA	–	–	PSADC9	–
PA10	RTP_XN	IR_RX	–	–	–	PSADC10	JTAG_MS
PA11	RTP_YN	IR_TX	–	–	–	PSADC11	JTAG_CK
PB0	SPI0_WP	SPI1_WP	–	UART4_TX	–	–	–
PB1	SPI0_MISO	SPI1_MISO	–	UART6_TX	–	–	–
PB2	SPI0_CS0	SPI1_CS	–	UART6_RX	–	–	–
PB3	SPI0_HOLD	SPI1_HOLD	–	UART4_RX	–	–	–
PB4	SPI0_CLK	SPI1_CLK	–	UART6_RTS	–	–	–
PB5	SPI0_MOSI	SPI1_MOSI	–	UART4_RTS	UART6_CTS	–	–
PB6	SDC0_CMD	SPI2_CS	–	UART5_TX	–	–	FLASH_CS
PB7	SDC0_CLK	SPI2_MISO	–	UART5_RX	–	–	FLASH_MISO
PB8	SDC0_D3	SPI2_MOSI	–	UART5_RTS	UART7_CTS	–	FLASH_MOSI
PB9	SDC0_D0	SPI2_CLK	–	UART7_RTS	–	–	FLASH_CLK
PB10	SDC0_D1	SPI2_HOLD	–	UART7_TX	–	–	–
PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX	–	–	–
PC0	SDC1_D1	–	I2C2_SCL	UART3_RTS	–	–	JTAG_MS
PC1	SDC1_D0	–	–	–	–	–	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–1 D13x功能复用表 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PC2	SDC1_CLK	–	–	–	–	–	UART0_TX
PC3	SDC1_CMD	–	–	–	–	–	–
PC4	SDC1_D3	–	I2C1_SCL	UART3_TX	–	–	UART0_RX
PC5	SDC1_D2	–	I2C1_SDA	UART3_RX	–	–	JTAG_CK
PC6	SDC1_DET	CAP0	I2C2_SDA	UART3_CTS	DE_TE	CLK_OUT3	–
PC7	–	CAP1	–	–	–	–	–
PC8	SPI3_CLK	CAP2	CAN0_TX	UART4_TX	–	–	–
PC9	SPI3_CS	CAP3	CAN0_RX	UART4_RX	–	–	–
PC10	SPI3_MOSI	CAP4	CAN1_TX	UART5_TX	–	–	–
PC11	SPI3_MISO	CAP5	CAN1_RX	UART5_RX	–	–	–
PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	–
PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	–
PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	–
PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	–
PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	–	–
PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	–	–
PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6	–	–
PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7	–	–
PD8	LCD_D8	SPI1_HOLD	PWM1_A	–	PBUS_CLK	EPWM9_B	–
PD9	LCD_D9	SPI1_WP	–	–	PBUS_NCS	EPWM9_A	–
PD10	LCD_D10	CAP5	–	–	PBUS_NADV	EPWM8_B	–
PD11	LCD_D11	CAP4	I2S_DIN	–	PBUS_NWE	EPWM8_A	–
PD12	LCD_D12	CAP3	I2S_DOUT	–	PBUS_NOE	EPWM7_B	–
PD13	LCD_D13	CAP2	I2S_LRCK	–	CLK_OUT0	EPWM7_A	–
PD14	LCD_D14	CAP1	I2S_BCLK	–	PBUS_AD8	EPWM6_B	–
PD15	LCD_D15	CAP0	I2S_MCLK	–	PBUS_AD9	EPWM6_A	–
PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10	EPWM5_B	–
PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11	EPWM5_A	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–1 D13x功能复用表 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PD18	LCD_D18	LVDS_D0N	DSI_D0N	–	PBUS_AD12	EPWM4_B	–
PD19	LCD_D19	LVDS_D0P	DSI_D0P	–	PBUS_AD13	EPWM4_A	–
PD20	LCD_D20	LVDS_D1N	DSI_D1N	–	PBUS_AD14	EPWM3_B	–
PD21	LCD_D21	LVDS_D1P	DSI_D1P	–	PBUS_AD15	EPWM3_A	–
PD22	LCD_D22	LVDS_D2N	DSI_CKN	–	–	EPWM2_B	–
PD23	LCD_D23	LVDS_D2P	DSI_CKP	–	–	EPWM2_A	–
PD24	LCD_DCLK	LVDS_CKN	DSI_D2N	–	–	EPWM1_B	–
PD25	LCD_HS	LVDS_CKP	DSI_D2P	–	PWM2_B	EPWM1_A	–
PD26	LCD_VS	LVDS_D3N	DSI_D3N	–	PWM3_A	EPWM0_B	–
PD27	LCD_DE	LVDS_D3P	DSI_D3P	–	PWM3_B	EPWM0_A	CMU_CKT
PE0	EMAC_RXD1	DVP_D0	PWM0_A	UART3_TX	–	–	–
PE1	EMAC_RXD0	DVP_D1	PWM0_B	UART3_RX	–	–	–
PE2	EMAC_CRS_DV	DVP_D2	–	UART4_TX	–	–	–
PE3	EMAC_REFCLK	DVP_D3	I2S_MCLK	UART4_RX	–	–	–
PE4	EMAC_TXD1	DVP_D4	–	UART5_TX	–	–	–
PE5	EMAC_TXD0	DVP_D5	–	UART5_RX	–	–	–
PE6	EMAC_TXC	DVP_D6	–	UART6_TX	–	–	–
PE7	EMAC_TXEN	DVP_D7	–	UART6_RX	–	–	–
PE8	EMAC_MDC	DVP_CK	–	UART7_TX	–	–	–
PE9	EMAC_MDIO	DVP_HS	–	UART7_RX	–	–	–
PE10	CLK_OUT2	DVP_VS	I2S_DIN	DMIC_CLK	–	–	–
PE11	CLK_OUT1	PWM1_A	I2S_LRCK	DMIC_D0	–	–	–
PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1	–	–	–
PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0	–	–	–
PE14	SPI2_MOSI	I2S_MCLK	I2C0_SCK	UART6_TX	–	–	–
PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX	–	–	–
PE16	SPI2_HOLD	PWM3_A	–	UART7_TX	–	–	–
PE17	SPI2_WP	PWM3_B	–	UART7_RX	–	–	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–1 D13x功能复用表 (续)

引脚	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
PU0	USB_DM	–	UART0_RX	UART1_RX	–	–	–
PU1	USB_DP	–	UART0_TX	UART1_TX	–	–	–

5.3.1. D133BxS QFN68 封装引脚说明

表 5–2 D133BxS QFN68 封装引脚说明

引脚	定义	类型	功能	备注说明
SYSTEM				
52	RESETN	INPUT	系统复位	内置约 30 KΩ 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7 uF。
POWER				
12, 29, 54	VCC33_IO	POWER	芯片 IO 电压	3.3 V 供电。
55	LDO25	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1 uF 旁路电容。
28	LDO18	POWER	内置 LDO 输出	供内部 PSRAM 使用，若使用需做好芯片散热，外部接 1 uF 旁路电容。
5, 27, 53	VDD11_SYS	POWER	芯片 Core 电压	1.1 V 供电，若使用内置 LDO1x，必须做好芯片散热，53 引脚为 LDO1x 输出。
69	GND	POWER	–	GND 铜皮全连接，需多加过孔散热。

表 5–3 D133BxS QFN68 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
56	PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX	–	PSADC0	CPU_NMI
57	PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX	–	PSADC1	DE_TE
58	PA2	GPADC2	–	I2C1_SCL	UART1_TX	–	PSADC2	UART2_CTS
59	PA3	GPADC3	–	I2C1_SDA	UART1_RX	–	PSADC3	UART2_RTS
60	PA4	GPADC4	–		UART2_TX	–	PSADC4	–
61	PA5	GPADC5	–		UART2_RX	–	PSADC5	RTC_32K
62	PA8	RTP_XP	–	I2C2_SCL	–	–	PSADC8	–
63	PA9	RTP_YP	–	I2C2_SDA	–	–	PSADC9	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–3 D133BxS QFN68 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
64	PA10	RTP_XN	IR_RX	–	–	–	PSADC10	JTAG_MS
65	PA11	RTP_YN	IR_TX	–	–	–	PSADC11	JTAG_CK
GPIO B								
40	PB0	SPI0_WP	SPI1_WP	–	UART4_TX	–	–	–
41	PB1	SPI0_MISO	SPI1_MISO	–	UART6_TX	–	–	–
42	PB2	SPI0_CS0	SPI1_CS	–	UART6_RX	–	–	–
43	PB3	SPI0_HOLD	SPI1_HOLD	–	UART4_RX	–	–	–
44	PB4	SPI0_CLK	SPI1_CLK	–	UART6_RTS	–	–	–
45	PB5	SPI0_MOSI	SPI1_MOSI	–	UART4_RTS	UART6_CTS	–	–
46	PB6	SDC0_CMD	SPI2_CS	–	UART5_TX	–	–	–
47	PB7	SDC0_CLK	SPI2_MISO	–	UART5_RX	–	–	–
48	PB8	SDC0_D3	SPI2_MOSI	–	UART5_RTS	UART7_CTS	–	–
49	PB9	SDC0_D0	SPI2_CLK	–	UART7_RTS	–	–	–
50	PB10	SDC0_D1	SPI2_HOLD	–	UART7_TX	–	–	–
51	PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX	–	–	–
GPIO C								
66	PC0	SDC1_D1	–	I2C2_SCL	UART3_RTS	–	–	JTAG_MS
67	PC1	SDC1_D0	–	–	–	–	–	–
68	PC2	SDC1_CLK	–	–	–	–	–	UART0_TX
1	PC3	SDC1_CMD	–	–	–	–	–	–
2	PC4	SDC1_D3	–	I2C1_SCL	UART3_TX	–	–	UART0_RX
3	PC5	SDC1_D2	–	I2C1_SDA	UART3_RX	–	–	JTAG_CK
4	PC6	SDC1_DET	CAP0	I2C2_SDA	UART3_CTS	DE_TE	CLK_OUT3	–
GPIO D								
37	PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	–
36	PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	–
35	PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	–
34	PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–3 D133BxS QFN68 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
33	PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	–	–
32	PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	–	–
31	PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6	–	–
30	PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7	–	–
26	PD8	LCD_D8	SPI1_HOLD	PWM1_A	–	PBUS_CLK	EPWM9_B	–
25	PD9	LCD_D9	SPI1_WP	–	–	PBUS_NCS	EPWM9_A	–
24	PD10	LCD_D10	CAP5	–	–	PBUS_NADV	EPWM8_B	–
23	PD11	LCD_D11	CAP4	I2S_DIN	–	PBUS_NWE	EPWM8_A	–
22	PD12	LCD_D12	CAP3	I2S_DOUT	–	PBUS_NOE	EPWM7_B	–
21	PD13	LCD_D13	CAP2	I2S_LRCK	–	CLK_OUT0	EPWM7_A	–
20	PD14	LCD_D14	CAP1	I2S_BCLK	–	PBUS_AD8	EPWM6_B	–
19	PD15	LCD_D15	CAP0	I2S_MCLK	–	PBUS_AD9	EPWM6_A	–
18	PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10	EPWM5_B	–
17	PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11	EPWM5_A	–
16	PD18	LCD_D18	LVDS_D0N	DSI_D0N	–	PBUS_AD12	EPWM4_B	–
15	PD19	LCD_D19	LVDS_D0P	DSI_D0P	–	PBUS_AD13	EPWM4_A	–
14	PD20	LCD_D20	LVDS_D1N	DSI_D1N	–	PBUS_AD14	EPWM3_B	–
13	PD21	LCD_D21	LVDS_D1P	DSI_D1P	–	PBUS_AD15	EPWM3_A	–
11	PD22	LCD_D22	LVDS_D2N	DSI_CKN	–	–	EPWM2_B	–
10	PD23	LCD_D23	LVDS_D2P	DSI_CKP	–	–	EPWM2_A	–
9	PD24	LCD_DCLK	LVDS_CKN	DSI_D2N	–	–	EPWM1_B	–
8	PD25	LCD_HS	LVDS_CKP	DSI_D2P	–	PWM2_B	EPWM1_A	–
7	PD26	LCD_VS	LVDS_D3N	DSI_D3N	–	PWM3_A	EPWM0_B	–
6	PD27	LCD_DE	LVDS_D3P	DSI_D3P	–	PWM3_B	EPWM0_A	–
GPIO E								
38	PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1	–	–	–
39	PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0	–	–	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.3.2. D133CxS QFN88 封装引脚说明

表 5–4 D133CxS QFN88 封装引脚说明

引脚	定义	类型	功能	备注说明
RTC				
83	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5 V。
84	RTC_VCOIN	POWER	–	若不考虑掉电保持可悬空，内部有二极管从 3.3 V 取电，外挂供电需接 RC 延迟上电 (10 KΩ/ 0.1 uF)。
85	RTC_XO	OUTPUT	–	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
86	RTC_XI	INPUT	–	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
SYS				
67	RESETN	INPUT	系统复位	内置约 30 kΩ 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7 uF。
81	PLL_XO	OUTPUT	–	接 24 MHz 无源晶振。
82	PLL_XI	INPUT	–	接 24 MHz 无源晶振。
POWER				
15, 36, 69	VCC33_IO	POWER	芯片 IO 电压	3.3 V 供电。
70	LDO25	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1 uF 旁路电容。
31	LDO18	POWER	内置 LDO 输出	供内部 PSRAM 使用，若使用需做好芯片散热，外部接 1 uF 旁路电容。
8, 30, 68	VDD11_SYS	POWER	芯片 Core 电压	1.1 V 供电，若使用内置 LDO1x，必须做好芯片散热，68 引脚为 LDO1x 输出。
89	GND	POWER	–	GND 铜皮全连接，需多加过孔散热。

表 5–5 D133CB QFN88 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
71	PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX	–	PSADC0	CPU_NMI
72	PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX	–	PSADC1	DE_TE
73	PA2	GPADC2	–	I2C1_SCL	UART1_TX	–	PSADC2	UART2_CTS
74	PA3	GPADC3	–	I2C1_SDA	UART1_RX	–	PSADC3	UART2_RTS
75	PA4	GPADC4	–	CAN0_TX	UART2_TX	–	PSADC4	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–5 D133CB QFN88 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
76	PA5	GPADC5	–	CAN0_RX	UART2_RX	–	PSADC5	RTC_32K
77	PA8	RTP_XP	–	I2C2_SCL	–	–	PSADC8	–
78	PA9	RTP_YP	–	I2C2_SDA	–	–	PSADC9	–
79	PA10	RTP_XN	IR_RX	–	–	–	PSADC10	JTAG_MS
80	PA11	RTP_YN	IR_TX	–	–	–	PSADC11	JTAG_CK
GPIO B								
55	PB0	SPI0_WP	SPI1_WP	–	UART4_TX	–	–	–
56	PB1	SPI0_MISO	SPI1_MISO	–	UART6_TX	–	–	–
57	PB2	SPI0_CS0	SPI1_CS	–	UART6_RX	–	–	–
58	PB3	SPI0_HOLD	SPI1_HOLD	–	UART4_RX	–	–	–
59	PB4	SPI0_CLK	SPI1_CLK	–	UART6_RTS	–	–	–
60	PB5	SPI0_MOSI	SPI1_MOSI	–	UART4_RTS	UART6_CTS	–	–
61	PB6	SDC0_CMD	SPI2_CS	–	UART5_TX	–	–	–
62	PB7	SDC0_CLK	SPI2_MISO	–	UART5_RX	–	–	–
63	PB8	SDC0_D3	SPI2_MOSI	–	UART5_RTS	UART7_CTS	–	–
64	PB9	SDC0_D0	SPI2_CLK	–	UART7_RTS	–	–	–
65	PB10	SDC0_D1	SPI2_HOLD	–	UART7_TX	–	–	–
66	PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX	–	–	–
GPIO C								
1	PC0	SDC1_D1	–	I2C2_SCL	UART3_RTS	–	–	JTAG_MS
2	PC1	SDC1_D0	–	–	–	–	–	–
3	PC2	SDC1_CLK	–	–	–	–	–	UART0_TX
4	PC3	SDC1_CMD	–	–	–	–	–	–
5	PC4	SDC1_D3	–	I2C1_SCL	UART3_TX	–	–	UART0_RX
6	PC5	SDC1_D2	–	I2C1_SDA	UART3_RX	–	–	JTAG_CK
7	PC6	SDC1_DET	CAP0	I2C2_SDA	UART3_CTS	DE_TE	CLK_OUT3	–
GPIO D								
40	PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–5 D133CB QFN88 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
39	PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	–
38	PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	–
37	PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	–
35	PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	–	–
34	PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	–	–
33	PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6	–	–
32	PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7	–	–
29	PD8	LCD_D8	SPI1_HOLD	PWM1_A	–	PBUS_CLK	EPWM9_B	–
28	PD9	LCD_D9	SPI1_WP	–	–	PBUS_NCS	EPWM9_A	–
27	PD10	LCD_D10	CAP5	–	–	PBUS_NADV	EPWM8_B	–
26	PD11	LCD_D11	CAP4	I2S_DIN	–	PBUS_NWE	EPWM8_A	–
25	PD12	LCD_D12	CAP3	I2S_DOUT	–	PBUS_NOE	EPWM7_B	–
24	PD13	LCD_D13	CAP2	I2S_LRCK	–	CLK_OUT0	EPWM7_A	–
23	PD14	LCD_D14	CAP1	I2S_BCLK	–	PBUS_AD8	EPWM6_B	–
22	PD15	LCD_D15	CAP0	I2S_MCLK	–	PBUS_AD9	EPWM6_A	–
21	PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10	EPWM5_B	–
20	PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11	EPWM5_A	–
19	PD18	LCD_D18	LVDS_D0N	DSI_D0N	–	PBUS_AD12	EPWM4_B	–
18	PD19	LCD_D19	LVDS_D0P	DSI_D0P	–	PBUS_AD13	EPWM4_A	–
17	PD20	LCD_D20	LVDS_D1N	DSI_D1N	–	PBUS_AD14	EPWM3_B	–
16	PD21	LCD_D21	LVDS_D1P	DSI_D1P	–	PBUS_AD15	EPWM3_A	–
14	PD22	LCD_D22	LVDS_D2N	DSI_CKN	–	–	EPWM2_B	–
13	PD23	LCD_D23	LVDS_D2P	DSI_CKP	–	–	EPWM2_A	–
12	PD24	LCD_DCLK	LVDS_CKN	DSI_D2N	–	–	EPWM1_B	–
11	PD25	LCD_HS	LVDS_CKP	DSI_D2P	–	PWM2_B	EPWM1_A	–
10	PD26	LCD_VS	LVDS_D3N	DSI_D3N	–	PWM3_A	EPWM0_B	–
9	PD27	LCD_DE	LVDS_D3P	DSI_D3P	–	PWM3_B	EPWM0_A	–
GPIO E								

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–5 D133CB QFN88 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
41	PE0	EMAC_RXD1	DVP_D0	PWM0_A	UART3_TX	–	–	–
42	PE1	EMAC_RXD0	DVP_D1	PWM0_B	UART3_RX	–	–	–
43	PE2	EMAC_CRS_DV	DVP_D2	–	UART4_TX	–	–	–
44	PE3	EMAC_REFCLK	DVP_D3	I2S_MCLK	UART4_RX	–	–	–
45	PE4	EMAC_TXD1	DVP_D4	–	UART5_TX	–	–	–
46	PE5	EMAC_TXD0	DVP_D5	–	UART5_RX	–	–	–
47	PE6	EMAC_TXC	DVP_D6	–	UART6_TX	–	–	–
48	PE7	EMAC_TXEN	DVP_D7	–	UART6_RX	–	–	–
49	PE8	EMAC_MDC	DVP_CK	–	UART7_TX	–	–	–
50	PE9	EMAC_MDIO	DVP_HS	–	UART7_RX	–	–	–
51	PE10	CLK_OUT2	DVP_VS	I2S_DIN	DMIC_CLK	–	–	–
52	PE11	CLK_OUT1	PWM1_A	I2S_LRCK	DMIC_D0	–	–	–
53	PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1	–	–	–
54	PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0	–	–	–
USB								
87	PU0	USB_DM	–	UART0_RX	UART1_RX	–	–	–
88	PU1	USB_DP	–	UART0_TX	UART1_TX	–	–	–

5.3.3. D133ExS QFN100 封装引脚说明

表 5–6 D133ExS QFN100 封装引脚说明

引脚	定义	类型	功能	备注说明
RTC				
93	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5 V。
94	RTC_VCOIN	POWER	–	若不考虑掉电保持可悬空，内部有二极管从 3.3 V 取电，外挂供电需接 RC 延迟上电 (10 KΩ/ 0.1 uF)。
95	RTC_XO	OUTPUT	–	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。
96	RTC_XI	INPUT	–	接 32.768 KHz 无源晶振，若不使用 RTC 功能可悬空。

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–6 D133ExS QFN100 封装引脚说明 (续)

引脚	定义	类型	功能	备注说明
SYSTEM				
75	RESETN	INPUT	系统复位	内置约 30 KΩ 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7 uF。
91	PLL_XO	OUTPUT	–	接 24 MHz 无源晶振。
92	PLL_XI	INPUT	–	接 24 MHz 无源晶振。
POWER				
19, 36, 77, 99	VCC33_IO	POWER	芯片 IO 电压	3.3 V 供电
78	LDO25	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1 uF 旁路电容。
35	LDO18	POWER	内置 LDO 输出	供内部 PSRAM 使用，若使用需做好芯片散热，外部接 1 uF 旁路电容
7, 34, 76	VDD11_SYS	POWER	芯片 Core 电压	1.1 V 供电，若使用内置 LDO1x，必须做好芯片散热，76 引脚为 LDO1x 输出。
101	GND	POWER	–	GND 铜皮全连接，需多加过孔散热。

表 5–7 D133ExS QFN100 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
79	PA0	GPADC0	IR_TX	I2C0_SCL	UART0_TX	–	PSADC0	CPU_NMI
80	PA1	GPADC1	IR_RX	I2C0_SDA	UART0_RX	–	PSADC1	DE_TE
81	PA2	GPADC2	–	I2C1_SCL	UART1_TX	–	PSADC2	UART2_CTS
82	PA3	GPADC3	–	I2C1_SDA	UART1_RX	–	PSADC3	UART2_RTS
83	PA4	GPADC4	–	CAN0_TX	UART2_TX	–	PSADC4	–
84	PA5	GPADC5	–	CAN0_RX	UART2_RX	–	PSADC5	RTC_32K
85	PA6	GPADC6	–	CAN1_TX	UART3_TX	–	PSADC6	–
86	PA7	GPADC7	–	CAN1_RX	UART3_RX	–	PSADC7	–
87	PA8	RTP_XP	–	I2C2_SCL	–	–	PSADC8	–
88	PA9	RTP_YP	–	I2C2_SDA	–	–	PSADC9	–
89	PA10	RTP_XN	IR_RX	–	–	–	PSADC10	JTAG_MS
90	PA11	RTP_YN	IR_TX	–	–	–	PSADC11	JTAG_CK

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–7 D133ExS QFN100 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO B								
63	PB0	SPI0_WP	SPI1_WP	–	UART4_TX	–	–	–
64	PB1	SPI0_MISO	SPI1_MISO	–	UART6_TX	–	–	–
65	PB2	SPI0_CS0	SPI1_CS	–	UART6_RX	–	–	–
66	PB3	SPI0_HOLD	SPI1_HOLD	–	UART4_RX	–	–	–
67	PB4	SPI0_CLK	SPI1_CLK	–	UART6_RTS	–	–	–
68	PB5	SPI0_MOSI	SPI1_MOSI	–	UART4_RTS	UART6_CTS	–	–
69	PB6	SDC0_CMD	SPI2_CS	–	UART5_TX	–	–	–
70	PB7	SDC0_CLK	SPI2_MISO	–	UART5_RX	–	–	–
71	PB8	SDC0_D3	SPI2_MOSI	–	UART5_RTS	UART7_CTS	–	–
72	PB9	SDC0_D0	SPI2_CLK	–	UART7_RTS	–	–	–
73	PB10	SDC0_D1	SPI2_HOLD	–	UART7_TX	–	–	–
74	PB11	SDC0_D2	SPI2_WP	SPI0_CS1	UART7_RX	–	–	–
GPIO C								
100	PC0	SDC1_D1	–	I2C2_SCL	UART3_RTS	–	–	JTAG_MS
1	PC1	SDC1_D0	–	–	–	–	–	–
2	PC2	SDC1_CLK	–	–	–	–	–	UART0_TX
3	PC3	SDC1_CMD	–	–	–	–	–	–
4	PC4	SDC1_D3	–	I2C1_SCL	UART3_TX	–	–	UART0_RX
5	PC5	SDC1_D2	–	I2C1_SDA	UART3_RX	–	–	JTAG_CK
6	PC6	SDC1_DET	CAP0	I2C2_SDA	UART3_CTS	DE_TE	CLK_OUT3	–
8	PC7	–	CAP1	–	–	–	–	–
9	PC8	SPI3_CLK	CAP2	CAN0_TX	UART4_TX	–	–	–
10	PC9	SPI3_CS	CAP3	CAN0_RX	UART4_RX	–	–	–
11	PC10	SPI3_MOSI	CAP4	CAN1_TX	UART5_TX	–	–	–
12	PC11	SPI3_MISO	CAP5	CAN1_RX	UART5_RX	–	–	–
GPIO D								
44	PD0	LCD_D0	SPI3_CLK	I2C0_SCL	UART0_TX	PBUS_AD0	EPWM11_B	–

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–7 D133ExS QFN100 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
43	PD1	LCD_D1	SPI3_CS	I2C0_SDA	UART0_RX	PBUS_AD1	EPWM11_A	–
42	PD2	LCD_D2	SPI3_MOSI	I2C1_SCL	UART1_TX	PBUS_AD2	EPWM10_B	–
41	PD3	LCD_D3	SPI3_MISO	I2C1_SDA	UART1_RX	PBUS_AD3	EPWM10_A	–
40	PD4	LCD_D4	SPI1_CS	I2C2_SCL	UART2_TX	PBUS_AD4	–	–
39	PD5	LCD_D5	SPI1_MISO	I2C2_SDA	UART2_RX	PBUS_AD5	–	–
38	PD6	LCD_D6	SPI1_MOSI	PWM0_A	DSPK0	PBUS_AD6	–	–
37	PD7	LCD_D7	SPI1_CLK	PWM0_B	DSPK1	PBUS_AD7	–	–
33	PD8	LCD_D8	SPI1_HOLD	PWM1_A	–	PBUS_CLK	EPWM9_B	–
32	PD9	LCD_D9	SPI1_WP	–	–	PBUS_NCS	EPWM9_A	–
31	PD10	LCD_D10	CAP5	–	–	PBUS_NADV	EPWM8_B	–
30	PD11	LCD_D11	CAP4	I2S_DIN	–	PBUS_NWE	EPWM8_A	–
29	PD12	LCD_D12	CAP3	I2S_DOUT	–	PBUS_NOE	EPWM7_B	–
28	PD13	LCD_D13	CAP2	I2S_LRCK	–	CLK_OUT0	EPWM7_A	–
27	PD14	LCD_D14	CAP1	I2S_BCLK	–	PBUS_AD8	EPWM6_B	–
26	PD15	LCD_D15	CAP0	I2S_MCLK	–	PBUS_AD9	EPWM6_A	–
25	PD16	LCD_D16	PWM1_B	DMIC_CLK	UART2_TX	PBUS_AD10	EPWM5_B	–
24	PD17	LCD_D17	PWM2_A	DMIC_D0	UART2_RX	PBUS_AD11	EPWM5_A	–
23	PD18	LCD_D18	LVDS_D0N	DSI_D0N	–	PBUS_AD12	EPWM4_B	–
22	PD19	LCD_D19	LVDS_D0P	DSI_D0P	–	PBUS_AD13	EPWM4_A	–
21	PD20	LCD_D20	LVDS_D1N	DSI_D1N	–	PBUS_AD14	EPWM3_B	–
20	PD21	LCD_D21	LVDS_D1P	DSI_D1P	–	PBUS_AD15	EPWM3_A	–
18	PD22	LCD_D22	LVDS_D2N	DSI_CKN	–	–	EPWM2_B	–
17	PD23	LCD_D23	LVDS_D2P	DSI_CKP	–	–	EPWM2_A	–
16	PD24	LCD_DCLK	LVDS_CKN	DSI_D2N	–	–	EPWM1_B	–
15	PD25	LCD_HS	LVDS_CKP	DSI_D2P	–	PWM2_B	EPWM1_A	–
14	PD26	LCD_VS	LVDS_D3N	DSI_D3N	–	PWM3_A	EPWM0_B	–
13	PD27	LCD_DE	LVDS_D3P	DSI_D3P	–	PWM3_B	EPWM0_A	–
GPIO E								

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

表 5–7 D133ExS QFN100 封装功能复用表 (续)

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
45	PE0	EMAC_RXD1	DVP_D0	PWM0_A	UART3_TX	–	–	–
46	PE1	EMAC_RXD0	DVP_D1	PWM0_B	UART3_RX	–	–	–
47	PE2	EMAC_CRS_DV	DVP_D2	–	UART4_TX	–	–	–
48	PE3	EMAC_REFCLK	DVP_D3	I2S_MCLK	UART4_RX	–	–	–
49	PE4	EMAC_TXD1	DVP_D4	–	UART5_TX	–	–	–
50	PE5	EMAC_TXD0	DVP_D5	–	UART5_RX	–	–	–
51	PE6	EMAC_TXC	DVP_D6	–	UART6_TX	–	–	–
52	PE7	EMAC_TXEN	DVP_D7	–	UART6_RX	–	–	–
53	PE8	EMAC_MDC	DVP_CK	–	UART7_TX	–	–	–
54	PE9	EMAC_MDIO	DVP_HS	–	UART7_RX	–	–	–
55	PE10	CLK_OUT2	DVP_VS	I2S_DIN	DMIC_CLK	–	–	–
56	PE11	CLK_OUT1	PWM1_A	I2S_LRCK	DMIC_D0	–	–	–
57	PE12	SPI2_CLK	PWM1_B	I2S_BCLK	DSPK1	–	–	–
58	PE13	SPI2_CS	PWM2_A	I2S_DOUT	DSPK0	–	–	–
59	PE14	SPI2_MOSI	I2S_MCLK	I2C0_SCK	UART6_TX	–	–	–
60	PE15	SPI2_MISO	PWM2_B	I2C0_SDA	UART6_RX	–	–	–
61	PE16	SPI2_HOLD	PWM3_A	–	UART7_TX	–	–	–
62	PE17	SPI2_WP	PWM3_B	–	UART7_RX	–	–	–
USB								
97	PU0	USB_DM	–	UART0_RX	UART1_RX	–	–	–
98	PU1	USB_DP	–	UART0_TX	UART1_TX	–	–	–

5.4. 引脚描述

引脚/信号名称	描述	类型
SYSTEM		
RESETN	复位引脚	I

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚/信号名称	描述	类型
PLL_XI	24 MHz 晶振输入	AI
PLL_XO	24 MHz 晶振输出	AO
RTC		
RTC_IO	RTC 唤醒信号或 32.768 KHz 时钟输出	OD
RTC_VCOIN	RTC 纽扣电池供电	P
RTC_XO	32.768 KHz 晶振输出	AO
RTC_XI	32.768 KHz 晶振输入	AI
USB		
USB_DM	USB 数据信号负端	AI/O
USB_DP	USB 数据信号正端	AI/O
RTP		
RTP_XP	RTP X 方向正端	AI
RTP_YP	RTP Y 方向正端	AI
RTP_XN	RTP X 方向负端	AI
RTP_YN	RTP Y 方向负端	AI
ADC，x = 0~7		
GPADCx	模拟采样信号输入	AI
ADC，x = 0~11		
PSADCx	模拟采样信号输入	AI
EMAC		
EMAC_RXD1	RMII 数据接收信号线 1	I
EMAC_RXD0	RMII 数据接收信号线 0	I

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚/信号名称	描述	类型
EMAC_CRS_DV	RMII 数据接收有效	I
EMAC_REFCLK	RMII 参考时钟	I
EMAC_TXD1	RMII 数据发送信号线 1	O
EMAC_TXD0	RMII 数据发送信号线 0	O
EMAC_TXC	RMII 发送时钟	O
EMAC_TXEN	RMII 数据发送使能	O
EMAC_MDC	RMII 串行管理接口时钟	I/O
EMAC_MDIO	RMII 串行管理接口数据	I/O
CLK_OUTx	可配置 25 MHz 时钟输出，x = 0~3	O
PWM，x = 0~3		
PWMx_A	PWMx A 通道	O
PWMx_B	PWMx B 通道	O
EPWM，x = 0~11		
EPWMx_A	EPWMx A 通道	O
EPWMx_B	EPWMx B 通道	O
CAP，x = 0~5		
CAPx	CAP 输入捕获或 PWM 输出	I/O
SPI，x = 0~3		
SPIx_HOLD	SPIx 保持信号，低电平有效	I/O
SPIx_WP	SPIx 写保护信号，低电平有效	I/O
SPIx_CS	SPIx 片选信号，低电平有效	I/O
SPIx_CLK	SPIx 时钟信号	I/O

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚/信号名称	描述	类型
SPIx_MOSI	SPIx 主机数据输出，从机数据输入	I/O
SPIx_MISO	SPIx 主机数据输入，从机数据输出	I/O
UART，x = 0~7		
UARTx_TX	UARTx 数据发送	O
UARTx_RX	UARTx 数据接收	I
UARTx_CTS	UARTx 发送允许	I
UARTx_RTS	UARTx 发送请求	O
I2C，x = 0~2		
I2Cx_SCL	I2Cx 串行时钟信号	I/O
I2Cx_SDA	I2Cx 串行数据信号	I/O
CAN		
CAN0_TX	CAN0 数据发送，外接 CAN 总线收发器	O
CAN0_RX	CAN0 数据接收，外接 CAN 总线收发器	I
CAN1_TX	CAN1 数据发送，外接 CAN 总线收发器	O
CAN1_RX	CAN1 数据接收，外接 CAN 总线收发器	I
CIR		
IR_TX	红外数据发送	O
IR_RX	红外数据接收	I
I2S		
I2S_MCLK	I2Sx 主时钟	O
I2S_LRCK	I2Sx 左/右时钟	I/O
I2S_BCLK	I2Sx 位时钟	I/O

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚/信号名称	描述	类型
I2S_DOUT	I2Sx 串行数据输出	O
I2S_DIN	I2Sx 串行数据输入	I
DSPK		
DSPK0	Speaker 信号输出通道 0	O
DSPK1	Speaker 信号输出通道 1	O
DMIC		
DMIC_CLK	PDM 数字麦克风时钟信号	O
DMIC_D0	PDM 数字麦克风数据信号	I/O
SDC，x = 0~1		
SDCx_CMD	SDC0 控制信号	I/O
SDCx_CLK	SDC0 时钟信号	O
SDCx_D[3:0]	SDC0 数据输入输出	I/O
LCD		
LCD_D[23:0]	LCD 数据输出	O
LCD_DCLK	LCD 时钟信号	O
LCD_HS	LCD 行场同步	O
LCD_VS	LCD 列场同步	O
LCD_DE	LCD 数据使能	O
LVDS		
LVDS_CKN	LVDSx 时钟负端	AO
LVDS_CKP	LVDSx 时钟正端	AO
LVDS_D0N	LVDSx 数据 0 负端	AO

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

引脚/信号名称	描述	类型
LVDS_D0P	LVDSx 数据 0 正端	AO
LVDS_D1N	LVDSx 数据 1 负端	AO
LVDS_D1P	LVDSx 数据 1 正端	AO
LVDS_D2N	LVDSx 数据 2 负端	AO
LVDS_D2P	LVDSx 数据 2 正端	AO
LVDS_D3N	LVDSx 数据 3 负端	AO
LVDS_D3P	LVDSx 数据 3 正端	AO
MIPI DSI		
DSI_CKN	MIPI DSI 时钟负端	AO
DSI_CKP	MIPI DSI 时钟正端	AO
DSI_D0N	MIPI DSI 数据 0 负端	AO
DSI_D0P	MIPI DSI 数据 0 正端	AO
DSI_D1N	MIPI DSI 数据 1 负端	AO
DSI_D1P	MIPI DSI 数据 1 正端	AO
DSI_D2N	MIPI DSI 数据 2 负端	AO
DSI_D2P	MIPI DSI 数据 2 正端	AO
DSI_D3N	MIPI DSI 数据 3 负端	AO
DSI_D3P	MIPI DSI 数据 3 正端	AO
DVP		
DVP_CK	DVP 像素时钟	I
DVP_HS	DVP 行场同步	I
DVP_VS	DVP 列场同步	I

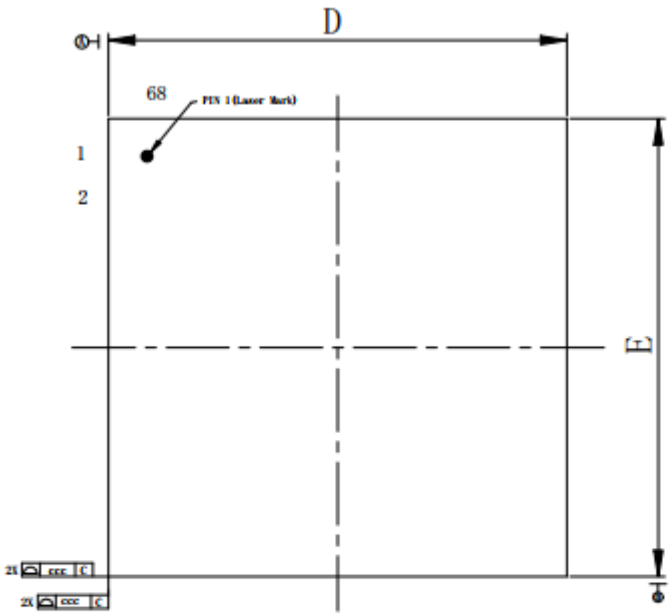
Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

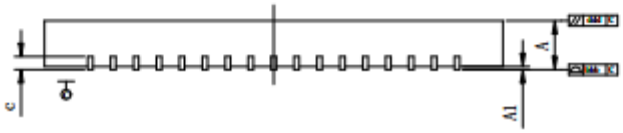
引脚/信号名称	描述	类型
DVP_D[7:0]	DVP 数据输入	I
PBUS		
PBUS_CLK	PBUS 外部总线时钟信号	O
PBUS_NCS	PBUS 外设片选信号，低电平有效	O
PBUS_NADV	PBUS 总线地址有效信号，低电平有效	O
PBUS_NWE	PBUS 总线读写控制信号，低电平为写，高电平为读	O
PBUS_NOE	PBUS 外设输出使能信号，低电平有效	O
PBUS_AD[15:0]	PBUS 地址/数据总线	I/O

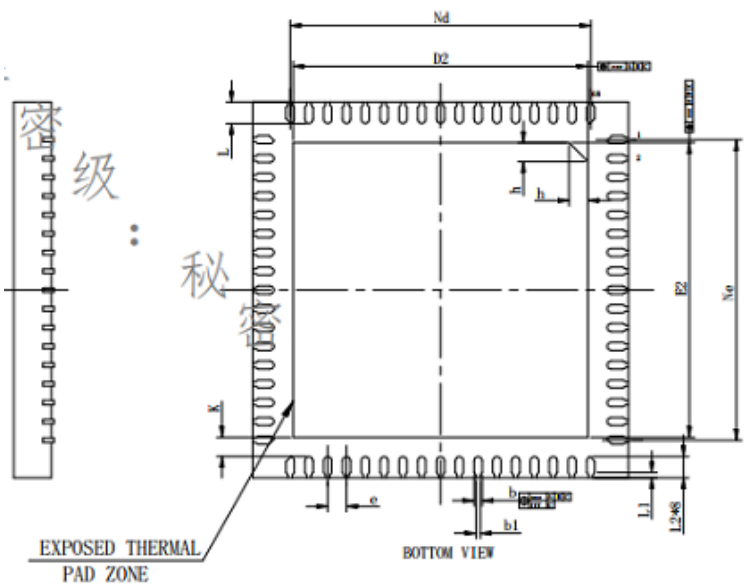
5.5. 封装尺寸

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.5.1. D133BxS QFN68





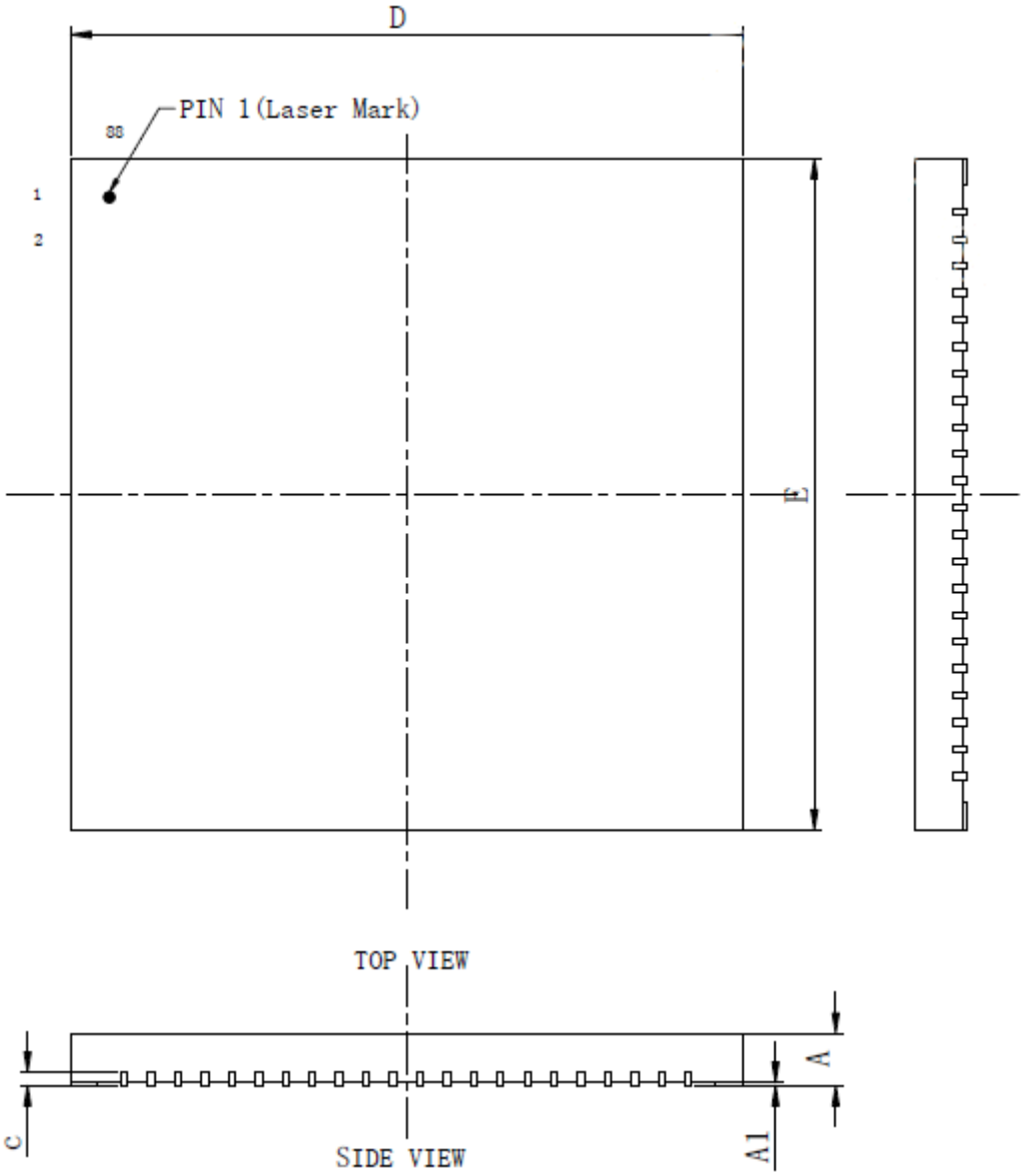


SYMBOL	MILLIMETER			
	MIN	NOM	MAX	
A	0.70	0.75	0.80	
	0.80	0.85	0.90	1
	0.85	0.90	0.95	2
A1	—	0.02	0.05	
b	0.10	0.15	0.20	
b1	0.08REF			
c	0.18	0.20	0.25	
D	6.90	7.00	7.10	
D2	5.39	5.49	5.59	
e	0.35BSC			
Nd	5.60BSC			
E	6.90	7.00	7.10	
E2	5.39	5.49	5.59	
Ne	5.60BSC			
L	0.35	0.40	0.45	
L1	0.10REF			
L2	0.30	0.40	0.50	4
K	0.20	--	--	
h	0.30	0.35	0.40	

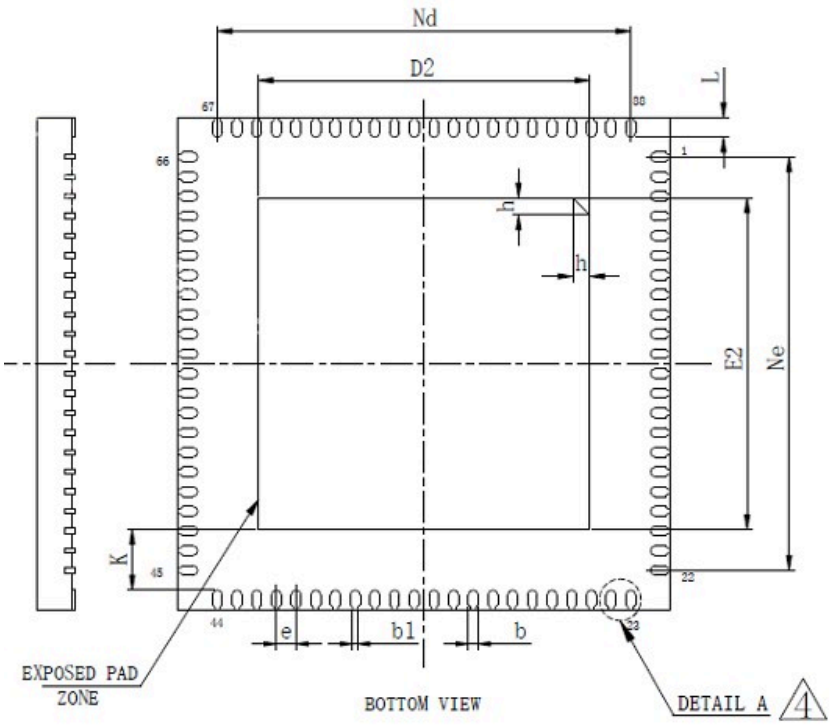
文件密级：秘密

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.5.2. D133CxS QFN88



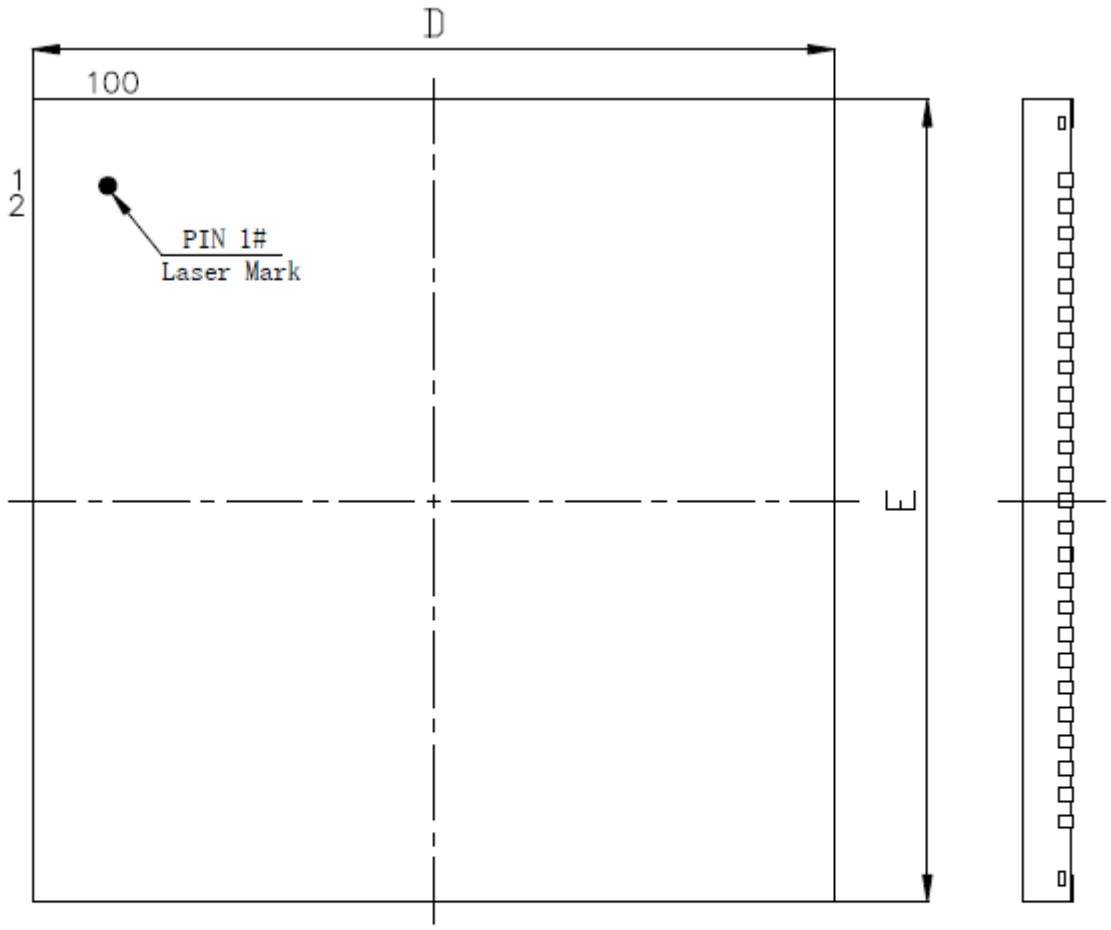
Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved



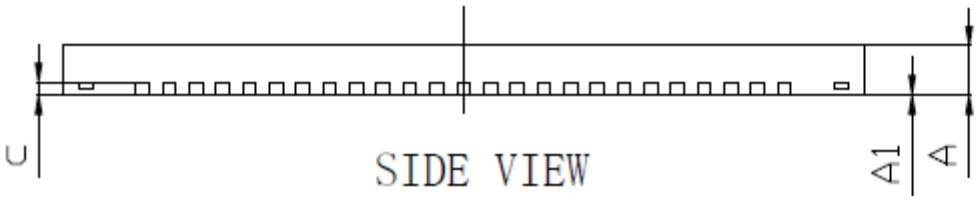
SYMBOL	MILLIMETER			
	MIN	NOM	MAX	
A	0.70	0.75	0.80	1
	0.80	0.85	0.90	
	0.85	0.90	0.95	2
A1	0	0.02	0.05	
b	0.15	0.20	0.25	
b1	0.10REF			3
c	0.18	0.20	0.25	
D	9.90	10.00	10.10	
D2	6.64	6.74	6.84	
e	0.40BSC			
Nd	8.40REF			
E	9.90	10.00	10.10	
E2	6.64	6.74	6.84	
Ne	8.40REF			
L	0.30	0.40	0.50	
K	0.20	–	–	
h	0.30	0.35	0.40	

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved

5.5.3. D133ExS QFN100

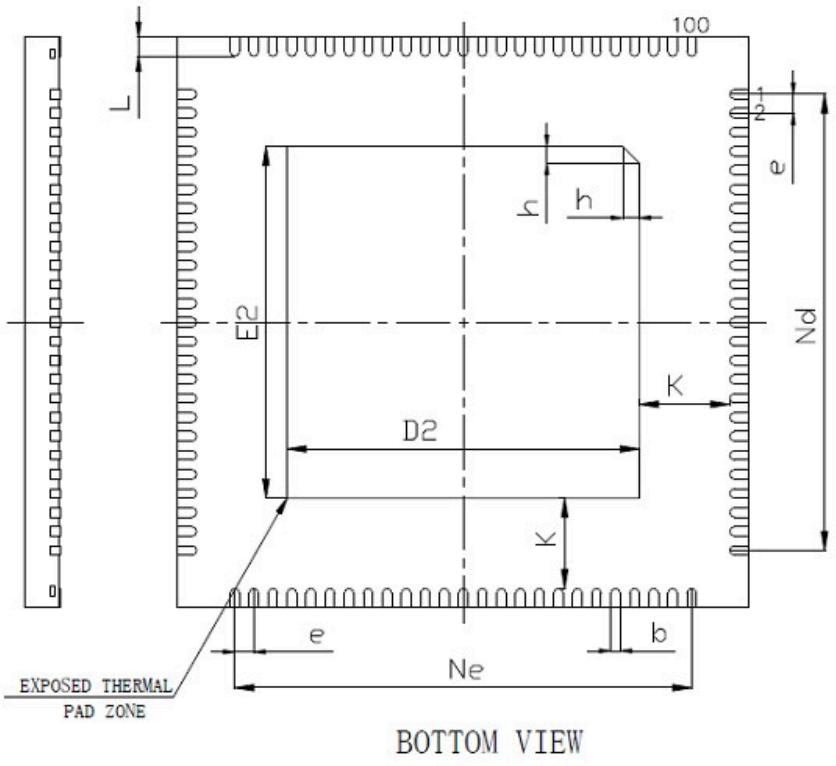


TOP VIEW



SIDE VIEW

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved



BOTTOM VIEW

SYMBOL	MILLIMETER			
	MIN	NOM	MAX	
A	0.80	0.85	0.90	△
	0.70	0.75	0.80	
A1	0	0.02	0.05	
b	0.15	0.20	0.25	
c	0.203REF			
D	11.90	12.00	12.10	
D2	7.30	7.40	7.50	
e	0.40BSC			
Ne	9.60BSC			
Nd	9.60BSC			
E	11.90	12.00	12.10	
E2	7.30	7.40	7.50	
L	0.35	0.40	0.45	
h	0.30	0.35	0.40	
K	1.90REF			

Copyright © 2023–2026 ArtInChip Technology Co., Ltd.
All rights reserved