

BP87122A

集成复合管反激式 PWM 驱动芯片

概述

BP87122A 是一款高集成度、高效率、低待机功耗的电流模式 PWM 控制芯片，适用于全电压范围 90~265 VAC 输入 Flyback 变换器应用。

芯片内部集成了 750 V 的复合功率管，支持 CCM 和 DCM 工作模式。重载下芯片工作于 65 kHz 固定开关频率，中等负载时由 FB 反馈电压信号控制内部振荡器工作于降频模式，减小系统开关损耗。轻载和空载时工作于跳频模式，进一步降低系统开关损耗，使待机功耗小于 75 mW。

BP87122A 通过内部的分段软驱动电路结构，并加入频率调制技术，可以达到优异的 EMI 性能。芯片内置有斜坡补偿电路，以改善系统的稳定性，避免次谐波振荡。系统的跳频频率设置在 22 kHz 以上，可以避免轻载音频噪声。

BP87122A 内置多种保护，包括逐周期限流，输出短路保护，VCC 过压、欠压保护，过温保护等，使系统更加安全可靠。

BP87122A 采用 SOP-8 封装，满足 MSL-3 潮敏等级。



SOP-8 封装

特点

- 全电压范围 (90~265 VAC) 满足六级能效，< 75 mW 待机功耗
- 内部集成 750 V 的复合功率管
- 内置软启动功能
- 满载固定 65 kHz，最低工作频率 22 kHz，无音频噪声
- 跳频模式，改善轻载效率
- 内置斜坡补偿，避免次谐波振荡
- 保护功能
 - 逐周期限流(OCP)
 - 输出短路保护(SCP)
 - VCC 过压、欠压保护 (VCC_OVP & UVLO)
 - 过温保护(OTP)

应用领域

- QC / USB PD / 可编程 AC/DC 充电器
- 高效率反激式 AC/DC 适配器
- AC/DC 辅助电源

典型应用

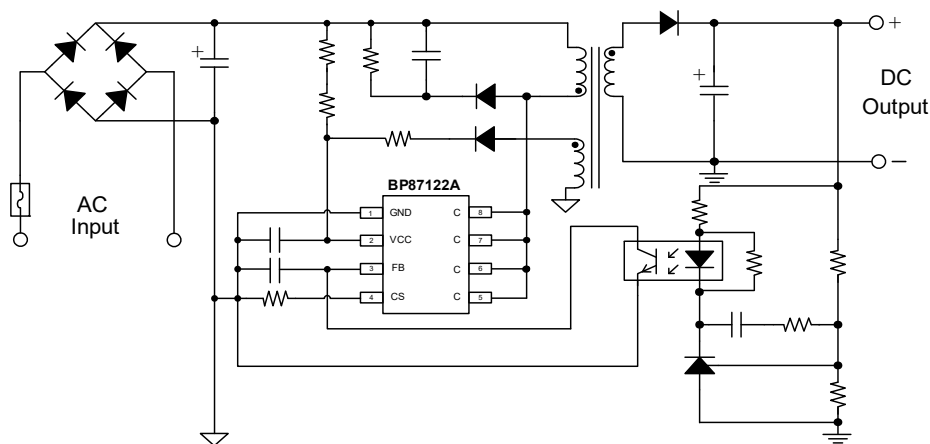


图 1. BP87122A 典型应用电路

订购信息

订购型号	封装	包装形式	打印
BP87122A	SOP-8	卷盘 4,000 颗/盘	BP87122 XXXXXXYY ZZZZWWA

管脚封装

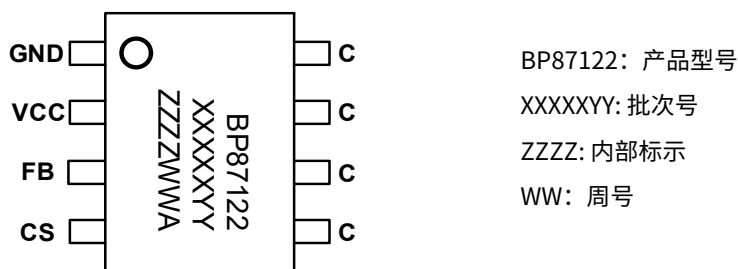


图 2. SOP-8 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	GND	芯片地
2	VCC	芯片电源端, 建议接 4.7uF 以上 VCC 电容到地
3	FB	输出反馈控制端, 连接到光耦集电极。光耦发射极连接到芯片地
4	CS	电流采样输入端, 电流采样电阻接 CS 引脚和地之间
5、6、7、8	C	芯片内部高压功率管

输出功率

型号	工作特点	输出功率 (90~265 VAC) (注 1)
BP87122A	过载保护	20 W

注 1: 最小连续输出功率, 测试条件为封闭式塑料外壳, 环境温度为 45 °C。

极限参数(注 2)

符号	参数	参数范围	单位
V_C	内部高压功率管耐压	-0.3~750	V
V_{CC}	V_{CC} 电压	-0.3~44	V
I_{CC_MAX}	V_{CC} 引脚最大电流	10	mA
V_{FB}	FB 反馈端电压	-0.3~6	V
V_{CS}	CS 引脚电压	-0.3-6	V
P_{D_MAX}	功耗(注 3)	0.97	W
T_J	工作结温范围	-40 to 150	°C
T_{STG}	储存温度范围	-55 to 150	°C
ESD	人体模型 ESD(注 4)	2	kV

注 2：极限参数是指超出该工作范围，芯片有可能损坏。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

注 3：温度升高最大功耗一定会减小，这也是由 T_{J_MAX} , θ_{JA} 和环境温度 T_A 所决定的。最大允许功耗为 $P_{D_MAX} = (T_{J_MAX} - T_A) / \theta_{JA}$ 或是极限范围给出的数字中比较低的那个值。

注 4：人体模型，100pF 电容通过 1.5kΩ 电阻放电。

电气参数 (注 5) (无特别说明情况下, $V_{CC} = 18\text{ V}$, $T_A = 25\text{ }^{\circ}\text{C}$)

符号	描述	条件	最小值	典型值	最大值	单位
VCC 供电部分						
V_{CC_ON}	VCC 启动阈值电压	VCC 上升至 IC 开启	12.5	14	17.5	V
V_{CC_UVLO}	VCC 欠压保护开启电压	VCC 下降至 IC 关闭	5.2	5.8	6.4	V
V_{CC_HOLD}	VCC 保持电压	$V_{FB} = 0\text{ V}$, $V_{CS} = 0\text{ V}$		6.8		V
V_{CC_OV}	过压保护		37	38.8	40	V
I_{CC_ST}	启动电流	$V_{CC} = 14\text{ V}$, 测试 VCC 端电流	10	14	22	μA
I_{CC}	工作电流	$V_{CC} = 20\text{ V}$, $V_{CS} = 0\text{ V}$	2.4	3.56	5	mA
FB 反馈						
V_{FB_OPEN}	FB 开环电压		4.7	4.95	5.2	V
I_{FB_SHORT}	FB 短路电流		0.18	0.21	0.24	mA
V_{FB_GREEN}	进入绿色模式 FB 阈值	$V_{CC} = 18\text{ V}$, $V_{CS} = 0\text{ V}$, FB 下降至 C 端频率低于 35 kHz	1.7	1.95	2.2	V
$V_{FB_BURST_L}$	进入跳频模式电压阈值		0.5	0.7	0.9	V
$V_{FB_BURST_H}$	退出跳频模式电压阈值		0.6	0.8	1	V
振荡器						
f_{OSC}	振荡频率	$V_{CC} = 20\text{ V}$, $V_{FB} = 3.7\text{ V}$, $V_{CS} = 0\text{ V}$	59	65	71	kHz
D_{MAX}	最大占空比	$V_{CC} = 20\text{ V}$, $V_{FB} = 3.7\text{ V}$, $V_{CS} = 0\text{ V}$	65	75	85	%
f_{BURST}	跳频频率		21.5	23.7	26	kHz
f_{PK_PK}	抖频范围峰-峰值			10		kHz
电流采样						
V_{CS_INT}	CS 初始限流值	$V_{CC} = 20\text{ V}$, $V_{FB} = 3.7\text{ V}$, Duty = 0	0.74	0.76	0.78	V
V_{CS_PK}	CS 最大限流值	Duty = D_{MAX}		0.95		V
t_{D_OC}	过流保护延迟时间	$T_J = 25\text{ }^{\circ}\text{C}$		100		ns
t_{LEB}	前沿消隐时间	$T_J = 25\text{ }^{\circ}\text{C}$		400		ns
t_{SS}	软起动时间			4		mS
功率管						
I_{LK}	功率管关断漏电流	$V_{CC} = 20\text{ V}$, $V_C = 750\text{ V}$, $V_{FB} = 0\text{ V}$			10	μA
BV_C	功率管的击穿电压	$I_C = 250\text{ }\mu\text{A}$	750			V

符号	描述	条件	最小值	典型值	最大值	单位
R_{ON}	功率管等效导通电阻	$I_C = 1\text{ A}$		1.8		Ω
V_{C_SUP}	启动电压				40	V
过热保护						
T_{OTP+}	过温保护阈值			150		$^{\circ}\text{C}$
T_{OTP-}	过温保护解除阈值			110		$^{\circ}\text{C}$

注 5：电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。最小值和最大值由测试保证，典型值由设计、测试或统计分析保证。对于未给定上下限值的参数，该规范不予保证其精度，但其典型值合理反映了器件性能。

内部结构框图

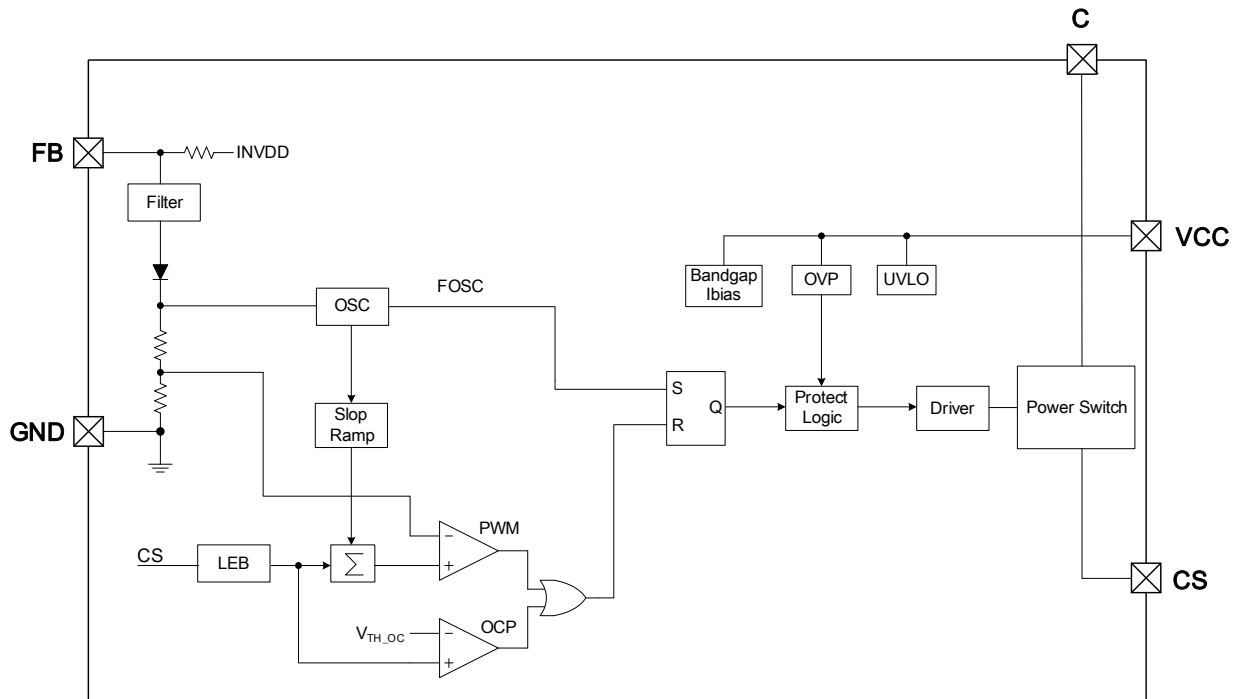


图 3. BP87122A 内部框图

功能描述

BP87122A 为电流模式 PWM 开关电源控制芯片，内置 750V 复合功率管，不仅外围电路非常简洁，节省了系统成本和体积，能轻松通过最新能效指标对待机功耗的要求。BP87122A 支持 CCM 和 DCM 工作模式，低压输入时工作于 CCM 可以降低初级和次级电流有效值，从而提高整机效率；高压输入时工作于 DCM 可以降低开关损耗和次级整流管反向恢复电流，提升效率的同时有利于通过辐射 EMI 测试。BP87122A 通过分段驱动功率管，并加入频率调制，可以达到优异的 EMI 性能。BP87122A 提供了丰富的保护功能，使系统很容易满足各种可靠性指标要求，因此特别适用于高端适配器应用。（注 6：以下描述到的参数均为电气参数列表中的典型值，除非特别说明是最大或最小值）

启动与 VCC 供电

BP87122A 需外加启动电阻。系统上电后，母线电压通过启动电阻对 VCC 电容充电。当 VCC 电压上升到启动阈值电压 V_{CC_ON} 时，芯片开始工作（图 4 所示）。此时，VCC 电容给芯片提供工作电流，直到辅助绕组电压建立起来给 VCC 供电。当 VCC 电压下降到欠压保护电压 V_{CC_UVLO} 时，芯片停止

工作，通过启动电阻重新对 VCC 电容充电，直到 V_{CC_ON} 。因此，VCC 电容需要足够大，以至于启动时在辅助绕组电压没有建立起来之前，VCC 电压不会下降到 V_{CC_UVLO} 。然而，过大的 VCC 电容不仅会增加成本，也会增加启动时间，通常建议使用 4.7~22 μ F/50V 的电解电容。很多情况下由于 PCB 布局限制，电解电容离芯片较远，在干扰复杂的环境中，通常建议在 VCC 和 GND 脚之间放置一个 0.1 μ F 的瓷片电容，并靠近芯片，以提升芯片的抗干扰能力和抗 ESD 能力。

软启动

芯片内置 4ms 软启动时间。在软启动过程中，控制电路限制达林顿管峰值电流，使其从零逐渐增加到最大值，以减小开机时达林顿管上的电压和电流应力。由于启动时输出电压一般较低，达林顿管关断期间输出电压对变压器的去磁较少，原边电流在开通时间内逐渐累积增大，可能超过达林顿管安全工作区而导致失效。软启动电路通过控制启动过程中达林顿管峰值电流逐渐增加（图 4 所示），可以避免原边累积过大的电流，从而降低达林顿管电压电流应力和降低次级二极管的电压尖峰。每一次重启都会经历一次软启动过程。

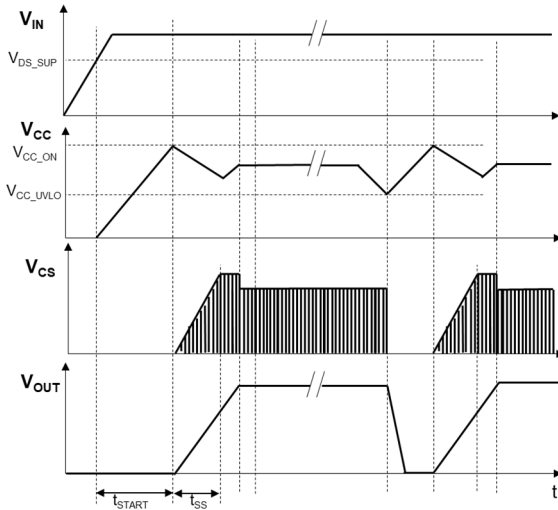


图 4. 启动与 VCC 欠压保护时序

频率控制

BP87122A 采用 PWM/PFM 多模式控制技术，能有效提高平均效率，降低系统待机功耗。重载下芯片工作于 PWM 模式，固定开关频率 f_{osc} (65 kHz)。随着负载减小，FB 电压降低到一定值后，芯片进入 PFM（绿色）模式，开关频率随负载减小而降低（如图 5 所示）。降低开关频率的好处是减小了开关损耗，提高了轻载时的效率，从而提高系统的平均效率，满足六级能效要求。为了避免音频噪声，开关频率的最小值设定为 f_{BURST} (23.7 kHz)。负载继续降低时，开关频率不再继续下降，芯片进入跳频模式：当 FB 电压降低到阈值 $V_{FB_BURST_L}$ 时，芯片关闭驱动信号，输出电压开始逐渐降低，FB 电压上升，当 FB 电压升高到阈值 $V_{FB_BURST_H}$ 时，芯片又开启驱动信号，如此循环。跳频模式降低了平均开关频率，进一步减小开关损耗，使得系统待机功耗很容易满足 < 75 mW 的要求。

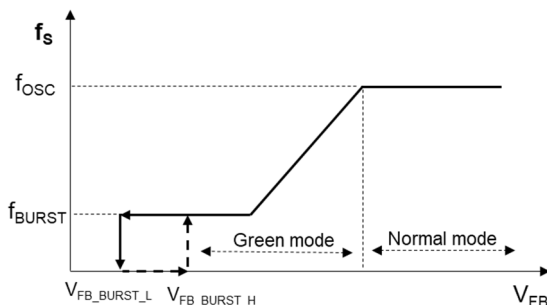


图 5. 频率控制曲线

频率调制

BP87122A 采用了频率调制技术，对开关频率进行一定的调

制，分散了噪声的频谱分布，可以降低 EMI 的平均值和准峰值。能有效降低 EMI 传导干扰，简化系统 EMI 设计。

电流检测

BP87122A 通过外部电阻采样达林顿管电流，对其逐周期限制，以实现电流模式控制。当 CS 引脚电压超过 FB 引脚电压设定的限制值时，在该周期剩余阶段会关断功率达林顿管，直到下一个开关周期开始。内置前沿消隐(Leading Edge Blanking)时间 t_{LEB} 可以避免由于外部电路的容性或次级二极管的反向恢复导致达林顿管在开通瞬间出现的电流尖峰误触发达林顿管关断（如图 6 所示）。因此，CS 引脚无需外加 RC 滤波网络。

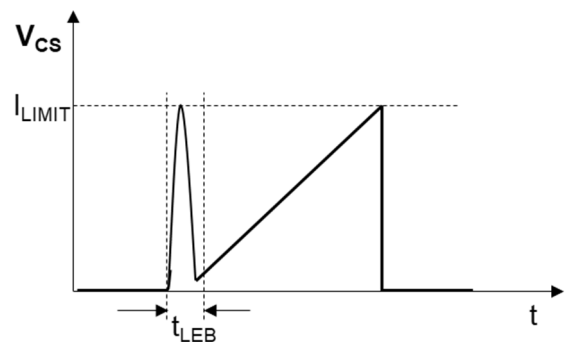


图 6. 前沿消隐

输入线电压补偿

在没有输入电压补偿的情况下，由于功率管关断延迟时间的存在，初级限流值随输入电压变化差异很大，输入电压越高，初级限流值越大，最大输出功率也随着增加。同时，在相同的频率和峰值电流下，CCM 输出功率也会小于 DCM，导致低压输入时输出功率受限。为了实现高压输入时最大输出功率相同，BP87122A 对初级限流值进行了补偿，使初级限流值随功率管导通时间增加而增大（如图 7 所示）。因此，高输入电压下导通时间短，限流值低；相反，低输入电压下导通时间长，限流值高。这种通过检测开通时间而对初级电流的补偿，实现了全输入电压范围内功率限制值恒定。改变电流采样电阻值可以改变恒功率的大小。

斜坡补偿

峰值电流控制变换器工作于 CCM 模式且占空比大于 50% 时，存在次谐波振荡问题，为避免此问题，芯片内置了斜坡补偿电路。斜坡补偿的方式为在电流取样信号上叠加斜坡信号。

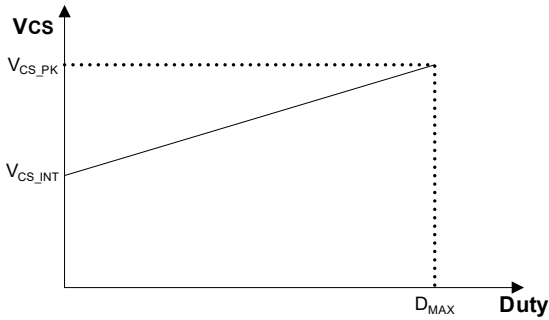


图 7. 输入线电压补偿

VCC 过压保护

当 VCC 电压高于 V_{CC_OV} ，芯片停止开关动作。VCC 电压开始下降，当下降到 V_{CC_UVLO} 时，系统复位，重新开始高压启动。

过温保护

BP87122A 内置了过温保护电路，当结温达到过温保护阈值 T_{OTP+} (150 °C) 时，芯片会停止工作，直到结温下降到过温保护解除阈值 T_{OTP-} (110 °C) 时，芯片触发自动重启。

PCB Layout 指南

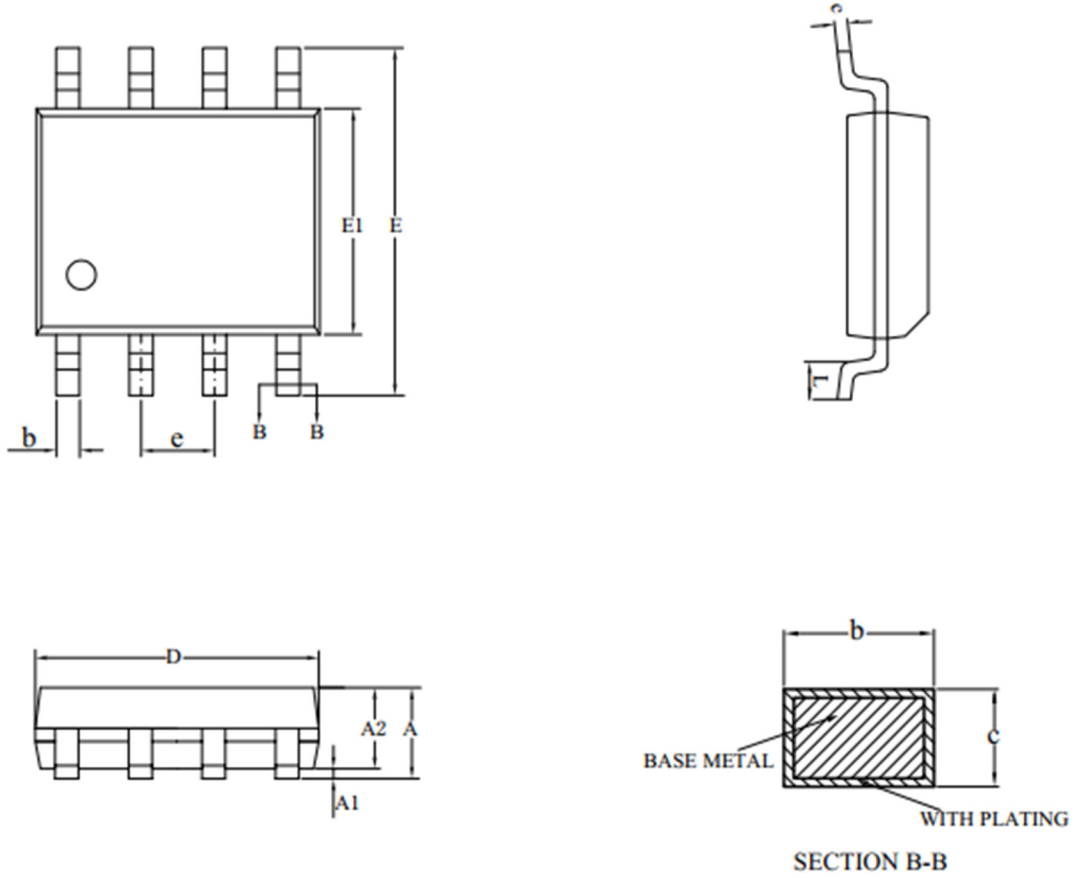
在设计 PCB 时，需要遵循以下建议：

- 1) VCC 电容尽可能靠近 VCC 和 GND 引脚放置，如果由于 PCB 布局限制，电解电容离芯片较远，通常建议在 VCC 和 GND 引脚之间放置一个 0.1 μ F 的瓷片电容，并靠近芯片，以提升芯片的抗干扰能力和抗 ESD 能力。
- 2) 光耦的信号地走线应单点接地到芯片地。
- 3) 连接光耦的反馈信号线不要铺大铜皮，以避免容易受到干扰。走线尽可能短，并远离变压器、功率管 C 引脚走线、初级钳位电路、辅助绕组等强干扰源。当光耦离芯片较远时，反馈信号线和信号地线应并排走线，以减小环路面积。
- 4) 为了降低辐射干扰，应减小高频功率环路面积。初级母线电容、变压器绕组和芯片组成的环路面积尽可能小；次级绕组、二极管和输出滤波电容组成的环路面积尽可能小；初级绕组和钳位电路组成的环路面积尽可能小。

- 5) 芯片的 C 脚能很好地起到散热作用，是器件散热的主要途径。但是由于芯片 C 属于 EMI 动点，在满足散热条件下铺铜面积应尽量小。
- 6) 应将 Y 电容放置在初级输入滤波电容正端和次级滤波电容地之间。如果在输入端使用了 π 型 EMI 滤波器，滤波电感应放置在输入滤波电容的负极之间。
- 7) 辅助绕组的地端应直接连接到母线电容的负端。
- 8) ESD 放电针应直接连接在初级输入滤波电容正端和次级滤波电容地或者输出正端之间，并远离芯片控制电路。

封装信息

SOP-8 封装外形尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.30	—	1.80
A1	0.05	—	0.25
A2	1.25	1.40	1.65
b	0.33	—	0.51
c	0.17	—	0.25
D	4.70	4.90	5.10
E	5.80	6.00	6.30
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.40	—	1.00

版本信息

版本	日期	记录
Rev. 1.0	2024/12	正式发行

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

电子器件报废说明

该产品在生命周期结束后，由客户按照一般电子产品的报废流程进行处理。