

BP3172EG

深度调光隔离低 PF LED 驱动器



概述

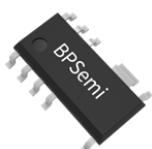
BP3172EG 是一款适用于反激电路的隔离低 PF 可调光 LED 驱动器, 支持 PWM 和模拟调光信号, 全程模拟调光且支持调光调灭, 可以实现高精度、无频闪的照明。

BP3172EG 控制的反激电路工作在电感电流临界导通和准谐振模式, 从而实现更高的转换效率和更低的电磁干扰 (EMI), 提高变压器的利用率。

BP3172EG 采用了先进的原边采样恒流算法, 可实现优异的线性调整率和负载调整率, 同时省去了副边反馈元件, 简化了 BOM 数量和系统成本。

BP3172EG 提供丰富的保护功能, 保证电源设计的可靠性。

BP3172EG 采用 BPSOP-10 的封装。



BPSOP-10 封装

特点

- 支持 PWM 调光和模拟调光信号, 调光深度低至 1% 且支持调光调灭
- 输出电流基准精度 $\pm 3\%$
- 深度调光时良好的批量一致性
- 支持宽输出负载电压范围
- 内置线电压补偿和负载补偿
- 各种保护功能
 - LED 负载开路/短路保护
 - CS 短路保护、OCP 保护
 - 过温降电流

应用

- LED 面板灯、格栅灯
- LED 路灯

典型应用

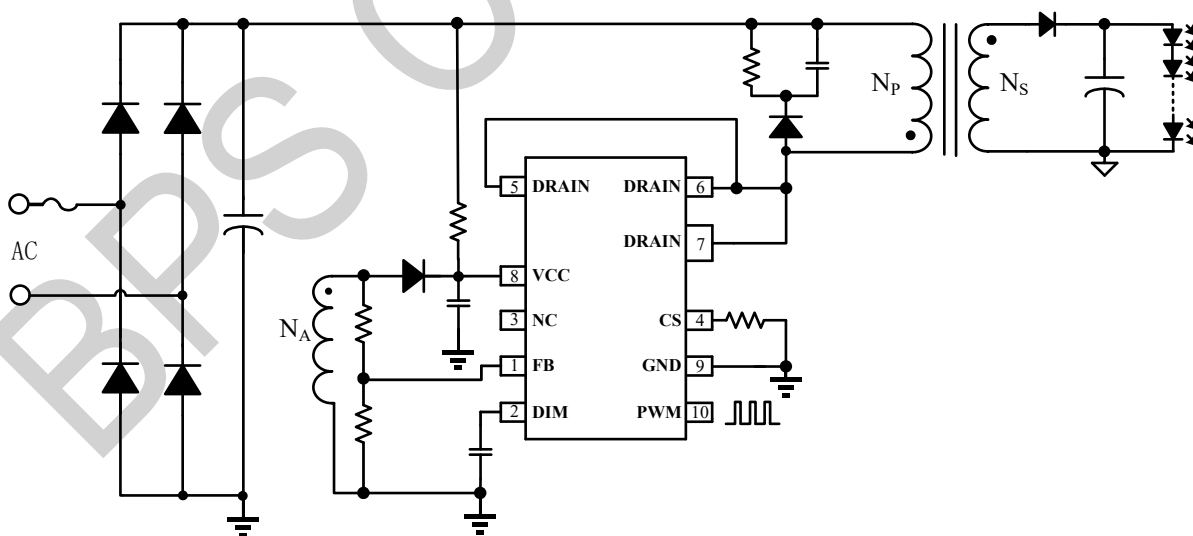


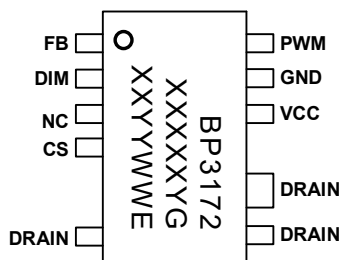
图 1 BP3172EG PWM 调光典型应用图

注: 该线路及参数仅供参考, 实际应用电路和参数请通过试验充分验证。

订购信息

订购型号	封装	包装形式	打印
BP3172EG	BPSOP-10	卷盘 4,000PCS/盘	BP3172 XXXXXYG XXYYWWE

管脚封装



BP3172EG: 产品型号

XXXXXY: 批次

XXYY: 标识

WW: 周号

图 2 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	FB	过零检测及 OVP 检测
2	DIM	模拟调光引脚
3	NC	无连接
4	CS	MOSFET 电流采样
5, 6, 7	DRAIN	内置 MOS 漏极
8	VCC	芯片供电
9	GND	芯片地
10	PWM	PWM 调光引脚, 悬空默认上拉至 VCC

极限参数(注 1)

符号	参数	参数范围	单位
VCC	芯片电源端口电压	-0.3~40	V
DRAIN	内置MOS漏极	-0.3~700	V
PWM	引脚最大电压	-0.3~40	V
CS, FB, DIM	芯片低压接口	-0.3~8	V
P _{DMAX}	功耗(注 2)	0.6	W
θ _{JA}	PN 结到环境的热阻(注 3)	110	°C/W
T _J	工作结温范围	-40~150	°C
T _{STG}	储存温度范围	-55~150	°C

注 1: 最大极限值是指超出该工作范围, 芯片有可能损坏。推荐工作范围是指在该范围内, 器件功能正常, 但并不完全保证满足个别性能指标。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

注 2: 温度升高最大功耗一定会减小, 这也是由 T_{JMAX}, θ_{JA}和环境温度 T_A 所决定的。最大允许功耗为 P_{DMAX} = (T_{JMAX} - T_A)/ θ_{JA} 或是极限范围给出的数字中比较低的那个值。

注 3: 1 平方英寸双层 PCB 板, 按照 JEDEC 标准测试。

推荐工作范围(注 4)

符号	参数	参数范围	单位
P _{OUT}	输出功率(输入电压 400V)	≤40	W

注 4: 开放式条件下, 50°C环境温度、芯片表面温升为 60°C时对应的最大连续输出功率。若实际应用中散热条件更优, 则允许的最大功率可以更大。

电气参数(注 5) (无特别说明情况下, $T_A = 25^\circ\text{C}$)

符号	描述	条件	最小值	典型值	最大值	单位
供电部分(VCC)						
V_{CC_TH}	VCC 启动电压	VCC 上升	10	12.3	14	V
V_{CC_UVLO}	VCC 欠压保护	VCC 下降	6.6	7.9	8.6	V
I_{CC_ST}	VCC 启动电流	$V_{CC_TH}-0.5V$	100	135	160	μA
V_{CC_CLAMP}	VCC 钳位电压	$I_{CC}=2\text{mA}$	30	35	40	V
$I_{CC_QUiescent}$	VCC 静态工作电流	无开关动作	200	500	700	μA
电流采样(CS)						
V_{CS_LIM}	CS 逐周期限流阈值			0.82		V
V_{CS_OCP}	CS 开路保护阈值		1.6	1.8	2	V
时间控制						
T_{LEB1}	正常工作前沿消隐时间			410		ns
T_{LEB2}	过流保护前沿消隐时间			280		ns
T_{ON_MAX}	最大导通时间		35	45	55	μs
T_{OFF_MAX}	最大关断时间		200	255	360	μs
内置 MOS						
R_{DS_ON}	内置 MOS 导通电阻	$V_{GS}=10V, I_D=0.5A$		2		Ω
BV_{DSS}	内置 MOS 击穿电压	$V_{GS}=0V, I_D=250\mu\text{A}$	700			V
退磁检测和过压保护(FB)						
V_{FB_FALL}	FB 下降阈值电压	FB 下降		0.15		V
V_{FB_HYS}	FB 迟滞电压			0.09		V
V_{FB_OVP}	FB 过压保护阈值		1.9	2	2.1	V
调光部分(PWM, DIM)						
V_{DIM_MAX}	模拟调光最大值		1.746	1.8	1.854	V
V_{PWM_ON}	PWM 高电平有效	PWM 上升		1.8		V
V_{PWM_OFF}	PWM 低电平有效	PWM 下降		1.75		V
过温降电流						
T_{REG}	过温降电流阈值			145		$^\circ\text{C}$

注 5: 规格书的最小、最大规范范围由测试保证, 典型值由设计、测试或统计分析保证。

内部结构框图

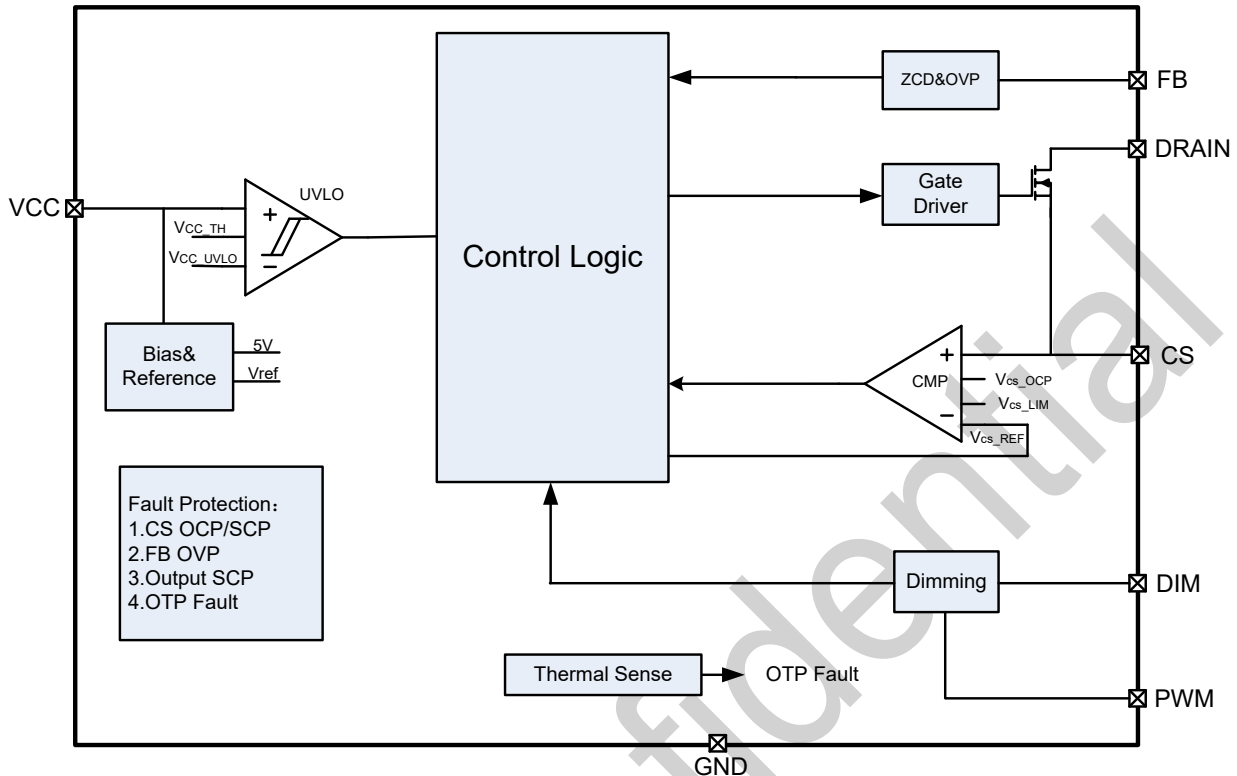


图 3 BP3172EG 内部框图

应用信息

BP3172EG 是一款适用于反激电路的隔离低 PF 可调光 LED 驱动器,支持 PWM 和模拟调光信号,全程模拟调光,可以实现高精度、无频闪的照明。

启动

系统上电后,当 VCC 电压超过 VCC_TH 之后芯片开始工作。GATE 开始输出开关信号,输出电流缓慢上升。

芯片内部 VCC 引脚集成箝位管进行额外的箝位保护。当 VCC 的电压跌至 UVLO 阈值 (7.9V) 以下时,芯片停止工作。

原边恒流控制

BP3172EG 采用原边恒流控制,消除次边反馈元件,令外围电路更加简单。BP3172EG 控制的驱动器,电感电流工作于临界导通模式,MOSFET 工作于准谐振模式,从而实现了高效率转换。

BP3172EG 内部的恒流算法确保输出电流的高精度,对于

Flyback, 其计算公式如下:

$$I_{out} = \frac{1}{8} * \frac{V_{DIM_MAX}}{R_{CS}} * N_{ps}$$

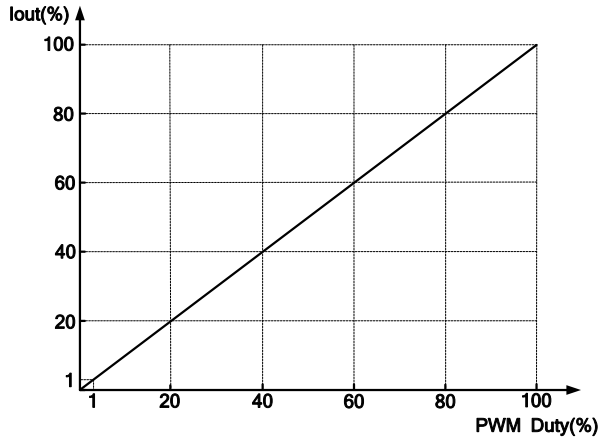
N_{ps} 是原次边的线圈匝数比, V_{DIM_MAX} 是 DIM 脚的最大电平信号, R_{CS} 是 CS 电阻。CS 的逐周期限流阈值设置成 V_{CS_LIM} 。当 CS 电压达到 V_{CS_OCP} 的开路保护阈值时会,芯片立即关断 GATE,同时进入故障保护状态。

调光功能

BP3172EG 的输出电流可以接受 DIM 引脚信号进行模拟调光。不调光时 DIM 脚接一颗电容到地,内部控制 DIM 最大电平为 1.8V。

BP3172EG 也可接收 PWM 调光信号,通过 DIM 脚的外接电容转换成模拟信号。DIM 口的内置滤波电阻约为 75k Ω 。

BP3172EG 的调光曲线如下图所示:



当 PWM 低电平并持续 18ms，系统进入调灭状态。

输出过压/LED 开路保护

输出电压过压保护是通过 FB 引脚来实现的。当 FB 电压在屏蔽时间后仍然高于 2V 时，BP3172EG 会进入故障保护状态，GATE 保持关断。计时约 600ms 后，重新检测，如果故障消除，则正常工作，如果未消除，则继续保护。

对于 Flyback，输出过压保护点设置如下：

$$V_{OUT_OVP} = \frac{N_S}{N_{AUX}} * \frac{R_{FBL} + R_{FBH}}{R_{FBL}} * 2 (V)$$

N_S 是副边的匝数， N_{AUX} 是辅助绕组的匝数， R_{FBH} 是 FB 引脚的分压上电阻， R_{FBL} 是 FB 引脚的分压下电阻。

输出短路保护

当输出发生短路时，FB 引脚检测不到退磁，芯片一直以 T_{OFF_MAX} 工作。由于输出电压很低，辅助绕组无法给 VCC 供电，若 VCC 供电不足，VCC 电压会逐渐下降直至欠压保护阈值。

过温降电流

芯片内部集成过温度保护。当芯片内部温度超过 T_{REG} 后，芯片开始降低输出电流，从而提高系统可靠性。

其他保护

BP3172EG 还集成了其他保护，包括 CS 电阻的开路和短路保护。

谷底导通

BP3172EG 在调光过程中，通过 FB 检测阈值电压，实现谷底导通，优化器件温升同时也优化了轻载效率。

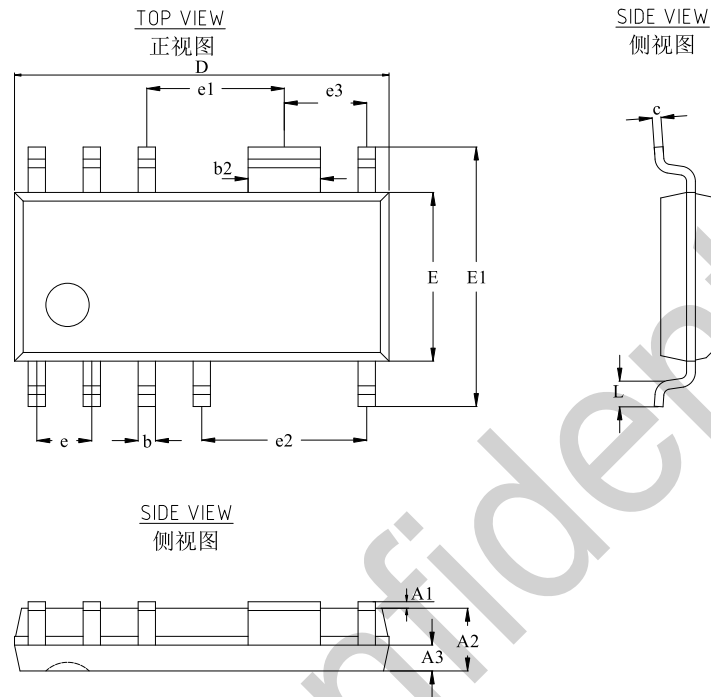
PCB Layout 指南

在设计 BP3172EG 应用 PCB 时，需要遵循以下建议：

- 1) DIM 和 VCC 的旁路电容需要紧靠各自的引脚和芯片地，尤其是 DIM 电容的地必须紧靠芯片电容的地。
- 2) FB 的分压电阻和滤波电容尽可能靠近芯片，且节点要远离变压器的动点，否则系统噪声容易误触发 FB OVP 保护功能。
- 3) 电流采样电阻的功率地线尽可能粗，且要离芯片的地尽量近，以保证电流采样的准确性，否则可能会影响输出电流的调整率。另外，信号地需要单独连接到芯片的地引脚。
- 4) 减小大电流环路的面积，如变压器原边、功率管及吸收网络的环路面积，以及变压器副边、副边二极管、输出电容的环路面积，以减小 EMI 辐射。

封装信息

BPSOP-10 封装外形尺寸



COMMON DIMENSIONS
(UNITS OF MEASURE=MILLIMETER)

SYMBOL	MIN	NOM	MAX
A1	0.02	0.10	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.35	0.40	0.45
b2	1.62	1.67	1.72
c	0.15	—	0.25
$\triangle$ D	8.50	8.60	8.70
E	3.80	3.90	4.00
E1	5.80	6.00	6.20
e	1.27 BSC		
e1	3.18 BCS		
e2	3.81 BSC		
e3	1.91 BSC		
L	0.40	0.55	0.70

NOTES:
 $\triangle$ DOES NOT INCLUDE MOLD FLASH, PROTRUSIONS OR GATE BURRS, MOLD FLASH, PROTRUSIONS AND GATE BURRS SHALL NOT EXCEED 0.008 INCH(0.20mm) PER SIDE

版本信息

版本	日期	记录
Rev_1.0	2026/08	首次发行

BPS Confidential

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

电子器件报废说明

该产品在生命周期结束后，由客户按照一般电子产品的报废流程进行处理。

BPS Confidential