

BP85958D

高集成度开关电源驱动芯片

概述

BP85958D 是一款高性能、高集成度、低待机功耗的开关电源驱动芯片，适用于全电压 85~265VAC 输入的 Buck、Buck-Boost 等变换器拓扑应用。

BP85958D 内部集成了 650V 高压 MOSFET、高压启动和自供电电路、电流采样电路以及电压反馈电路，采用先进的控制技术，无需环路补偿即可实现优异的恒压输出特性，极大地减少了外围器件数量，节省了系统成本和体积，同时提高了可靠性。

BP85958D 芯片采用多模式控制技术，能有效降低系统待机功耗，提高效率和改善动态性能，并减小系统工作在轻载时的音频噪声。

BP85958D 提供了丰富的保护功能，包括输出过压保护、输出过载保护、逐周期限流、过温保护等，使系统更加安全可靠。

BP85958D 采用 SOP8 封装。



SOP-8 封装

特点

- 内部集成 650V 高压 MOSFET
- 集成高压启动和自供电电路
- 集成输出电压采样
- 低待机功耗
- 固定 12V 输出
- 优异的动态响应速度，输出电压纹波小
- 无需外部补偿电路
- 自适应开关频率，最高 48kHz
- 内置软启动功能
- 保护功能
 - 输出过压保护(OVP)
 - 输出过载保护(OLP)
 - 逐周期限流(Cycle-by-Cycle)
 - 过温保护(OTP)

应用领域

- 小家电辅助电源
- 电机驱动辅助电源
- IOT/智能家居/智能照明

典型应用

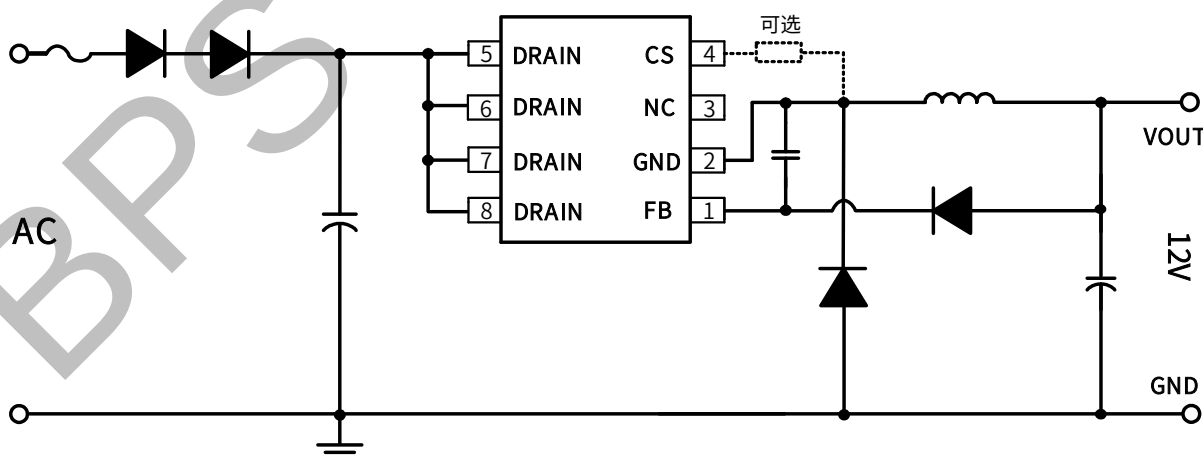


图 1. BP85958D 典型 BUCK 应用电路

订购信息

订购型号	封装	包装形式	打印
BP85958D	SOP-8	卷盘 4,000 只/盘	BP85958 XXXXXXYY ZZZZWWD

管脚封装

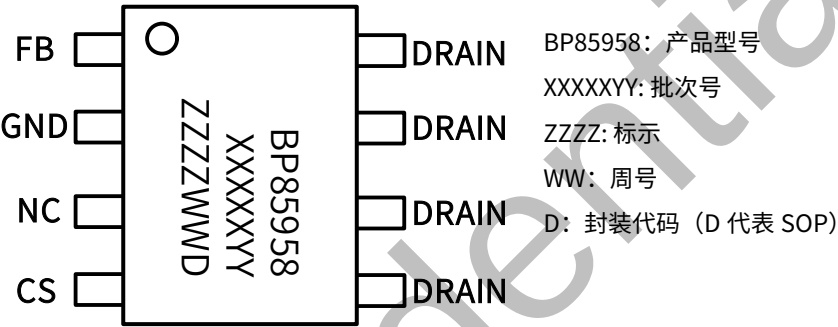


图 2. 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	FB	输出电压反馈引脚
2	GND	芯片地, 内部 MOSFET 源极
3	NC	无连接
4	CS	电流检测引脚, 悬空或连接外置 CS 电阻
5、6、7、8	DRAIN	内部 MOSFET 漏极

输出规格表

型号	输入电压	稳态功率 (注 1)	峰值功率 (注 2)
BP85958D	150~265Vac	6W(12V/500mA)	8.4W(12V/700mA)
	85~265Vac	4.8W(12V/400mA)	7.2W(12V/600mA)

注 1: 稳态功率在 CS 引脚悬空、半封闭式 75°C 环境下测试(Buck/Buck-boost 应用), 持续时间大于 2 小时。

注 2: 峰值功率在 CS 引脚悬空、半封闭式 75°C 环境下测试(Buck/Buck-boost 应用), 持续时间大于 1 分钟。

极限参数(注 3) (无特别说明情况下, $T_A=25^{\circ}\text{C}$)

符号	参数	参数范围	单位
V_{DRAIN}	内部高压 MOSFET 漏极到源极电压	-0.3~650	V
V_{FB}	FB 引脚电压	-0.3~30	V
V_{CS}	CS 引脚电压	-0.3~ 2	V
P_{DMAX}	功耗(注 4)	0.86	W
θ_{JA}	结到环境的热阻(注 5)	145	$^{\circ}\text{C}/\text{W}$
T_{J}	工作结温范围	-40 to 150	$^{\circ}\text{C}$
T_{STG}	储存温度范围	-55 to 150	$^{\circ}\text{C}$
ESD	人体模型 ESD(注 6)	3	kV

注 3: 极限参数是指超出该工作范围, 芯片有可能损坏。除非特殊说明, 电压值均参考芯片 GND。电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

注 4: 温度升高最大功耗一定会减小, 这也是由 T_{JMAX} , θ_{JA} 和环境温度 T_A 所决定的。最大允许功耗为 $P_{\text{DMAX}} = (T_{\text{JMAX}} - T_A) / \theta_{\text{JA}}$ 或是极限范围给出的数字中比较低的那个值。

注 5: 1 平方英寸双层 PCB 板, 按照 JEDEC 标准测试。

注 6: 按照 JEDEC 标准测试, 100pF 电容通过 1.5k Ω 电阻放电。

电气参数(注 7) (无特别说明情况下, $T_A=25^{\circ}\text{C}$)

符号	描述	条件	最小值	典型值	最大值	单位
自供电						
V_{DS_SUP}	最小漏极启动电压			40		V
I_{CC}	芯片工作电流			350	450	μA
I_Q	芯片静态电流			180	250	μA
V_{CC_UVLO}	VCC 欠压保护开启电压	VCC 电压下降至 IC 关闭		5		V
输出电压反馈						
V_{FB_REF}	FB 引脚调制电压		12.57	12.99	13.41	V
V_{FB_OLP}	FB 引脚 OLP 电压			8.6		V
t_{OLP}	输出过载屏蔽时间			2048		Cycles
V_{FB_OVP}	FB 引脚 OVP 电压			13.7		V
t_{OVP}	输出过压屏蔽时间			4		Cycles
t_{AR_OFF}	自动重启停止时间			500		ms
振荡器						
f_{S_MAX}	最大开关频率		43	48	53	kHz
f_{S_MIN}	最小开关频率		0.6	1	1.4	kHz
t_{ON_MAX}	最大开通时间		8			μs
电流采样						
I_{LIMIT_MAX}	最大电流限值(注 8)	CS 引脚悬空, $V_{DRAIN}=35\text{V}$	1000	1130	1260	mA
I_{LIMIT_MAX1}	最大电流限值 1	$R_{CS}=2\Omega$		1500		mA
I_{LIMIT_MIN}	最小电流限值			300		mA
t_{LEB}	前沿消隐时间			400		ns
功率管						
R_{DS_ON}	功率管导通阻抗			5.4	6.5	Ω
I_{DSS}	功率管关断漏电流			10		μA
BV_{DSS}	功率管的击穿电压		650			V
过热保护						
T_{OTP}	过温保护阈值			145		$^{\circ}\text{C}$
T_{HYST}	过温保护迟滞			40		$^{\circ}\text{C}$

注 7: 电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。最小值和最大值由测试保证, 典型值由设计、测试或统计分析保证。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

注 8: 电气参数 I_{LIMIT_MAX} 是 FT 用 DC 方式测试, 无关断延时。实际系统由于关断延时, I_{LIMIT_MAX} 会比设计值略高, 高压输入时更明显。此偏差受到输入电压, 电感量影响。

内部结构框图

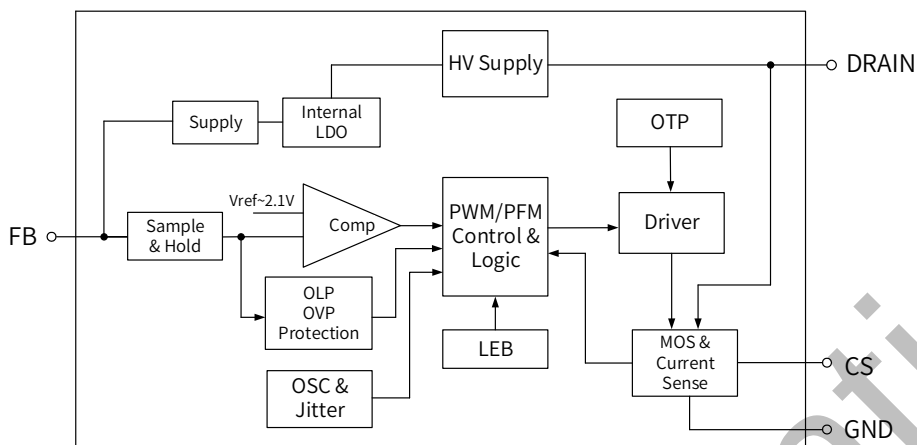


图 3. BP85958D 内部框图

功能描述

BP85958D 是一款高压输入具有恒压输出特性的驱动芯片，采用多模式控制和环路补偿技术，无需外部补偿电路。芯片内部集成 650V 功率开关、高压自供电电路、电流采样电路、电压反馈电路，以及丰富的保护功能，只需要极少的外围器件就可以达到优异的恒压输出特性。开关频率根据电感和负载自适应调整，使电源设计更加灵活。同时，具有较低的待机功耗、良好的输出电压调整率、较低输出电压纹波和低音频噪声使得 BP85958D 特别适合非隔离辅助电源应用。

(注 9: 以下描述到的参数均为电气参数列表中的典型值, 除非特别说明是最大或最小值)

高压供电

BP85958D 集成了高压启动与自供电电路。系统上电后，母线电压上升，当母线电压达到最小漏极启动电压 V_{DS_SUP} (40V) 时，内部高压启动电路通过 DRAIN 端对外部 FB 电容充电。当 FB 电容电压达到芯片启动阈值 11V 时，芯片内部控制电路开始工作。当 FB 电容电压降低到欠压保护阈值 5V 时，芯片关断内部 MOSFET。芯片正常工作时，在 MOSFET 关断期间，当 FB 电容低于 6.6V 时，自供电电路通过 DRAIN 端对外部 FB 电容供电。

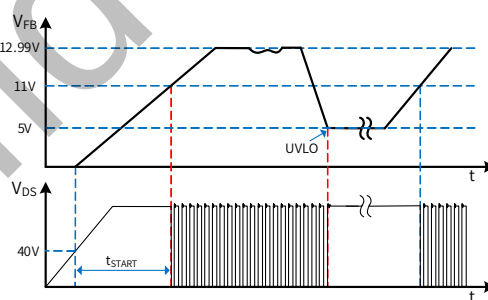


图 4. 高压启动与 FB 欠压保护时序

软启动

BP85958D 具有软启动功能，在软启动过程中，MOSFET 峰值电流(限流点)逐渐增加。由于启动时输出电压一般较低，MOSFET 关断期间输出电压对电感的去磁较少，电感电流进入深度连续模式(CCM)，使得续流二极管的反向恢复电流较大。续流二极管反向恢复电流会通过 MOSFET 并产生损耗，过大的电流尖峰还可能会导致 MOSFET 损坏。软启动电路通过控制启动过程中 MOSFET 峰值电流逐渐增加，可以有效降低二极管的反向恢复电流，从而降低 MOSFET 电流应力。由保护电路触发产生的重启也会经历一次软启动过程，以避免输出电压过冲。软启动过程如图 5 所示，起始限流值为 50%最大限流值，32 个开关周期(T_s)后增加到 75%最大限流值，再持续 32 个开关周期后结束软启动，限流值变为最大值。

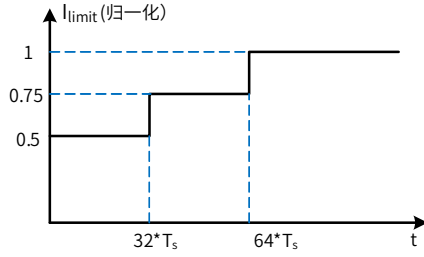


图 5. 软启动过程

电流检测

BP85958D 内部集成电流采样电路， I_{LIMIT_MAX} 和 I_{LIMIT_MIN} 是默认的最大和最小限流值，同时也可以外置电流采样电阻调整限流值。BP85958D 对 MOSFET 电流逐周期限制，当一个开关周期开始时，控制电路开通 MOSFET，漏极电流上升，当电流上升达到内部限制值时，控制电路关断 MOSFET，直到下一个开关周期开始。内置前沿消隐 (Leading Edge Blanking) 时间， t_{LEB} 可以避免由于外部电路的容性或二极管的反向恢复导致 MOSFET 在开通瞬间出现的电流尖峰误触发 MOSFET 关断。

多模式控制

BP85958D 采用 PWM/PFM 多模式控制技术，能有效降低系统待机功耗，提高平均效率，并减小系统工作在轻载时的噪声。电感峰值电流控制模式，具有较快的动态响应速度。如图 6 所示，重载条件下，芯片工作在 PFM 和 PWM 混合模式，MOSFET 限流点（电感峰值电流）和开关频率随负载增加而升高，最高分别为 I_{LIMIT_MAX} 和 f_{S_MAX} 。随着负载减小，开关频率降低，达到 22kHz 后芯片进入 PWM 工作模式。PWM 模式下开关频率保持 22kHz 不变，MOSFET 限流点随负载减小而降低，随着负载的继续减小，芯片进入 PFM 工作模式。MOSFET 限流点保持 I_{LIMIT_MIN} 不变，开关频率降低，直到空载条件下，开关频率降低到最小值 f_{S_MIN} 。轻载和空载条件下，较小的电感峰值电流在磁芯中产生的磁通密度也相应减小，因此能有效抑制音频噪声。

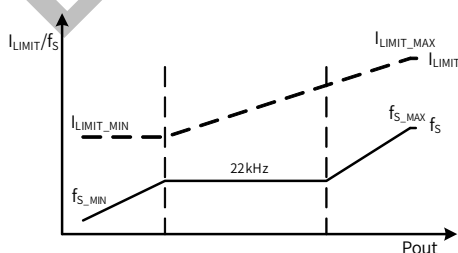


图 6. 控制模式

自动重启

当外部故障（如过压、过载）触发相应的保护，控制电路关断 MOSFET，系统停止工作。BP85958D 内部的自动重启电路等待 t_{AR_OFF} (500ms) 时间后重新启动系统，如果启动后故障没有消除，则重新触发相应的保护。每次重启都会经历软启动过程。

过载保护/输出过压保护

BP85958D 内部控制电路通过 FB 引脚检测输出过载故障和输出过压故障。如图 7 所示，系统上电启动后，如果 FB 电压低于 V_{OLP} (8.6V) 且保持 2048 个开关周期，则触发过载保护 (OLP) 并进入自动重启程序。当 FB 电压连续 4 个开关周期高于 V_{OVP} (13.7V) 时，触发输出过压保护，芯片进入自动重启程序。

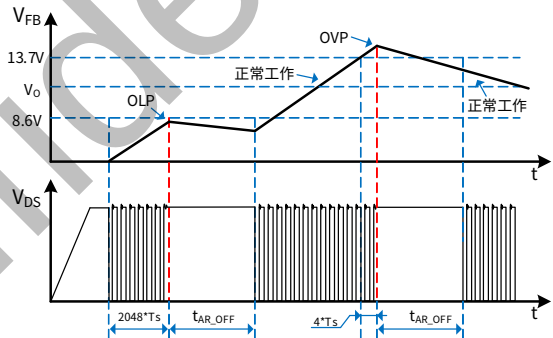


图 7 过载保护、输出过压保护工作模式

过温保护

BP85958D 内置了过温保护电路。当结温达到过温保护阈值 T_{OTP} (145°C) 时，芯片会停止工作，MOSFET 关断，直到结温下降到 $T_{OTP} - T_{HYST}$ 时，芯片重新启动。 T_{HYST} (40°C) 为过温保护迟滞，较大的温度迟滞有利于把系统整体温度控制在较低水平。

CS 引脚应用说明

BP85958D 预留 CS 引脚，CS 引脚悬空时最大限流值默认为 I_{LIMIT_MAX} (1.13A)。当最大限流值不满足应用需求时，可在 CS 引脚并联电阻来提高最大限流值。考虑芯片的关断延时，最大限流值受输出电感感量、输入电压和芯片温升的影响，CS 引脚并联 2Ω 时的 I_{LIMIT} 为 1.5A 左右，实际应用时建议 $R_{CS} \geq 2\Omega$ 。

应用指南

输出电感计算 (Buck 拓扑)

BP85958D 可工作于 CCM 和 DCM 工作模式，取决于额定输出电流和输出电感感量。当 Buck 变换器输出电流 $I_{OUT} > 0.5 * I_{LIMIT_MAX}$ 时，电感需要工作于 CCM 才能满足负载电流要求；当 $I_{OUT} < 0.5 * I_{LIMIT_MAX}$ 时，DCM 和 CCM 都可以满足输出负载电流要求，工作模式取决于电感的感量大小。电感感量越大，带载能力越强，因为需要更多圈数，体积也会更大，成本相对高，动态响应较慢，CCM 下开关损耗大。小感量电感可以减小尺寸、降低价格以及改善系统动态响应，DCM 下开关损耗小，但同时会增大电感的峰值电流和输出纹波电压，峰值带载能力也较小。通常，在满足最大输出电流的前提下，尽量选取小电感量。实际选择电感时，通常根据输入输出规格，计算出能满足输出电流的最小电感值，然后从电感供应商的选型手册中选取大一档的标准值电感。因此， $I_{OUT} > 0.5 * I_{LIMIT_MAX}$ 时按照 CCM 计算电感量， $I_{OUT} < 0.5 * I_{LIMIT_MAX}$ 时按照 DCM 计算电感量。

CCM 模式下，如图 8 所示，根据输入输出电压、系统开关频率、满载输出电流以及芯片最大限流值计算最小电感值：

$$L_{MIN} = \frac{(V_{OUT} + V_{Diode}) * (V_{IN} - V_{DS} - V_{OUT})}{(V_{IN} - V_{DS} + V_{Diode}) * f_s * \Delta I_L}$$

其中， V_{IN} 输入直流母线电压

V_{OUT} 输出电压

I_{OUT} 输出电流

V_{Diode} 续流二极管压降

V_{DS} 开关管 t_{ON} 时间内平均压降

f_s 开关频率

t_{ON} 开关管开通时间

t_{OFF} 开关管关断时间

I_{LIMIT_MAX} 芯片最大限流值

$$\Delta I_L = 2 * (I_{LIMIT_MAX} - I_{OUT})$$

$$V_{DS} = I_{OUT} * R_{ds(ON)}$$

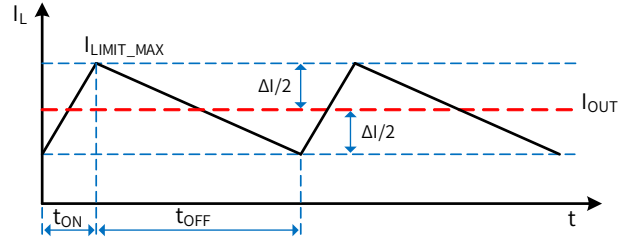


图 8. CCM 模式下的电感电流

电感电流有效值为：

$$I_{RMS} = \sqrt{I_{LIMIT_MAX}^2 - I_{LIMIT_MAX} * \Delta I_L + \frac{\Delta I_L^2}{3}}$$

DCM 模式下(如图 9 所示)，根据输入/输出电压、系统开关频率、满载输出电流以及芯片最大限流值计算最小电感值：

$$L_{MIN} = \frac{2 * I_{OUT} * (V_{OUT} + V_{Diode}) * (V_{IN} - V_{DS} - V_{OUT})}{(V_{IN} - V_{DS} + V_{Diode}) * f_s * I_{LIMIT_MAX}^2}$$

其中，

$$V_{DS} = \frac{1}{2} * I_{LIMIT_MAX} * R_{ds(ON)}$$

电感电流有效值为：

$$I_{RMS} = I_{LIMIT_MAX} * \sqrt{\frac{t_{ON} + t_{OFF}}{3} * f_s}$$

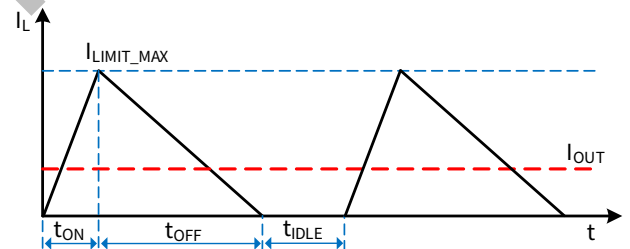


图 9. DCM 模式下的电感电流

一般来说， V_{IN} 是一个范围，通常选择最大输入直流母线电压代入计算公式，或者也可以分别计算最高和最低母线电压对应的电感量，最后取两者中较大者。上述两个电感表达式计算出来的都是输出额定电流所需的最小电感量，设计中需要考虑实际电感的精度，通常取计算值的 1.1 倍以保证批量生产时能满足最低电感量的要求。表达式中 I_{LIMIT_MAX} 应该取芯片最大限流值的下限。

为了降低待机功耗，减小输出端需要的假负载，BP85958D 通过多模式控制降低了空载下的限流点和开关频率。为了使空载时电感电流可控，电感量需要足够大以至于在 MOSFET 最小导通时间内电流峰值不超过芯片最低限流值。即

$$L \geq \frac{t_{LEB} * (V_{IN_MAX} - V_{OUT})}{I_{LIMIT_MIN}}$$

其中, t_{LEB} 为前沿消隐时间, I_{LIMIT_MIN} 为芯片的最低限流值。如图 10 所示, 电感量小于临界值会导致 t_{LEB} 时刻电感峰值电流大于芯片控制的限流点, 平均输出电流过大, 需要较大的假负载给电感电流提供通路, 从而稳定输出电压。

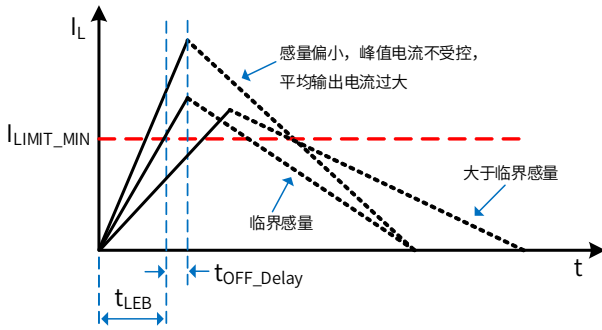


图 10. 空载下的电感电流

因此, 通常最终的电感值需要同时满足以上条件。待机要求不高的应用只需要满足额定输出电流的最小电感即可。确定电感值后需要确认电感的有效值电流是否满足上述计算值, 同时还需要保证电感磁芯在芯片最大限流值 I_{LIMIT_MAX} 不饱和, 供应商的选型手册中一般会给出电感的有效值电流和饱和电流。

输入电容的选择

输入滤波电容对工频电压纹波、传导 EMI、以及电源抵抗 Surge 的能力都起到关键的作用。电容量的选择要保证直流母线电压不能过低(通常不要低于 70V), 因此电容量取决于输出功率和电源效率。全电压 85~265VAC 输入时, 如果使用全波整流, 一般取 $\geq 3\mu F/W$; 对于半波整流, 电容量一般取 $\geq 6\mu F/W$ 。单高压 176~265VAC 输入时, 在满足 EMI 和 Surge 的前提下容量可以减半。

续流二极管的选择

续流二极管建议使用 $t_{rr} \leq 35ns$ 的超快恢复二极管, 不能使用普通快恢复二极管或者慢管。续流二极管需要能承受雷击条件下的输入电压, 因此一般选取 600V 或以上的耐压, 额定电流一般选取输出电流的 3~4 倍。建议选择 ES2J。

反馈二极管的选择

在 MOSFET 关断时, 反馈二极管导通向 FB 引脚反馈输出电压信息。在 MOSFET 导通时, 反馈二极管截止防止电流从

GND 引脚流入芯片。反馈二极管建议使用 600V 或以上耐压的超快恢复二极管, 例如 ES1J 等。

输出电容的选择

输出电容的作用是滤除电感电流中的交流成分, 提供稳定的直流电压给负载, 一般根据输出电压纹波要求来选取合适的电容。当输出电流恒定时, 输出纹波主要由输出电容的 ESR 以及容量决定。

$$\Delta V_{OUT} = \Delta V_{ESR} + \Delta V_C$$

CCM 模式下, 由容性产生的纹波电压为:

$$\Delta V_C = \frac{\Delta I_L}{8 * C_{OUT} * f_S}$$

DCM 模式下, 由容性产生的纹波电压为:

$$\Delta V_C = \frac{I_{OUT} * (I_{LIMIT_MAX} - I_{OUT})^2}{C_{OUT} * f_S * I_{LIMIT_MAX}^2}$$

实际应用中, 为了得到较小的 ESR, 电容量相对比较大, 由容量产生的输出电压纹波很小, 几乎可以忽略, 因此电压纹波主要由电容的 ESR 产生:

$$\Delta V_{ESR} = \Delta I_L * ESR \quad (CCM)$$

$$\Delta V_{ESR} = I_{LIMIT_MAX} * ESR \quad (DCM)$$

假负载计算

为了维持较好的动态响应, 芯片的最低开关频率设置为 1kHz。当输出空载时, 需要一个假负载为电感电流提供回路, 从而稳定输出电压, 电感的平均电流即为假负载的电流。

$$I_{AVG} = \frac{1}{2} * I_L * (T_{ON} + T_{OFF}) * f_{S_MIN}$$

其中, I_L 为空载时电感峰值电流:

$$I_L = \frac{V_{IN_MAX}}{L} * t_{Delay} + I_{LIMIT_MIN}$$

I_{LIMIT_MIN} 为芯片的最低限流值, f_{S_MIN} 为芯片最低频率, T_{ON} 、 T_{OFF} 分别为空载时 MOSFET 开通和关断时间:

$$T_{ON} = \frac{L * I_L}{V_{IN_MAX}}$$

$$T_{OFF} = \frac{L * I_L}{V_{OUT} + V_{Diode}}$$

$$R_L = \frac{V_{OUT}}{I_{AVG}}$$

以上计算未考虑芯片自供电电流通过假负载，实际应用的假负载需要在计算值的基础上适当增加。

Buck-Boost 应用设计

BP85958D 也可以应用于 Buck-Boost 拓扑中，实现负电压输出，芯片的基本功能与 Buck 拓扑类似。由于电感只在 MOSFET 关断期间对输出端提供能量，相同的输出功率需要较大感量的电感。

CCM 模式下，通过以下表达式计算最小电感值：

$$L_{MIN} = \frac{0.5 * V_{OUT}' * V_{IN}'^2 * \frac{1}{f_s}}{(V_{IN}' + V_{OUT}') * [V_{IN}' * I_{LIMIT_MAX} - (V_{IN}' + V_{OUT}') * I_{OUT}]}$$

其中

$$V_{IN}' = V_{IN} - V_{DS}$$

$$V_{OUT}' = V_{OUT} + V_{Diode}$$

$$V_{DS} = \frac{V_{IN}' + V_{OUT}'}{V_{IN}'} * I_{OUT} * R_{ds(ON)}$$

V_{IN} 输入直流母线电压

V_{OUT} 输出电压

I_{OUT} 输出电流

V_{Diode} 续流二极管压降

V_{DS} 开关管 t_{ON} 时间内平均压降

I_{LIMIT_MAX} 芯片最大限流值

电感电流有效值为：

$$I_{RMS} = \sqrt{I_{LIMIT_MAX}^2 - I_{LIMIT_MAX} * \Delta I_L + \frac{\Delta I_L^2}{3}}$$

其中

$$\Delta I_L = 2 * (I_{LIMIT_MAX} - \frac{I_{OUT}}{V_{IN}'} * (V_{IN}' + V_{OUT}'))$$

DCM 模式下，通过以下表达式计算最小电感值：

$$L_{MIN} = \frac{2 * (V_{OUT} + V_{Diode}) * I_{OUT}}{I_{LIMIT_MAX}^2 * f_s}$$

电感电流有效值为：

$$I_{RMS} = I_{LIMIT_MAX} * \sqrt{\frac{t_{ON} + t_{OFF}}{3} * f_s}$$

空载条件和保证正常采样对最小感量的限制与 Buck 拓扑基本一致。

由于电感只在 MOSFET 关断期间对输出端提供能量，因此输出滤波电容纹波电流比 Buck 拓扑大，电压纹波主要由电容的 ESR 产生：

$$\Delta V_{ESR} = I_{LIMIT_MAX} * ESR \quad (\text{适应于 DCM/CCM})$$

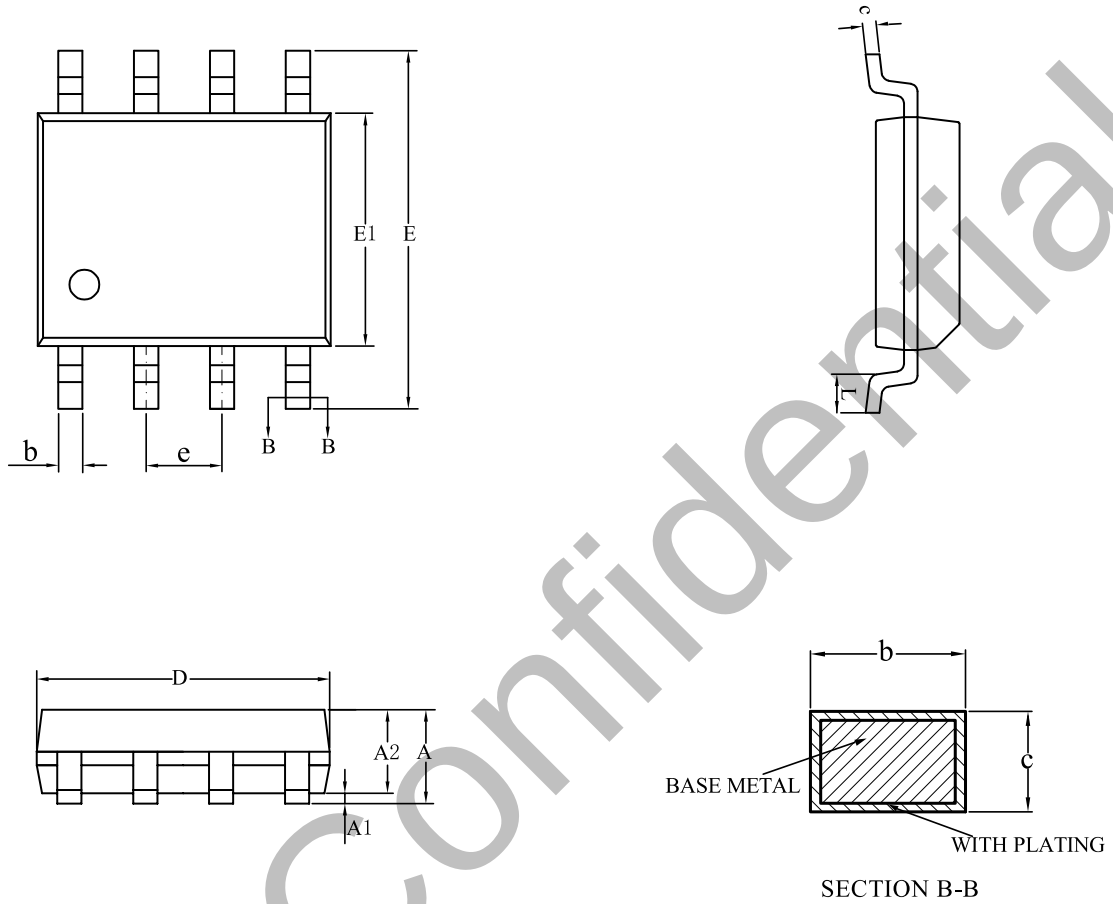
PCB Layout 指南

在设计 BP85958D 应用 PCB 时，需要遵循以下建议：

- 1) 为了减小动点的面积，反馈二极管应尽量靠近芯片。
- 2) GND 能起到散热作用，可以在 PCB 上铺铜散热，但是 GND 为电压动点（相对母线地），在满足散热的条件下铺铜面积应尽量小以减少噪声辐射。同时 IC 远离交流输入端，以避免容性耦合产生 EMI 问题。
- 3) DRAIN 是内部 MOSFET 的漏极，接输入直流母线，为电压静点，可以铺铜散热。同时建议 DRAIN 与其它引脚的走线距离大于 2mm。
- 4) 尽量减小功率环路面积以避免 EMI 干扰并提高系统可靠性。以 Buck 为例，建议缩小输入电容、内置 MOSFET、电感、输出电容组成的励磁回路，以及电感、输出电容、续流二极管组成的续流回路面积。反馈回路面积与走线长度也应减小以提高可靠性。
- 5) 为了使芯片和动点远离交流输入端，可以将输入电容放置在芯片和交流输入之间。
- 6) FB 电容尽量靠近芯片。
- 7) CS 引脚不使用时，应保持悬空。

封装信息

SOP-8 封装外形尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.30	---	1.80
A1	0.05	---	0.25
A2	1.25	1.40	1.65
b	0.33	---	0.51
c	0.17	---	0.25
D	4.70	4.90	5.10
E	5.80	6.00	6.30
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.40	---	1.00

版本信息

版本	日期	记录
Rev.1.0	2024/10	首次发行

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

电子器件报废说明

该产品在生命周期结束后，由客户按照一般电子产品的报废流程进行处理。

BPS Confidential