

BP62110S

高效率 DCM/QR 同步整流驱动开关

概述

BP62110S 是一款高集成度、高性能、自供电的同步整流控制芯片，适用于高效率、高功率密度反激变换器应用。

BP62110S 支持 DCM 和 QR 工作模式，内部电路通过检测同步 MOSFET 的漏极和源极之间的电压产生一个理想的驱动信号来控制 MOSFET 的导通与截止，实现较低的导通损耗。

BP62110S 能够自适应调节驱动关断的 V_{DS} 阈值电压，确保在退磁结束前关断驱动。芯片内部使用了振铃检测电路，避免了在 DCM 模式下由于自由振荡引起误开通而导致的初次级共通问题。同时内置前沿消隐时间，可以防止寄生振荡误触发 MOSFET 提前关断，从而保证同步整流稳定工作。

BP62110S 采用 VD 引脚自供电的方法，无需外部供电，可灵活地选择放置在输出正端或负端。放置于正端时，不需要额外的供电绕组，外围电路非常简洁。同时，由于自供电，可以实现宽输出电压范围，输出电压可以低至 0 V，非常适合充电器应用。

BP62110S 采用 SOT23-6 封装, 满足 MSL-3 潮敏等级。



SOT23-6 封装

特点

- 支持 DCM/QR 工作模式
- 芯片自供电，正端整流无需辅助供电绕组
- 支持宽输出电压范围，可低至 0 V 输出
- 内置振铃检测，防止 DCM 误开通
- 可用于正端和负端整流
- 支持宽输出电压范围，可低至 0 V 输出
- 最大 4 A 驱动下拉电流，超低驱动内阻可避免米勒效应引起误开通
- 超短开通延时，增加了 MOSFET 导通时间，优化了效率
- 低待机功耗，满足六级能效要求
- 集成度高，外围电路简洁

应用领域

- QC/USB-PD/可编程 AC-DC 充电器
- 高效率电源适配器
- 高效率、高功率密度反激变换器

典型应用

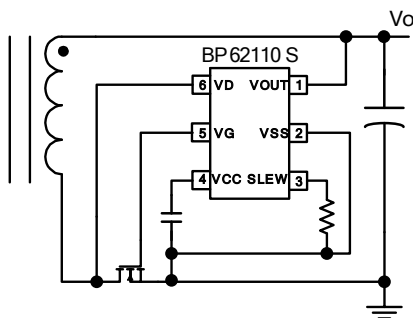


图 1. BP62110S 典型应用电路

订购信息

订购型号	封装	包装形式	打印
BP62110S	SOT23-6	卷盘 3000 颗/盘	62110S

管脚封装

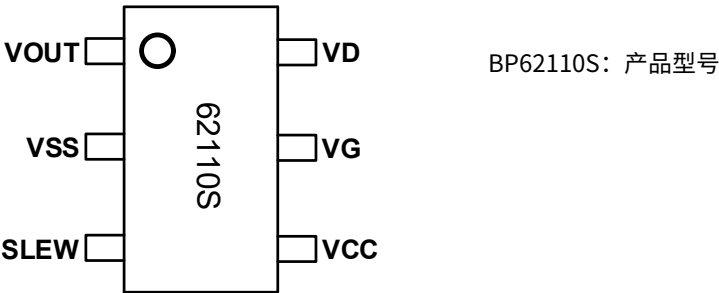


图 2. SOT23-6 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	VOUT	输出电压检测端，同时也向芯片供电，可以连接到输出或者 VCC 脚
2	VSS	芯片地
3	SLEW	dv/dt timer 设定引脚
4	VCC	芯片供电脚
5	VG	驱动输出
6	VD	功率 MOSFET 漏极电压检测脚，同时也是自供电引脚

极限参数(注 1)

符号	参数	参数范围	单位
V _{CC}	V _{CC} 电压	-0.3~9	V
V _D	VD 引脚电压范围	-1~200	V
V _G	VG 引脚电压范围	-0.7~9	V
V _{SLEW}	SLEW 引脚电压范围	-0.7~9	V
V _{OUT}	VOUT 引脚电压范围	-0.7~30	V
P _{DMAX}	功耗(注 2)	0.97	W
θ _{JA}	结到环境的热阻 SOT23-6(注 3)	240	°C/W
T _J	工作结温范围	-40~150	°C
T _{STG}	储存温度范围	-55~150	°C
ESD	人体模型 ESD(注 4)	1.5	kV

注 1: 极限参数是指超出该范围, 有可能导致器件永久性损坏。极限参数为器件应力的额定值, 长期工作在极限参数条件可能会影响器件的可靠性。

注 2: 温度升高最大功耗一定会减小, 这也是由 T_{JMAX}, θ_{JA}, 和环境温度 T_A 所决定的。最大允许功耗为 $P_{DMAX} = (T_{JMAX} - T_A) / \theta_{JA}$ 或是极限范围给出的数字中比较低的那个值。

注 3: 1 平方英寸双层 PCB 板, 按照 JEDEC 标准测试。

注 4: 人体模型, 100 pF 电容通过 1.5 kΩ 电阻放电。

电气参数(注 5) (无特别说明情况下, $T_A = 25\text{ }^{\circ}\text{C}$)

符号	描述	条件	最小值	典型值	最大值	单位
VCC 供电部分						
V_{CC_ON}	VCC 启动阈值电压	VCC 上升至 IC 开启	3.53	3.78	4	V
V_{CC_UVLO}	VCC 欠压保护开启电压	VCC 下降至 IC 关闭	3.1	3.32	3.5	V
V_{CC_REG}	VCC 调整电压	VD 供电	6.6	6.8	7.1	V
		VOUT 供电	6.83	7.1	7.35	V
I_{CH}	VCC 电容充电电流	$V_{CC} = 6\text{ V}, V_D = 14\text{ V}$	26	33	40	mA
I_Q	静态工作电流	$V_{CC} = 7\text{ V}$	190	234	270	μA
I_{CC}	工作电流	$V_{CC} = 7\text{ V}, F_{SW} = 100\text{ kHz}$		2		mA
控制电路						
V_{ON_TH}	驱动开通 V_{DS} 阈值电压		-100	-160	-220	mV
V_{OFF_TH}	自适应调整后的驱动关断 V_{DS} 阈值电压				0	mV
t_{Delay_ON}	驱动开通延时			40		ns
t_{ON_BL}	开通消隐时间			700		ns
t_{OFF_MIN}	最小关断时间			1.8		μs
t_{SLEW}	斜率检测时间	SLEW 引脚浮空		40		ns
		SLEW 引脚接芯片地		23		ns
V_{UVLO_ON}	输出欠压保护阈值			2.5		V
V_{UVLO_HYS}	输出欠压保护迟滞			0.5		V
驱动输出						
V_{GL}	输出低电平	$V_{CC} = 7\text{ V}, I_{sink} = 100\text{ mA}$			0.08	V
V_{GH}	输出高电平	$V_{CC} = 7\text{ V}, I_{source} = 100\text{ mA}$	6.6			V
I_{SOURCE}	最大驱动输出电流	$V_{CC} = 7\text{ V}$		1		A
I_{SINK}	最大下拉电流	$V_{CC} = 7\text{ V}$		4		A
R_L	下拉阻抗			0.5		Ω

注 5: 电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。最小值和最大值由测试保证, 典型值由设计、测试或统计分析保证。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

内部结构框图

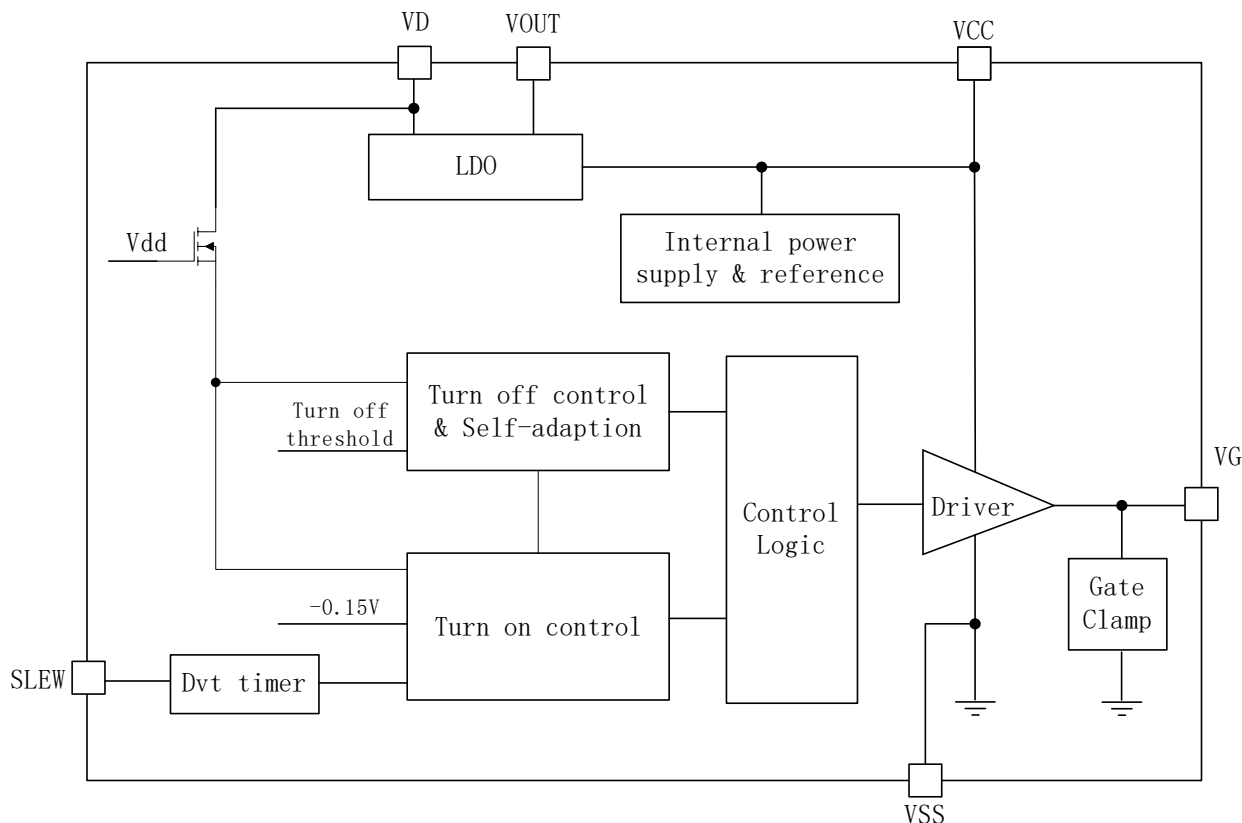


图 3. BP62110S 内部框图

功能描述

BP62110S是一款用于替代反激式变换器副边整流二极管的高性能同步整流芯片。BP62110S支持DCM以及QR工作模式，适合于最大开关频率不高于200k的应用。超短的关断延时和高达4 A的驱动下拉电流，能够实现超快的关断速度，增加MOSFET导通时间，同时采用了自适应关断阈值的方式，可保证系统可靠工作并降低功耗，优化了系统效率。芯片内部使用了振铃检测电路，避免了由于自由振荡引起误开通而导致的初次级共通问题，保证芯片也能在DCM模式下可靠工作。40 ns超短开通延时缩短了体二极管的导通时间，增加了MOSFET沟道的导通时间，极大地提高了效率。（注6：以下描述到的参数均为电气参数列表中的典型值，除非特别说明是最大或最小值）

启动和 VCC 欠压保护

系统启动时，BP62110S 通过 VD 引脚对 VCC 电容充电，充电电流为 I_{CH} 。当 VCC 电压上升到启动阈值电压

V_{CC_ON} 时，芯片退出 VCC 欠压保护状态，内部控制电路开始工作，驱动同步整流 MOSFET 正常导通和关断。芯片工作时，所需的工作电流仍然会通过 VD 引脚提供，内部线性调整器将 VCC 稳压到 V_{CC_REG} 。当 VCC 电压下降到低于欠压保护阈值 V_{CC_UVLO} 时，控制器进入欠压保护状态，驱动保持低电平，同步整流 MOSFET 处于关断状态，直到 VCC 电压再次升高到 V_{CC_ON} 。

输出欠压保护

BP62110S 放置在负端使用，当 VOUT 引脚接输出电压时，输出电压低于 V_{UVLO_ON} 同步整流驱动关闭。这样可以避免开机或者输出短路时 CCM 过深，变压器去磁不够，原边电流累计过高而导致原副边 MOSFET 电压尖峰过高。放置在正端使用时，需将 VOUT 引脚短接至 VCC 引脚（如图 4 所示）。

漏极电压检测

BP62110S 通过 VD 引脚检测同步 MOSFET 漏极电压达到检测电流的目的，从而驱动 MOSFET 导通和关闭实现同步整流。当原边开关管关断后，变压器次级续流，同步 MOSFET 的体二极管导通， V_{DS} 电压由正变为负，控制器驱动 MOSFET 开通。

斜率检测与驱动开通

当检测到 MOSFET 的 V_{DS} 从 2 V 下降至驱动开通阈值电压 V_{ON_TH} 的时间小于芯片内部设定的斜率检测时间 t_{SLEW} 时，控制器驱动同步 MOSFET 导通，开通延迟时间为 t_{Delay_ON} 。如果下降到 V_{ON_TH} 的时间超过 t_{SLEW} ，那么驱动电路保持 MOSFET 关断，防止由于 DCM 模式下的自由振荡引起误开通导致的初次级共通问题。

在 DCM 模式下，当反激变压器去磁完成，次级电流下降到零后，变压器励磁电感和寄生电容产生自由振荡。由于初次级芯片通过漏极供电或者钳位电路的漏电流导致变压器中存储了能量，自由振荡幅度被增大而使得同步整流管漏极电压可能振荡到低于 0 V。如果没有斜率检测电路，控制器会误开通 MOSFET 并维持导通状态，直到开通消隐时间 t_{ON_BL} 结束。如果这段时间内原边功率开关开通，就会导致初次级共通。斜率检测电路能够有效地分辨自由振荡和初级开关关断现象，禁止控制器在自由振荡期间开通 MOSFET，避免共通问题。

BP62110S 可通过 SLEW 引脚设定斜率检测时间 t_{SLEW} ，SLEW 引脚接 VS 时， t_{SLEW} 为 23 ns；SLEW 引脚悬空时，芯片使用默认 t_{SLEW} 为 40 ns；当 SLEW 通过电阻 R_{SLEW} 接到 VS 时：

$$t_{SLEW} = 23ns + R_{SLEW} \times 0.32nS/k\Omega$$

为了避免被判断为悬空状态， R_{SLEW} 最大允许取值为 150 k Ω 。

开通消隐时间

BP62110S 驱动 MOSFET 开通后，控制器在开通消隐时间 t_{ON_BL} 内维持 MOSFET 导通，以禁止由于变压器漏感和寄生电容产生的高频振荡触发到关断阈值电压 V_{OFF_TH} 提前关断。

关断阈值电压自适应调整

当 BP62110S 开始工作后，会逐步调整功率管的关断阈值，提高功率管关断时机的准确性，提高可靠性，降低功耗。

驱动关断

在导通时间已经超过开通消隐时间 t_{ON_BL} 的情况下，当 V_{DS} 电压上升到 V_{OFF_TH} 时，控制器立即关断 MOSFET。其最大 4 A 下拉电流，可以快速拉低门极电压，同时超低驱动内阻可以消除米勒效应引起的误开通。

最小关断时间

控制器一旦关断驱动，在最小关断时间 t_{OFF_MIN} 内将锁定关断状态。

典型应用

BP62110S 搭配 MOSFET 可以放置在输出正端或输出负端来取代肖特基二极管（如图 4、图 5 所示），且不需要额外的辅助绕组供电。VD 脚为控制器的漏极电压检测脚和内部自供电输入端。

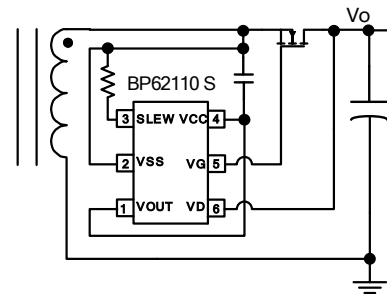


图 4. SR 放置在正端典型应用电路图

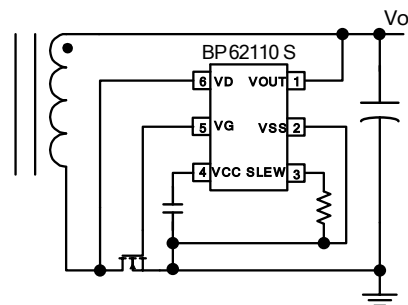


图 5. SR 放置在负端典型应用电路图

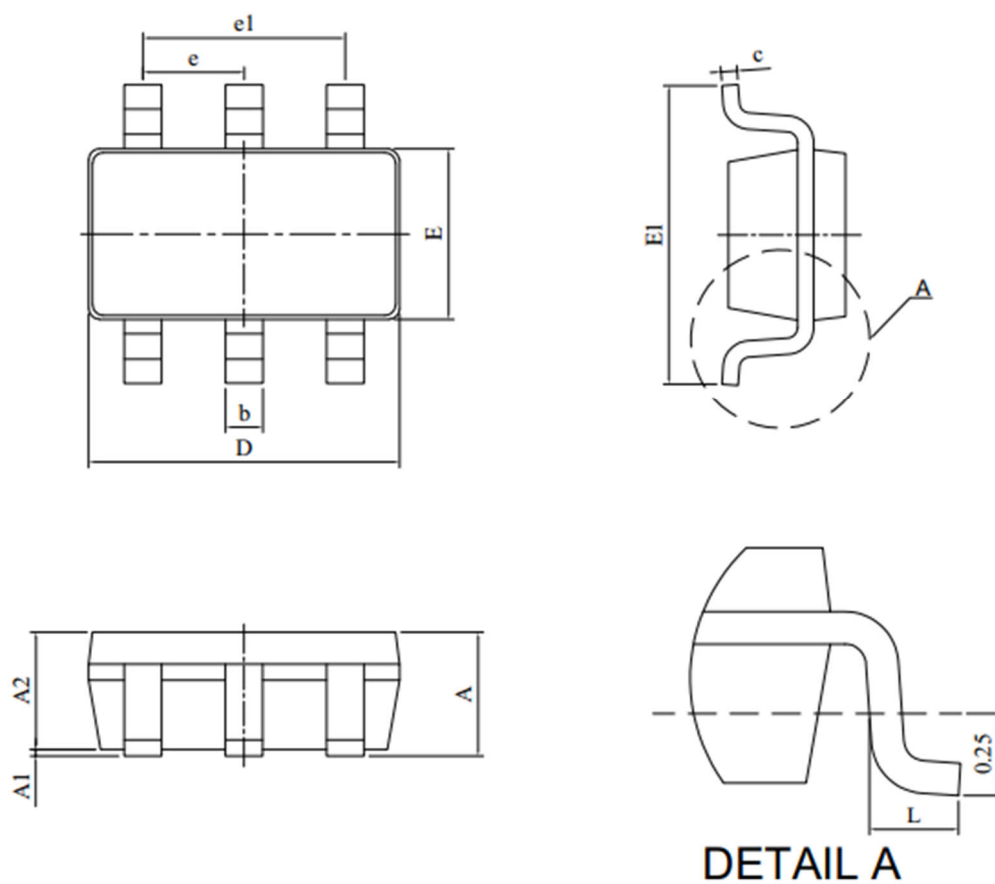
PCB Layout 指南

为保证系统可靠工作，在设计 PCB 时，需要遵循以下建议：

- 1) 在 VCC 和 S 引脚之间放置一个 1 μ F 的瓷片电容，并靠近芯片 VCC 和 S 引脚，以提升芯片的抗干扰能力
- 2) 为了降低辐射干扰，应减小高频功率环路面积。即 BP62110S、变压器次级绕组和输出滤波电容之间的环路面积尽可能小

封装信息

SOT23-6 封装外形尺寸



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	0.90	-	1.45
A1	0.00	-	0.15
A2	0.90	-	1.30
D	2.82	-	3.03
E	1.50	-	1.70
E1	2.60	-	3.00
L	0.30	-	0.60
b	0.28	-	0.50
c	0.10	-	0.23
e	0.95 BSC		
e1	1.90 BSC		

版本信息

版本	日期	记录
Rev. 1.0	2025/09	正式发行

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。

电子器件报废说明

该产品在生命周期结束后，由客户按照一般电子产品的报废流程进行处理。