

GXA555

用于 I²C 总线的 16 位 I/O 扩展器

1 基本性能

- 直接替代 xCA9555
- 电源电压：1.6V ~ 5.5V
- 工作温度：- 55°C ~ +125°C
- 待机电流：0.5μA
- 可直接驱动LED
- 开漏输出的中断引脚

2 应用场景

- 服务器
- 通信机柜
- 工业自动化设备
- 处理器 GPIO 数量受限的产品

3 芯片概述

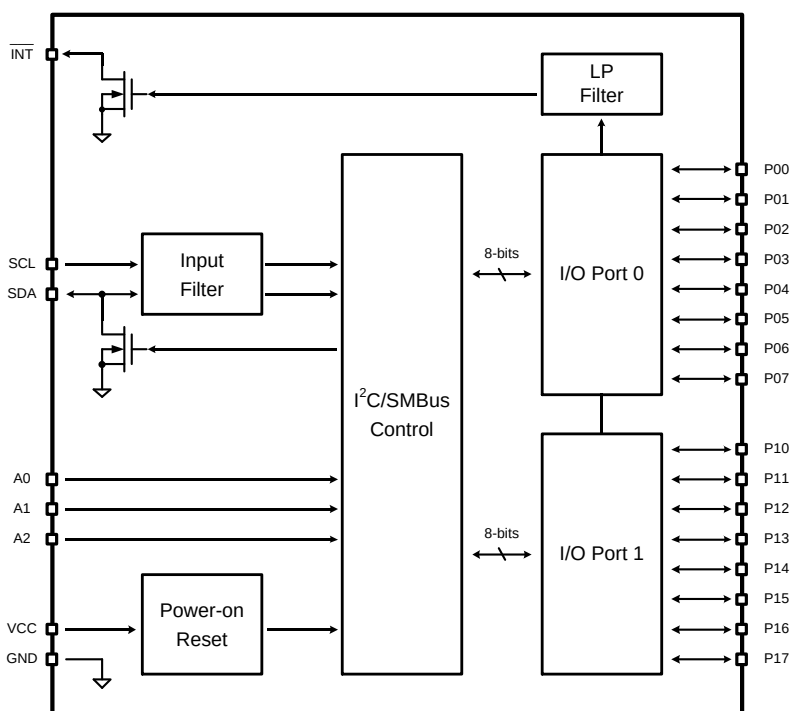
GXA555 主要用于扩展通用输入输出端口(GPIO)。
端口数据通过标准两线 I²C 协议传输, 最高可支持 1MHz
通信速率(开启高速模式后最高可支持 2MHz)。

GXA555 具有 16 位推挽型 GPIO 端口, 均可以直接
驱动 LED 元件。GPIO 端口的每一位都可以单独配置为
输入或输出模式, 其中上电默认为输入模式。

GXA555 的每个端口均内置有 100kΩ 弱上拉电阻,
从而为每个 GPIO 端口赋予默认高电平。

芯片封装信息

产品编号	封装信息	芯片封装面积
GXA555U	TSSOP (24)	7.80 mm x 4.40 mm
GXA555WQ	WQFN (24)	4.00 mm x 4.00 mm



目 录

1 基本性能.....	1	7 详细说明.....	5
2 应用场景.....	1	7.1 端口结构.....	5
3 芯片概述.....	1	7.2 寄存器映射.....	5
4 修订历史.....	2	7.3 串行接口.....	7
5 引脚说明.....	3	7.4 中断信号.....	12
6 技术指标.....	4	8 具体应用.....	13
6.1 极限工作.....	4	9 封装信息.....	14
6.2 静电保护.....	4	10 订购信息.....	16
6.3 电学特性.....	4		

4 修订历史

注：先前版本的页码可能与当前版本中的页码不同。

从修订版 V2.1（2024-7）到修订版 V2.2 的更改

- 修改工作温度范围..... 1, 4

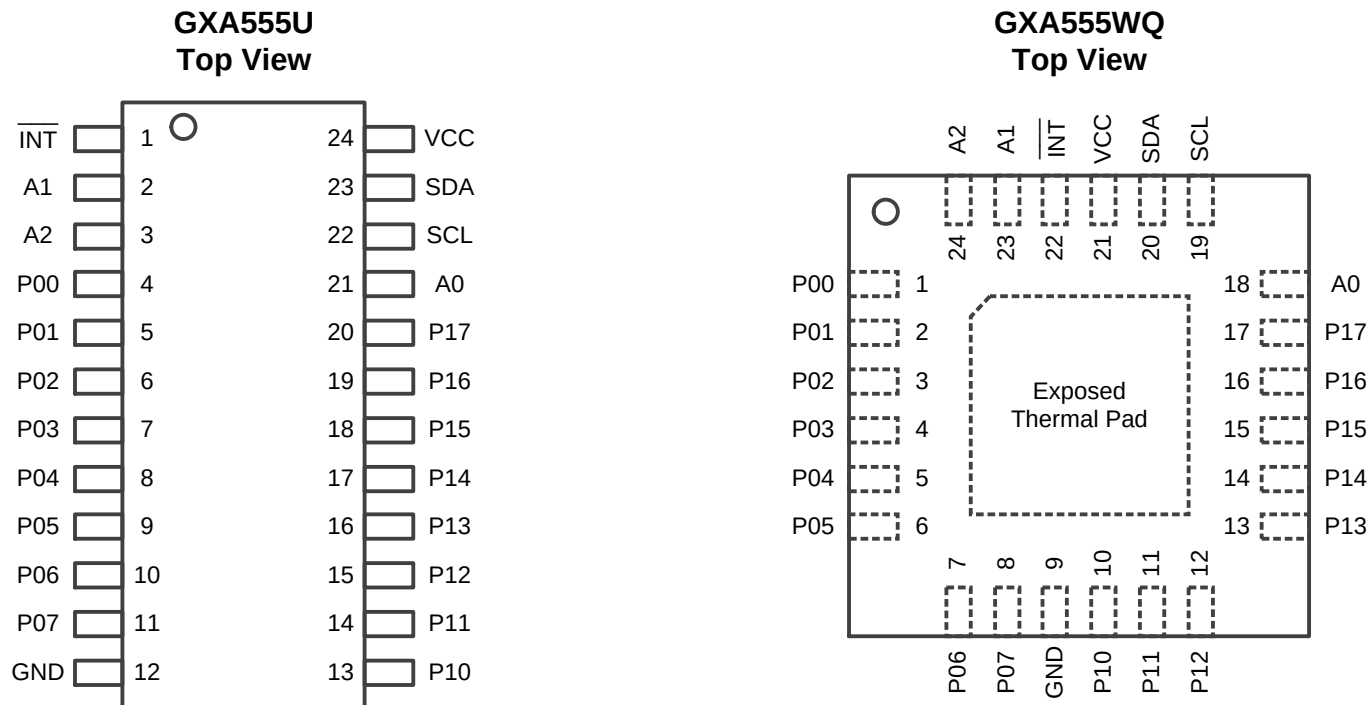
从修订版 V2（2024-5）到修订版 V2.1 的更改

- 修改模块框图..... 1
- 更新典型待机电流..... 4
- 更新编带信息..... 16

从修订版 V1（2022-12）到修订版 V2 的更改

- 增加封装信息..... 14
- 更新订购信息..... 16

5 引脚说明



引脚			描述
名称	TSSOP	WQFN	
A0	21	18	地址输入引脚。可选择连接至VCC或GND引脚。
A1	2	23	地址输入引脚。可选择连接至VCC或GND引脚。
A2	3	24	地址输入引脚。可选择连接至VCC或GND引脚。
GND	12	9	地引脚。
INT	1	22	中断输出引脚。开漏输出，需要上拉电阻。
P00 ~ P07	4 ~ 11	1 ~ 8	通用输入输出端口。推挽输出，上电默认配置为输入模式。
P10 ~ P17	13 ~ 20	10 ~ 17	通用输入输出端口。推挽输出，上电默认配置为输入模式。
SCL	22	19	串行时钟引脚。开漏输出，需要上拉电阻。
SDA	23	20	串行数据引脚。开漏输出，需要上拉电阻。
VCC	24	21	电源引脚。

6 技术指标

6.1 极限工作

	最小	最大	单位
引脚电压	- 0.5	+ 6	V
储存温度	- 65	+ 150	°C
输入/输出钳位电流		± 20	mA
连续输出电流		± 50	mA
流过GND的连续电流		- 250	mA
流过VCC的连续电流		+ 160	mA

除非另有说明，上述表格中均指在大气温度范围内的指标。超出上述表格所给范围可能会导致芯片永久损坏。

6.2 静电保护

		保护值	单位
静电放电	Human Body Mode (HBM), per ANSI/ESDA/JEDEC JS-001	± 8000	V
闩锁效应	Latch-Up, per JESD 78, Class 1A	± 200	mA

6.3 电学特性

若非特殊说明，以下数据均为芯片在温度-55°C~+125°C，电压 1.6V~5.5V 区间内的特性。（典型工作条件为+25°C和 3.3V）

电学特性	测试条件	最小	典型	最大	单位
电源电压, V_{CC}		1.6	3.3	5.5	V
温度范围, T_A		- 55		125	°C
工作电流, I_{CC}			0.5	5	μA
GPIO端口输出高电压, V_{OH}	$I_{OH} = -8mA, V_{CC} = 3V$		2		V
	$I_{OH} = -8mA, V_{CC} = 4.75V$		4.2		V
	$I_{OH} = -10mA, V_{CC} = 3V$		1.8		V
	$I_{OH} = -10mA, V_{CC} = 4.75V$		4.2		V
GPIO端口输出低电流, I_{OL}	$V_{OL} = 0.5V, V_{CC} = 1.6V \sim 5.5V$	8			mA
	$V_{OL} = 0.7V, V_{CC} = 1.6V \sim 5.5V$	10			mA
SDA输出低电流, I_{OL}	$V_{OL} = 0.4V, V_{CC} = 1.6V \sim 5.5V$	3			mA
INT输出低电流, I_{OL}	$V_{OL} = 0.4V, V_{CC} = 1.6V \sim 5.5V$	3			mA
输入电流, I_I	$V_I = V_{CC} \text{ or } GND$			± 1	μA

7 详细说明

7.1 端口结构

通用输入输出端口（GPIO）的简化电路如图 1 所示。当 I/O 被配置为输入时，晶体管 Q1 和 Q2 关闭，此时端口处于高阻输入态（GXA555 内置弱上拉电阻）。当 I/O 被配置为输出时，根据输出寄存器的状态，晶体管 Q1 或 Q2 将开启，此时端口存在通往电源 VCC 或地 GND 的低阻通路。

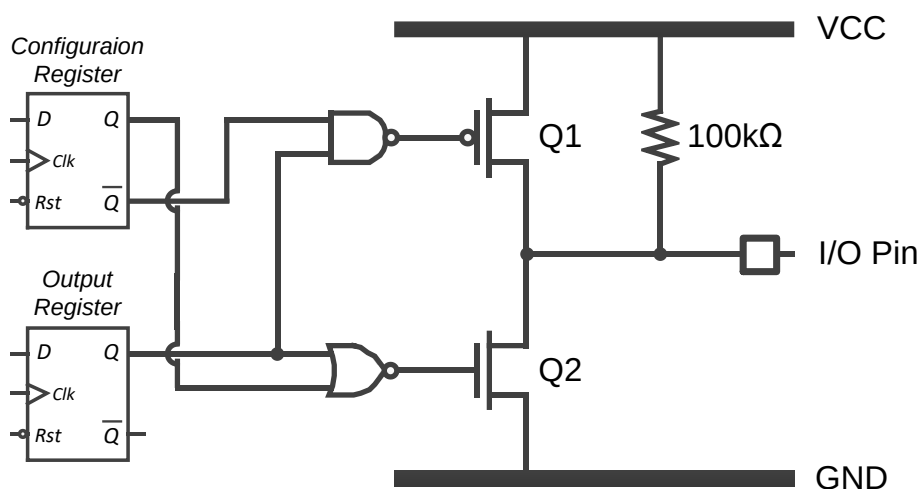


图 1. 通用输入输出端口（GPIO）的简化电路图

7.2 寄存器映射

GXA555 内部寄存器堆的映射关系如表 1 所示。寄存器具体内容说明如表 2~5 所示。

表 1. 寄存器堆及其指针

指针	名称	属性	默认值
0x00	输入寄存器（端口 0）	只读	0xFF
0x01	输入寄存器（端口 1）	只读	0xFF
0x02	输出寄存器（端口 0）	可读可写	0xFF
0x03	输出寄存器（端口 1）	可读可写	0xFF
0x04	极性寄存器（端口 0）	可读可写	0x00
0x05	极性寄存器（端口 1）	可读可写	0x00
0x06	配置寄存器（端口 0）	可读可写	0xFF
0x07	配置寄存器（端口 1）	可读可写	0xFF

GXA555 的寄存器堆由完全对称的两组寄存器组成，以字节为单位分别控制端口 0 和端口 1。每组寄存器均包含如下四个 8 位寄存器。寄存器的每位与 I/O 引脚一一对应，例如端口 0 的位 0 对应 P00，依此类推。

- **输入寄存器：**反映 I/O 引脚的输入逻辑电平，无论该引脚被配置成输入或输出。该寄存器为只读寄存器，写入操作对其没有任何效果。该寄存器的上电默认值为全 1。
- **输出寄存器：**反映配置成输出的 I/O 引脚的输出逻辑电平。寄存器的位值对配置成输入的 I/O 引脚无效。该寄存器可读可写，但是其读出值仅代表参与输出控制的寄存器本身取值，并非实际的 I/O 引脚逻辑电平。
- **极性寄存器：**决定 I/O 引脚的输入逻辑电平是否执行极性反转。如果寄存器的某位取值为 1，则对应 I/O 引脚的输入逻辑电平将被反相。如果某位取值为 0，则对应 I/O 引脚的输入逻辑电平将保留原始极性。
- **配置寄存器：**决定 I/O 引脚的端口方向。如果寄存器的某位取值为 1，则对应 I/O 引脚被配置为高阻输入状态。如果某位取值为 0，则对应 I/O 引脚被配置为输出状态。上电默认配置所有 I/O 引脚为输入。

表 2. 输入寄存器（端口 0 和 1）

位	7	6	5	4	3	2	1	0
数据	I.7	I.6	I.5	I.4	I.3	I.2	I.1	I.0
默认值	1	1	1	1	1	1	1	1

表 3. 输出寄存器（端口 0 和 1）

位	7	6	5	4	3	2	1	0
数据	O.7	O.6	O.5	O.4	O.3	O.2	O.1	O.0
默认值	1	1	1	1	1	1	1	1

表 4. 极性寄存器（端口 0 和 1）

位	7	6	5	4	3	2	1	0
数据	N.7	N.6	N.5	N.4	N.3	N.2	N.1	N.0
默认值	0	0	0	0	0	0	0	0

表 5. 配置寄存器（端口 0 和 1）

位	7	6	5	4	3	2	1	0
数据	C.7	C.6	C.5	C.4	C.3	C.2	C.1	C.0
默认值	1	1	1	1	1	1	1	1

7.3 串行接口

7.3.1 总线概述

I²C/SMBus 是一种支持多主多从的两线串行通信接口。其中，发起通信的设备称为主机，而被主机所控制的设备则称为从机。主机负责产生串行时钟（SCL），从而控制总线访问和启动、停止条件（START / STOP）的产生。

数据传输以字节为单位，每 8 个时钟附加 1 个 Ack 位。数据传输期间，SCL 为高电平时，SDA 必须保持稳定。因为 SCL 高电平期间的 SDA 下降沿被定义为启动条件（START）；SDA 上升沿被定义为停止条件（STOP）。这两者分别代表通信的开始和结束。标准 I²C/SMBus 协议约定了一系列时序参数，其定义和范围分别如图 2 和表 6 所示。

表 6. I²C/SMBus 时序特性

符号	参数	标准模式		高速模式		单位
		最小	最大	最小	最大	
fSCL	SCL 时钟频率	10	400	10	2000	kHz
tSU:STA	启动条件：建立时间	0.6	-	0.26	-	us
tHD:STA	启动条件：保持时间	0.6	-	0.26	-	us
tSU:STO	停止条件：建立时间	0.6	-	0.26	-	us
tBUF	启动条件与停止条件之间的空闲时间	1.3	-	0.5	-	us
tSU:DAT	SDA 数据：建立时间	0.1	-	0.05	-	us
tHD:DAT	SDA 数据：保持时间	0	-	0	-	us
tHIG	SCL 时钟：高电平时间	0.6	-	0.26	-	us
tLOW	SCL 时钟：低电平时间	1.3	-	0.5	-	us
tR	SDA / SCL 总线上升时间	-	300	-	120	ns
tF	SDA / SCL 总线下降时间	-	300	-	120	ns

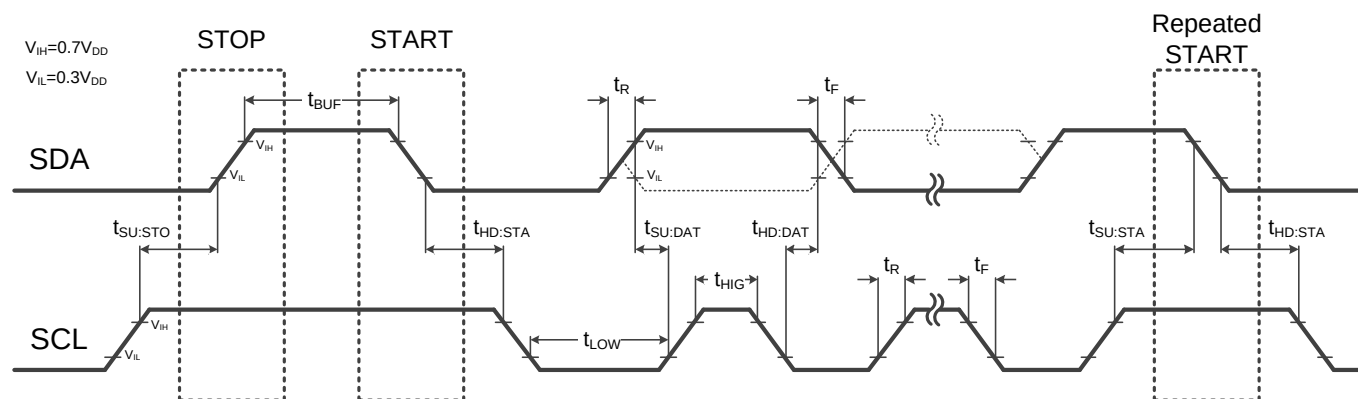


图 2. I²C/SMBus 时序定义

7.3.2 从机地址

GXA555 具有 3 个硬件地址引脚（A2/A1/A0），允许用户自行选择芯片的从机地址，对应参考如表 7 所示。引脚的逻辑电平在一次通信过程中必须始终保持不变，否则可能会导致通信失败。地址引脚必须连接到 VCC 或者 GND，不能处于浮空状态，否则可能会导致通信失败。

从机地址字节由 7 个地址位和 1 个读写标志位组成。其中，读写标志位用于指示数据传输方向，0b 代表写操作；1b 代表读操作。通信数据的传输从字节最高位开始。

表 7. 从机地址参考

型号	A2	A1	A0	从机地址
GXA555	GND	GND	GND	0x40 (write), 0x41 (read)
	GND	GND	VCC	0x42 (write), 0x43 (read)
	GND	VCC	GND	0x44 (write), 0x45 (read)
	GND	VCC	VCC	0x46 (write), 0x47 (read)
	VCC	GND	GND	0x48 (write), 0x49 (read)
	VCC	GND	VCC	0x4A (write), 0x4B (read)
	VCC	VCC	GND	0x4C (write), 0x4D (read)
	VCC	VCC	VCC	0x4E (write), 0x4F (read)

7.3.3 读写操作

如果读写标志位为 0b，那么主机在从机地址字节后发送的第一个字节会被识别为指针。GXA555 使用指针来指定当前读写操作的目标寄存器。数据字节紧随指针字节其后，代表即将写入指定寄存器的数据。具体的总线时序如图 3 所示，由启动条件、地址字节、指针字节、数据字节以及停止条件组成。GXA555 会在第 9 个 SCL 时钟处拉低 SDA（即 Ack），代表该字节已接收完成，准备接收新字节。

GXA555 支持指针自动移位功能。每次访问寄存器完成后，指针都会指向对称分组的同类型寄存器。例如，当前数据字节写入输出寄存器（端口 0）以后，下一数据字节会写入输出寄存器（端口 1），再下一数据字节又将重新写入输出寄存器（端口 0），依此类推。具体的总线时序如图 4 所示。

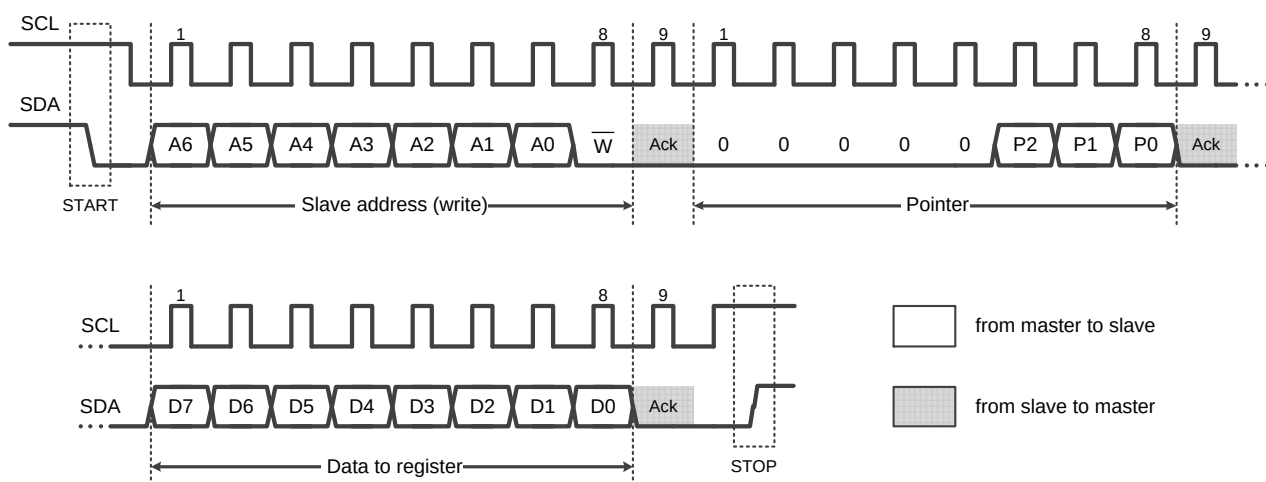


图 3. 写操作时序图（单字节）

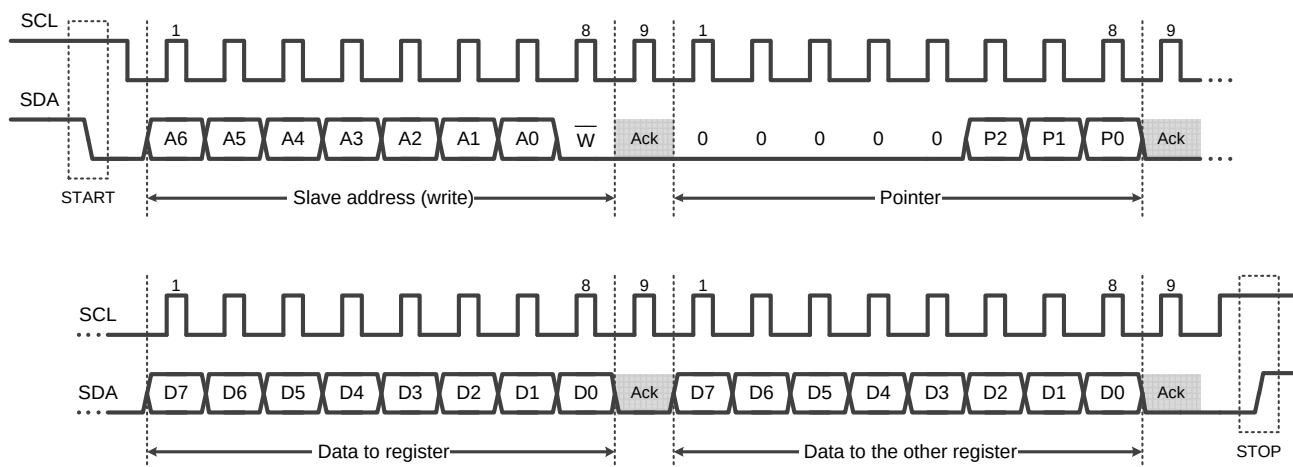


图 4. 写操作时序图（双字节）

如果读写标志位为 1b, 那么主机在从机地址字节后即可开始读取数据字节。其中, 数据的具体内容由指针来决定。因此在读操作中, 主机需要先修改指针, 再重新启动一轮通信来读取目标数据, 具体的总线时序如图 5 所示。

与写操作类似, 读操作同样支持多字节访问。具体的总线时序如图 6 所示。

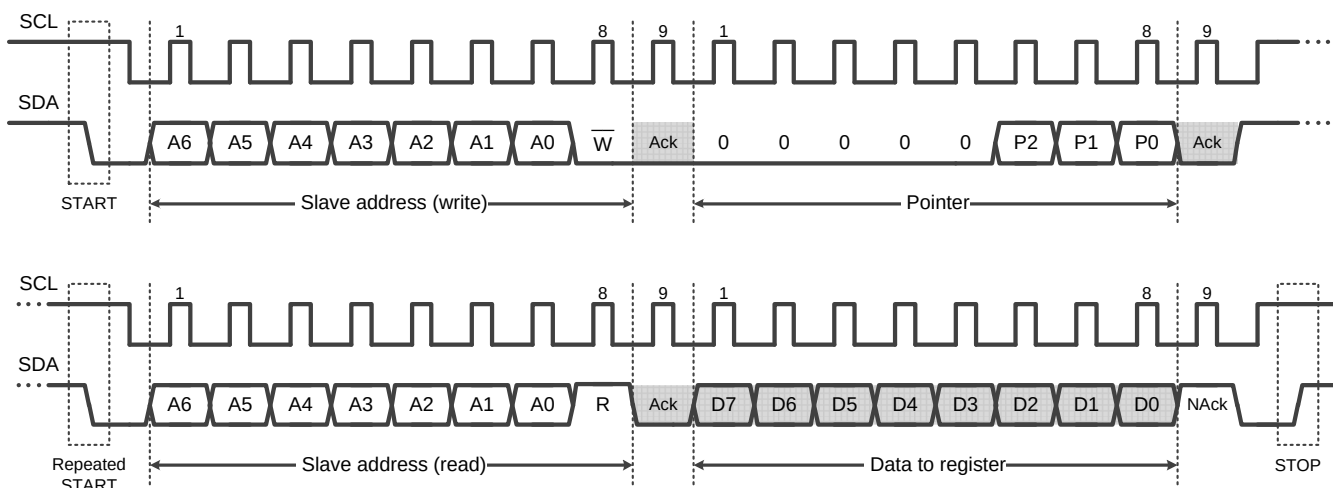


图 5. 读操作时序图 (单字节)

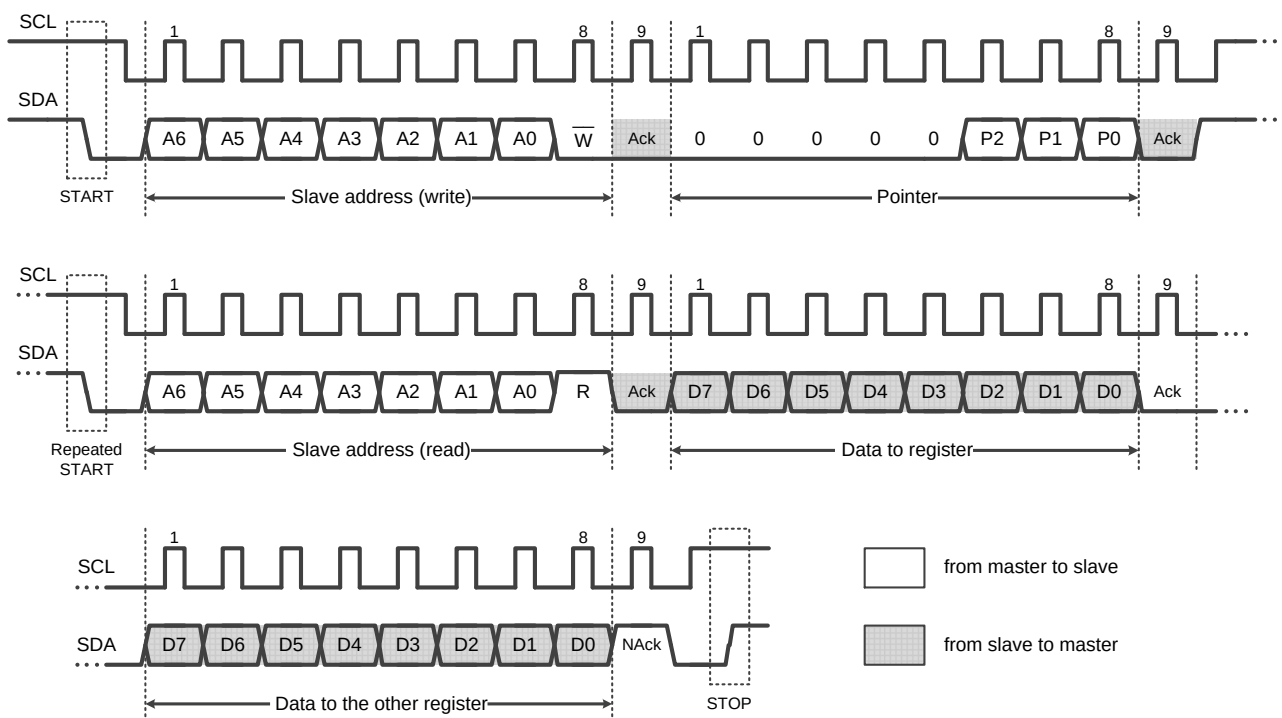


图 6. 读操作时序图 (双字节)

7.3.4 端口控制

GXA555 控制 GPIO 引脚输出的前提是，该引脚已经配置为输出模式。此时，修改输出寄存器对端口的控制效果如图 7 所示。芯片在每个数据字节 Ack 的 SCL 上升沿处，将接收到的数据刷新到 I/O 引脚上。

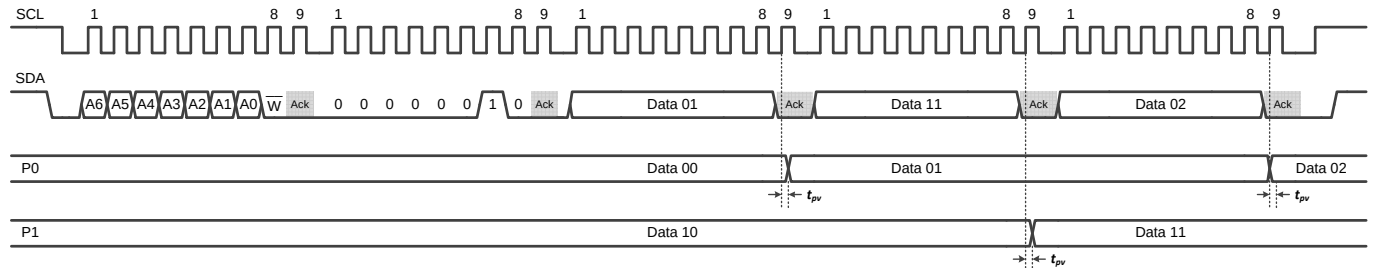


图 7. 写输出寄存器

GXA555 在 GPIO 引脚配置成输入或输出时均可获取引脚的逻辑电平。读取输入寄存器对中断信号的控制效果如图 8、9 所示。芯片在每个数据字节 Ack 的 SCL 上升沿处，采样 I/O 引脚逻辑电平到输入寄存器中，并清除中断。

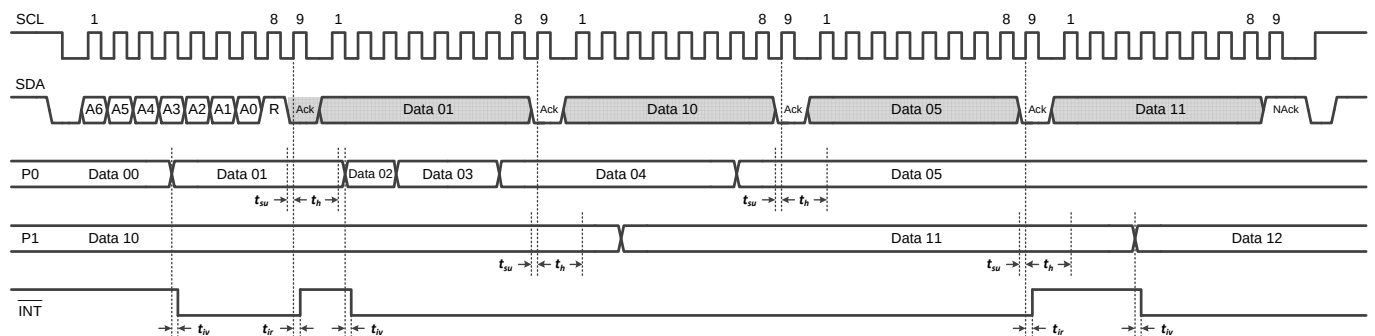


图 8. 读输入寄存器（场景一）

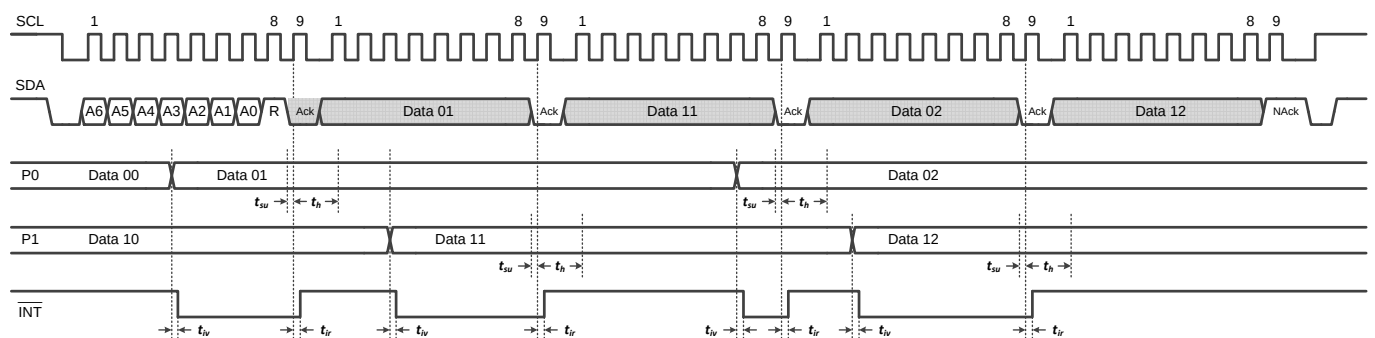


图 9. 读输入寄存器（场景二）

表 8. 引脚开关时序特性

符号	参数	时序起点	时序终点	最小	典型	最大	单位
t_{pv}	输出数据有效时间	SCL	GPIO			1	us
t_{su}	输入数据建立时间	GPIO	SCL		1		us
t_h	输入数据保持时间	GPIO	SCL		1		us
t_{iv}	中断有效时间	GPIO	INT			4	us
t_{ir}	中断复位延时	SCL	INT			4	us
t_w	复位信号持续时间			10			ns

7.3.5 高速模式

如果主机在启动条件后发送高速模式码（0000 1xxxb），芯片不会应答该字节，但会将 SDA 和 SCL 引脚的输入和输出滤波器切换至高速模式，从而允许总线以最高 2MHz 的通信频率传输数据。芯片将持续以高速模式运行，直至总线上出现停止条件。一旦接收到停止条件，芯片会将输入和输出滤波器切换回标准模式。

7.4 中断信号

GXA555 提供开漏输出的中断引脚，可直接与微处理器的中断输入相连。通过发送中断信号，芯片可以主动通知微处理器，远端 I/O 引脚的逻辑电平是否发生了变化。

关于中断信号的置位和清除，有三个关键点需要注意：

- 只有配置成输入的 I/O 引脚的逻辑电平发生变化才会导致中断信号置位；
- 中断信号不会被锁存。如果 I/O 引脚逻辑电平恢复到上一次采样时刻的状态，中断信号将立刻随之清除；
- 发生在 Ack 位附近的中断信号置位可能会丢失。

8 具体应用

注 意

以下内容 of GXA555 在具体应用中的注意事项和使用建议，中科银河芯不保证其准确性或完整性。用户应当根据自身的使用需求和应用场景，提前评估是否符合目标用途，测试并验证系统功能的正确性，以避免造成损失。

8.1 选型指导

表 9. 选型指导（GPIO 扩展器）

型号	I/O 类型	I/O 数量	从机地址	内置弱上拉电阻	复位输入引脚
GXA574	准双向	8	0100 xxxb		
GXA534	推挽	8	0100 xxxb		
GXA538	推挽	8	1110 0xxb		✓
GXA554	推挽	8	0100 xxxb	✓	
GXA535	推挽	16	0100 xxxb		
GXA539	推挽	16	1110 1xxb		✓
GXA555	推挽	16	0100 xxxb	✓	

8.2 大电流驱动

GXA555 的 I/O 引脚具有最低 10mA 的灌电流驱动能力。用户也可以选择将多个 I/O 引脚短接到一起来提供更大的电流驱动能力。如图 10 所示，每个 I/O 引脚都需要限流电阻，并且必须同步开关，以防止损坏芯片。

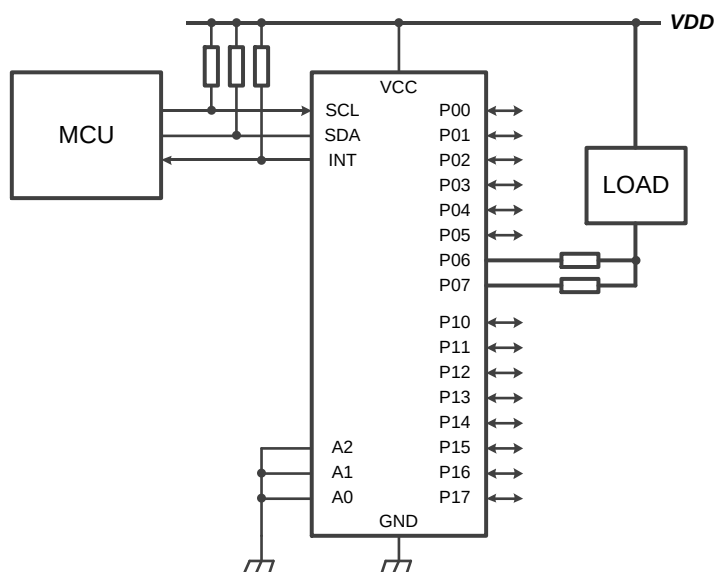
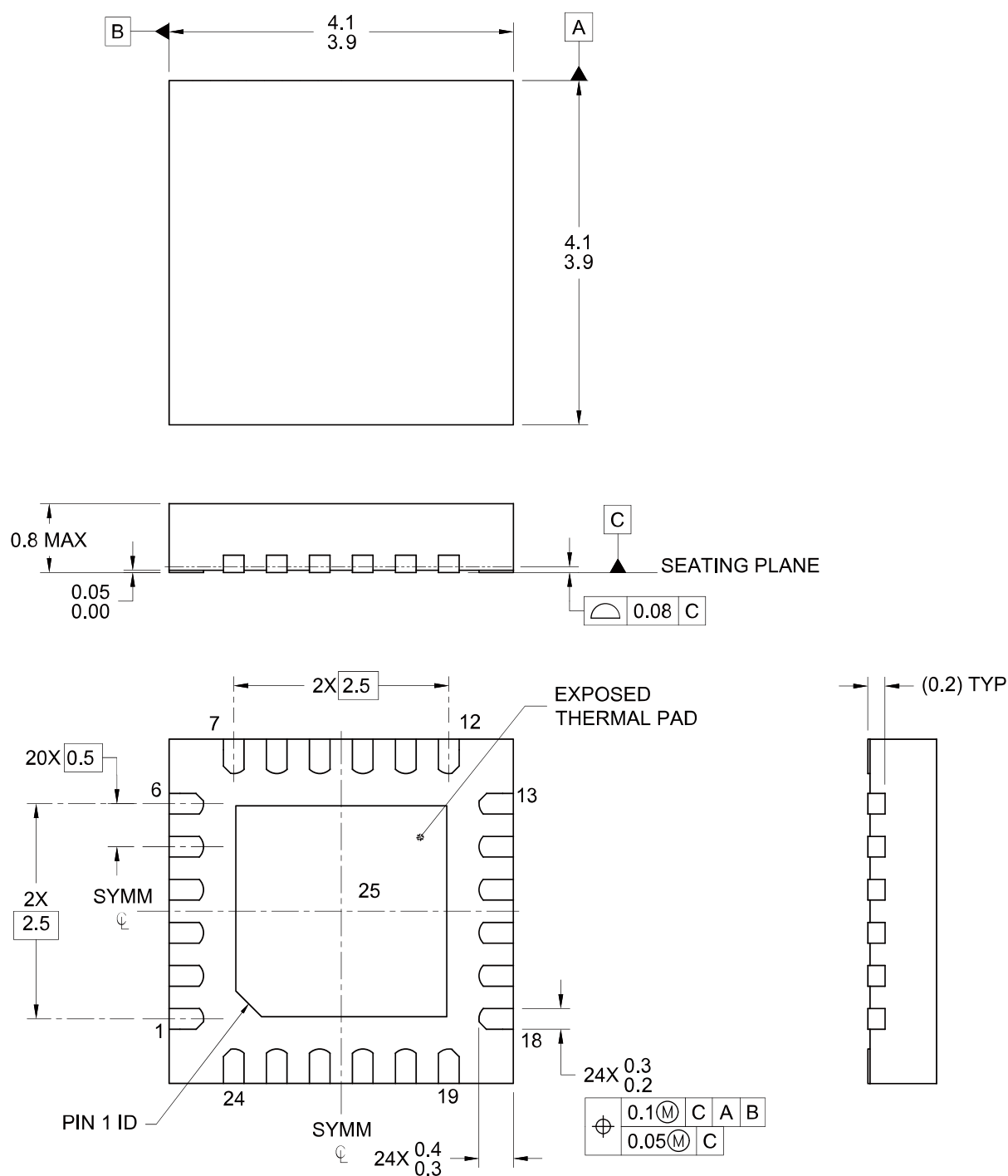
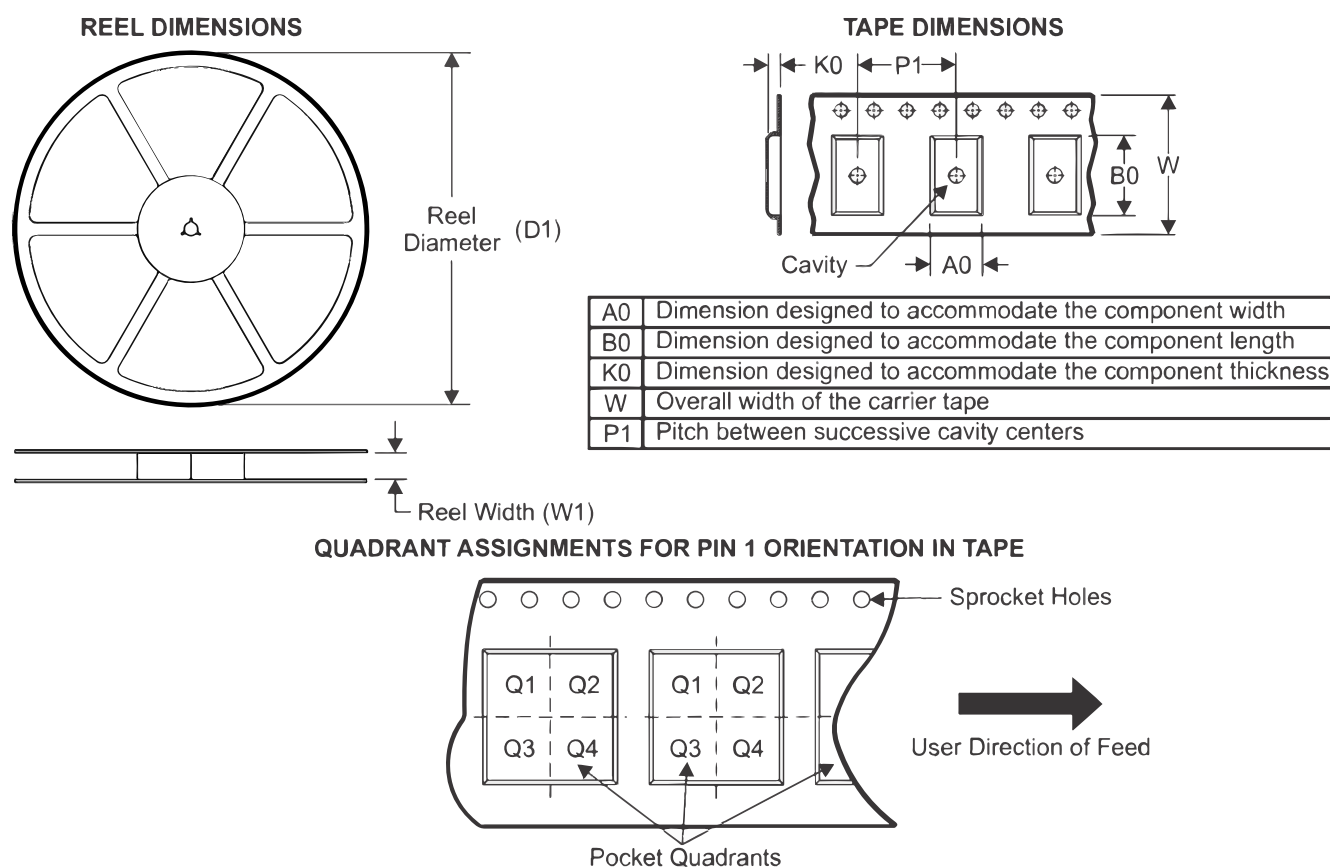


图 10. 大电流驱动负载应用示例

9.2 封装尺寸 (WQFN-24)



9.3 卷盘和载带信息



封装类型	D1 (mm)	W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
TSSOP (24)	330	16.4	6.80	8.30	1.60	8.00	16.00	Q1
WQFN (24)	329	12.4	4.25	4.25	0.95	8.00	12.00	Q1

注：前述所有尺寸的单位均为毫米。

10 订购信息

订货编号	产品型号	封装信息	标准包装数量	备注
GXA555U-T&R	GXA555U	TSSOP (24)	4000	卷带
GXA555WQ-T&R	GXA555WQ	WQFN (24)	4000	卷带