

概述

CH587 是集成 BLE 无线通讯和高速 USB 及 NFC 的 RISC-V MCU/SoC。片上集成了 2Mbps 低功耗蓝牙 BLE 及 4Mbps 高速 2.4G 通讯模块、USB 高速控制器及 480Mbps 收发器、USB 全速控制器及收发器、Type-C/PD 控制器及 PHY、NFC 近场通信无线接口、段式 LCD 驱动模块，提供 LED 点阵屏接口、ARGB 单线 RGB 驱动、2 个 SPI、4 个串口、22 路 ADC、QSPI、触摸按键检测模块等丰富的外设资源。

功能

● 内核 Core:

- 青稞 32 位 RISC-V3C 内核
- 支持 RV32IMBC 指令集和自扩展指令
- 低功耗三级流水线
- 多档系统主频，最低 32KHz，最高 120MHz
- 特有高速的中断响应机制

● 1M 字节非易失存储 FlashROM:

- 960KB 用户应用程序存储区 CodeFlash
- 32KB 用户非易失数据存储区 DataFlash
- 24KB 系统引导程序存储区 BootLoader
- 支持 ICP、ISP 和 IAP，支持 OTA 无线升级

● 256K 字节易失数据存储 SRAM:

- 224KB 双电源供电的睡眠保持存储区 RAM224K
- 32KB 双电源供电的睡眠保持存储区 RAM32K

● 电源管理和低功耗:

- 支持 1.7V~3.6V 电源
(VBAT 使能时支持 1.9V~3.6V)
- 内置 DC-DC 转换，可降低功耗
- 空闲模式 Idle: 1.65mA (PLL/HSE 不停止)
- 暂停模式 Halt: 1.15mA (PLL/HSE 不停止)
260uA (PLL/HSE 停止)
- 睡眠模式 Sleep: 1.9uA~9.3uA 多档
- 下电模式 Shutdown: 0.6uA~7.5uA 多档
- 3.3V 关闭 DC-DC 时，蓝牙接收电流: 6.6mA
- 3.3V 启用 DC-DC 时，蓝牙接收电流: 3.5mA
- 低功耗的电池电压低压监控

● 安全特性: AES-128 加解密，芯片唯一 ID

● 低功耗蓝牙 BLE:

- 集成 2.4GHz RF 收发器和基带及链路控制
- 接收灵敏度-95.5dBm，可编程+9dBm 发送功率
- BLE 符合 Bluetooth Low Energy 5.4 规范
- BLE 支持 2Mbps 和 1Mbps
- 2.4G 支持 4Mbps、2Mbps 和 1Mbps
- 支持 2.4G 模式下最高 8KHz 上报率
- 提供优化的协议栈和应用层 API，支持组网

● 实时时钟 RTC: 支持定时和触发两种模式

● 段式 LCD: 支持 128 点 (32*4) LCD 面板

● LED 点阵屏接口: 支持 1/2/4/8 路数据线

● 全速 USB 2.0 控制器及 PHY:

- 15 个端点，支持 64 字节数据包，支持 DMA
- 支持全/低速的 Host 主机和 Device 设备模式

● 480Mbps 高速 USB 2.0 控制器及 PHY:

- 支持 1024 字节数据包，支持 DMA
- 支持高/全速的 Host 主机和 Device 设备模式

● USB PD 和 Type-C 控制器及 PHY:

- 支持 DRP、Sink 和 Source 应用，支持 PDUSB
- 支持 PD3.2 和 EPR，支持 100W 或 240W 快充

● 近场通信无线接口 NFC:

- 支持读卡器模式和卡模式
- 支持 ISO14443-A 类卡片读取、写入等操作

● 模数转换 ADC:

- 12 位模数转换器，支持差分 and 单端输入
- 22 路外部模拟信号通道和 3 路内部信号

● 触摸按键检测模块 TouchKey: 22 路通道

● 定时器 Timer 和脉宽调制 PWM:

- 4 组 26 位定时器，16MHz 主频定时可达 4.2S
- 4 路捕捉/采样，支持上升沿/下降沿/双边沿
- 4 路 26 位 PWM 输出
- 8 路 8 位 PWM 输出或前 6 路 16 位 PWM 输出

● 异步串口 UART:

- 4 组独立 UART，兼容 16C550
- UART0 内置 32 级 FIFO，UART1/2/3 内置 8 级 FIFO
- 23 位计数器，通讯波特率可达 15Mbps
- UART0 支持部分 Modem，支持硬件自动流控
- UART0 支持多机通讯时从机地址自动匹配

● 串行外设接口 SPI:

- 2 组独立 SPI，内置 FIFO
- 支持 Master 和 Slave 模式，支持 DMA

● 两线串行接口 I2C:

- 支持 Master 和 Slave 模式，兼容 SMBus
- 支持 7 位或 10 位地址和总线广播

● QuadSPI 接口

● 可寻址 RGB (ARGB)

- 单/双线仿真调试接口
 - 编码器 ENC: 2 路通道, 用于捕捉旋转编码器信号进行编码
 - 温度传感器 TS
- 通用输入输出端口 GPIO:
 - 58 个 GPIO, 其中 2 个支持 5V 信号输入
 - 50 个 GPIO 支持中断输入和唤醒输入
 - 封装形式: QFN

CH586 基于 CH587 简化, 去掉了 USBHS 和 USBPD 模块。

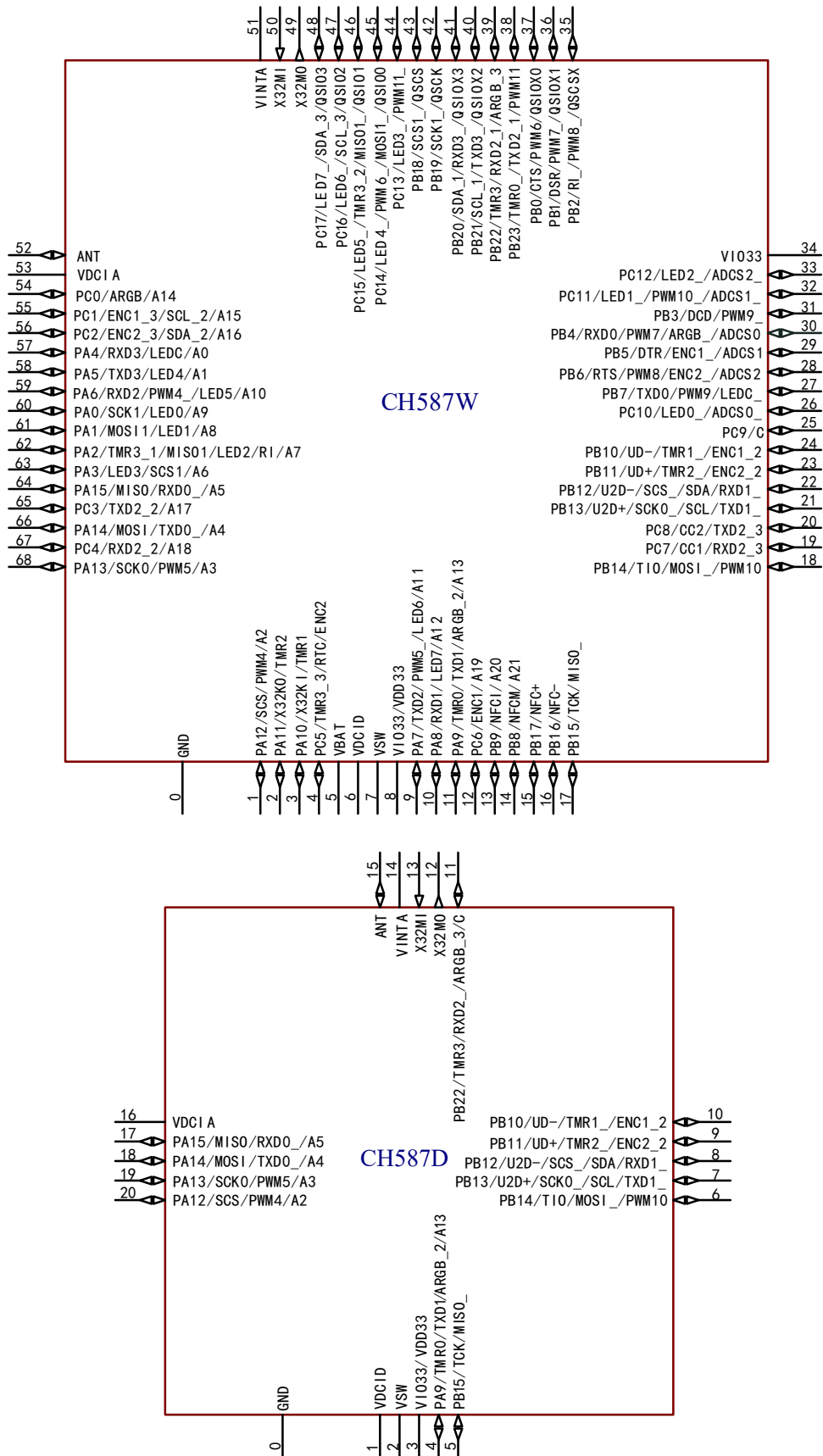
芯片型号	用户闪存+引导闪存+数据闪存	数据存储RAM	RTC时钟	定时器	捕捉	PWM	串口	SPI	I2C	QSPI	ARGB	BLE蓝牙	ADC及TS	电容触摸按键	USBPD	USBFS	USBHS	DC-DC	通用I/O	NFC	LED点阵屏接口	段式LCD	封装形式
CH587W	960+24+32K	256K	√	4	4	4+8	4	2	1	1	1	√	22+1	22 路	1 ⁽¹⁾	1	1	√	58	√	1/2/4/8 路	32*4	QFN68X7
CH587M	448+24+32K	256K		4	4	4+8	4	2	1	1	1		16+1	16 路	-	1	1		40		1/2/4/8 路	28*4	QFN48
CH587F	448+24+32K	256K		4	4	4+7	4	1	1	-	1		9+1	9 路	-	1	1		24		-	14*4	QFN32
CH587D	448+24+32K	256K		4	4	4+3	2	1	1	-	1		5+1	5 路	-	1	1		12	-	-	-	QFN20
CH586W	960+24+32K	256K		4	4	4+8	4	2	1	1	1		22+1	22 路	-	1	-		58	√	1/2/4/8 路	32*4	QFN68X7
CH586M	448+24+32K	256K		4	4	4+8	4	2	1	1	1		16+1	16 路	-	1	-		40		1/2/4/8 路	28*4	QFN48

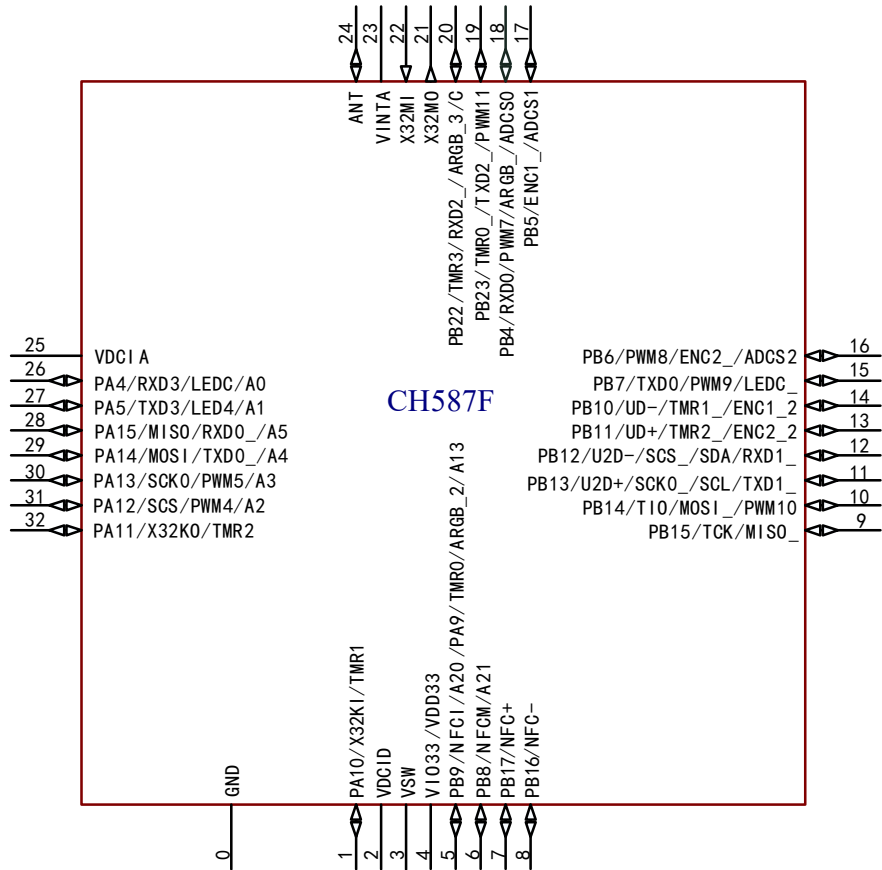
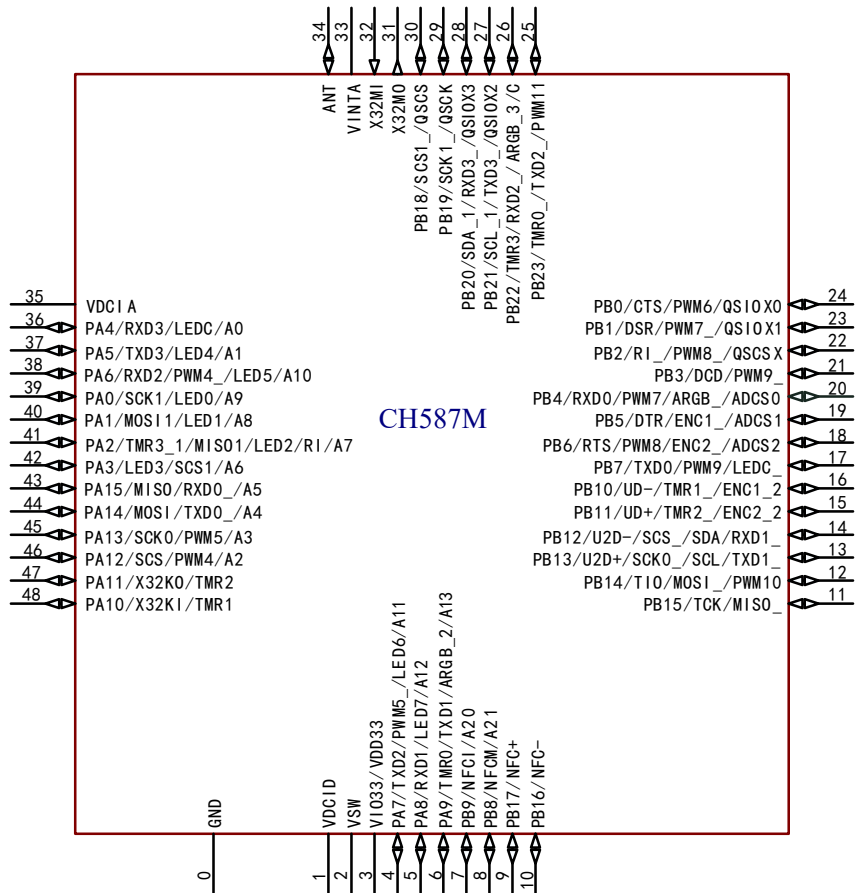
注: 1. CH587W 内置 Type-C 规范定义的可控 Rd 下拉电阻, 约 5.1kΩ。

第 1 章 引脚信息

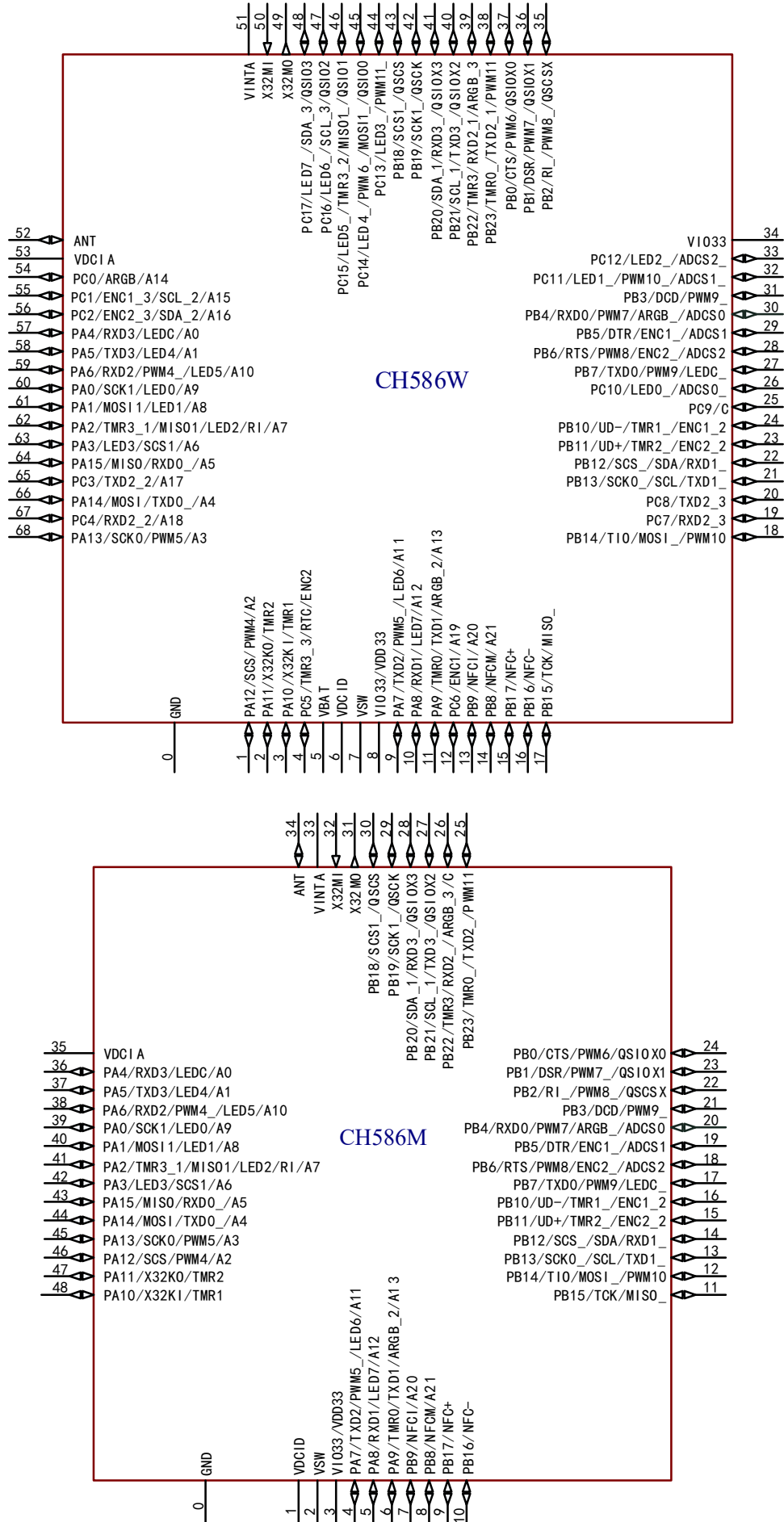
1.1 引脚排列

1.1.1 CH587 引脚排列





1.1.2 CH586 引脚排列



1.2 引脚描述

注意，下表中的引脚功能描述针对的是所有功能，不涉及具体型号产品。不同型号之间外设资源有差异，查看前请先根据产品型号资源表确认是否有此功能。

表 1-1 CH587 引脚定义

引脚编号				引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH587W	CH587D	CH587F	CH587M				
0	0	0	0	GND	P	—	芯片底板，公共接地端，电压 0V 参考点。
1	20	31	46	PA12	I/O/A	SCS /PWM4 /A2	PA12：通用双向数字 I/O 引脚。 SCS：SPI0 从机模式下的片选输入，低电平有效。 PWM4：脉宽调制输出通道 4。 A2：ADC 模拟信号输入通道 2。
2	—	32	47	PA11	I/O/A	X32K0 /TMR2	PA11：通用双向数字 I/O 引脚。 X32K0：低频振荡器的反相输出端，外接 32KHz 晶体的一端。 TMR2：定时器 2 的捕捉输入 2 和 PWM 输出通道 2。
3	—	1	48	PA10	I/O/A	X32K1 /TMR1	PA10：通用双向数字 I/O 引脚。 X32K1：低频振荡器的输入端，外接 32KHz 晶体的另一端。 TMR1：定时器 1 的捕捉输入 1 和 PWM 输出通道 1。
4	—	—	—	PC5	I/O	TMR3_3 /RTC /ENC2	PC5：通用双向数字 I/O 引脚。 TMR3_3：定时器 3 的 TMR3 引脚映射 3。 RTC：RTC 闹钟输出。 ENC2：编码器捕获通道 2。
5	—	—	—	VBAT	P	—	备用电源输入。
6	1	2	1	VDCID	P	—	内部数字电路 LDO 调整器的电源输入，需外接退耦电容。启用 DC-DC 时建议 4.7uF（支持 1uF~10uF，容值小 DC-DC 效率略有下降），不启用 DC-DC 时建议不小于 1uF。
7	2	3	2	VSW	P	—	DC-DC 开关输出，启用 DC-DC 时必须贴近引脚串接电感连接 VDCID，建议用 10uH 电感（支持 4.7uH~22uH，感值小 DC-DC 效率略有下降），不启用 DC-DC 时可以直连 VDCID。
8	3	4	3	VDD33	P	—	DC-DC 或电池电源输入，需贴近引脚外接退耦电容。启用时建议 2.2uF 或 1uF，不启用 DCDC 时建议不小于 1uF。
				VI033	P	—	I/O 电源输入。
9	—	—	4	PA7	I/O/A	TXD2 /PWM5_ /LED6 /A11	PA7：通用双向数字 I/O 引脚。 TXD2：UART2 串行数据输出。 PWM5_：脉宽调制输出通道 5 引脚映射。 LED6：LED 屏接口串行数据输出 6。 A11：ADC 模拟信号输入通道 11。
10	—	—	5	PA8	I/O/A	RXD1 /LED7 /A12	PA8：通用双向数字 I/O 引脚。 RXD1：UART1 串行数据输入。 LED7：LED 屏接口串行数据输出 7。 A12：ADC 模拟信号输入通道 12。

引脚编号				引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH587W	CH587D	CH587F	CH587M				
11	4	5	6	PA9 ⁽⁴⁾	I/O/A	TMRO /TXD1 /ARGB_2 /A13	PA9: 通用双向数字 I/O 引脚。 TMRO: 定时器 0 的捕捉输入 0 和 PWM 输出通道 0。 TXD1: UART1 串行数据输出。 ARGB_2: ARGB 数据输出引脚映射 2。 A13: ADC 模拟信号输入通道 13。
13	-		7	PB9 ⁽⁴⁾	I/O/A	A20 /NFCI	PB9: 通用双向数字 I/O 引脚。 A20: ADC 模拟信号输入通道 20。 NFCI: NFC 模拟输入。
12	-	-	-	PC6	I/O/A	ENC1 /A19	PC6: 通用双向数字 I/O 引脚。 ENC1: 编码器捕获通道 1。 A19: ADC 模拟信号输入通道 19。
14	-	6	8	PB8	I/O/A	A21 /NFCM	PB8: 通用双向数字 I/O 引脚。 A21: ADC 模拟信号输入通道 21。 NFCM: NFC 模拟输入。
15	-	7	9	PB17	I/O/A	NFC+	PB17: 通用双向数字 I/O 引脚。 NFC+: NFC 模拟输出 P 端。
16	-	8	10	PB16	I/O/A	NFC-	PB16: 通用双向数字 I/O 引脚。 NFC-: NFC 模拟输出 N 端。
17	5	9	11	PB15 ⁽³⁾	I/O/5VT	TCK /MISO_ /DTR_	PB15: 通用双向数字 I/O 引脚。 TCK ⁽³⁾ : 仿真调试接口的串行时钟输入。 MISO_: SPI0 的 MISO 引脚映射。 DTR_: UART0 的 DTR 引脚映射。
18	6	10	12	PB14 ⁽³⁾	I/O/5VT	TIO /MOSI_ /PWM10 /DSR_	PB14: 通用双向数字 I/O 引脚。 TIO ⁽³⁾ : 仿真调试接口的串行数据输入输出, 内置上拉。 MOSI_: SPI0 的 MOSI 引脚映射。 PWM10: 脉宽调制输出通道 10。 DSR_: UART0 的 DSR 引脚映射。
19	-	-	-	PC7 ⁽⁶⁾	I/O	CC1 /RXD2_3	PC7: 通用双向数字 I/O 引脚。 CC1: USBPD 通讯端口 CC1。 RXD2_3: UART2 的 RXD2 引脚映射 3。
20	-	-	-	PC8 ⁽⁶⁾	I/O	CC2 /TXD2_3	PC8: 通用双向数字 I/O 引脚。 CC2: USBPD 通讯端口 CC2。 TXD2_3: UART2 的 TXD2 引脚映射 3。
21	7	11	13	PB13	I/O	U2D+ /SCK0_ /SCL /TXD1_	PB13: 通用双向数字 I/O 引脚。 U2D+: 高速 USB 2.0 的 D+ 数据线。 SCK0_: SPI0 的 SCK 引脚映射。 SCL: I2C 串行时钟引脚, 主机输出和输入/从机输入。 TXD1_: UART1 的 TXD1 引脚映射。
22	8	12	14	PB12	I/O	U2D- /SCS_ /SDA /RXD1_	PB12: 通用双向数字 I/O 引脚。 U2D-: 高速 USB 2.0 的 D- 数据线。 SCS_: SPI0 的 SCS 引脚映射。 SDA: I2C 串行数据引脚, 开漏输出和输入。 RXD1_: UART1 的 RXD1 引脚映射。

引脚编号				引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH587W	CH587D	CH587F	CH587M				
23	9	13	15	PB11	I/O/A	UD+ /TMR2_ /ENC2_2	PB11: 通用双向数字 I/O 引脚。 UD+: 全速 USB 2.0 的 D+ 数据线。 TMR2_: 定时器 2 的 TMR2 引脚映射。 ENC2_2: 编码器捕获通道 2 映射 2。
24	10	14	16	PB10	I/O/A	UD- /TMR1_ /ENC1_2	PB10: 通用双向数字 I/O 引脚。 UD-: 全速 USB 2.0 的 D- 数据线。 TMR1_: 定时器 1 的 TMR1 引脚映射。 ENC1_2: 编码器捕获通道 1 映射 2。
25	-	-	-	PC9 ⁽⁵⁾	I/O	-	PC9: 通用双向数字 I/O 引脚。
26	-	-	-	PC10	I/O	LED0_ /ADCS0_	PC10: 通用双向数字 I/O 引脚。 LED0_: LED 屏接口串行数据输出 0 引脚映射。 ADCS0_: ADC 扫描周期数 bit0 引脚映射。
27	-	15	17	PB7	I/O	TXD0 /PWM9 /LEDC_	PB7: 通用双向数字 I/O 引脚。 TXD0: UART0 串行数据输出。 PWM9: 脉宽调制输出通道 9。 LEDC_: LED 屏接口串行时钟输出引脚映射。
28	-	16	18	PB6	I/O	RTS /PWM8 /ENC2_ /ADCS2	PB6: 通用双向数字 I/O 引脚。 RTS: UART0 的 MODEM 输出信号, 请求发送。 PWM8: 脉宽调制输出通道 8。 ENC2_: 编码器捕获通道 2 映射 1。 ADCS2: ADC 扫描周期数 bit2。
29	-	17	19	PB5	I/O	DTR /ENC1_ /ADCS1	PB5: 通用双向数字 I/O 引脚。 DTR: UART0 的 MODEM 输出信号, 数据终端就绪。 ENC1_: 编码器捕获通道 1 映射 1。 ADCS1: ADC 扫描周期数 bit1。
30	-	18	20	PB4	I/O	RXD0 /PWM7 /ARGB_ /ADCS0	PB4: 通用双向数字 I/O 引脚。 RXD0: UART0 串行数据输入。 PWM7: 脉宽调制输出通道 7。 ARGB_: ARGB 数据输出引脚映射 1。 ADCS0: ADC 扫描周期数 bit0。
31	-	-	21	PB3	I/O	DCD /PWM9_	PB3: 通用双向数字 I/O 引脚。 DCD: UART0 的 MODEM 输入信号, 载波检测。 PWM9_: 脉宽调制输出通道 9 引脚映射。
32	-	-	-	PC11	I/O	PWM10_ /LED1_ /ADCS1_	PC11: 通用双向数字 I/O 引脚。 PWM10_: 脉宽调制输出通道 10 引脚映射。 LED1_: LED 屏接口串行数据输出 1 引脚映射。 ADCS1_: ADC 扫描周期数 bit1 引脚映射。
33	-	-	-	PC12	I/O	LED2_ /ADCS2_	PC12: 通用双向数字 I/O 引脚。 LED2_: LED 屏接口串行数据输出 2 引脚映射。 ADCS2_: ADC 扫描周期数 bit2 引脚映射。
34	-	-	-	VI033	P	-	I/O 电源输入, 需贴近引脚外接退耦电容, 建议 2.2μF 或 1μF。
35	-	-	22	PB2	I/O	QSCSX /PWM8_	PB2: 通用双向数字 I/O 引脚。 QSCSX: QSPI 的片选输出 SCSXN。

引脚编号				引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH587W	CH587D	CH587F	CH587M				
						/RI_	PWM8_: 脉宽调制输出通道 8 引脚映射。 RI_: UART0 信号 RI 引脚映射。
36	-	-	23	PB1	I/O	QS10X1 /PWM7_ /DSR	PB1: 通用双向数字 I/O 引脚。 QS10X1: QSPI 的数据输入或输出 S10X1。 PWM7_: 脉宽调制输出通道 7 引脚映射。 DSR: UART0 的 MODEM 输入信号, 数据装置就绪。
37	-	-	24	PB0	I/O	QS10X0 /PWM6 /CTS	PB0: 通用双向数字 I/O 引脚。 QS10X0: QSPI 的数据输入或输出 S10X0。 PWM6: 脉宽调制输出通道 6。 CTS: UART0 的 MODEM 输入信号, 清除发送。
38	-	19	25	PB23	I/O	TMRO_ /TXD2_1 /PWM11 /RST	PB23: 通用双向数字 I/O 引脚。 TMRO_: 定时器 0 的 TMRO 引脚映射。 TXD2_1: UART2 的 TXD2 引脚映射。 PWM11: 脉宽调制输出通道 11。 RST: 外部复位输入, 低电平有效, 内置上拉电阻。
39	11	20	26	PB22 ⁽⁵⁾	I/O	TMR3 /RXD2_1 /ARGB_3	PB22: 通用双向数字 I/O 引脚。 TMR3: 定时器 3 的捕捉输入 3 和 PWM 输出通道 3。 RXD2_1: UART2 的 RXD2 引脚映射。 ARGB_3: ARGB 数据输出引脚映射 3。
40	-	-	27	PB21	I/O	QS10X2 /SCL_1 /TXD3_	PB21: 通用双向数字 I/O 引脚。 QS10X2: QSPI 的数据输入或输出 S10X2。 SCL_1: I2C 串行时钟引脚映射 1。 TXD3_: UART3 的 TXD3 引脚映射。
41	-	-	28	PB20	I/O	QS10X3 /SDA_1 /RXD3_	PB20: 通用双向数字 I/O 引脚。 QS10X3: QSPI 的数据输入或输出 S10X3。 SDA_1: I2C 串行数据引脚映射 1。 RXD3_: UART3 的 RXD3 引脚映射。
42	-	-	29	PB19	I/O	QSCK /SCK1_	PB19: 通用双向数字 I/O 引脚。 QSCK: QSPI 的时钟输出。 SCK1_: SPI1 的 SCK 引脚映射。
43	-	-	30	PB18	I/O	QSCS /SCS1_	PB18: 通用双向数字 I/O 引脚。 QSCS: QSPI 的片选输出 SCSN。 SCS1_: SPI1 的 SCS 引脚映射。
44	-	-	-	PC13	I/O	PWM11_ /LED3_	PC13: 通用双向数字 I/O 引脚。 PWM11_: 脉宽调制输出通道 11 引脚映射。 LED3_: LED 屏接口串行数据输出 3 引脚映射。
45	-	-	-	PC14	I/O	QS100 /MOSI1_ /PWM6_ /LED4_	PC14: 通用双向数字 I/O 引脚。 QS100: QSPI 的数据输入或输出 S100。 MOSI1_: SPI1 的 MOSI 引脚映射。 PWM6_: 脉宽调制输出通道 6 引脚映射。 LED4_: LED 屏接口串行数据输出 4 引脚映射。
46	-	-	-	PC15	I/O	QS101 /MISO1_ /TMR3_2	PC15: 通用双向数字 I/O 引脚。 QS101: QSPI 的数据输入或输出 S101。 MISO1_: SPI1 的 MISO 引脚映射。

引脚编号				引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH587W	CH587D	CH587F	CH587M				
						/LED5_	TMR3_2: 定时器 3 的 TMR3 引脚映射 2。 LED5_: LED 屏接口串行数据输出 5 引脚映射。
47	-	-	-	PC16	I/O	QSI02 /SCL_3 /LED6_	PC16: 通用双向数字 I/O 引脚。 QSI02: QSPI 的数据输入或输出 SIO2。 SCL_3: I2C 串行时钟引脚映射 3。 LED6_: LED 屏接口串行数据输出 6 引脚映射。
48	-	-	-	PC17	I/O	QSI03 /SDA_3 /LED7_	PC17: 通用双向数字 I/O 引脚。 QSI03: QSPI 的数据输入或输出 SIO3。 SDA_3: I2C 串行数据引脚映射 3。 LED7_: LED 屏接口串行数据输出 7 引脚映射。
49	12	21	31	X32M0	I/A	-	高频振荡器 HSE 的反相输出端, 外接 32MHz 晶体的一端。
50	13	22	32	X32M1	A	-	高频振荡器 HSE 的输入端, 外接 32MHz 晶体的另一端。
51	14	23	33	VINTA	P	-	内部模拟电路的电源节点, 需贴近引脚外接退耦电容。不启用 DC-DC 时建议 0.47uF; 启用 DC-DC 时建议不小于 0.47uF (支持 0.47uF~2.2uF, 容值大功耗略大)。
52	15	24	34	ANT	A	-	RF 射频信号输入输出, 建议直连天线。
53	16	25	35	VDC1A	P	-	内部模拟电路 LD0 调整器的电源输入, 需外接退耦电容。建议 0.1uF, 直连 VDC1D。
54	-	-	-	PC0	I/O/A	ARGB /A14	PC0: 通用双向数字 I/O 引脚。 ARGB: ARGB 数据输出。 A14: ADC 模拟信号输入通道 14。
55	-	-	-	PC1	I/O/A	ENC1_3 /SCL_2 /A15	PC1: 通用双向数字 I/O 引脚。 ENC1_3: 编码器捕获通道 1 映射 3。 SCL_2: I2C 串行时钟引脚映射 2。 A15: ADC 模拟信号输入通道 15。
56	-	-	-	PC2	I/O/A	ENC2_3 /SDA_2 /A16	PC2: 通用双向数字 I/O 引脚。 ENC2_3: 编码器捕获通道 2 映射 3。 SDA_2: I2C 串行数据引脚映射 2。 A16: ADC 模拟信号输入通道 16。
57	-	26	36	PA4	I/O/A	RXD3 /LEDC /A0	PA4: 通用双向数字 I/O 引脚。 RXD3: UART3 串行数据输入。 LEDC: LED 屏接口串行时钟输出。 A0: ADC 模拟信号输入通道 0。
58	-	27	37	PA5	I/O/A	TXD3 /LED4 /A1	PA5: 通用双向数字 I/O 引脚。 TXD3: UART3 串行数据输出。 LED4: LED 屏接口串行数据输出 4。 A1: ADC 模拟信号输入通道 1。
59	-	-	38	PA6	I/O/A	RXD2 /PWM4_ /LED5 /A10	PA6: 通用双向数字 I/O 引脚。 RXD2: UART2 串行数据输入。 PWM4_: 脉宽调制输出通道 4 引脚映射。 LED5: LED 屏接口串行数据输出 5。 A10: ADC 模拟信号输入通道 10。

引脚编号				引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH587W	CH587D	CH587F	CH587M				
60	-	-	39	PA0	I/O/A	SCK1 /LED0 /A9	PA0: 通用双向数字 I/O 引脚。 SCK1: SPI1 串行时钟引脚, 主机输出。 LED0: LED 屏接口串行数据输出 0。 A9: ADC 模拟信号输入通道 9。
61	-	-	40	PA1	I/O/A	MOSI1 /LED1 /A8	PA1: 通用双向数字 I/O 引脚。 MOSI1: SPI1 串行数据引脚, 主机输出。 LED1: LED 屏接口串行数据输出 1。 A8: ADC 模拟信号输入通道 8。
62	-	-	41	PA2	I/O/A	TMR3_1 /MISO1 /RI /LED2 /A7	PA2: 通用双向数字 I/O 引脚。 TMR3_1: 定时器 3 的 TMR3 引脚映射 1。 MISO1: SPI1 串行数据引脚, 主机输入。 RI: UART0 的 MODEM 输入信号, 振铃指示。 LED2: LED 屏接口串行数据输出 2。 A7: ADC 模拟信号输入通道 7。
63	-	-	42	PA3	I/O/A	LED3 /SCS1 /A6	PA3: 通用双向数字 I/O 引脚。 LED3: LED 屏接口串行数据输出 3。 SCS1: SPI1 从机模式下的片选输入, 低电平有效。 A6: ADC 模拟信号输入通道 6。
64	17	28	43	PA15	I/O/A	MISO /RXD0_ /A5	PA15: 通用双向数字 I/O 引脚。 MISO: SPI0 串行数据引脚, 主机输入/从机输出。 RXD0_: UART0 的 RXD0 引脚映射。 A5: ADC 模拟信号输入通道 5。
65	-	-	-	PC3	I/O/A	TXD2_2 /A17	PC3: 通用双向数字 I/O 引脚。 TXD2_2: UART2 的 TXD2 引脚映射 2。 A17: ADC 模拟信号输入通道 17。
66	18	29	44	PA14	I/O/A	MOSI /TXD0_ /A4	PA14: 通用双向数字 I/O 引脚。 MOSI: SPI0 串行数据引脚, 主机输出/从机输入。 TXD0_: UART0 的 TXD0 引脚映射。 A4: ADC 模拟信号输入通道 4。
67	-	-	-	PC4	I/O/A	RXD2_2 /A18	PC4: 通用双向数字 I/O 引脚。 RXD2_2: UART2 的 RXD2 引脚映射 2。 A18: ADC 模拟信号输入通道 18。
68	19	30	45	PA13	I/O/A	SCK0 /PWM5 /A3	PA13: 通用双向数字 I/O 引脚。 SCK0: SPI0 串行时钟引脚, 主机输出/从机输入。 PWM5: 脉宽调制输出通道 5。 A3: ADC 模拟信号输入通道 3。

注: 1. 引脚类型: P = 电源; I = TTL/CMOS 电平斯密特输入; O = CMOS 电平三态输出;
A = 模拟信号输入或输出; 5VT = 支持 5V 信号电压输入。

2. 引脚的复用功能及映射根据其优先级在表中按从高到底排列, 其中 GPIO 功能为最低优先级。

3. 单/双线仿真调试接口通过 ISP 工具配置。单线调试为默认调试模式, 对应 TIO(PB14) 引脚, 而双线调试对应 TCK(PB15) 和 TIO(PB14) 引脚, 应用于下载时可以提高速度。关闭仿真调试接口后, PB15 和 PB14 才可用于 GPIO 和外设复用功能引脚。

4. 对于 CH587F 芯片, PA9 和 PB9 引脚在芯片内部短接合封, 禁止将两个 IO 均配置为输出功能。

5. 对于 CH587W 芯片, XROM LDO 外接电容引脚为 PC9; 对于其他 CH587 芯片, XROM LDO 外接电容

引脚则为 PB22。

6. 在睡眠和下电模式下，为减小 PC7、PC8 的静态电流，对于 CH587W 芯片，可配置 PC7、PC8 为 GPIO 下拉，且 CC1_PD 和 CC2_PD 为 0；对于其他 CH587 芯片，可配置 PC7、PC8 为 GPIO 上拉，且 CC1_PD 和 CC2_PD 为 1。

表 1-2 CH586 引脚定义

引脚编号		引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH586W	CH586M				
0	0	GND	P	—	芯片底板，公共接地端，电压 0V 参考点。
1	46	PA12	I/O/A	SCS /PWM4 /A2	PA12：通用双向数字 I/O 引脚。 SCS：SPI0 从机模式下的片选输入，低电平有效。 PWM4：脉宽调制输出通道 4。 A2：ADC 模拟信号输入通道 2。
2	47	PA11	I/O/A	X32K0 /TMR2	PA11：通用双向数字 I/O 引脚。 X32K0：低频振荡器的反相输出端，外接 32KHz 晶体的一端。 TMR2：定时器 2 的捕捉输入 2 和 PWM 输出通道 2。
3	48	PA10	I/O/A	X32K1 /TMR1	PA10：通用双向数字 I/O 引脚。 X32K1：低频振荡器的输入端，外接 32KHz 晶体的另一端。 TMR1：定时器 1 的捕捉输入 1 和 PWM 输出通道 1。
4	—	PC5	I/O	TMR3_3 /RTC /ENC2	PC5：通用双向数字 I/O 引脚。 TMR3_3：定时器 3 的 TMR3 引脚映射 3。 RTC：RTC 闹钟输出。 ENC2：编码器捕获通道 2。
5	—	VBAT	P	—	备用电源输入。
6	1	VDC1D	P	—	内部数字电路 LD0 调整器的电源输入，需外接退耦电容。启用 DC-DC 时建议 4.7uF（支持 1uF~10uF，容值小 DC-DC 效率略有下降），不启用 DC-DC 时建议不小于 1uF。
7	2	VSW	P	—	DC-DC 开关输出，启用 DC-DC 时必须贴近引脚串接电感连接 VDC1D，建议用 10uH 电感（支持 4.7uH~22uH，感值小 DC-DC 效率略有下降），不启用 DC-DC 时可以直连 VDC1D。
8	3	VDD33	P	—	DC-DC 或电池电源输入，需贴近引脚外接退耦电容。启用时建议 2.2uF 或 1uF，不启用 DCDC 时建议不小于 1uF。
		VI033	P	—	I/O 电源输入。
9	4	PA7	I/O/A	TXD2 /PWM5_ /LED6 /A11	PA7：通用双向数字 I/O 引脚。 TXD2：UART2 串行数据输出。 PWM5_：脉宽调制输出通道 5 引脚映射。 LED6：LED 屏接口串行数据输出 6。 A11：ADC 模拟信号输入通道 11。
10	5	PA8	I/O/A	RXD1 /LED7 /A12	PA8：通用双向数字 I/O 引脚。 RXD1：UART1 串行数据输入。 LED7：LED 屏接口串行数据输出 7。 A12：ADC 模拟信号输入通道 12。

引脚编号		引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH586W	CH586M				
11	6	PA9 ⁽⁴⁾	I/O/A	TMRO /TXD1 /ARGB_2 /A13	PA9: 通用双向数字 I/O 引脚。 TMRO: 定时器 0 的捕捉输入 0 和 PWM 输出通道 0。 TXD1: UART1 串行数据输出。 ARGB_2: ARGB 数据输出引脚映射 2。 A13: ADC 模拟信号输入通道 13。
13	7	PB9 ⁽⁴⁾	I/O/A	A20 /NFCI	PB9: 通用双向数字 I/O 引脚。 A20: ADC 模拟信号输入通道 20。 NFCI: NFC 模拟输入。
12	—	PC6	I/O/A	ENC1 /A19	PC6: 通用双向数字 I/O 引脚。 ENC1: 编码器捕获通道 1。 A19: ADC 模拟信号输入通道 19。
14	8	PB8	I/O/A	A21 /NFCM	PB8: 通用双向数字 I/O 引脚。 A21: ADC 模拟信号输入通道 21。 NFCM: NFC 模拟输入。
15	9	PB17	I/O/A	NFC+	PB17: 通用双向数字 I/O 引脚。 NFC+: NFC 模拟输出 P 端。
16	10	PB16	I/O/A	NFC-	PB16: 通用双向数字 I/O 引脚。 NFC-: NFC 模拟输出 N 端。
17	11	PB15 ⁽³⁾	I/O/5VT	TCK /MISO_ /DTR_	PB15: 通用双向数字 I/O 引脚。 TCK ⁽³⁾ : 仿真调试接口的串行时钟输入。 MISO_: SPI0 的 MISO 引脚映射。 DTR_: UART0 的 DTR 引脚映射。
18	12	PB14 ⁽³⁾	I/O/5VT	TIO /MOSI_ /PWM10 /DSR_	PB14: 通用双向数字 I/O 引脚。 TIO ⁽³⁾ : 仿真调试接口的串行数据输入输出, 内置上拉。 MOSI_: SPI0 的 MOSI 引脚映射。 PWM10: 脉宽调制输出通道 10。 DSR_: UART0 的 DSR 引脚映射。
19	—	PC7 ⁽⁵⁾	I/O	RXD2_3	PC7: 通用双向数字 I/O 引脚。 RXD2_3: UART2 的 RXD2 引脚映射 3。
20	—	PC8 ⁽⁵⁾	I/O	TXD2_3	PC8: 通用双向数字 I/O 引脚。 TXD2_3: UART2 的 TXD2 引脚映射 3。
21	13	PB13	I/O	SCK0_ /SCL /TXD1_	PB13: 通用双向数字 I/O 引脚。 SCK0_: SPI0 的 SCK 引脚映射。 SCL: I2C 串行时钟引脚, 主机输出和输入/从机输入。 TXD1_: UART1 的 TXD1 引脚映射。
22	14	PB12	I/O	SCS_ /SDA /RXD1_	PB12: 通用双向数字 I/O 引脚。 SCS_: SPI0 的 SCS 引脚映射。 SDA: I2C 串行数据引脚, 开漏输出和输入。 RXD1_: UART1 的 RXD1 引脚映射。
23	15	PB11	I/O/A	UD+ /TMR2_ /ENC2_2	PB11: 通用双向数字 I/O 引脚。 UD+: 全速 USB 2.0 的 D+ 数据线。 TMR2_: 定时器 2 的 TMR2 引脚映射。 ENC2_2: 编码器捕获通道 2 映射 2。

引脚编号		引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH586W	CH586M				
24	16	PB10	I/O/A	UD- /TMR1_ /ENC1_2	PB10: 通用双向数字 I/O 引脚。 UD-: 全速 USB 2.0 的 D-数据线。 TMR1_: 定时器 1 的 TMR1 引脚映射。 ENC1_2: 编码器捕获通道 1 映射 2。
25	-	PC9 ⁽⁴⁾	I/O	-	PC9: 通用双向数字 I/O 引脚。
26	-	PC10	I/O	LED0_ /ADCS0_	PC10: 通用双向数字 I/O 引脚。 LED0_: LED 屏接口串行数据输出 0 引脚映射。 ADCS0_: ADC 扫描周期数 bit0 引脚映射。
27	17	PB7	I/O	TXD0 /PWM9 /LEDC_	PB7: 通用双向数字 I/O 引脚。 TXD0: UART0 串行数据输出。 PWM9: 脉宽调制输出通道 9。 LEDC_: LED 屏接口串行时钟输出引脚映射。
28	18	PB6	I/O	RTS /PWM8 /ENC2_ /ADCS2	PB6: 通用双向数字 I/O 引脚。 RTS: UART0 的 MODEM 输出信号, 请求发送。 PWM8: 脉宽调制输出通道 8。 ENC2_: 编码器捕获通道 2 映射 1。 ADCS2: ADC 扫描周期数 bit2。
29	19	PB5	I/O	DTR /ENC1_ /ADCS1	PB5: 通用双向数字 I/O 引脚。 DTR: UART0 的 MODEM 输出信号, 数据终端就绪。 ENC1_: 编码器捕获通道 1 映射 1。 ADCS1: ADC 扫描周期数 bit1。
30	20	PB4	I/O	RXD0 /PWM7 /ARGB_ /ADCS0	PB4: 通用双向数字 I/O 引脚。 RXD0: UART0 串行数据输入。 PWM7: 脉宽调制输出通道 7。 ARGB_: ARGB 数据输出引脚映射 1。 ADCS0: ADC 扫描周期数 bit0。
31	21	PB3	I/O	DCD /PWM9_	PB3: 通用双向数字 I/O 引脚。 DCD: UART0 的 MODEM 输入信号, 载波检测。 PWM9_: 脉宽调制输出通道 9 引脚映射。
32	-	PC11	I/O	PWM10_ /LED1_ /ADCS1_	PC11: 通用双向数字 I/O 引脚。 PWM10_: 脉宽调制输出通道 10 引脚映射。 LED1_: LED 屏接口串行数据输出 1 引脚映射。 ADCS1_: ADC 扫描周期数 bit1 引脚映射。
33	-	PC12	I/O	LED2_ /ADCS2_	PC12: 通用双向数字 I/O 引脚。 LED2_: LED 屏接口串行数据输出 2 引脚映射。 ADCS2_: ADC 扫描周期数 bit2 引脚映射。
34	-	VI033	P	-	I/O 电源输入, 需贴近引脚外接退耦电容, 建议 2.2 μ F 或 1 μ F。
35	22	PB2	I/O	QSCSX /PWM8_ /RI_	PB2: 通用双向数字 I/O 引脚。 QSCSX: QSPI 的片选输出 SCSXN。 PWM8_: 脉宽调制输出通道 8 引脚映射。 RI_: UART0 信号 RI 引脚映射。
36	23	PB1	I/O	QSIOX1 /PWM7_	PB1: 通用双向数字 I/O 引脚。 QSIOX1: QSPI 的数据输入或输出 SIOX1。

引脚编号		引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH586W	CH586M				
				/DSR	PWM7_: 脉宽调制输出通道 7 引脚映射。 DSR: UART0 的 MODEM 输入信号, 数据装置就绪。
37	24	PB0	I/O	QSIOX0 /PWM6 /CTS	PB0: 通用双向数字 I/O 引脚。 QSIOX0: QSPI 的数据输入或输出 SIOX0。 PWM6: 脉宽调制输出通道 6。 CTS: UART0 的 MODEM 输入信号, 清除发送。
38	25	PB23	I/O	TMR0_ /TXD2_1 /PWM11 /RST	PB23: 通用双向数字 I/O 引脚。 TMR0_: 定时器 0 的 TMR0 引脚映射。 TXD2_1: UART2 的 TXD2 引脚映射。 PWM11: 脉宽调制输出通道 11。 RST: 外部复位输入, 低电平有效, 内置上拉电阻。
39	26	PB22	I/O	TMR3 /RXD2_1 /ARGB_3	PB22: 通用双向数字 I/O 引脚。 TMR3: 定时器 3 的捕捉输入 3 和 PWM 输出通道 3。 RXD2_1: UART2 的 RXD2 引脚映射。 ARGB_3: ARGB 数据输出引脚映射 3。
40	27	PB21	I/O	QSIOX2 /SCL_1 /TXD3_	PB21: 通用双向数字 I/O 引脚。 QSIOX2: QSPI 的数据输入或输出 SIOX2。 SCL_1: I2C 串行时钟引脚映射 1。 TXD3_: UART3 的 TXD3 引脚映射。
41	28	PB20	I/O	QSIOX3 /SDA_1 /RXD3_	PB20: 通用双向数字 I/O 引脚。 QSIOX3: QSPI 的数据输入或输出 SIOX3。 SDA_1: I2C 串行数据引脚映射 1。 RXD3_: UART3 的 RXD3 引脚映射。
42	29	PB19	I/O	QSCK /SCK1_	PB19: 通用双向数字 I/O 引脚。 QSCK: QSPI 的时钟输出。 SCK1_: SPI1 的 SCK 引脚映射。
43	30	PB18	I/O	QSCS /SCS1_	PB18: 通用双向数字 I/O 引脚。 QSCS: QSPI 的片选输出 SCSN。 SCS1_: SPI1 的 SCS 引脚映射。
44	-	PC13	I/O	PWM11_ /LED3_	PC13: 通用双向数字 I/O 引脚。 PWM11_: 脉宽调制输出通道 11 引脚映射。 LED3_: LED 屏接口串行数据输出 3 引脚映射。
45	-	PC14	I/O	QSIO0 /MOSI1_ /PWM6_ /LED4_	PC14: 通用双向数字 I/O 引脚。 QSIO0: QSPI 的数据输入或输出 SIO0。 MOSI1_: SPI1 的 MOSI 引脚映射。 PWM6_: 脉宽调制输出通道 6 引脚映射。 LED4_: LED 屏接口串行数据输出 4 引脚映射。
46	-	PC15	I/O	QSIO1 /MISO1_ /TMR3_2 /LED5_	PC15: 通用双向数字 I/O 引脚。 QSIO1: QSPI 的数据输入或输出 SIO1。 MISO1_: SPI1 的 MISO 引脚映射。 TMR3_2: 定时器 3 的 TMR3 引脚映射 2。 LED5_: LED 屏接口串行数据输出 5 引脚映射。
47	-	PC16	I/O	QSIO2 /SCL_3	PC16: 通用双向数字 I/O 引脚。 QSIO2: QSPI 的数据输入或输出 SIO2。

引脚编号		引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH586W	CH586M				
				/LED6_	SCL_3: I2C 串行时钟引脚映射 3。 LED6_: LED 屏接口串行数据输出 6 引脚映射。
48	—	PC17	I/O	QSI03 /SDA_3 /LED7_	PC17: 通用双向数字 I/O 引脚。 QSI03: QSPI 的数据输入或输出 SIO3。 SDA_3: I2C 串行数据引脚映射 3。 LED7_: LED 屏接口串行数据输出 7 引脚映射。
49	31	X32MO	I/A	—	高频振荡器 HSE 的反相输出端, 外接 32MHz 晶体的一端。
50	32	X32MI	A	—	高频振荡器 HSE 的输入端, 外接 32MHz 晶体的另一端。
51	33	VINTA	P	—	内部模拟电路的电源节点, 需贴近引脚外接退耦电容。不启用 DC-DC 时建议 0.47uF; 启用 DC-DC 时建议不小于 0.47uF (支持 0.47uF~2.2uF, 容值大功耗略大)。
52	34	ANT	A	—	RF 射频信号输入输出, 建议直连天线。
53	35	VDC1A	P	—	内部模拟电路 LDO 调整器的电源输入, 需外接退耦电容。建议 0.1uF, 直连 VDC1D。
54	—	PC0	I/O/A	ARGB /A14	PC0: 通用双向数字 I/O 引脚。 ARGB: ARGB 数据输出。 A14: ADC 模拟信号输入通道 14。
55	—	PC1	I/O/A	ENC1_3 /SCL_2 /A15	PC1: 通用双向数字 I/O 引脚。 ENC1_3: 编码器捕获通道 1 映射 3。 SCL_2: I2C 串行时钟引脚映射 2。 A15: ADC 模拟信号输入通道 15。
56	—	PC2	I/O/A	ENC2_3 /SDA_2 /A16	PC2: 通用双向数字 I/O 引脚。 ENC2_3: 编码器捕获通道 2 映射 3。 SDA_2: I2C 串行数据引脚映射 2。 A16: ADC 模拟信号输入通道 16。
57	36	PA4	I/O/A	RXD3 /LEDC /A0	PA4: 通用双向数字 I/O 引脚。 RXD3: UART3 串行数据输入。 LEDC: LED 屏接口串行时钟输出。 A0: ADC 模拟信号输入通道 0。
58	37	PA5	I/O/A	TXD3 /LED4 /A1	PA5: 通用双向数字 I/O 引脚。 TXD3: UART3 串行数据输出。 LED4: LED 屏接口串行数据输出 4。 A1: ADC 模拟信号输入通道 1。
59	38	PA6	I/O/A	RXD2 /PWM4_ /LED5 /A10	PA6: 通用双向数字 I/O 引脚。 RXD2: UART2 串行数据输入。 PWM4_: 脉宽调制输出通道 4 引脚映射。 LED5: LED 屏接口串行数据输出 5。 A10: ADC 模拟信号输入通道 10。
60	39	PA0	I/O/A	SCK1 /LED0 /A9	PA0: 通用双向数字 I/O 引脚。 SCK1: SPI1 串行时钟引脚, 主机输出。 LED0: LED 屏接口串行数据输出 0。 A9: ADC 模拟信号输入通道 9。

引脚编号		引脚名称	引脚类型 ⁽¹⁾	复用功能在前优先	功能描述 ⁽²⁾
CH586W	CH586M				
61	40	PA1	I/O/A	MOSI1 /LED1 /A8	PA1: 通用双向数字 I/O 引脚。 MOSI1: SPI1 串行数据引脚, 主机输出。 LED1: LED 屏接口串行数据输出 1。 A8: ADC 模拟信号输入通道 8。
62	41	PA2	I/O/A	TMR3_1 /MISO1 /RI /LED2 /A7	PA2: 通用双向数字 I/O 引脚。 TMR3_1: 定时器 3 的 TMR3 引脚映射 1。 MISO1: SPI1 串行数据引脚, 主机输入。 RI: UART0 的 MODEM 输入信号, 振铃指示。 LED2: LED 屏接口串行数据输出 2。 A7: ADC 模拟信号输入通道 7。
63	42	PA3	I/O/A	LED3 /SCS1 /A6	PA3: 通用双向数字 I/O 引脚。 LED3: LED 屏接口串行数据输出 3。 SCS1: SPI1 从机模式下的片选输入, 低电平有效。 A6: ADC 模拟信号输入通道 6。
64	43	PA15	I/O/A	MISO /RXD0_ /A5	PA15: 通用双向数字 I/O 引脚。 MISO: SPI0 串行数据引脚, 主机输入/从机输出。 RXD0_: UART0 的 RXD0 引脚映射。 A5: ADC 模拟信号输入通道 5。
65	-	PC3	I/O/A	TXD2_2 /A17	PC3: 通用双向数字 I/O 引脚。 TXD2_2: UART2 的 TXD2 引脚映射 2。 A17: ADC 模拟信号输入通道 17。
66	44	PA14	I/O/A	MOSI /TXD0_ /A4	PA14: 通用双向数字 I/O 引脚。 MOSI: SPI0 串行数据引脚, 主机输出/从机输入。 TXD0_: UART0 的 TXD0 引脚映射。 A4: ADC 模拟信号输入通道 4。
67	-	PC4	I/O/A	RXD2_2 /A18	PC4: 通用双向数字 I/O 引脚。 RXD2_2: UART2 的 RXD2 引脚映射 2。 A18: ADC 模拟信号输入通道 18。
68	45	PA13	I/O/A	SCK0 /PWM5 /A3	PA13: 通用双向数字 I/O 引脚。 SCK0: SPI0 串行时钟引脚, 主机输出/从机输入。 PWM5: 脉宽调制输出通道 5。 A3: ADC 模拟信号输入通道 3。

注: 1. 引脚类型: P = 电源; I = TTL/CMOS 电平斯密特输入; O = CMOS 电平三态输出;
A = 模拟信号输入或输出; 5VT = 支持 5V 信号电压输入。

2. 引脚的复用功能及映射根据其优先级在表中按从高到底排列, 其中 GPIO 功能为最低优先级。

3. 单/双线仿真调试接口通过 ISP 工具配置。单线调试为默认调试模式, 对应 TIO(PB14)引脚, 而双线调试对应 TCK(PB15)和 TIO(PB14)引脚, 应用于下载时可以提高速度。关闭仿真调试接口后, PB15 和 PB14 才可用于 GPIO 和外设复用功能引脚。

4. 对于 CH586W 芯片, XROM LDO 外接电容引脚为 PC9; 对于 CH586M 芯片, XROM LDO 外接电容引脚则为 PB22。

5. 在睡眠和下电模式下, 为减小 PC7、PC8 的静态电流, 可配置 PC7、PC8 为 GPIO 上拉, 且 CC1_PD 和 CC2_PD 为 1。

表 1-3 复用于段式 LCD 驱动的引脚说明

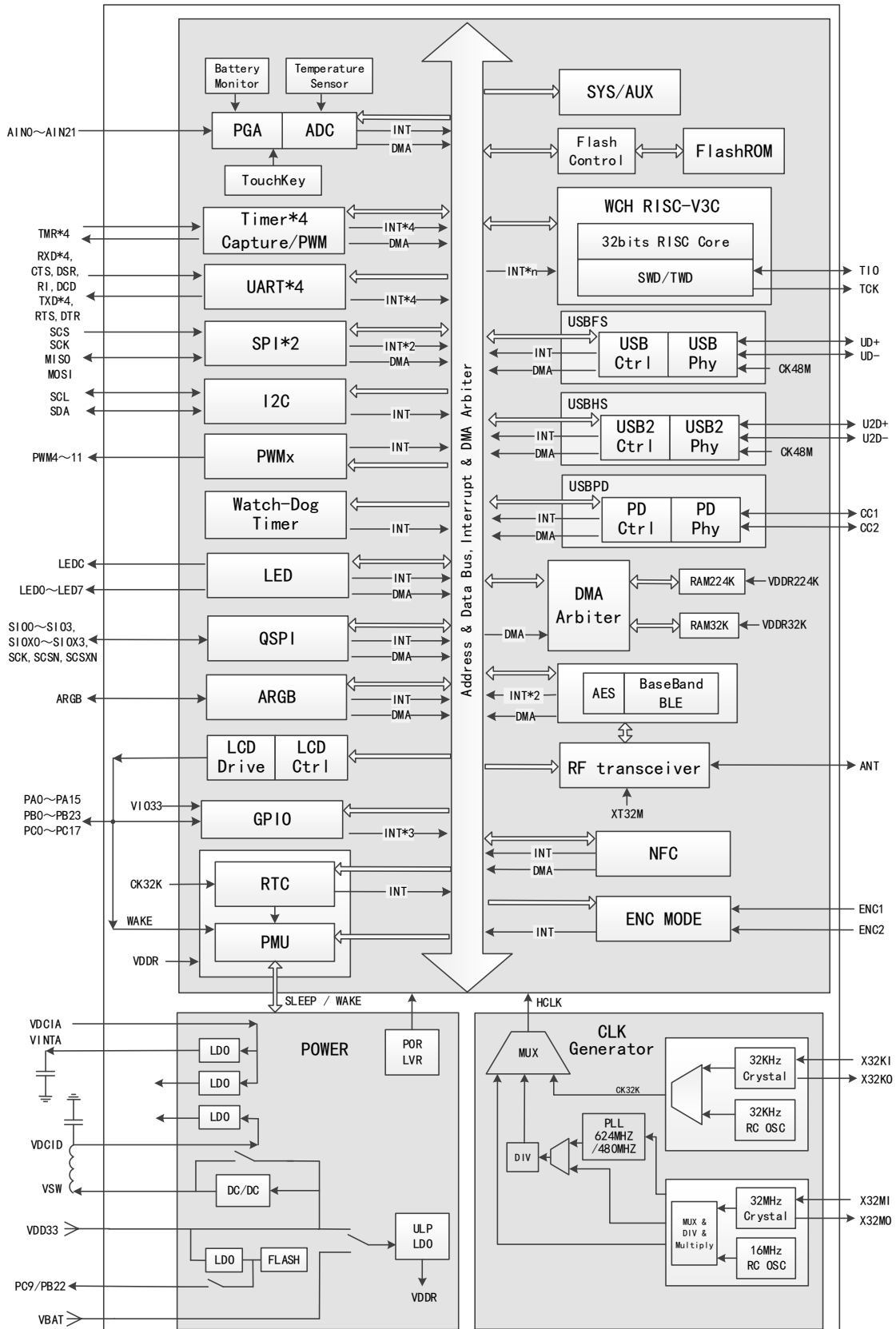
引脚名称	类型	复用功能	功能描述
PB4~PB7	A	COM0~COM3	驱动段式 LCD 的各个公共端，根据需要选用部分或全部。 这些公共端引脚由寄存器 R32_PIN_IN_DIS 中对应的位控制着。 当该位为 0 时，这些公共引脚用于数字输入或其它非 LCD 功能； 为 1 时，这些引脚为 LCD 段驱动。
PB0~PB3	A	SEG0~SEG3	驱动段式 LCD 的各个段，根据需要选用部分或全部。 这些段式 LCD 驱动的引脚分别由寄存器 R32_PIN_IN_DIS、 R32_PC_IN_DIS 和寄存器 R16_PIN_CONFIG 中对应的位分别控制着。 当对应的位为 0 时，这些引脚用于数字输入或其它非 LCD 功能； 为 1 时，这些引脚为 LCD 段驱动。
PA0~PA3		SEG4~SEG7	
PB8~PB23		SEG8~SEG23	
PA7~PA9		SEG24~SEG26	
PA13		SEG27	
PC14~PC17		SEG28~SEG31	

第 2 章 系统结构及存储器

2.1 系统结构

下图为 CH587 系统结构框图。内核是青稞 RISC-V 微处理器，详细说明参考青稞内核手册。

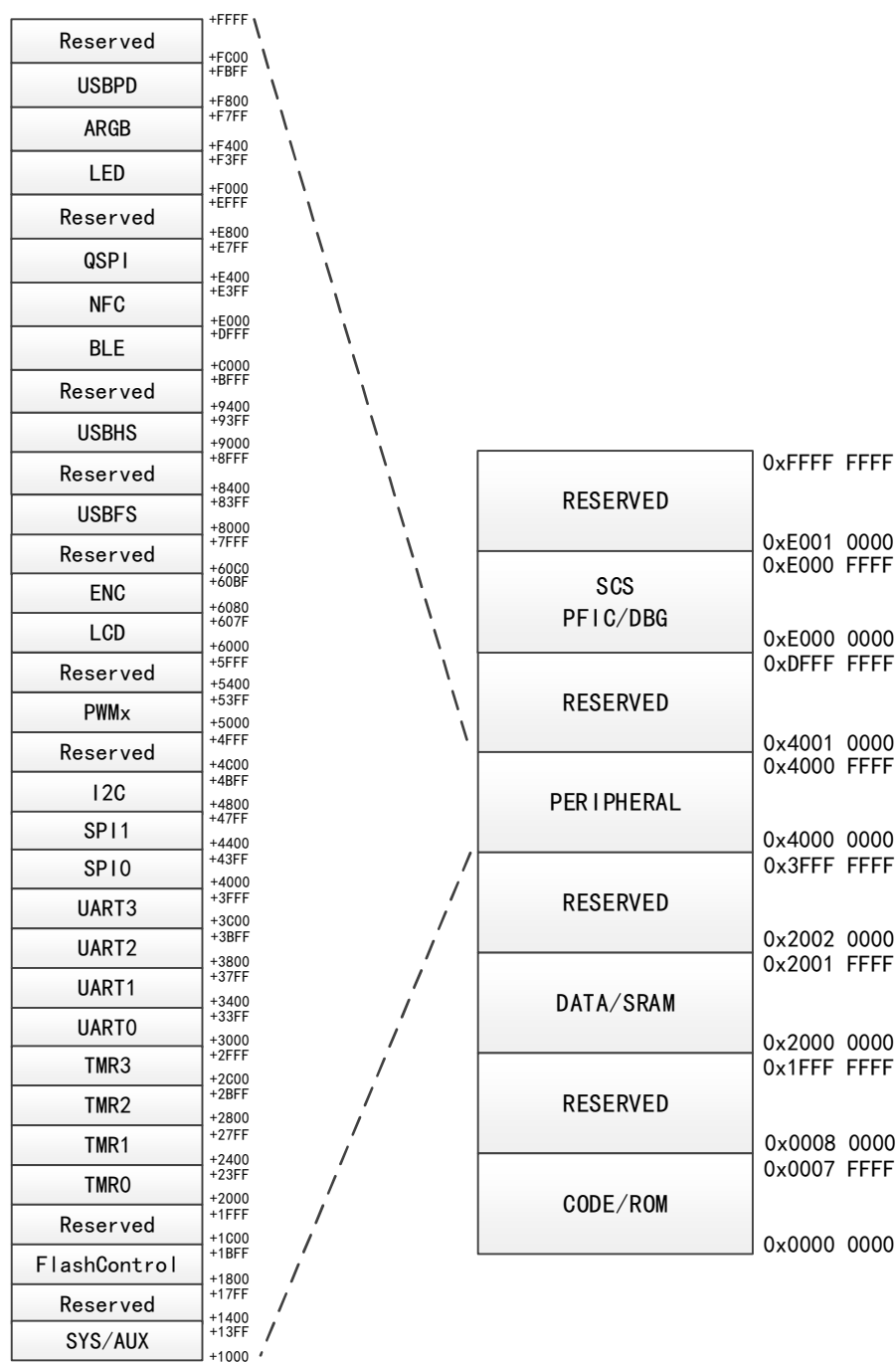
图 2-1 CH587 内部结构框图



2.2 存储器映像

CH587 的寻址空间主要包括 CODE 区/FlashROM、DATA 区/SRAM、外设等几个不同区域，详见下图所示。

图 2-2 存储器映射图



2.3 存储器映像表

各存储器映射区域地址范围如下表所示：

表 2-1 存储器映射区域地址

地址范围	用途	描述
0x00000000-0x000FFFFFFF	片上 CODE 区域，非易失存储器	1MB, FlashROM
0x00100000-0x1FFFFFFF	保留	-

0x20000000-0x2003FFFF	片上 DATA 区域, 易失存储器	256KB, SRAM
0x20040000-0x3FFFFFFF	保留	-
0x40000000-0x4000FFFF	各种外设	多个外设模块
0x40010000-0xE000BFFF	保留	-
0xE0000000-0xE000FFFF	系统内部各种外设	系统控制空间 SCS
0xE0010000-0xFFFFFFFF	保留	-

2.3.1 片上 CODE 区域映射表

表 2-2 CODE 区域地址 (仅针对 CH587W 和 CH586W 芯片)

地址范围	用途	描述
0x00000000-0x000EFFFF	用户应用程序存储区 CodeFlash	960KB
0x000F0000-0x000F7FFF	用户非易失数据存储区 DataFlash	32KB
0x000F8000-0x000FDFFF	系统引导程序存储区 BootLoader	24KB
0x000FE000-0x000FFFFFFF	系统非易失配置信息存储区 InfoFlash	8KB

地址 0x000FE000-0x000FEEFF 的配置信息可以由用户通过工具设置。

注：读取 DataFlash 的具体操作请参考例子程序。

表 2-3 CODE 区域地址 (针对除 CH587W 和 CH586W 以外的芯片)

地址范围	用途	描述
0x00000000-0x0006FFFF	用户应用程序存储区 CodeFlash	448KB
0x00070000-0x00077FFF	用户非易失数据存储区 DataFlash	32KB
0x00078000-0x0007DFFF	系统引导程序存储区 BootLoader	24KB
0x0007E000-0x0007FFFF	系统非易失配置信息存储区 InfoFlash	8KB

地址 0x0007E000-0x0007EEFF 的配置信息可以由用户通过工具设置。

注：读取 DataFlash 的具体操作请参考例子程序。

表 2-4 Boot 说明

芯片型号	Boot 引脚	下载接口	进入条件
CH587W	PB22 (默认) 低电平 PB11 (可配置) 高电平	USB2 (PB12/PB13)	1、串口支持免按键方式(上电 40ms 内检测串口通信数据包)。 2、上电检测 Boot 引脚符合条件。 3、上电判断用户区 16byte[0-15] 为擦除状态。
CH587M		UART1 (PA8/PA9)	
CH587F		UART0_ (PA14/PA15)	
CH587D		波特率: 115200/1M/2M	
CH586W	PB22 (默认) 低电平 PB11 (可配置) 高电平	USB1 (PB10/P11)	
CH586M		UART1 (PB8/PB9) UART1_ (PB12/PB13) 波特率: 115200/1M/2M	

注：任何方式进入 Boot, 10s 内无数据通信则退出 Boot; 握手成功后, 60s 无数据通信则退出 Boot。

表 2-5 用户级非易失配置信息说明

位地址	名称	用途	默认值
位 2~位 0	RESERVED	保留	101b
位 3	CFG_RESET_EN	RST 外部手工复位输入引脚使能	0
位 4	RESERVED	保留	0
位 5	CFG_IWDG_EN	独立看门狗使能	0
位 6	CFG_BOOT_EN	系统引导程序 BootLoader 使能	1
位 7	CFG_ROM_READ	FlashROM 中的代码和数据保护模式:	1

		0: 禁止编程器读出, 程序保密; 1: 允许读出。	
位 15~位 8	RESERVED	保留	0Fh
位 23~位 16	CFG_ROM_READ1	FlashROM 中的代码和数据保护模式: 3A: 允许读出; ! 3A: 禁止两线调试读出, 程序保密。	3Ah
位 27~位 24	RESERVED	保留	Fh
位 31~位 28	VALID_SIG	配置信息有效标志, 固定值	0100b

注: 关闭FlashROM代码和数据保护模式: 全擦除用户区, 并将配置信息的CFG_ROM_READ (bit[23:16]) 写成0x3A。

2.3.2 片上 DATA 区域映射表

表 2-6 DATA 区域地址

地址范围	用途	描述
0x20000000~0x20037FFF	主+辅双电源供电的可独立保持存储区 RAM224K	224KB
0x20038000~0x2003FFFF	主+辅双电源供电的可独立保持存储区 RAM32K	32KB

2.3.3 外设地址分配

CH587 主要包含以下外设, 每个外设占用一定的地址空间, 外设寄存器的实际访问地址为: 基地址+偏移地址。在后续章节中, 寄存器的地址有详细说明。下表为各个外设基地址的分配表。

表 2-7 外设基地址分配表

外设编号	外设名称	外设基址
1	SYS (PMU/RTC/GPIO 等) AUX (ADC/TKEY/PLL 等)	0x4000 1000
2	FlashROM-Control	0x4000 1800
3	TMR0	0x4000 2000
4	TMR1	0x4000 2400
5	TMR2	0x4000 2800
6	TMR3	0x4000 2C00
7	UART0	0x4000 3000
8	UART1	0x4000 3400
9	UART2	0x4000 3800
10	UART3	0x4000 3C00
11	SPI0	0x4000 4000
12	SPI1	0x4000 4400
13	I2C	0x4000 4800
14	PWMx (PWM4~PWM11)	0x4000 5000
15	LCD	0x4000 6000
16	ENC	0x4000 6080
17	USBFS	0x4000 8000
18	USBHS	0x4000 9000
19	Radio:BLE	0x4000 C000 0x4000 D000
20	NFC	0x4000 E000
21	QSPI	0x4000 E400
22	LED	0x4000 F000
23	ARGB	0x4000 F400
24	USBPD	0x4000 F800

下表为后续章节寄存器描述中“访问”的解释说明：

表 2-8 访问属性说明

缩写词	描述
RF	只读且读取值为固定值，不受复位影响。
R0	只读。
W0	只写，读取值为 0 或无效。
RZ	只读，读取完之后自动清 0。
WZ	写则清 0。
RW	可读可写。
RW1Z	可读，写 1 则清 0。
WA	只写且仅安全模式下，读取值为 0 或无效。
RWA	可读，仅安全模式下可写。

下表为后续章节中使用的缩写解释说明：

表 2-9 名词缩写说明

缩写词	描述
HSE	外部高频晶体振荡时钟源（建议 32MHz）
HSI	内部高频 RC 时钟振荡源（应用软件运行时校准后为 16MHz）
LSE	外部低频晶体振荡时钟源（建议 32KHz）
LSI	内部低频 RC 时钟振荡源（应用软件运行时校准后为 32KHz）
CK32M	高频时钟源（默认 32MHz）
T_{CK32M}	高频时钟周期（ $1/CK32M$ ）
CK16M	高频时钟源（默认 16MHz）
T_{CK16M}	高频时钟周期（ $1/CK16M$ ）
CK32K	低频时钟源（默认 32KHz）
FpII	PLL 输出时钟（624MHz）
HCLK	系统主频时钟
Fsys	系统主频时钟频率
Tsys	系统主频时钟周期（ $1/Fsys$ ）
RAM32K	高地址的 32KB SRAM
RAM224K	低地址的 224KB SRAM
USBFS	USB 全速
USBHS	USB 高速
0x	以其开头的数字表示 16 进制数
h	以其结束的数字表示 16 进制数
b	以其结束的数字表示 2 进制数

第3章 中断

系统内置快速可编程中断控制器 (Programmable Fast Interrupt Controller, PFIC)，最多支持 256 个中断向量。当前系统管理了 30 个外设中断通道和 16 个内核中断通道，其他中断源保留。

3.1 中断控制器

30 个外设中断，每个中断请求都有独立的触发和屏蔽控制位，有专用的状态位。

1 个不可屏蔽中断 NMI。

特有快速中断进出机制，硬件自动压栈和恢复，无需指令开销。

特有快速中断响应机制，4 路可编程直达中断向量地址。

3.2 系统 SysTick 定时器

内核自带了一个 32 位计数器 (SysTick)，支持 HCLK 或者 HCLK/8 作为时基，具有较高优先级。

3.3 中断和异常向量

下表列出了芯片系统的向量表。

表 3-1 中断向量表

编号	优先级	优先级类型	名称	说明	地址
0	-3	固定	Reset	复位	0x0000_0000
1	-	-	-	保留	0x0000_0004
2	-2	固定	NMI	不可屏蔽中断	0x0000_0008
3	-1	固定	EXC	所有类型的失效、异常中断	0x0000_000C
4	-	-	-	保留	-
5	-1	固定	ECALL-M	机器模式回调中断	0x0000_0014
6-7	-	-	-	保留	-
8	-1	固定	ECALL-U	用户模式回调中断	0x0000_0020
9	-1	固定	BREAKPOINT	断点回调中断	0x0000_0024
10-11	-	-	-	保留	-
12	0	可设置	SysTick	系统嘀嗒定时器	0x0000_0030
13	-	-	-	保留	-
14	1	可设置	SWI	软件中断	0x0000_0038
15	-	-	-	保留	0x0000_003C
16	2	可设置	TMR0	TMR0 定时器 0 中断	0x0000_0040
17	3	可设置	GPIO_A	GPIO 端口 PA 通用 I/O 中断	0x0000_0044
18	4	可设置	GPIO_B	GPIO 端口 PB 通用 I/O 中断	0x0000_0048
19	5	可设置	SPI0	SPI0 中断	0x0000_004C
20	6	可设置	BLEB	无线模块的 BB 中断	0x0000_0050
21	7	可设置	BLEL	无线模块的 LLE 中断	0x0000_0054
22	8	可设置	USB	全速 USB 中断	0x0000_0058
23	9	可设置	GPIO_C	GPIO 端口 PC 通用 I/O 中断	0x0000_005C
24	10	可设置	TMR1	TMR1 定时器 1 中断	0x0000_0060
25	11	可设置	TMR2	TMR2 定时器 2 中断	0x0000_0064
26	12	可设置	UART0	UART0 异步串口 0 中断	0x0000_0068
27	13	可设置	UART1	UART1 异步串口 1 中断	0x0000_006C

28	14	可设置	RTC	RTC 实时时钟中断	0x0000_0070
29	15	可设置	ADC	ADC 和 TouchKey 中断	0x0000_0074
30	16	可设置	I2C	I2C 中断	0x0000_0078
31	17	可设置	PWMX_SPI1	PWMX (PWM4~11) 中断和 SPI1 中断	0x0000_007C
32	18	可设置	TMR3	TMR3 定时器 3 中断	0x0000_0080
33	19	可设置	UART2	UART2 异步串口 2 中断	0x0000_0084
34	20	可设置	UART3	UART3 异步串口 3 中断	0x0000_0088
35	21	可设置	WDOG_BAT	看门狗定时器中断/电池低电压中断	0x0000_008C
36	22	可设置	NFC	NFC 中断	0x0000_0090
37	23	可设置	USB2_DEVICE	高速 USB 设备中断	0x0000_0094
38	24	可设置	USB2_HOST	高速 USB 主机中断	0x0000_0098
39	25	可设置	LED	LED 中断	0x0000_009C
40	26	可设置	ENCODER	编码器中断	0x0000_00A0
41	27	可设置	ARGB	ARGB 中断	0x0000_00A4
42	28	可设置	USBPD	USBPD 中断	0x0000_00A8
43	29	可设置	QSPI	QSPI 中断	0x0000_00AC
44	30	可设置	ECC	ECC 加速模块中断	0x0000_00B0
45	31	可设置	EMPLACEPAIR	指纹硬件加速模块中断	0x0000_00B4

3.4 寄存器

3.4.1 PFIC 寄存器描述

PFIC 相关寄存器基地址：0xE000E000

表 3-2 PFIC 相关寄存器列表

名称	偏移地址	描述	复位值
R32_PFIC_ISR1	0x00	PFIC 中断使能状态寄存器 1	0x0000032C
R32_PFIC_ISR2	0x04	PFIC 中断使能状态寄存器 2	0x00000000
R32_PFIC_IPR1	0x20	PFIC 中断挂起状态寄存器 1	0x00000000
R32_PFIC_IPR2	0x24	PFIC 中断挂起状态寄存器 2	0x00000000
R32_PFIC_ITHRESDR	0x40	PFIC 中断优先级阈值配置寄存器	0x00000000
R32_PFIC_GISR	0x4C	PFIC 中断全局状态寄存器	0x00000000
R32_PFIC_IDCFGR	0x50	PFIC 快速中断 ID 配置寄存器	0xFFFFFFFF
R32_PFIC_FIADDR0	0x60	PFIC 快速中断 0 地址寄存器	0xFFFFFFFF
R32_PFIC_FIADDR1	0x64	PFIC 快速中断 1 地址寄存器	0xFFFFFFFF
R32_PFIC_FIADDR2	0x68	PFIC 快速中断 2 地址寄存器	0xFFFFFFFF
R32_PFIC_FIADDR3	0x6C	PFIC 快速中断 3 地址寄存器	0xFFFFFFFF
R32_PFIC_IENR1	0x100	PFIC 中断使能设置寄存器 1	0x00000000
R32_PFIC_IENR2	0x104	PFIC 中断使能设置寄存器 2	0x00000000
R32_PFIC_IRER1	0x180	PFIC 中断使能清除寄存器 1	0x00000000
R32_PFIC_IRER2	0x184	PFIC 中断使能清除寄存器 2	0x00000000
R32_PFIC_IPSR1	0x200	PFIC 中断挂起设置寄存器 1	0x00000000
R32_PFIC_IPSR2	0x204	PFIC 中断挂起设置寄存器 2	0x00000000
R32_PFIC_IPRR1	0x280	PFIC 中断挂起清除寄存器 1	0x00000000
R32_PFIC_IPRR2	0x284	PFIC 中断挂起清除寄存器 2	0x00000000
R32_PFIC_IACTR1	0x300	PFIC 中断激活状态寄存器 1	0x00000000
R32_PFIC_IACTR2	0x304	PFIC 中断激活状态寄存器 2	0x00000000
R32_PFIC_IPRIORx	0x400	PFIC 中断优先级配置寄存器	0x00000000
R32_PFIC_EENR	0xC80	PFIC 事件使能寄存器	0xFFFFFFFF

R32_PFIC_EPR	0xC84	PFIC 事件挂起寄存器	0x00000000
R32_PFIC_EWUPR	0xC88	PFIC 事件唤醒寄存器	0x00000000
R32_PFIC_SCTLR	0xD10	PFIC 系统控制寄存器	0x00000000

用户模式下，可以支持全局中断控制，请参考 EVT 评估板资料中提供的示例。

内核中断控制位说明：

- 1、Reset、NMI、EXC、ECALL-M、ECALL-U、BREAKPOINT 中断默认总是开启。
- 2、NMI、EXC 支持中断挂起清除和置位控制（PFIC_IPSR1 和 PFIC_IPRR1 寄存器控制），不支持中断使能设置和清除控制。
- 3、Reset、ECALL-M、ECALL-U、BREAKPOINT 不支持中断挂起清除和置位控制、中断使能设置和清除控制。

PFIC 中断使能状态寄存器 1 (R32_PFIC_ISR1)

位	名称	访问	描述	复位值
[31:12]	INTENSTA	R0	31#及以下中断当前使能状态。 1: 当前编号中断已使能; 0: 当前编号中断未启用。	0
[11:0]	Reserved	R0	保留。 Reset、NMI、EXC、ECALL 等中断位, 下同。	320h

PFIC 中断使能状态寄存器 2 (R32_PFIC_ISR2)

位	名称	访问	描述	复位值
[31:8]	Reserved	R0	保留。	0
[7:0]	INTENSTA	R0	32#及以上中断当前使能状态。 1: 当前编号中断已使能; 0: 当前编号中断未启用。	0

PFIC 中断挂起状态寄存器 1 (R32_PFIC_IPR1)

位	名称	访问	描述	复位值
[31:0]	PENDSTA	R0	31#及以下中断当前挂起状态。 1: 当前编号中断已挂起; 0: 当前编号中断未挂起。	0

PFIC 中断挂起状态寄存器 2 (R32_PFIC_IPR2)

位	名称	访问	描述	复位值
[31:8]	Reserved	R0	保留。	0
[7:0]	PENDSTA	R0	32#及以上中断当前挂起状态。 1: 当前编号中断已挂起; 0: 当前编号中断未挂起。	0

PFIC 中断优先级阈值配置寄存器 (R32_PFIC_ITHRESDR)

位	名称	访问	描述	复位值
[31:8]	Reserved	R0	保留。	0
[7:0]	THRESHOLD	RW	中断优先级阈值设置值。 低于当前设置值的中断优先级值, 当挂起时不执行中断服务; 此寄存器为 0 时表示阈值寄存器功能无效。 [7:5]: 优先级阈值; [4:0]: 保留, 固定为 0, 写无效。	0

PFIC 中断全局状态寄存器 (R32_PFIC_GISR)

位	名称	访问	描述	复位值
[31:14]	Reserved	R0	保留。	0
13	CPU_LOCK_STA	R0	当前内核处于锁定状态: 1: 锁定; 0: 非锁定。	0
12	CPU_DBG_MODE	R0	当前内核处于调试状态: 1: 调试; 0: 非调试。	0
11	CPU_GLOBL_IE	R0	全局中断使能:	0

			1: 使能中断; 0: 禁止中断。	
10	Reserved	R0	保留。	0
9	GPENDSTA	R0	当前是否有中断处于挂起: 1: 有; 0: 没有。	0
8	GACTSTA	R0	当前是否有中断被执行: 1: 有; 0: 没有。	0
[7:0]	NESTSTA	R0	当前中断嵌套状态, 目前支持 2 级嵌套, [1:0]有效。 3: 第 2 级中断中; 1: 第 1 级中断中; 0: 没有中断发生; 其他: 不可能情况。	0

PFIC 快速中断 ID 配置寄存器 (R32_PFIC_IDCFGR)

位	名称	访问	描述	复位值
[31:24]	FIID3	RW	配置快速中断 3 的中断编号。	X
[23:16]	FIID2	RW	配置快速中断 2 的中断编号。	X
[15:8]	FIID1	RW	配置快速中断 1 的中断编号。	X
[7:0]	FIID0	RW	配置快速中断 0 的中断编号。	X

PFIC 快速中断 0 地址寄存器 (R32_PFIC_FIADDR0)

位	名称	访问	描述	复位值
[31:1]	ADDR0	RW	快速中断 0 服务程序地址 bit[31:1], bit0 为 0。	X
0	FI0EN	RW	快速中断 0 通道使能位: 1: 启用快速中断 0 通道; 0: 关闭。	0

PFIC 快速中断 1 地址寄存器 (R32_PFIC_FIADDR1)

位	名称	访问	描述	复位值
[31:1]	ADDR1	RW	快速中断 1 服务程序地址 bit[31:1], bit0 为 0。	X
0	FI1EN	RW	快速中断 1 通道使能位: 1: 启用快速中断 1 通道; 0: 关闭。	0

PFIC 快速中断 2 地址寄存器 (R32_PFIC_FIADDR2)

位	名称	访问	描述	复位值
[31:1]	ADDR2	RW	快速中断 2 服务程序地址 bit[31:1], bit0 为 0。	X
0	FI2EN	RW	快速中断 2 通道使能位: 1: 启用快速中断 2 通道; 0: 关闭。	0

PFIC 快速中断 3 地址寄存器 (R32_PFIC_FIADDR3)

位	名称	访问	描述	复位值
[31:1]	ADDR3	RW	快速中断 3 服务程序地址 bit[31:1], bit0 为 0。	X
0	FI3EN	RW	快速中断 3 通道使能位:	0

			1: 启用快速中断 3 通道; 0: 关闭。	
--	--	--	---------------------------	--

PFIC 中断使能设置寄存器 1 (R32_PFIC_IENR1)

位	名称	访问	描述	复位值
[31:12]	INTEN	WO	31#及以下中断使能控制。 1: 当前编号中断使能; 0: 无影响。	0
[11:0]	Reserved	RO	保留。	0

PFIC 中断使能设置寄存器 2 (R32_PFIC_IENR2)

位	名称	访问	描述	复位值
[31:8]	Reserved	RO	保留。	0
[7:0]	INTEN	WO	32#及以上中断使能控制。 1: 当前编号中断使能; 0: 无影响。	0

PFIC 中断使能清除寄存器 1 (R32_PFIC_IRER1)

位	名称	访问	描述	复位值
[31:12]	INTRESET	WO	31#及以下中断关闭控制。 1: 当前编号中断关闭; 0: 无影响。	0
[11:0]	Reserved	RO	保留。	0

PFIC 中断使能清除寄存器 2 (R32_PFIC_IRER2)

位	名称	访问	描述	复位值
[31:8]	Reserved	RO	保留。	0
[7:0]	INTRESET	WO	32#及以上中断关闭控制。 1: 当前编号中断关闭; 0: 无影响。	0

PFIC 中断挂起设置寄存器 1 (R32_PFIC_IPSR1)

位	名称	访问	描述	复位值
[31:0]	PENDSET	WO	31#及以下中断挂起设置。 1: 当前编号中断挂起; 0: 无影响。	0

PFIC 中断挂起设置寄存器 2 (R32_PFIC_IPSR2)

位	名称	访问	描述	复位值
[31:8]	Reserved	RO	保留。	0
[7:0]	PENDSET	WO	32#及以上中断挂起设置。 1: 当前编号中断挂起; 0: 无影响。	0

PFIC 中断挂起清除寄存器 1 (R32_PFIC_IPRR1)

位	名称	访问	描述	复位值
[31:0]	PENDRESET	WO	31#及以下中断挂起清除。	0

			1: 当前编号中断清除挂起状态; 0: 无影响。	
--	--	--	-----------------------------	--

PFIC 中断挂起清除寄存器 2 (R32_PFIC_IPRR2)

位	名称	访问	描述	复位值
[31:8]	Reserved	R0	保留。	0
[7:0]	PENDRESET	WO	32#及以上中断挂起清除。 1: 当前编号中断清除挂起状态; 0: 无影响。	0

PFIC 中断激活状态寄存器 1 (R32_PFIC_IACR1)

位	名称	访问	描述	复位值
[31:0]	IACTS	R0	31#及以下中断执行状态。 1: 当前编号中断执行中; 0: 当前编号中断未执行。	0

PFIC 中断激活状态寄存器 2 (R32_PFIC_IACR2)

位	名称	访问	描述	复位值
[31:8]	Reserved	R0	保留。	0
[7:0]	IACTS	R0	32#及以上中断执行状态。 1: 当前编号中断执行中; 0: 当前编号中断未执行。	0

PFIC 中断优先级配置寄存器 (R32_PFIC_IPRIOx) (x=0-63)

控制器支持 256 个中断 (0-255)，每个中断使用 8bit 来设置控制优先级。

	31	24	23	16	15	8	7	0
IPRIO63	PRIO_255		PRIO_254		PRIO_253		PRIO_252	
...	...		...		...		...	
IPRIOx	PRIO_(4x+3)		PRIO_(4x+2)		PRIO_(4x+1)		PRIO_(4x)	
...	...		...		...		...	
IPRIO0	PRIO_3		PRIO_2		PRIO_1		PRIO_0	

位	名称	访问	描述	复位值
[2047:2040]	IP_255	RW	同 IP_0 描述。	0
...	...	...	...	...
[31:24]	IP_3	RW	同 IP_0 描述。	0
[23:16]	IP_2	RW	同 IP_0 描述。	0
[15:8]	IP_1	RW	同 IP_0 描述。	0
[7:0]	IP_0	RW	编号 0 中断优先级配置: [7:5]: 优先级控制位。 优先级数值越小则优先级越高。只有 2 级中断嵌套, 即只能抢占 1 次, [7:5] 为抢占位; [4:0]: 保留, 固定为 0, 写无效。	0

PFIC 事件使能寄存器 (PFIC_EENR)

位	名称	访问	描述	复位值
[31:0]	EVENTEN	RW	31#-0#事件唤醒使能： 1：允许对应事件在睡眠中唤醒内核； 0：屏蔽对应事件，本事件发生时不允许唤醒内核。 最多支持 32 个事件源，其中 0-7 为电平触发（高有效），8-31 为脉冲触发： 0#：内核暂停请求； 1#：内核中断请求； 7#-2#：保留； 8#：内核进入中断； 9#：内核退出中断； 10#：新的中断挂起；（对于共享中断，不区分该中断是否路由至本地内核） 11#：内核发送事件；（本地内核的发送事件） 12#：内核接收事件；（其它内核的发送事件） 13#：系统接收事件；（系统配置的事件，例如 GPIO 翻转事件...） 31#-14#：保留。	0xFFFFFFF

PFIC 事件挂起寄存器 (PFIC_EPR)

位	名称	访问	描述	复位值
[31:8]	EVENT_PEND	RW1Z	31#-8#事件挂起状态，写 1 可清零： 1：对应事件发生未被处理； 0：对应事件未发生。	0
[7:0]	EVENT_PEND	RO	7#-0#事件挂起状态，不可清除： 1：对应事件发生未被处理； 0：对应事件未发生。	0

PFIC 事件唤醒寄存器 (PFIC_EWUPR)

位	名称	访问	描述	复位值
[31:0]	EVENT_WUP	RO	31#-0#事件唤醒寄存器： 1：对应事件将内核从睡眠中唤醒； 0：对应事件不是本次唤醒内核的事件。	0

PFIC 系统控制寄存器 (R32_PFIC_SCTLR)

位	名称	访问	描述	复位值
31	SYSRESET	WO	系统复位。自动清 0。写 1 有效，写 0 无效。	0
[30:6]	Reserved	RO	保留。	0
5	SETEVENT	WO	设置事件，可以唤醒 WFE 的情况。	0
4	SEVONPEND	RW	设置新的中断进入挂起态为唤醒事件，可以从 WFE 指令后唤醒系统，如果未执行 WFE 指令，将在下次执行该指令后立即唤醒系统。 1：新的中断进入挂起态为唤醒事件； 0：新的中断进入挂起态不作为唤醒事件。	0
3	WFI TOWFE	RW	将 WFI 指令当成是 WFE 执行。 1：将之后的 WFI 指令当做 WFE 指令；	0

			0: 无作用。	
2	SLEEPDEEP	RW	控制系统的低功耗模式: 1: deepsleep; 0: sleep。	0
1	SLEEPONEXIT	RW	控制离开中断服务程序后, 系统状态: 1: 系统进入低功耗模式; 0: 系统进入主程序。	0
0	Reserved	RO	保留。	0

3.4.2 WCH 定义 CSR 寄存器

RISC-V 架构中定义了一些控制和状态寄存器 (Control and Status Register, CSR), 用于配置或标识或记录运行状态。CSR 寄存器属于内核内部的寄存器, 使用专用的 12 位地址空间。WCH 芯片除了 RISC-V 特权架构文档中定义的标准寄存器外, 还增加了一些厂商定义寄存器, 需要使用 csr 指令进行访问。

注: 部分 CSR 寄存器需要系统在机器模式下访问, 非机器模式下访问这些 CSR 寄存器将导致芯片进入异常。标注为 “MRW”: 需要系统在机器模式下才能访问; 标注为 “MRO”: 在机器模式下只读。

中断系统控制寄存器 (INTSYSCR)

CSR 地址: 0x804

位	名称	访问	描述	复位值
[31:6]	Reserved	RO	保留。	380h
5	HM_POP_OFF	RW	单次出栈屏蔽功能, 退出中断自动清零: 1: 下次退出中断时屏蔽硬件压栈; 0: 硬件出栈功能正常。	0
4	Reserved	RO	保留。	0
[3:2]	PREEMPT	RW	抢占优先级位宽配置寄存器, 用于配置中断优先级中抢占优先级位宽: 00: 抢占位宽为 0, 任何优先级的中断无法嵌套; 01: 抢占位宽为 1, 即中断优先级寄存器的 [7] 位为抢占优先级; 10: 抢占位宽为 2, 即中断优先级寄存器的 [7:6] 位为抢占优先级; 11: 抢占位宽为 3, 即中断优先级寄存器的 [7:5] 位为抢占优先级。	01b
1	INESTEN	RO	中断嵌套功能使能, 固定值为 1: 1: 使能; 0: 关闭。	1
0	HWSTKEN	RW	硬件压栈功能使能。 1: 使能; 0: 关闭。	0

注: 中断嵌套功能的开启和关闭, 由寄存器 INESTCR 的位 NEST_LVL 控制。

用户访问机器状态寄存器 (USER_ACCESS_MSTATUS)

CSR 地址: 0x800

寄存器功能设置同 MSTATUS 寄存器

位	名称	访问	描述	复位值
[31:13]	Reserved	RO	保留。	0
[12:11]	MPP	RO	退出异常时机器状态: 00: 退出异常时机器状态设置为 U 模式;	0

			11: 退出异常时机器状态设置为 M 模式; 01: 保留; 10: 保留。	
[10:8]	Reserved	R0	保留。	0
7	MPIE	RW	当寄存器 CORECFGR 的位 IE_REMAP_EN 使能时, 该位在用户模式下可读可写。	0
[6:4]	Reserved	R0	保留。	0
3	MIE	RW	当寄存器 CORECFGR 的位 IE_REMAP_EN 使能时, 该位在用户模式下可读可写。	0
[2:0]	Reserved	R0	保留。	0

机器状态寄存器 (MSTATUS)

CSR 地址: 0x300

位	名称	访问	描述	复位值
[31:13]	Reserved	MRO	保留。	0
[12:11]	MPP	MRW	退出异常时机器状态: 00: 退出异常时机器状态设置为 U 模式; 11: 退出异常时机器状态设置为 M 模式; 01/10: 保留。	0
[10:8]	Reserved	MRO	保留。	0
7	MPIE	MRW	退出中断后, 全局中断使能 (进入中断时更新为进入 MIE 值): 1: 退出中断后, 使能全局中断; 0: 退出中断后, 关闭全局中断。	0
[6:4]	Reserved	MRO	保留。	0
3	MIE	MRW	进入中断时, 全局中断使能, (退出中断时更新为 MPIE 值): 1: 使能全局中断; 0: 关闭全局中断。	0
[2:0]	Reserved	MRO	保留。	0

异常入口基地址寄存器 (MTVEC)

CSR 地址: 0x305

位	名称	访问	描述	复位值
[31:2]	BASEADD	MRW	中断向量表基地址。其中位 [9:2] 固定为 0。	0
1	MODE1	MRW	中断向量表识别模式: 1: 按绝对地址识别, 支持全范围, 但必须跳转; 0: 按跳转指令识别, 有限范围, 支持非跳转指令。	0
0	MODE0	MRW	中断或异常入口地址模式选择: 1: 根据其编号*4 进行地址偏移; 0: 使用统一入口地址。	0

微处理器配置寄存器 (CORECFGR)

CSR 地址: 0xBC0

位	名称	访问	描述	复位值
[31:8]	Reserved	MRO	保留。	0
7	HF_NMI	MRW	硬件错误产生 NMI: 1: 硬件错误时, 产生 NMI 中断;	0

			0: 硬件错误时, 产生异常中断; 注: 当前硬件错误仅包括嵌套溢出。	
6	Reserved	MRO	保留。	0
5	IE_REMAP_EN	MRW	MIE 寄存器映射使能: 1: CSR 地址 0x800 的位 3 和位 7 分别映射为 MSTATUS 寄存器的位 MIE 和 MSTATUS 寄存器的位 MPIE; 0: CSR 地址 0x800 为只读寄存器, 返回值为 MSTATUS 的值。	0
4	Reserved	MRO	保留。	0
3	ROM_LOOP_ACC	MRW	ROM 区指令循环体加速使能: 1: 循环体在 128 字节以内的连续指令将被全部加速, 而 256 字节以内的连续指令将被部分加速; 0: 关闭 ROM 区循环加速功能。	0
2	ROM_JUMP_ACC	MRW	ROM 区指令跳转加速使能: 1: 使能 ROM 区指令跳转加速; 0: 关闭 ROM 区指令跳转加速。	0
[1:0]	FETCH_MODE	MRW	取指模式: 00: 预取关闭。指令预取功能关闭, 避免无效的取指操作, CPU 流水线上至多存在 1 条有效指令。此模式功耗最低, 性能下降约 2~3 倍; 01: 预取使能。指令预取功能打开, CPU 将持续对指令存储器进行访问, 直到内部指令缓冲器待执行指令数量超过一定数量, 或者指令缓冲器已满时, 暂停取指令, 此模式功耗高, 性能强; (CPU 预测失败将引入冗余取指操作, 在部分情况下, 执行单元将额外引入 0~2 个周期的气泡, 大部分程序性能下降不明显); 其他: 保留。	01b

中断嵌套控制寄存器 (INESTCR)

CSR 地址: 0xBC1

位	名称	访问	描述	复位值
31	Reserved	MRO	保留。	0
30	NEST_OVR	MRW	硬件错误中断嵌套溢出标志位, 写 1 清零: 1: 中断溢出标志; 0: 中断未溢出。 注: 中断溢出仅会在执行二级中断服务函数产生指令异常和 NMI 中断时发生。此时异常和 NMI 中断正常进入, 但是 CPU 堆栈溢出, 不可从此异常和 NMI 中断退出。	0
[29:12]	Reserved	MRO	保留。	0
[11:8]	NEST_STA	MRO	嵌套状态标志位: 0000: 无中断; 0001: 一级中断; 0011: 二级中断, (一级嵌套); 0111: 三级中断, (二级嵌套, 发生溢出)。	0
[7:2]	Reserved	MRO	保留。	0
[1:0]	NEST_LVL	MRW	嵌套等级:	0

			00: 禁止嵌套, (关闭嵌套功能); 01: 一级嵌套, (打开嵌套功能); 10: 无法写入; 11: 无法写入。 注: 1. 对该域写 10 或者 11, 寄存器被置为 01; 2. 写入 11 时, 读该寄存器, 可获得芯片的最高嵌套等级。	
--	--	--	---	--

3.4.3 物理内存保护单元 PMP

为了提高系统安全, RISC-V 架构中定义了一套物理地址访问限制, 可以为区域内物理内存设置其读、写、执行属性, 区域长度最小 4 字节保护。PMP 单元在用户模式下一直生效, 在机器模式下可选生效, 如果违背了当前内存限制, 将会产生系统异常中断 (EXC)。

PMP 单元包含 4 组 8bit 的配置寄存器 (合计 32bit) 和 4 组地址寄存器, 需要使用 csr 指令进行访问, 并且在机器模式下进行。

PMP 配置寄存器 (PMPCFG0)

CSR 地址: 0x3A0

位	名称	访问	描述	复位值																					
[31:24]	pmp3cfg	MRW	见 pmp0cfg。	0																					
[23:16]	pmp2cfg	MRW	见 pmp0cfg。	0																					
[15:8]	pmp1cfg	MRW	见 pmp0cfg。	0																					
[7:0]	pmp0cfg	MRW	<table><tr><th>位</th><th>名称</th><th>描述</th></tr><tr><td>7</td><td>L</td><td>锁定使能，仅复位可解锁： 1：锁定相关寄存器； 0：不锁定。</td></tr><tr><td>[6:5]</td><td>—</td><td>保留。</td></tr><tr><td>[4:3]</td><td>A</td><td>地址对齐及保护区域范围选择。</td></tr><tr><td>2</td><td>X</td><td>可执行属性。</td></tr><tr><td>1</td><td>W</td><td>可写入属性。</td></tr><tr><td>0</td><td>R</td><td>可读出属性</td></tr></table>	位	名称	描述	7	L	锁定使能，仅复位可解锁： 1：锁定相关寄存器； 0：不锁定。	[6:5]	—	保留。	[4:3]	A	地址对齐及保护区域范围选择。	2	X	可执行属性。	1	W	可写入属性。	0	R	可读出属性	0
			位	名称	描述																				
			7	L	锁定使能，仅复位可解锁： 1：锁定相关寄存器； 0：不锁定。																				
			[6:5]	—	保留。																				
			[4:3]	A	地址对齐及保护区域范围选择。																				
			2	X	可执行属性。																				
			1	W	可写入属性。																				
0	R	可读出属性																							

地址对齐及保护区域范围选择, 对于 $A_ADDR \leq region < B_ADDR$ 区域进行内存保护 (要求 A_ADDR 和 B_ADDR 均 4 字节对齐):

- 1、如果 $B_ADDR - A_ADDR == 2^2$, 则采用 NA4 方式;
- 2、如果 $B_ADDR - A_ADDR == 2^{(G+2)}$, $G \geq 1$, 且 A_ADDR 为 $2^{(G+2)}$ 对齐则采用 NAPOT 方式;
- 3、否则使用 TOR 方式。

A 值	方式	描述
0	OFF	没有区域要保护。
1	TOR	顶端对齐区域保护: $region = BUS_ADDR \gg 2$; pmp0cfg 下, $0 \leq region < pmpaddr0$; pmp1cfg 下, $pmpaddr0 \leq region < pmpaddr1$; pmp2cfg 下, $pmpaddr1 \leq region < pmpaddr2$; pmp3cfg 下, $pmpaddr2 \leq region < pmpaddr3$ 。 $pmpaddr_{i-1} = A_ADDR \gg 2$; $pmpaddr_i = B_ADDR \gg 2$ 。
2	NA4	固定 4 字节区域保护。 pmp0cfg~pmp3cfg 对应 pmpaddr0~pmpaddr3 作为起始地址。

		$\text{pmpaddr}_i = \text{A_ADDR} \gg 2$ 。
3	NAPOT	保护 $2^{(G+2)}$ 区域, $G \geq 1$, 其中 A_ADDR 为 $2^{(G+2)}$ 对齐。 $\text{pmpaddr}_i = (\text{A_ADDR} \gg 2) \mid (2^{(G-1)} - 1)$ 。

PMP 地址 0 寄存器 (PMPADDR0)

CSR 地址: 0x3B0

位	名称	访问	描述	复位值
[31:0]	ADDR0	MRW	PMP 设置地址 0 的 bit[33:2]。实际高 2 位未用。	X

PMP 地址 1 寄存器 (PMPADDR1)

CSR 地址: 0x3B1

位	名称	访问	描述	复位值
[31:0]	ADDR1	MRW	PMP 设置地址 1 的 bit[33:2]。实际高 2 位未用。	X

PMP 地址 2 寄存器 (PMPADDR2)

CSR 地址: 0x3B2

位	名称	访问	描述	复位值
[31:0]	ADDR2	MRW	PMP 设置地址 2 的 bit[33:2]。实际高 2 位未用。	X

PMP 地址 3 寄存器 (PMPADDR3)

CSR 地址: 0x3B3

位	名称	访问	描述	复位值
[31:0]	ADDR3	MRW	PMP 设置地址 3 的 bit[33:2]。实际高 2 位未用。	X

3.4.4 SysTick 寄存器描述

STK 相关寄存器基地址: 0xE000F000

表 3-3 STK 相关寄存器列表

名称	偏移地址	描述	复位值
R32_STK_CTRL	0x00	系统计数控制寄存器	0x00000000
R32_STK_SR	0x04	系统计数状态寄存器	0x00000000
R32_STK_CNTL	0x08	系统计数器低位寄存器	0xFFFFFFFF
R32_STK_CMPLR	0x10	计数重加载低位寄存器	0xFFFFFFFF

系统计数控制寄存器 (STK_CTRL)

位	名称	访问	描述	复位值
[31:6]	Reserved	RO	保留。	0
4	MODE	RW	计数模式: 1: 向下计数; 0: 向上计数。	0
3	STRE	RW	自动重装载计数使能: 1: 向上计数到比较值之后从 0 开始计数, 向下计数到 0 之后从比较值开始向下计数; 0: 继续向上/向下计数。	0
2	STCLK	RW	计数器时钟源选择: 1: HCLK 做时基; 0: HCLK/8 做计数时基。	0
1	STIE	RW	计数器中断使能控制位:	0

			1: 使能计数器中断; 0: 无计数器中断。	
0	STE	RW	系统计数器使能控制位: 1: 启动系统计数器 STK; 0: 关闭系统计数器 STK, 计数器停止计数。	0

系统计数状态寄存器 (STK_SR)

位	名称	访问	描述	复位值
31	SWIE	RW	软件中断触发使能 (SWI): 1: 触发软件中断; 0: 关闭触发。 注: 进入软件中断后须将此位清 0, 否则将一直触发。	0
[30:1]	Reserved	RO	保留。	0
0	CNTIF	RWO	计数值比较标志, 写 0 清除, 写 1 无效: 1: 向上计数达到比较值, 向下计数达到 0; 0: 未达到比较值。	0

系统计数器低位寄存器 (STK_CNTL)

位	名称	访问	描述	复位值
[31:0]	CNTL	RW	STK 计数器计数值低 32 位。	X

计数重加载低位寄存器 (STK_CMPLR)

位	名称	访问	描述	复位值
[31:0]	CMPL	RW	设置重加载计数器值低 32 位。	X

3.4.5 硬件断点设置

处理器支持 4 路指令地址和数据地址断点, 其中 TDATA1 寄存器的位 TYPE 固定值为 2, 而 TDATA1 寄存器中其它位符合调试标准中 mcontrol 定义, 最多支持四通道断点。TSELECT 触发器低 2 位有效, 通过 TSELECT 寄存器的值来选择中断点通道, 再配置断点地址和控制信息。

断点通道选择寄存器 (TSELECT)

CSR 地址: 0x7A0

位	名称	访问	描述	复位值
[31:2]	Reserved	MRO	保留。	0
[1:0]	TSELECT	MRW	断点通道选择寄存器, 配置后即选中对应通道, 可操作 TDATA1 和 TDATA2 寄存器配置断点信息。	X

断点通道控制寄存器 (TDATA1) (上电复位)

CSR 地址: 0x7A1

位	名称	访问	描述	复位值
[31:28]	TYPE	MRO	断点类型定义, mcontrol 类型。	0010b
[27]	DMODE	MRO	仅调试模式可以修改触发器的相关寄存器。	1
[26:21]	MASKMAX	MRO	当 MATCH = 1 时, 允许匹配的最大指数幂范围, 即最大允许匹配 2^{31} 字节范围。	011111b
[20:13]	Reserved	MRO	保留。	0
12	ACTION	MRW	设置触发断点时采取的处理模式: 1: 触发时进入到调试模式;	0

			0: 触发时进入到断点回调中断。	
[11:8]	Reserved	MRO	保留。	0
7	MATCH	MRW	匹配策略配置: 1: 触发值和 TDATA2 的高 M 位相等时匹配, 其中 $M = 31 - N$, N 为 TDATA2 的第一个 0 的索引 (从低位开始); 0: 触发值和 TDATA2 相等时匹配。	0
6	M	MRW	M 模式下触发器使能: 1: M 模式下使能触发器; 0: M 模式下关闭触发器。	0
3	U	MRW	U 模式下触发器使能: 1: U 模式下使能触发器; 0: U 模式下关闭触发器。	0
2	EXECUTE	MRW	指令读地址触发使能: 1: 使能; 0: 关闭。	0
1	STORE	MRW	数据写地址触发使能: 1: 使能; 0: 关闭。	0
0	LOAD	MRW	数据读地址触发使能: 1: 使能; 0: 关闭。	0

断点通道地址寄存器 (TDATA2)

CSR 地址: 0x7A2

位	名称	访问	描述	复位值
[31:0]	TDATA2	MRW	用于保存匹配值。	X

第 4 章 系统控制

4.1 复位控制

系统支持 6 种复位形式，分别为电源上电复位 RPOR(real power on reset)、外部手工复位 MR(manual reset)、内部软件复位 SR(software reset)、看门狗复位(watch-dog reset)、下电模式下唤醒导致的全局复位 GRWSM(global reset by waking under shutdown mode)、常规唤醒导致的局部寄存器复位 LRW(local reset by waking)。

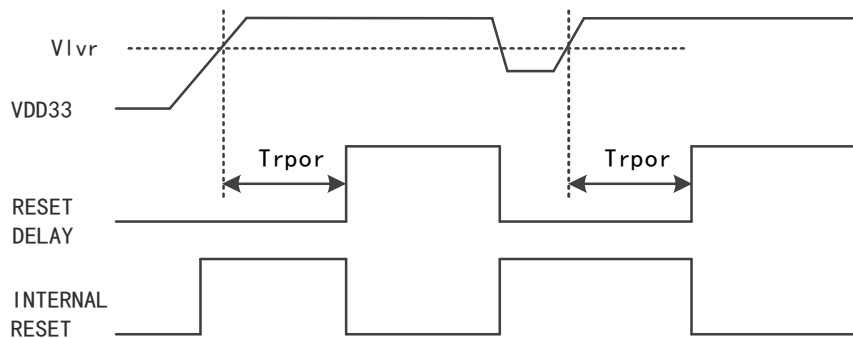
寄存器 R8_GLOB_RESET_KEEP 和 RB_ROM_CODE_OFS，只在 RPOR 或者 GRWSM 复位时被复位，而不受其它复位形式影响。

下图中时序参数和复位特性参数请参考第 26.5 节的时序参数表。

4.1.1 电源上电复位 RPOR

当电源上电时，芯片内部 POR 模块会产生上电复位，并延时以等待电源稳定。另外，在运行过程中，当电源电压低于 V_{lvr} 时，芯片内部 LVR 模块会产生低压复位直到电压回升，并延时以等待电源稳定。下图为上电复位过程和低压复位过程。

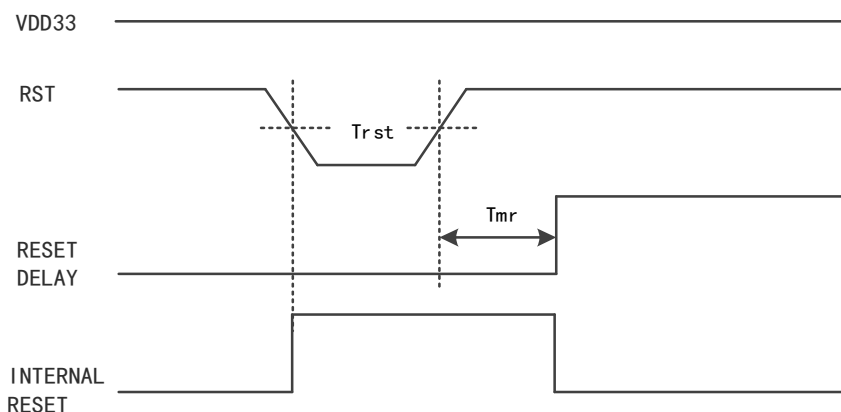
图 4-1 上电复位



4.1.2 外部手工复位 MR

外部手工复位由外部加到 RST 引脚的低电平触发，当复位低电平持续时间大于最小复位脉冲宽度 (T_{rst}) 时即触发系统进行复位。

图 4-2 外部复位



4.1.3 内部软件复位 SR

内部软件复位，用于不需要外部干预而自行复位。设置全局复位配置寄存器 (R8_RST_WDOG_CTRL) 的位 RB_SOFTWARE_RESET 为 1，即可实现软件复位。该位会自动清 0。

4.1.4 看门狗复位 (WTR)

看门狗功能是基于一个 8 位的递增计数器，计数时钟周期为 $131072/F_{sys}$ 。当开启了看门狗超时

复位功能后，一旦此计数器溢出会复位整个系统。

4.1.5 下电模式唤醒后的复位 GRWSM

一旦系统进入下电模式（详见电源管理章节）后，在唤醒信号的作用下，系统将有序执行唤醒操作，唤醒之后系统将执行全局复位，此复位效果类似于上电复位。

4.1.6 常规唤醒操作引起的复位 LRW

如果系统是从睡眠模式中被唤醒，则在相关电源准备就绪之后会产生复位，此复位为局部复位，根据需要对睡眠模式下掉电的寄存器进行有选择的复位。

在睡眠模式下，各功能模块的寄存器分为三类：

第一种是属于需数据保持的功能模块的关键寄存器（例如配置/模式等），睡眠时由辅助电源继续供电，数据不丢失，睡眠和唤醒对其数据无影响；

第二种是属于需数据保持的功能模块的可再生寄存器（例如计数器、FIFO 等），睡眠时断电，唤醒后数据是随机数（例如 FIFO 存储单元）或者被复位（例如 FIFO 计数器）；

第三种是属于无需数据保持的功能模块的寄存器，睡眠时断电，唤醒后数据是随机数（例如 FIFO 存储单元）或者被复位（例如 FIFO 计数器、配置/模式寄存器）。

LRW 就是用于上述后两种被复位的寄存器。

4.2 安全访问

系统某些寄存器的属性是“RWA”或者“WA”，表示当前寄存器为安全访问寄存器，可以直接读取但是写入需要进入安全访问模式。

先写入 R8_SAFE_ACCESS_SIG 寄存器 0x57；

再写入 R8_SAFE_ACCESS_SIG 寄存器 0xA8；

即可进入安全访问模式，此时可以操作具有“RWA/WA”属性的寄存器，此后约 112 个系统主频周期（ T_{sys} ）都处于安全模式下，该有效期内可以改写一个或多个安全类寄存器，超出上述有效期后将自动终止安全模式。或者可提前向 R8_SAFE_ACCESS_SIG 寄存器写入 0x00 提前终止安全模式。

4.3 寄存器描述

表 4-1 系统控制相关寄存器列表

名称	访问地址	描述	复位值
R8_SAFE_MODE_CTRL	0x40001010	安全访问模式控制寄存器	0x01
R8_SAFE_CLK_CTRL	0x40001011	安全访问时钟控制寄存器	0x00
R8_SAFE_DEBUG_CTRL	0x40001012	安全访问调试控制寄存器	0x00
R8_SAFE_LRST_CTRL	0x40001013	安全访问长时复位控制寄存器	0x00
R8_SAFE_ACCESS_SIG	0x40001040	安全访问标记寄存器	0xX0
R8_CHIP_ID	0x40001041	芯片 ID 寄存器	0x89
R8_SAFE_ACCESS_ID	0x40001042	安全访问 ID 寄存器	0x0C
R8_WDOG_COUNT	0x40001043	看门狗计数器寄存器	0x00
R8_RESET_STATUS	0x40001044	复位状态寄存器	0x01
R8_GLOB_ROM_CFG	0x40001044	FlashROM 应用配置寄存器	0x01
R8_GLOB_CFG_INFO	0x40001045	全局配置信息状态寄存器	0xX8
R8_RST_WDOG_CTRL	0x40001046	看门狗及复位配置寄存器	0x00
R8_GLOB_RESET_KEEP	0x40001047	复位保持寄存器	0x00
R32_FLASH_DATA	0x40001800	FlashROM 字数据寄存器	0xFFFFFFFF
R32_FLASH_CONTROL	0x40001804	FlashROM 控制寄存器	0x074000XX
R8_FLASH_DATA	0x40001804	FlashROM 字节数据寄存器	0xFF
R8_FLASH_CTRL	0x40001806	FlashROM 存取控制寄存器	0x40

R8_FLASH_CFG	0x40001807	FlashROM 存取配置寄存器	0x07
R32_FLASH_RDP	0x40001808	FlashROM 读保护寄存器	0x00000000

安全访问模式控制寄存器 (R8_SAFE_MODE_CTRL)

位	名称	访问	描述	复位值
[7:1]	Reserved	RO	保留。	0
0	RB_SAFE_AUTO_EN	RW	安全寄存器自动关闭使能： 1：使能； 0：关闭。	1

安全访问时钟控制寄存器 (R8_SAFE_CLK_CTRL)

位	名称	访问	描述	复位值
7	RB_CLK_OFF_QSPI	RWA	QSPI 主频时钟关闭使能： 1：关闭； 0：开启。	0
6	RB_CLK_OFF_USBD	RWA	USBPD 主频时钟关闭使能： 1：关闭； 0：开启。	0
5	RB_CLK_OFF_ARGB	RWA	ARGB 主频时钟关闭使能： 1：关闭； 0：开启。	0
4	RB_CLK_OFF_DBG	RWA	调试模式时钟关闭使能： 1：关闭； 0：开启。	0
3	RB_CLK_OFF_ENC	RWA	ENC 主频时钟关闭使能： 1：关闭； 0：开启。	0
2	RB_CLK_OFF_LED	RWA	LED 主频时钟关闭使能： 1：关闭； 0：开启。	0
1	RB_CLK_OFF_ADC	RWA	ADC 主频时钟关闭使能： 1：关闭； 0：开启。	0
0	RB_CLK_OFF_NFC	RWA	NFC 主频时钟关闭使能： 1：关闭； 0：开启。	0

安全访问调试控制寄存器 (R8_SAFE_DEBUG_CTRL)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	0
4	RB_DEBUG_DIS	RWA	DEBUG 关闭使能： 1：关闭； 0：开启。	0
[3:2]	Reserved	RO	保留。	0
1	RB_CLK_OFF_FINGER	RWA	FINGER 主频时钟关闭使能： 1：关闭； 0：开启。	0
0	RB_CLK_OFF_ECC	RWA	ECC 主频时钟关闭使能： 1：关闭； 0：开启。	0

安全访问长时复位控制寄存器 (R8_SAFE_LRST_CTRL)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	0
4	RB_IWDG_RST_EN	RWA	独立看门狗复位使能： 1：iwdg_rst 执行上电复位； 0：iwdg_rst 执行全局复位。	0
[3:2]	Reserved	RO	保留。	0
1	RB_LONG_TIM_SEL	RWA	长复位时间选择：	0

			1: 31ms; 0: 18ms。	
0	RB_LONG_RST_EN	RWA	长复位使能: 1: 开启; 0: 关闭。	0

安全访问标记寄存器 (R8_SAFE_ACCESS_SIG)

位	名称	访问	描述	复位值
[7:0]	R8_SAFE_ACCESS_SIG	WO	安全访问标记寄存器。 部分寄存器(访问属性为 RWA)为保护寄存器, 必须进入安全访问模式才能进行写操作。对该寄存器先写入 0x57, 再写入 0xA8, 即可进入安全访问模式, 并且限时约 112 (7*16) 个主时钟周期(Tsys), 超过则自动保护。可以写入其它任意值强制直接退出安全访问模式, 回到保护状态。	X0h
7	RB_CHIP_ID1	RO	芯片识别码, 其复位值和位 R8_CHIP_ID 的复位值用于芯片识别。 CH587: 固定值 1; CH586: 固定值 0。	1/0
[6:4]	RB_SAFE_ACC_TIMER	RO	当前安全访问时间计数。	0
3	RB_SAFE_ACC_ACT	RO	当前安全访问模式状态: 1: 未锁定/安全访问模式下, 可写; 0: 锁定, RWA 属性寄存器不可改写。	0
2	Reserved	RO	保留。	0
[1:0]	RB_SAFE_ACC_MODE	RO	当前安全访问模式状态: 11: 安全模式, 可写入属性 RWA 寄存器; 其他: 非安全模式。	0

芯片 ID 寄存器 (R8_CHIP_ID)

位	名称	访问	描述	复位值
[7:0]	R8_CHIP_ID	RF	固定值 89h, 其复位值和位 RB_CHIP_ID1 的复位值用于识别芯片。	89h

安全访问 ID 寄存器 (R8_SAFE_ACCESS_ID)

位	名称	访问	描述	复位值
[7:0]	R8_SAFE_ACCESS_ID	RF	固定值 0x0C。	0Ch

看门狗计数器寄存器 (R8_WDOG_COUNT)

位	名称	访问	描述	复位值
[7:0]	R8_WDOG_COUNT	RW	可预置初值的看门狗计数器, 一直自动递增, 可从 0xFF 循环到 0x00 再继续。 计数周期 = 131072/Fsys。	0

复位状态寄存器 (R8_RESET_STATUS)、FlashROM 应用配置寄存器 (R8_GLOB_ROM_CFG)

位	名称	访问	描述	复位值
[7:6]	RB_ROM_CODE_WE	RWA	FlashROM 程序存储区 CodeFlash 的擦除/编程使能位: X0: 全部擦写保护; 01: 129K 及以上允许擦写;	0

			11：全部允许擦写。	
7	RB_ROM_CODE_WE	RWA	FlashROM 程序存储区 CodeFlash 的擦除/编程使能位（0~128K）： 1：允许擦除/编程； 0：该区擦写保护。	0
6	RB_ROM_DATA_WE	RWA	FlashROM 数据存储区 DataFlash 的擦除/编程使能位： 1：允许擦除/编程； 0：全部擦写保护。	0
5	RB_ROM_CTRL_EN	RWA	FlashROM 存取控制接口使能： 1：允许控制； 0：禁止存取。	0
4	RB_ROM_CODE_OFS	RWA	选择用户程序代码在 FlashROM 的起始偏移地址，该值不受 MR、SR、WTR 或 GRWSM 影响，仅在 RPOR 有效时才能清零： 1：0x040000（跳过 ROM 中前 256KB）； 0：0x000000。	0
3	RB_VBAT_STATUS	RW	备用电源切换状态： 1：备用电源切换完成； 0：无备用电源切换。	0
[2:0]	RB_RESET_FLAG	R0	最近一次复位状态： 000：软件复位 SR（RB_WDOG_RST_EN=0 时软件复位可产生此状态，否则可复位但不产生此状态）； 001：上电复位 RPOR； 010：看门狗超时复位 WTR； 011：外部手动复位 MR； 101：从下电模式唤醒时的复位 GRWSM； 100/110/111：唤醒复位 LRW，且此前的上一次复位分别是 SR/WTR/MR。	001b

全局配置信息状态寄存器 (R8_GLOB_CFG_INFO)

位	名称	访问	描述	复位值
[7:6]	Reserved	R0	保留。	11b
5	RB_BOOT_LOADER	R0	Bootloader 状态： 1：当前处于 Bootloader 状态； 0：当前处于用户程序状态。	1/0
4	RB_CFG_DEBUG_EN	R0	仿真调试接口使能状态： 1：可仿真调试，可读取 FlashROM； 0：禁止仿真调试。	0
3	RB_CFG_BOOT_EN	R0	系统引导程序 BootLoader 使能状态： 1：已启用； 0：未启用。	1
2	RB_CFG_RESET_EN	R0	RST#外部手动复位输入使能状态： 1：已启用； 0：未启用。	0
1	Reserved	R0	保留。	0
0	RB_CFG_ROM_READ	R0	FlashROM 代码和数据区保护状态： 1：外部编程器可读；	0

			0: 保护, 外部不可访问, 程序保密。	
--	--	--	----------------------	--

看门狗及复位配置寄存器(R8_RST_WDOG_CTRL)

位	名称	访问	描述	复位值
[7:5]	Reserved	R0	保留。	0
4	RB_WDOG_INT_FLAG	RW1Z	看门狗定时器中断标志: 1: 发生了看门狗计数溢出, 即检测到 R8_WDOG_COUNT 递增 0xFF 到 0x00; 0: 看门狗计数未溢出。 标志写 1 清 0, 或者重新加载看门狗计数器值 (R8_WDOG_COUNT) 清 0, 或者执行 SETEVENT 清 0。	0
3	Reserved	R0	保留。	0
2	RB_WDOG_INT_EN	RWA	看门狗定时器中断使能位: 1: 使能, 看门狗计数溢出后产生中断; 0: 关闭看门狗定时器中断。	0
1	RB_WDOG_RST_EN	RWA	看门狗超时复位使能位: 1: 使能, 看门狗计数溢出后系统复位; 0: 仅作为看门狗定时器。 注: 此位置 1 后软件复位操作将不影响 RB_RESET_FLAG 状态。	0
0	RB_SOFTWARE_RESET	WA/WZ	系统软件复位控制, 复位后将自动清零: 1: 执行系统软件复位; (当 配 置 RB_WDOG_INT_EN 与 RB_ROM_CODE_WE 为 1、RB_ROM_DATA_WE 为 0、 128 ≤ R8_WDOG_COUNT < 192 时, 位 RB_BOOT_LOAD_MAN 为 1 并且从 BOOT 启动, 否则位 RB_BOOT_LOAD_MAN 为 0)	0

复位保持寄存器(R8_GLOB_RESET_KEEP)

位	名称	访问	描述	复位值
[7:0]	R8_GLOB_RESET_KEEP	RW	复位保持寄存器, 该寄存器值不受手动复位、软件复位、看门狗复位或者普通唤醒复位的影响。	0

有关 FlashROM 的操作或者设置可以参考相关子程序, 本手册不提供有关 FlashROM 字数据寄存器和 FlashROM 控制寄存器的说明。

4.4 Flash-ROM 操作步骤

1. 擦除 Flash-ROM, 请参考和调用相关子程序。
2. 写 Flash-ROM, 请参考和调用相关子程序。
3. 读 Flash-ROM, 读取 CodeFlash 通过指向程序存储空间的指针; 读取 DataFlash 具体操作请参考例子程序。

4.5 芯片唯一 ID 号

每个芯片出厂时都具有唯一的 ID 号, 即芯片身份识别号。该 ID 数据及其校验和共 8 字节, 存储于芯片内部只读区域中, 具体操作请参考例子程序。

第 5 章 电源控制

5.1 电源管理

CH587 和 CH586 内置有电源管理单元 PMU。系统主电源从 VDD33 输入，通过内置的多个 LDO 电压调整器为系统的 FlashROM、系统的数字电路（包括内核和 USB 等）和系统的模拟电路（包括高频振荡器、PLL、ADC 和 RF 收发器等）提供所需的电源。GPIO 和 FlashROM 的电源从 VIO33 输入。

正常工作时的电源供电分为两种方式：直接电源和 DC-DC 转换。在正常工作之外，CH587 和 CH586 提供了 4 种低功耗模式：空闲模式、暂停模式、睡眠模式、下电模式。

上电后默认不启用 DC-DC，而是提供直通电源，其电压纹波较小。为了降低正常运行时的系统功耗，可以选择启用 DC-DC 提升电源能耗利用率，工作电流通常将下降到直通方式的 60% 左右。

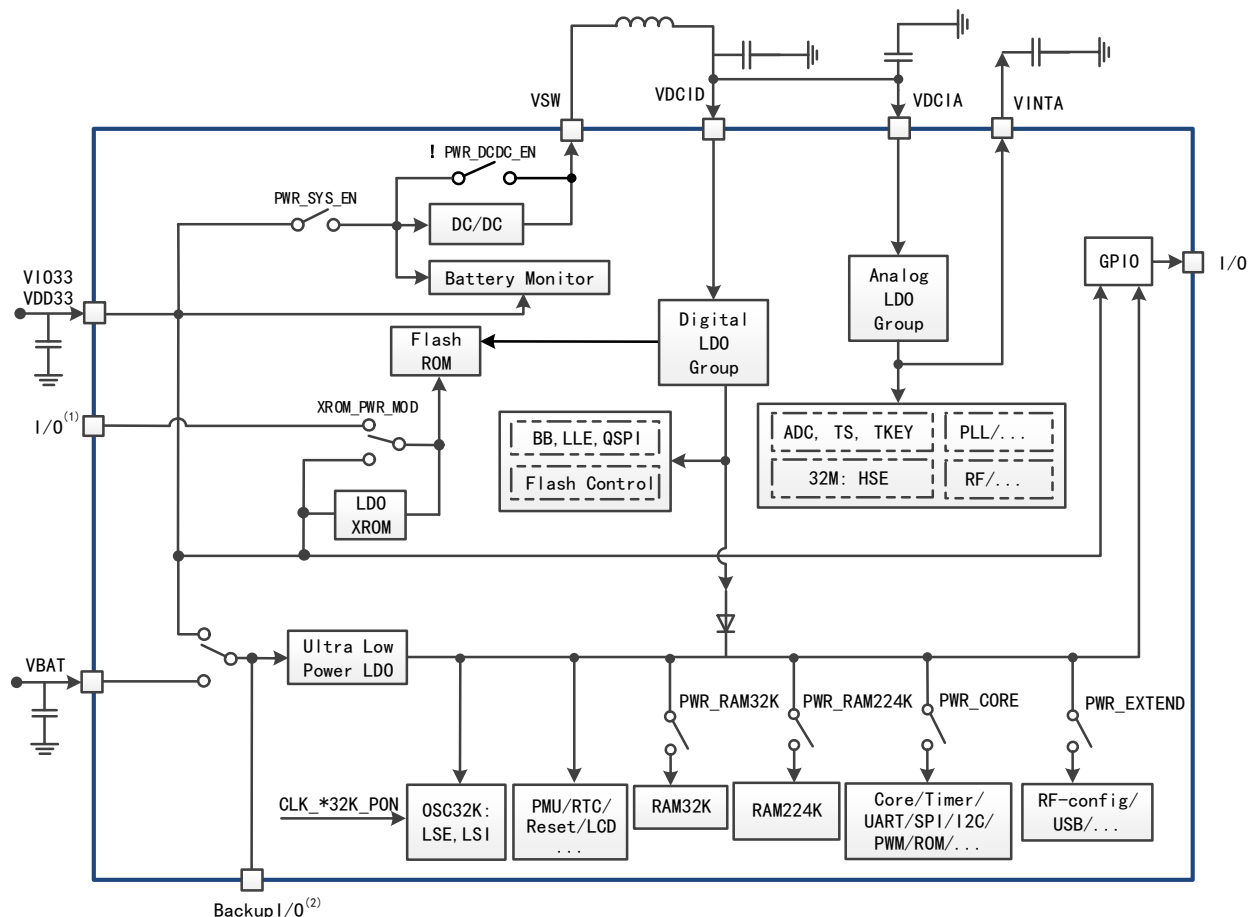
为了降低睡眠时的系统功耗，可以选择关闭系统主 LDO，切换成由系统内置的超低功耗 ULP-LDO 提供辅助电源。当系统进入睡眠或下电模式时，除了电源管理和 RTC 寄存器等常供电单元外，系统的高 32KB 和低 224KB 的 SRAM、内核及所有的外设皆可选择是否维持供电，LSE/LSI 可选择是否开启。

当主电源掉电后，备用电源通过 VBAT 引脚为实时时钟（RTC）和备份区域（高 32KB SRAM、部分 I/O）寄存器供电，若无需备用电源，建议将 VBAT 引脚连接到 VDD33 引脚。

当主电源掉电后，模拟开关自动切换至 VBAT 备用电源，备份区域由 VBAT 引脚供电。同时 PC5 无法使用 GPIO 功能。PC5 可用作定时器引脚或 RTC 闹钟输出。

当主电源 VDD33 上电稳定后，系统自动切换备份区域由 VDD33 供电，此时 PC5 恢复 GPIO 功能。

图 5-1 电源系统



注：1. 对于 CH587W、CH586W 芯片，I/O 根据具体的引脚可表示为 PC9；对于其他 CH587、CH586 芯片，I/O 根据具体的引脚可表示为 PB22。

2. Backup I/O 根据具体的引脚可表示为 PC5、PA10、PA11。

5.2 寄存器描述

表 5-1 功耗管理相关寄存器列表

名称	访问地址	描述	复位值
R8_SLP_CLK_OFF0	0x4000100C	睡眠时钟控制寄存器 0	0x00
R8_SLP_CLK_OFF1	0x4000100D	睡眠时钟控制寄存器 1	0x00
R8_SLP_WAKE_CTRL	0x4000100E	唤醒事件配置寄存器	0x20
R8_SLP_POWER_CTRL	0x4000100F	外设睡眠电源控制寄存器	0x00
R8_SLP_WAKE_CTRL2	0x40001014	唤醒事件配置寄存器 2	0x00
R16_POWER_PLAN	0x40001020	睡眠电源管理寄存器	0x11DF
R16_AUX_POWER_ADJ	0x40001022	辅助电源调整控制寄存器	0x0XXX
R8_BAT_DET_CTRL	0x40001024	电池电压检测控制寄存器	0x00
R8_BAT_DET_CFG	0x40001025	电池电压检测配置寄存器	0x02
R8_BAT_STATUS	0x40001026	电池状态寄存器	0x00
R16_XROM_LDO_TRIM	0x40001048	XROM LDO 调节寄存器	0xFXXX
R8_SLP_LDO_TRIM	0x4000110B	睡眠 LDO 调节寄存器	0x00

睡眠时钟控制寄存器 0 (R8_SLP_CLK_OFF0)

位	名称	访问	描述	复位值
7	RB_SLP_CLK_UART3	RWA	串口 3 时钟源： 1: 关闭; 0: 开启。	0
6	RB_SLP_CLK_UART2	RWA	串口 2 时钟源： 1: 关闭; 0: 开启。	0
5	RB_SLP_CLK_UART1	RWA	串口 1 时钟源： 1: 关闭; 0: 开启。	0
4	RB_SLP_CLK_UART0	RWA	串口 0 时钟源： 1: 关闭; 0: 开启。	0
3	RB_SLP_CLK_TMR3	RWA	定时器 3 时钟源： 1: 关闭; 0: 开启。	0
2	RB_SLP_CLK_TMR2	RWA	定时器 2 时钟源： 1: 关闭; 0: 开启。	0
1	RB_SLP_CLK_TMR1	RWA	定时器 1 时钟源： 1: 关闭; 0: 开启。	0
0	RB_SLP_CLK_TMR0	RWA	定时器 0 时钟源： 1: 关闭; 0: 开启。	0

睡眠时钟控制寄存器 1 (R8_SLP_CLK_OFF1)

位	名称	访问	描述	复位值
7	RB_SLP_CLK_BLE	RWA	BLE 控制器时钟源： 1: 关闭; 0: 开启。	0
6	RB_SLP_CLK_LCD	RWA	LCD 控制器时钟源： 1: 关闭; 0: 开启。	0
5	RB_SLP_CLK_USB2	RWA	高速 USB 控制器时钟源： 1: 关闭; 0: 开启。	0
4	RB_SLP_CLK_USB	RWA	全速 USB 控制器时钟源： 1: 关闭; 0: 开启。	0
3	RB_SLP_CLK_I2C	RWA	I2C 时钟源： 1: 关闭; 0: 开启。	0

2	RB_SLP_CLK_PWMX	RWA	PWMx 时钟源： 1：关闭； 0：开启。	0
1	RB_SLP_CLK_SPI1	RWA	SPI1 时钟源： 1：关闭； 0：开启。	0
0	RB_SLP_CLK_SPI0	RWA	SPI0 时钟源： 1：关闭； 0：开启。	0

唤醒事件配置寄存器 (R8_SLP_WAKE_CTRL)

位	名称	访问	描述	复位值
7	RB_GPIO_WAKE_MODE	RWA	GPIO 边沿唤醒模式使能： 1：边沿唤醒（根据极性）； 0：电平唤醒。	0
6	RB_WAKE_EV_MODE	RWA	唤醒事件内部记忆模式使能： 1：使能记忆，支持短脉冲事件唤醒； 0：不记忆，事件需保持有效直到唤醒。	0
5	RB_SLP_BAT_WAKE	RWA	使能电池低压事件唤醒系统： 1：使能； 0：关闭。	1
4	RB_SLP_GPIO_WAKE	RWA	使能 GPIO 事件唤醒系统： 1：使能； 0：关闭。	0
3	RB_SLP_RTC_WAKE	RWA	使能 RTC 事件唤醒系统： 1：使能； 0：关闭。	0
2	RB_GPIO_EDGE_WAKE	RWA	GPIO 边沿唤醒模式选择： 1：任意边沿； 0：根据极性需要配置的边沿。 注：任意边沿仅支持 WFE。	0
1	RB_SLP_USB2_WAKE	RWA	使能高速 USB 事件唤醒系统： 1：使能； 0：关闭。	0
0	RB_SLP_USB_WAKE	RWA	使能全速 USB 事件唤醒系统： 1：使能； 0：关闭。	0

注：当配置多个 I/O 为边沿唤醒，其中一个 I/O 产生符合条件的唤醒信号，其它配置的 I/O 必须符合以下条件：如果配置为上升沿唤醒，需保持为低电平；如果配置为下降沿唤醒，需保持为高电平。此时才能够正常唤醒。

外设睡眠电源控制寄存器 (R8_SLP_POWER_CTRL)

位	名称	访问	描述	复位值
[7:6]	RB_RAM_RETENT_LV	RWA	SRAM 睡眠时辅助电源低压使能： 00：禁止； 01：低功耗模式一； 10：低功耗模式二； 11：低功耗模式三。	0
5	RB_CLK_OFF_RAMR	RWA	RAM32K 的 SRAM 时钟关闭控制： 1：关闭； 0：开启。	0
4	RB_CLK_OFF_RAMX	RWA	主 SRAM（RAM224K）的时钟关闭控制： 1：关闭； 0：开启。	0
3	Reserved	RO	保留。	0
2	RB_CLK_OFF_UTMI	RWA	Utmi_clk 时钟源： 1：关闭； 0：开启。	0
[1:0]	RB_WAKE_DLY_MOD	RWA	选择唤醒后的延时周期数：	0

			11: 无延时, 8 个周期+ T_{SUCLK} , 禁用; 10: 超短延时, 70 个周期+ T_{SUCLK} ; 01: 短延时, 520 个周期+ T_{SUCLK} , 建议; 00: 长延时, 3590 个周期+ T_{SUCLK} 。 其中, T_{SUCLK} 取决于睡眠模式和时钟配置, 可能包含 T_{SUHSE} 或 PLL 或两者合计的启动时间, 具体组合参考评估板中示例。	
--	--	--	---	--

唤醒事件配置寄存器 2 (R8_SLP_WAKE_CTRL2)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	0
4	RB_SLP_USBDP_WAKE	RWA	使能 USBPD 事件唤醒系统: 1: 开启; 0: 关闭。	0
3	RB_GPIOC_ENDE_WAKE	RWA	RB_GPIOC_WAKE_MODE = 1 时, GPIOC 事件唤醒事件选择: 1: 不分极性, 任意边沿都可唤醒; 0: 边沿唤醒。	0
2	RB_GPIOC_WAKE_MODE	RWA	GPIOC 边沿唤醒模式使能: 1: RB_GPIOC_WAKE_ENDE = 1, 边沿唤醒; RB_GPIOC_WAKE_ENDE = 0, 上升沿唤醒; 0: 电平唤醒。	0
1	RB_SLP_GPIOC_WAKE	RWA	使能 GPIOC 事件唤醒系统: 1: 使能; 0: 关闭。	0
0	RB_SLP_ENC_WAKE	RWA	使能编码器事件唤醒系统: 1: 开启; 0: 关闭。	0

睡眠电源管理寄存器 (R16_POWER_PLAN)

位	名称	访问	描述	复位值
15	RB_PWR_PLAN_EN	RWA/ WZ	睡眠电源规划控制使能: 1: 开启规划; 0: 关闭或结束规划。 开启电源规划, 用于稍后进入睡眠或下电模式时执行, 执行后该位自动清 0。	0
14	RB_XT_PRE_EN	RWA	外部 32MHz 时钟 (HSE) 预先唤醒使能: 1: 使能, 此时必须采用 LSI 或 LSE 进行计数; 0: 禁止。	0
13	Reserved	RWA	保留。	0
[12:11]	RB_XT_PRE_CFG	RWA	外部 32MHz 时钟 (HSE) 预先唤醒时间 (LSI 周期数): 00: 17 个; 01: 31 个; 10: 45 个; 11: 57 个。	10b
10	RB_PWR_DCDC_PRE	RWA	DC-DC 偏置电路使能 (即时生效): 1: 使能; 0: 禁止。	0
9	RB_PWR_DCDC_EN	RWA	DC-DC 使能位 (即时生效): 1: DC-DC 使能, 直通电源关闭; 0: DC-DC 禁止, 直通电源开启。	0

8	RB_PWR_LDO_EN	RWA	内部 LDO 控制（睡眠规划）： 1：开启 LDO； 0：规划将关闭 LDO，更省。	1
7	RB_PWR_SYS_EN	RWA	系统电源控制（睡眠规划）： 1：提供系统电源（在 VSW 引脚）； 0：关闭系统电源，规划将进入睡眠模式或者下电模式。	1
6	Reserved	RWA	保留，必须写 0。	1
5	Reserved	RO	保留。	0
4	RB_PWR_RAM224K	RWA	RAM224K 的 SRAM 供电（睡眠规划）： 1：双供电； 0：不用辅助电源。	1
3	RB_PWR_EXTEND	RWA	USB 和 RF 配置供电（睡眠规划）： 1：双供电； 0：不用辅助电源。	1
2	RB_PWR_CORE	RWA	内核和基本外设供电（睡眠规划）： 1：双供电； 0：不用辅助电源。	1
1	RB_PWR_RAM32K	RWA	RAM32K 的 SRAM 供电（睡眠规划）： 1：双供电； 0：不用辅助电源。	1
0	RB_PWR_XROM	RWA	FlashROM 供电（睡眠规划）： 1：持续供电； 0：睡眠时关闭电源。	1

此寄存器除 RB_PWR_DCDC_PRE 和 RB_PWR_DCDC_EN 之外均为睡眠规划预置，其电源配置在进入低功耗的睡眠模式和下电模式后生效。

辅助电源调整控制寄存器 (R16_AUX_POWER_ADJ)

位	名称	访问	描述	复位值
[15:12]	Reserved	RO	保留。	0
[11:8]	Reserved	RO	保留，只读位，写操作不影响。	XXXXb
7	RB_DCDC_CHARGE	RWA	低功耗辅助 DC-DC 使能位： 1：辅助 DC-DC 使能； 0：辅助 DC-DC 禁止。	0
6	Reserved	RO	保留。	0
[5:3]	Reserved	RWA	保留，写入时必须保持原值不变。	XXXb
[2:0]	RB_ULPLDO_ADJ	RWA	超低功耗 LDO 的辅助电源输出电压调节值（数值仅供参考，不建议修改）： 000: 0.75V; 001: 0.78V; 010: 0.81V; 011: 0.84V; 100: 0.87V; 101: 0.90V; 110: 0.94V; 111: 0.97V。	XXXb

电池电压检测控制寄存器 (R8_BAT_DET_CTRL)

位	名称	访问	描述	复位值
7	RB_VBAT_EN	RWA	VBAT 使能： 1：使能； 0：关闭。	0
[6:4]	Reserved	RO	保留。	0

3	RB_BAT_LOW_IE	RWA	电池低电压中断使能： 1：使能； 0：关闭。	0
2	RB_BAT_LOWER_IE	RWA	电池超低电压中断使能： 1：使能； 0：关闭。	0
1	RB_BAT_MON_EN	RWA	低功耗的电池电压监控功能使能： 1：使能低压监控，增加电流约 1uA； 0：关闭低功耗的电池低压监控。	0
0	RB_BAT_LOW_VTHX	RWA	当 RB_BAT_MON_EN=1 时，设置低功耗的低压监控阈值。参考 RB_BAT_LOW_VTH。	0

注：如果电池电压达到超低电压检测阈值，且 RB_BAT_LOWER_IE 和 RB_BAT_LOW_IE 都使能（正常情况下只使能其中之一），那么将产生 NMI 不可屏蔽中断，等效于提高中断优先级。

电池电压检测配置寄存器 (R8_BAT_DET_CFG)

位	名称	访问	描述	复位值
[7:2]	Reserved	R0	保留。	0
[1:0]	RB_BAT_LOW_VTH	RWA	低功耗的低压监控阈值设置低 2 位，结合 RB_BAT_LOW_VTHX 位使用： 000：1.7V； 001：1.8V； 010：1.9V； 011：2.0V； 100：2.1V； 101：2.2V； 110：2.3V； 111：2.4V。	10b

电池状态寄存器 (R8_BAT_STATUS)

位	名称	访问	描述	复位值
[7:2]	Reserved	R0	保留。	0
1	RB_BAT_STAT_LOW	R0	电池低压检测或低压监控的结果，指示电池电压处于低电压状态： 1：低于低电压阈值； 0：否。	0
0	Reserved	R0	保留。	0

XR0M LDO 调节寄存器 (R16_XR0M_LDO_TRIM)

位	名称	访问	描述	复位值
[15:14]	Reserved	R0	保留，写入时必须保持原值不变。	11b
[13:12]	RB_XR0M_PWR_MOD	RWA	内置 XR0M 的 LDO 配置，默认 Bypass 模式时，与 I/O 口复用的引脚 I/O 功能正常使用，启用 LDO 模式时，复用的 I/O 口需配置成仅模拟输入，且该引脚外挂 1uF 电容： 00：1.8V； 01：2.1V； 10：2.4V； 11：LDO Bypass。	11b
[11:0]	Reserved	R0	保留，写入时必须保持原值不变。	X

睡眠 LDO 调节寄存器 (R8_SLP_LDO_TRIM)

位	名称	访问	描述	复位值
7	Reserved	R0	保留。	0
6	Reserved	RWA	保留，必须写 0。	0

5	RB_PIN_UPD_GPIO	RWA	R32_PC_INT_IF[8:7]状态标志选择： 1：用于 USBPD 唤醒中断标志； 0：用于 PC7 和 PC8 引脚中断标志位。	0
4	Reserved	RWA	保留，必须写 0。	0
[3:1]	Reserved	RO	保留。	0
0	RB_IDLEHALT_EN	RWA	Idle 和 Halt 模式下，RB_DIG_LDO_TRIM 作为数字 LDO 电压调节位的使能： 1：使能 ⁽¹⁾ ； 0：禁用。	0

注：1. RB_IDLEHALT_EN=1 时，睡眠唤醒后数字 LDO 电压恢复时间 $\leq 256 \times T_{HCLK}$ 。

5.3 低功耗模式

在系统复位后，微控制器处于正常运行状态。当 MCU 不需要运行时，可以选择适当的低功耗模式来节省功耗。用户需要根据最低电源消耗、最快启动时间和可用唤醒事件等条件，选定一个合适的低功耗模式。

芯片提供以下 4 种主要的低功耗模式：

- 空闲模式 (Idle)：

所有外设保持正常供电，内核停止运行，时钟系统运转。检测到唤醒事件后，可以立即唤醒。

- 暂停模式 (Halt)：

在空闲模式的基础上，时钟系统停止。检测到唤醒事件后，首先时钟运转，然后唤醒内核运行。

- 睡眠模式 (Sleep)：

主 LDO 关闭，由超低功耗 ULP-LDO 维持 PMU、内核和基本外设供电，LSE 或 LSI 可以选择是否开启，RAM32K、RAM224K、USB 和 RF 配置可以选择是否维持供电。检测到唤醒事件后，首先主 LDO 开启，然后时钟运转，最后唤醒内核，程序继续运行，需要时可以重新设置到更高主频。

- 下电模式 (Shutdown)：

在睡眠模式的基础上，关闭了内核和基本外设以及 USB 和 RF 配置，LSE 或 LSI 可以选择是否开启，RAM32K、RAM224K 可以选择是否维持供电。检测到唤醒事件后，PMU 将执行 GRWSM 复位，软件可根据复位标志 RB_RESET_FLAG 和可选的 RAM 中的保持数据区分于 RPOR。

下表详细描述了几种低功耗模式的特征及唤醒途径：

表 5-2 低功耗模式

模式	特征	进入条件	唤醒事件	测试条件		功耗 ⁽¹⁾
空闲模式 Idle	外设均正常供电，内核停止运行，时钟系统运转，但可以通过外设时钟控制位选择开启各外设的时钟。	设置 SLEEPDEEP=0，设置唤醒条件后执行 __WFI() 或 __WFE()	I/O 或 RTC 或 BAT 或 USB 或 I2C 或 SysTick 或 SPI 或 TMR 或 UART 或 ADC	主频 HSE=16MHz，FLASH 片选关闭，外设时钟关闭	未开 DC-DC	1.65mA
					开启 DC-DC	1.04mA
				主频 HSI=16MHz，FLASH 片选关闭，外设时钟关闭	未开 DC-DC	1.83mA
					开启 DC-DC	1.12mA
暂停模式 Halt	外设均正常供电，内核停止运行，时钟 (PLL/HSE) 可配置开或关。 注：当 RB_CLK_XT32M_KEEP = 1	设置 SLEEPDEEP=1，设置唤醒条件后执行 __WFI() 或 __WFE()	I/O 或 RTC 或 BAT 或 USB	HSE=16MHz，RB_CLK_XT32M_KEEP=1	未开 DC-DC	1.15mA
					开启 DC-DC	0.68mA

	时, 可以通过外设时钟控制位选择开启各外设的时钟。			HSI=16MHz, RB_CLK_XT32M _KEEP=1	未开 DC-DC	1.08mA
					开启 DC-DC	0.65mA
				未开 DC-DC, RB_CLK_XT32M_KEEP=0		260uA
睡眠模式 Sleep	主 LDO 关闭, 超低功耗 ULP-LDO 维持 PMU、内核和基本外设供电, LSE 或 LSI 可以选择是否开启, RAM32K、RAM224K、USB 和 RF 配置可以选择是否维持供电。	设置 SLEEPDEEP=1, 设置 POWER_PLAN, 设置唤醒条件后执行 __WFI() 或 __WFE()。	I/O 或 RTC 或 BAT。芯片唤醒后会继续运行	详见表 5-3		1.9uA ~ 9.3uA
下电模式 Shut down	超低功耗 LDO 维持 PMU 供电, LSE 或 LSI 可以选择是否开启, RAM32K、RAM224K 可以选择是否维持供电, 用于保持数据。	设置 SLEEPDEEP=1, 设置 POWER_PLAN, 设置唤醒条件后执行 __WFI() 或 __WFE()。	I/O 或 RTC 或 BAT。芯片唤醒后会自动复位	详见表 5-3		0.6uA ~ 7.5uA

下表描述了几种低功耗模式的详细配置:

表 5-3 低功耗模式详细配置示例

规划配置	SYS_EN	RAM32K	RAM224K	CK32K	CORE	EXTEND	LCD	功耗 ⁽¹⁾ (仅供参考)
维持供电的功能	系统电源 VSW	数据区 32KB	数据区 RAM224K	LSE/LSI 二选一 RTC 唤醒	CPU 内核和 基本外设	USB 和 RF 配置	LCD 段 式显示	PMU 和 RTC 寄存器 常供电
下电模式 常用配置	0	0	0	0	0	0	0	0.6uA
	0	1	0	0	0	0	0	1.55uA
	0	0	1	0	0	0	0	7.5uA
	0	0	0	1	0	0	0	0.95uA (LSI) 1uA (LSE)
	0	1	0	1	0	0	0	1.9uA (LSI) 2uA (LSE)
睡眠模式 常用配置	0	1	0	0	1	0	0	1.9uA
	0	1	0	1	1	0	0	2.2uA (LSI) 2.3uA (LSE)
	0	0	1	0	1	0	0	7.7uA
	0	0	1	1	1	0	0	8.0uA (LSI) 8.1uA (LSE)
	0	1	1	1	1	1	0	9.2uA (LSI) 9.3uA (LSE)
	0	1	1	1	1	1	1	11uA ⁽²⁾

注: 1. 电流参数均在室温下抽测得出, 注意温度变化导致电流变化;

2. LCD 设置 SCAN_CLK_SEL=128, LCD_DUTY=1/4, LCD_BIAS=1/3, LCD_RAM 全为 1。LCD 模块 25°C 下抽测结果为 5uA 左右; 0~50°C 温度约 7uA, 最差 12uA; -20~75°C 温度约 17uA, 最差 40uA; 28*4 的 LCD 屏功耗实测约为 11uA。

5.4 DC-DC 操作步骤

启用 DC-DC 电源模式: (启用前需确认外部硬件电路上存在 DC-DC 所需的电感和电容)

(1)、进入安全访问模式: 寄存器 R8_SAFE_ACCESS_SIG 先写入 0x57, 再写入 0xA8;

- (2)、打开 DC-DC 偏置电路：将寄存器 R16_POWER_PLAN 的 RB_PWR_DCDC_PRE 置 1；
- (3)、延时约 10us；
- (4)、进入安全访问模式：寄存器 R8_SAFE_ACCESS_SIG 先写入 0x57，再写入 0xA8；
- (5)、打开 DC-DC 电源：将寄存器 R16_POWER_PLAN 的 RB_PWR_DCDC_EN 置 1，启用 DC-DC。

关闭 DC-DC，切换到直通电源模式：

- (1)、进入安全访问模式：寄存器 R8_SAFE_ACCESS_SIG 先写入 0x57，再写入 0xA8；
- (2)、清零寄存器 R16_POWER_PLAN 的 RB_PWR_DCDC_EN 和 RB_PWR_DCDC_PRE 控制位。

第 6 章 系统时钟及 RTC

6.1 系统时钟简介

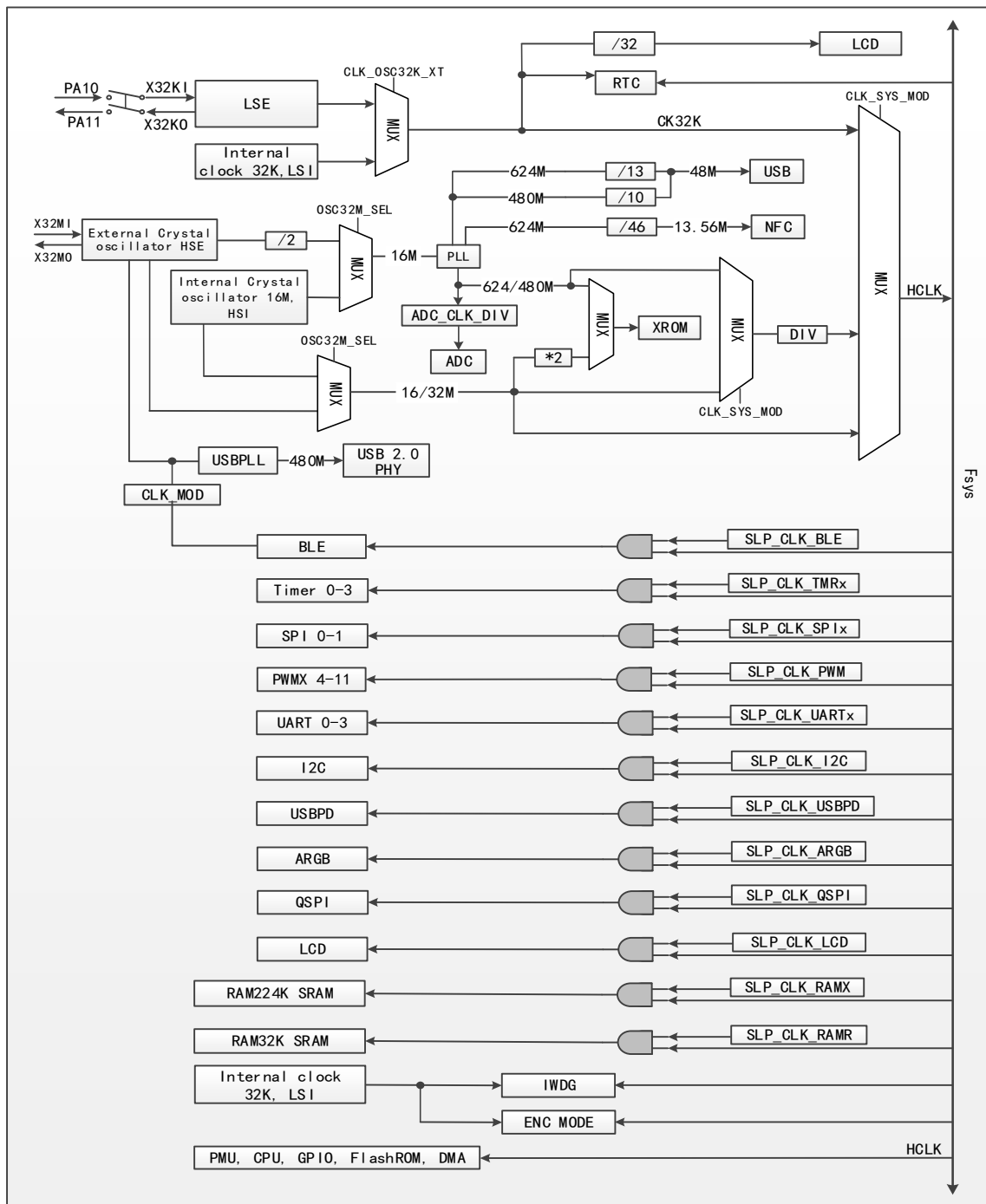
以下几种不同的时钟源可被选择来驱动系统时钟 HCLK (F_{sys}):

- HSE 或 HSI 之分频
- 内部 PLL 时钟源的二分频 (312MHz) 进行分频
- HSE 原始时钟 CK32M 或 HSI 原始时钟 CK16M
- LSE 或 LSI 原始时钟 CK32K

任意一个时钟源都可以被独立地启动或关闭，由此可以优化系统功耗。

6.1.1 时钟结构

图 6-1 时钟树框图



上图是系统内部的时钟树结构，其中的 RTC 功能使用的是 32KHz 时钟源 CK32K，所以使用这些功能必须打开低频时钟；USB 的数据传输依靠 PLL 分频后产生的时钟源；其他的外设驱动时钟以及数字控制逻辑由系统时钟或者再分频驱动。

6.2 RTC 简介

实时时钟（RTC）是一个独立的定时器，包含一组连续计数的计数器。在相应软件配置下，可提供简单日历功能。修改计数器的值可以重新设置当前的时间和日期。

RTC 寄存器与 PMU 一样常供电，在系统复位或从低功耗模式唤醒后，RTC 的设置和时间维持不变。

6.2.1 主要特性

可配置 2 种模式：

- 定时模式：软件可选择固定周期时间（定时）产生中断通知。
 - 触发模式：支持匹配 2 个软件预设的目标闹钟时间，产生中断通知。
- 3 组 16 位计数器，提供了 CK32K 原始周期、2 秒周期、1 天周期的计数。

6.3 寄存器描述

表 6-1 时钟及振荡器控制相关寄存器列表

名称	访问地址	描述	复位值
R16_CLK_SYS_CFG	0x40001008	系统时钟配置寄存器	0x0003
R8_HFCK_PWR_CTRL	0x4000100A	高频时钟模块电源控制寄存器	0x14
R16_INT32K_TUNE	0x4000102C	内部 32KHz 时钟校准寄存器	0x1011
R8_XT32K_TUNE	0x4000102E	外部 32KHz 时钟谐振控制寄存器	0xC7
R8_CK32K_CONFIG	0x4000102F	32KHz 振荡器配置寄存器	0xX2
R8_XT32M_TUNE	0x4000104E	外部 32MHz 时钟谐振控制寄存器	0x03
R16_OSC_CAL_CNT	0x40001050	振荡器频率校准计数值寄存器	0xFFFF
R8_OSC_CAL_OV_CNT	0x40001052	振荡器频率校准溢出次数寄存器	0x00
R8_OSC_CAL_CTRL	0x40001053	振荡器频率校准控制寄存器	0x09
R8_PLL_CONFIG	0x4000104B	PLL 配置寄存器	0x0A
R8_RTC_FLAG_CTRL	0x40001030	RTC 标志和控制寄存器	0x30
R8_RTC_MODE_CTRL	0x40001031	RTC 模式配置寄存器	0x02
R8_RTC_MODE_CTRL1	0x40001032	RTC 模式配置寄存器 1	0x00
R8_RTC_FLAG_CTRL1	0x40001033	RTC 标志和控制寄存器 1	0x10
R32_RTC_TRIG	0x40001034	RTC 触发数值寄存器	0x00000000
R16_RTC_CNT_32K	0x40001038	RTC 基于 32768Hz 计数值寄存器	0xFFFF
R16_RTC_CNT_2S	0x4000103A	RTC 以 2S 为单位的计数值寄存器	0xFFFF
R32_RTC_CNT_DAY	0x4000103C	RTC 以天为单位的计数值寄存器	0x0000XXXX
R32_RTC_TRIG1	0x40001100	RTC 触发数值寄存器 1	0x00000000

系统时钟配置寄存器 (R16_CLK_SYS_CFG)

位	名称	访问	描述	复位值
[15:13]	Reserved	R0	保留。	0
12	RB_PLL_GATE DISS	RWA	在切换 PLL 时钟来源时, 是否关闭 PLL 时钟: 1: 不关闭; 0: 关闭。	0
[11:10]	Reserved	R0	保留。	0
9	RB_OSC32M_SEL	RWA	PLL 时钟源的选择:	0

			1: 外部 32MHz 振荡器 HSE; 0: 内部 16MHz 振荡器 HSI。 注: 完成切换需要 1us。	
8	RB_XROM_SCLK_SEL	RWA	XROM 时钟来源: 1: PLL 时钟源 (624MHz 或 480MHz); 0: 16MHz 或 32MHz 的两倍频。	0
[7:6]	RB_CLK_SYS_MOD	RWA	HCLK 系统时钟源模式选择: 00: CK32M 或 CK16M 进行分频; 01: PLL 时钟源 (624MHz 或 480MHz); 10: CK32M 或 CK16M 作为 HCLK (默认 16MHz); 11: CK32K (默认 32KHz) 作为 HCLK。	0
5	Reserved	RO	保留。	0
[4:0]	RB_CLK_PLL_DIV	RWA	HCLK 输出时钟分频系数, 最小值为 2, 0 代表最大值 32, 写 1 将关闭 HCLK。	00011b

计算:

$F_{ck32m} = XT_32MHz$;

$F_{ck16m} = RC_16MHz$;

$F_{ck32k} = RB_CLK_OSC32K_XT ? XT_32KHz : RC_32KHz$;

$F_{pll} = (RB_OSC32M_SEL ? F_{ck32m} / 2 : F_{ck16m}) * (RB_PLL_MODE ? 39:30) = RB_PLL_MODE ? 624MHz : 480MHz$;

$F_{sys} = RB_CLK_SYS_MOD[1] ? (RB_CLK_SYS_MOD[0] ? F_{ck32k} : (RB_OSC32M_SEL ? F_{ck32m} : F_{ck16m})) : ((RB_CLK_SYS_MOD[0] ? F_{pll} : (RB_OSC32M_SEL ? F_{ck32m} : F_{ck16m})) / RB_CLK_PLL_DIV)$;

上电默认值 $F_{sys} = F_{ck16m} / RB_CLK_PLL_DIV = 16MHz / 3 = 5.33MHz$;

F_{sys} 范围:

位 RB_CLK_SYS_MOD[1:0]	HCLK 系统时钟源模式	F_{sys} 范围
11	CK32K	32KHz (在 RAM 中运行)
00/10	CK32M 或 CK16M 进行分频/ CK32M 或 CK16M	1MHz~32MHz
01	PLL 进行分频	15MHz~120MHz

高频时钟模块电源控制寄存器 (R8_HFCK_PWR_CTRL)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	0
4	RB_CLK_PLL_PON	RWA	PLL 电源控制位: 1: 上电; 0: 掉电。	1
3	RB_CLK_XT32M_KEEP	RWA	用于暂停模式下控制时钟系统的停止: 1: Halt 模式下不自动停止 HSE 和 PLL; 0: Halt 模式下自动停止 HSE 和 PLL。	0
2	RB_CLK_XT32M_PON	RWA	外部 32MHz 振荡器 HSE 电源控制位: 1: 上电; 0: 掉电。	1
1	RB_CLK_RC16M_PON	RWA	内部 16MHz 振荡器 HSI 的使能: 1: 开启; 0: 关闭。	1
0	Reserved	RO	保留。	0

内部 32KHz 时钟校准寄存器 (R16_INT32K_TUNE)

位	名称	访问	描述	复位值
[15:13]	Reserved	RO	保留。	0

[12:0]	RB_INT32K_TUNE	RWA	内部 RC 32KHz 时钟频率校准值。	1011h
--------	----------------	-----	----------------------	-------

外部 32KHz 时钟谐振控制寄存器 (R8_XT32K_TUNE)

位	名称	访问	描述	复位值
[7:4]	RB_XT32K_C_LOAD	RWA	选择与外部 32KHz 晶体匹配的内置负载电容（可能影响 RTC 时钟精度）： 容量 = RB_XT32K_C_LOAD + 12pF， 0000b~1111b 分别对应约 12pF~27pF。 根据所用晶体参数选择。	1100b
[3:2]	RB_RC32K_I_TUNE	RWA	RC32K 调节位，内部 32KHz 振荡器偏置电流选择： 00: 120%额定电流； 01: 160%额定电流； 10: 230%额定电流； 11: 额定电流。	01b
[1:0]	RB_XT32K_I_TUNE	RWA	外部 32KHz 振荡器偏置电流选择： 00: 70%额定电流； 01: 额定电流； 10: 140%额定电流； 11: 200%额定电流。 注：在晶体振荡器稳定后可改为额定电流。	11b

32KHz 振荡器配置寄存器 (R8_CK32K_CONFIG)

位	名称	访问	描述	复位值
7	RB_32K_CLK_PIN	RO	32KHz 时钟引脚状态（异步信号）。	X
[6:4]	Reserved	RO	保留。	0
3	RB_CLK_OSC32K_FILT	RWA	内部 32KHz 振荡器噪声过滤模式： 1: 启用； 0: 禁止。	0
2	RB_CLK_OSC32K_XT	RWA	CK32K（32KHz）时钟源选择位： 1: 外部 32KHz 振荡器； 0: 内部 32KHz 振荡器。	0
1	RB_CLK_INT32K_PON	RWA	内部 32KHz 振荡器电源控制位： 1: 上电； 0: 掉电。	1
0	RB_CLK_XT32K_PON	RWA	外部 32KHz 振荡器电源控制位： 1: 上电； 0: 掉电。	0

外部 32MHz 时钟谐振控制寄存器 (R8_XT32M_TUNE)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
[6:4]	RB_XT32M_C_LOAD	RWA	选择与外部 32MHz 晶体匹配的内置负载电容（可能影响无线通讯）： 容量 = RB_XT32M_C_LOAD*2 + 10pF， 000b~111b 分别对应约 10pF~24pF。 根据所用晶体参数选择，常用为 111b。	0
[3:2]	Reserved	RO	保留。	0
[1:0]	RB_XT32M_I_BIAS	RWA	外部 32MHz 振荡器偏置电流选择： 00: 75%额定电流； 01: 额定电流；	11b

			10: 125%额定电流; 11: 150%额定电流。	
--	--	--	--------------------------------	--

振荡器频率校准计数值寄存器 (R16_OSC_CAL_CNT)

位	名称	访问	描述	复位值
15	RB_OSC_CAL_IF	RW1Z	振荡器捕捉完成中断标志位, 写 1 清零: 1: 有中断; 0: 无中断。	0
14	RB_OSC_CAL_OV_CLR	RW1Z	R8_OSC_CAL_OV_CNT 寄存器数值非零指示, 写 1 将 R8_OSC_CAL_OV_CNT 清零。	0
[13:0]	RB_OSC_CAL_CNT	RO	对多个 CK32K 周期基于系统主频的计数值, 用于校准内部 32KHz 振荡器频率。	XXXXh

振荡器频率校准溢出次数寄存器 (R8_OSC_CAL_OV_CNT)

位	名称	访问	描述	复位值
[7:0]	RB_OSC_CAL_OV_CNT	RO	振荡器频率校准计数溢出次数, 向 RB_OSC_CAL_OV_CLR 写 1 清零此寄存器。	0

振荡器频率校准控制寄存器 (R8_OSC_CAL_CTRL)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
6	RB_OSC_CNT_END	RWA	振荡器捕捉终点选择: 1: 追加 2 个周期; 0: 不追加。	0
5	RB_OSC_CNT_EN	RWA	振荡器频率校准计数器使能位: 1: 使能计数; 0: 禁止计数。	0
4	RB_OSC_CAL_IE	RWA	振荡器捕捉完成中断使能位: 1: 使能中断; 0: 禁止中断。	0
3	RB_OSC_CNT_HALT	RO	振荡器频率校准计数器计数状态位: 1: 正在暂停计数; 0: 正在计数中。	1
[2:0]	RB_OSC_CNT_TOTAL	RWA	振荡器捕捉总周期数选择: 000: 1 个; 001: 2 个; 010: 4 个; 011: 32 个; 100: 64 个; 101: 128 个; 110: 1024 个; 111: 2047 个。	001b

PLL 配置寄存器 (R8_PLL_CONFIG)

位	名称	访问	描述	复位值
7	RB_PLL_MODE	RWA	PLL 时钟源选择: 1: PLL 时钟源为 624M; 0: PLL 时钟源为 480M。	0
6	Reserved	RO	保留。	0
[5:0]	RB_PLL_CFG_DAT	RWA	PLL 配置参数。	001010b

RTC 标志和控制寄存器 (R8_RTC_FLAG_CTRL)

位	名称	访问	描述	复位值
7	RB_RTC_TRIG_FLAG	RO	RTC 预设匹配数值 0 的触发模式激活标志。	0
6	RB_RTC_TMR_FLAG	RO	RTC 定时模式激活标志。	0
5	RB_RTC_TRIG_CLR	RW	禁用预设匹配数值 0 的触发模式时, 此位固 定为 1。	1

			使能预设匹配数值 0 的触发模式时, 写 1 清零触发模式激活标志 RB_RTC_TRIG_FLAG 并自动清 0。	
4	RB_RTC_TMR_CLR	RW	禁用定时模式时, 此位固定为 1。 使能定时模式时, 写 1 清零定时模式激活标志 RB_RTC_TMR_FLAG 并自动清 0。	1
[3:0]	Reserved	R0	保留。	0

RTC 模式配置寄存器 (R8_RTC_MODE_CTRL)

位	名称	访问	描述	复位值
7	RB_RTC_LOAD_HI	RWA	写 1 将加载 RTC 计数器高字, 加载后自动清 0。将 R32_RTC_TRIG (实际仅低 14 位) 加载到 R32_RTC_CNT_DAY。	0
6	RB_RTC_LOAD_LO	RWA	写 1 将加载 RTC 计数器低字, 加载后自动清 0。将 R32_RTC_TRIG 高 16 位加载到 R16_RTC_CNT_2S; 将 R32_RTC_TRIG 低 16 位加载到 R16_RTC_CNT_32K。	0
5	RB_RTC_TRIG_EN	RWA	RTC 预设匹配数值 0 的触发模式使能位: 1: 使能; 0: 禁用。	0
4	RB_RTC_TMR_EN	RWA	RTC 定时模式使能位: 1: 使能; 0: 禁用。	0
3	RB_RTC_IGNORE_BO	RWA	触发模式下忽略比较匹配值的最低位: 1: 忽略最低位; 0: 比较最低位。	0
[2:0]	RB_RTC_TMR_MODE	RWA	RTC 定时模式固定周期 (定时) 选择: 000: 0.125s; 001: 0.25s; 010: 0.5s; 011: 1s; 100: 2s; 101: 4s; 110: 8s; 111: 16s。	010b

RTC 模式配置寄存器 1 (R8_RTC_MODE_CTRL1)

位	名称	访问	描述	复位值
[7:4]	Reserved	R0	保留。	0
3	RB_RTC_TRIG_EN1	RWA	RTC 预设匹配数值 1 的触发模式使能位: 1: 使能; 0: 禁用。	0
[2:1]	Reserved	R0	保留。	0
0	RB_RTC_TRIG_OE	RWA	RTC 闹钟输出引脚使能位: 1: 使能, 引脚由硬件控制, 当 RTC 预设匹配数值 0 或 1 触发时, 拉高对应引脚; 0: 禁用。	0

RTC 标志和控制寄存器 1 (R8_RTC_FLAG_CTRL1)

位	名称	访问	描述	复位值
[7:5]	Reserved	R0	保留。	0
4	RB_RTC_TRIG_CLR1	RW	禁用预设匹配数值 1 的触发模式时, 此位固定为 1。 使能预设匹配数值 1 的触发模式时, 写 1 清零触发模式激活标志	1

			RB_RTC_TRIG_FLAG1 并自动清 0。	
[3:1]	Reserved	R0	保留。	0
0	RB_RTC_TRIG_FLAG1	R0	RTC 预设匹配数值 1 的触发模式激活标志。	0

RTC 触发数值寄存器 (R32_RTC_TRIG)

位	名称	访问	描述	复位值
[31:0]	R32_RTC_TRIG	RWA	RTC 触发模式下的预设匹配数值，其高 16 位和低 16 位分别与 R16_RTC_CNT_2S 和 R16_RTC_CNT_32K 进行匹配。 与 RB_RTC_LOAD_LO 及 RB_RTC_LOAD_HI 配合，用于更新 RTC 计数器当前值。	0

注：预设匹配数值不是直接写入目标时间，涉及简单计算，请参考后面的说明。

RTC 基于 32768Hz 计数值寄存器 (R16_RTC_CNT_32K)

位	名称	访问	描述	复位值
[15:0]	R16_RTC_CNT_32K	R0	RTC 基于 32768Hz 计数值寄存器。	XXXXh

RTC 以 2S 为单位的计数值寄存器 (R16_RTC_CNT_2S)

位	名称	访问	描述	复位值
[15:0]	R16_RTC_CNT_2S	R0	RTC 以 2S 为单位的当前计数值。	XXXXh

RTC 以天为单位的计数值寄存器 (R32_RTC_CNT_DAY)

位	名称	访问	描述	复位值
[31:14]	Reserved	R0	保留。	0
[13:0]	R32_RTC_CNT_DAY	R0	RTC 以天为单位的当前计数值。	XXXXh

RTC 触发数值寄存器 1 (R32_RTC_TRIG1)

位	名称	访问	描述	复位值
[31:0]	R32_RTC_TRIG1	RWA	RTC 触发模式下的预设匹配数值 1。	0

6.4 功能描述及配置

6.4.1 RTC 计数器初始化

- (1)、设置 R32_RTC_TRIG 寄存器数值，将 RB_RTC_LOAD_HI 置位，即可将 R32_RTC_TRIG 寄存器的数值加载到 R32_RTC_CNT_DAY 寄存器中；
- (2)、设置 R32_RTC_TRIG 寄存器数值，将 RB_RTC_LOAD_LO 置位，即可将 R32_RTC_TRIG 寄存器的高低各 16 位数值分别加载到 R16_RTC_CNT_2S 寄存器和 R16_RTC_CNT_32K 寄存器。

6.4.2 RTC 时钟源切换为 LSE 晶振

- (1)、确认 X32K1 和 X32K0 所在的 GPIO 引脚没有设置为输出，没有设置上拉和下拉电阻，只有晶体；
- (2)、配置 R8_CK32K_CONFIG 寄存器，置 RB_CLK_XT32K_PON 为 1，开启外部 32KHz 晶体振荡器；
- (3)、建议先置 RB_XT32K_I_TUNE 为最大，等待晶体振荡器稳定（约数百 ms）后再改为额定电流；
- (4)、配置 R8_CK32K_CONFIG 寄存器，置 RB_CLK_OSC32K_XT 为 1，要求时钟源切换到晶体振荡器；
- (5)、等待至少半个 32KHz 时钟周期，通常 16us，真正完成时钟源的切换。

6.4.3 RTC 定时功能

- (1)、配置 R8_RTC_MODE_CTRL 寄存器，设置 RB_RTC_TMR_MODE 选择合适的定时周期，置 RB_RTC_TMR_EN 为 1，打开 RTC 定时功能；

(2)、达到定时周期后，会产生 RTC 定时激活标志 RB_RTC_TMR_FLAG 及中断，查询 R8_RTC_FLAG_CTRL 寄存器，置位 RB_RTC_TMR_CLR 可清零标志。

6.4.4 RTC 触发功能

(1)、在 R32_RTC_TRIG 寄存器中设置好目标匹配数值，计算和操作步骤：

以当前时间 R32_RTC_CNT_32K（高 16 位 R16_RTC_CNT_2S 和低 16 位 R16_RTC_CNT_32K）加上间隔时间 DelayTime（单位 s），计算出目标时间数值， $T32 = R32_RTC_CNT_32K + DelayTime * 32768$ ，将 T32 写入 R32_RTC_TRIG 寄存器中，完成匹配数值设定；

(2)、配置 R8_RTC_MODE_CTRL 寄存器，置 RB_RTC_TRIG_EN 为 1，打开 RTC 触发功能；

(3)、当 RTC 当前计数值 R16_RTC_CNT_2S 和 R16_RTC_CNT_32K 分别与 R32_RTC_TRIG 预设的高和低 16 位匹配时，产生 RTC 触发激活标志 RB_RTC_TRIG_FLAG 及中断，置位 RB_RTC_TRIG_CLR 可清零标志。

(4)、如果 RTC 已经过校时，那么可以支持目标绝对时间触发，由目标年/月/日/时/分/秒/毫秒计算出目标时间数值 T32，其它步骤同上。具体可参考评估板例子程序。

6.4.5 用 HSE 校准内部 32K 时钟 LSI

参考评估板例子程序。

第 7 章 通用 I/O 和复用功能

7.1 GPIO 简介

芯片提供了 3 组 GPIO 端口 PA、PB 和 PC，共 58 个通用输入输出引脚，其中 50 个引脚具有中断和唤醒功能，部分引脚具有复用及映射功能。

每个 GPIO 端口有一个 32 位方向配置寄存器 R32_Px_DIR，一个 32 位引脚输入寄存器 R32_Px_PIN，一个 32 位数据输出寄存器 R32_Px_OUT，一个 32 位数据复位寄存器 R32_Px_CLR，一个 32 位上拉电阻配置寄存器 R32_Px_PU，一个 32 位下拉电阻/驱动能力配置寄存器 R32_Px_PD_DRV。

PA 端口中 PA[0]~PA[15]位有效，对应芯片上 16 个 GPIO 引脚。

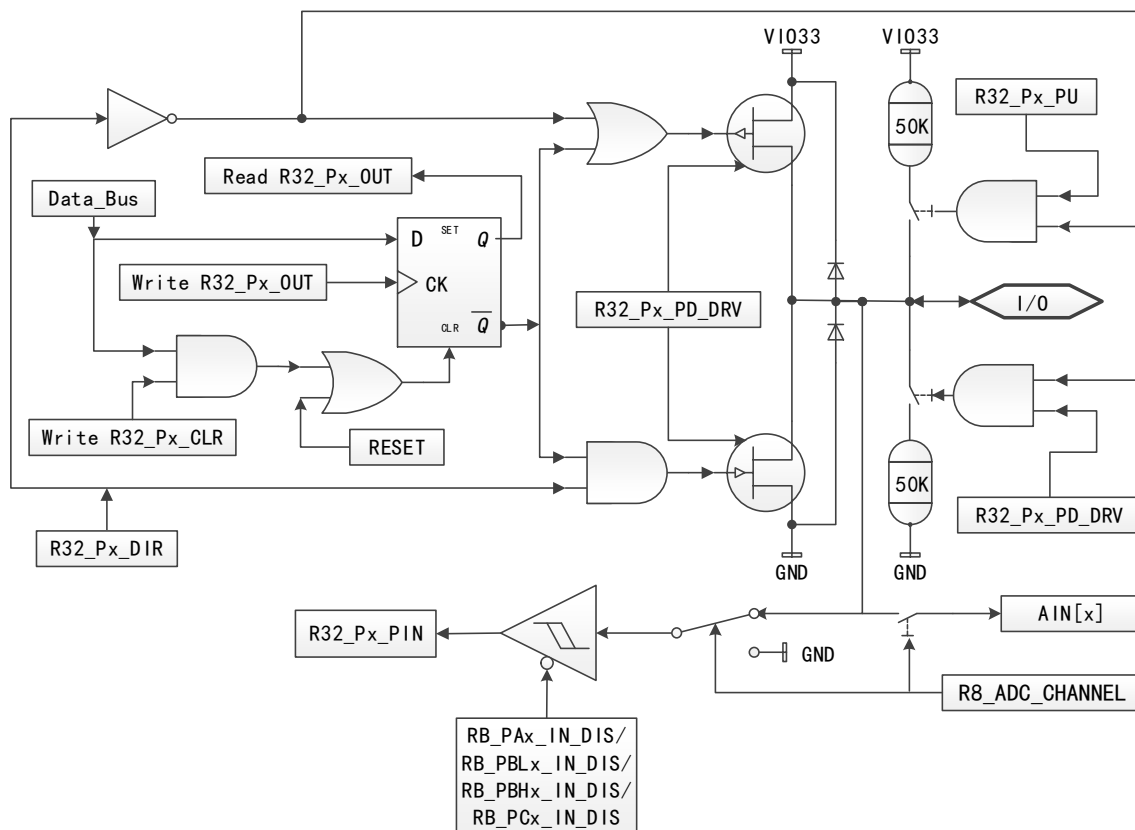
PB 端口中 PB[0]~PB[23]位有效，对应芯片上 24 个 GPIO 引脚。

PC 端口中 PC[0]~PC[17]位有效，对应芯片上 18 个 GPIO 引脚。

每个 I/O 端口位可以自由编程，但是 I/O 端口寄存器必须按 8 位、16 位或者 32 位字访问。如果引脚的复用功能没有开启，则默认作为通用 I/O 口使用。

下图是 GPIO 内部结构框图：

图 7-1 I/O 内部结构框图



7.2 外部中断/唤醒

芯片的部分 I/O 管脚具有中断功能，并可实现睡眠唤醒。

为了使用外部中断，端口位必须配置成输入模式。并提供 4 种触发模式：高电平、低电平、上升沿、下降沿。

唤醒功能需要打开端口位的中断使能 R16_Px_INT_EN，并开启寄存器 R8_SLP_WAKE_CTRL 中的 GPIO 唤醒控制位 RB_SLP_GPIO_WAKE。

当配置多个 I/O 为边沿唤醒，其中一个 I/O 产生符合条件的唤醒信号，其它配置的 I/O 必须符合以下条件：如果配置为上升沿唤醒，需保持为低电平；如果配置为下降沿唤醒，需保持为高电平。此时才能够正常唤醒。

7.3 GPIO 的复用与重映射

7.3.1 复用功能

部分 I/O 引脚具有复用功能，上电后默认所有 I/O 引脚均为通用 I/O 功能，启用各功能模块后，相应的原 GPIO 引脚被配置成各自功能模块对应的功能引脚。

如果一个管脚复用多个功能，并且多个功能都已开启，那么复用功能的优先级顺序请参考 1.2 节引脚描述的“复用功能”列表中功能顺序。

例如：PB23 脚复用为 RST#/TMR0_/TXD2_/PWM11，则 RST#复位输入功能优先，PWM11 输出功能的优先级最低。这样可以在多个复用功能中，将功能优先级最低的部分不需使用的引脚启用相对更高优先级的复用功能。

下表列出了部分用于外设模块的功能引脚的 GPIO 配置。

表 7-1 定时器 x

TMRO/1/2/3 引脚	功能配置	GPIO 配置
TMRx	输入捕捉通道 x	输入（浮空输入/上拉输入/下拉输入）
	输出 PWM 通道 x	推挽输出

表 7-2 UARTx

UART0/1/2/3 引脚	功能配置	GPIO 配置
TXDx	串口发送 x	推挽输出
RXDx	串口接收 x	上拉输入（推荐）或浮空输入
RTS, DTR	MODEM 信号输出或 RS485 控制	推挽输出
CTS, DSR, RI, DCD	MODEM 信号输入	上拉输入（推荐）或浮空输入

表 7-3 SPI

SPI 引脚	功能配置	GPIO 配置
SCKx	主模式时钟输出	推挽输出
	从模式时钟输入	输入（浮空输入/上拉输入/下拉输入）
MOSIx	全双工模式-主模式	推挽输出
	全双工模式-从模式	输入（浮空输入/上拉输入/下拉输入）
	半双工模式-主模式	未用到，可做通用 I/O
	半双工模式-从模式	未用到，可做通用 I/O
MISOx	全双工模式-主模式	输入（浮空输入/上拉输入/下拉输入）
	全双工模式-从模式	输入（推荐上拉，片选后自动切为推挽输出）或推挽输出（禁止用于总线连接方式）
	半双工模式-主模式	输入或推挽输出，手工切换
SCS	半双工模式-从模式	输入（推荐上拉，片选后自动切为推挽输出）
	主模式片选输出	推挽输出（可换用其它引脚）
	从模式片选输入	上拉输入（推荐）或浮空输入

表 7-4 I2C

I2C 引脚	功能配置	GPIO 配置
SCL	串行时钟输出-主模式	推挽输出（此模式不支持多主机）
	串行时钟输出/输入-多主模式	输入（推荐上拉，需要时自动开漏输出）
	串行时钟输入-从模式	上拉输入（推荐）或浮空输入
SDA	串行数据输入输出	输入（推荐上拉，需要时自动开漏输出）

表 7-5 ADC

ADC 采样通道引脚	功能配置	GPIO 配置
------------	------	---------

Ax	模拟数字转换输入通道	仅模拟输入
----	------------	-------

表 7-6 USB

USB 信号引脚	功能配置	GPIO 配置
UD-	连接到内部全速 USB 收发器	浮空输入
UD+	连接到内部全速 USB 收发器	浮空输入
U2D-	连接到内部高速 USB 收发器	浮空输入
U2D+	连接到内部高速 USB 收发器	浮空输入
CC1	连接到内部 USBPD 收发器	推挽复用输出
CC2	连接到内部 USBPD 收发器	推挽复用输出

表 7-7 NFC

NFC 信号引脚	功能配置	GPIO 配置
NFC1, NFCM	NFC 模拟输入	仅模拟输入
NFC+, NFC-	NFC 模拟输出	仅模拟输入

表 7-8 QSPI

QSPI 引脚	功能配置	GPIO 配置
QCK	QSPI 时钟输出	复用推挽输出
QSCS	QSPI 片选输出	复用推挽输出
QSI0[3:0]	QSPI 数据输入或输出	复用推挽输出
QSCSX	QSPI 片选输出	复用推挽输出
QSI0X[3:0]	QSPI 数据输入或输出	复用推挽输出

表 7-9 ENCODER

ENCODER 信号引脚	功能配置	GPIO 配置
ENC1	编码器捕获通道 1	输入（浮空输入/上拉输入/下拉输入）
ENC2	编码器捕获通道 2	输入（浮空输入/上拉输入/下拉输入）

7.3.2 功能引脚重映射

为了使外设功能的同时利用率达到最优，可以通过设置 R16_PIN_ALTERNATE 功能引脚重映射寄存器和 R16_PIN_ALTERNATE1 功能引脚重映射寄存器 1 将一些功能引脚重新映射到其他引脚上。

表 7-10 复用功能重映射引脚

外设功能引脚	默认所在的 GPIO 引脚	重映射到的 GPIO 引脚
SCS/SCK0/MOS1/MISO	PA[12]/PA[13]/PA[14]/PA[15]	PB[12]/PB[13]/PB[14]/PB[15]
SCS1/SCK1/MOS11/MISO1	PA[3]/PA[0]/PA[1]/PA[2]	PB[18]/PB[19]/PC[14]/PC[15]
RXD3/TXD3	PA[4]/PA[5]	PB[20]/PB[21]
RXD2/TXD2	PA[6]/PA[7]	PB[22]/PB[23]、PC[4]/PC[3]、PC[7]/PC[8]
RXD1/TXD1	PA[8]/PA[9]	PB[12]/PB[13]
RXD0/TXD0/DSR/DTR/RI	PB[4]/PB[7]/PB[1]/PB[5]/PA[2]	PA[15]/PA[14]/PB[14]/PB[15]/PB[2]
TMR3/PWM3/CAP3	PB[22]	PA[2]/PC[15]/PC[5]
TMR2/PWM2/CAP2	PA[11]	PB[11]
TMR1/PWM1/CAP1	PA[10]	PB[10]
TMRO/PWM0/CAPO	PA[9]	PB[23]
PWM4/PWM5/PWM6/PWM7	PA[12]/PA[13]/PB[0]/PB[4]	PA[6]/PA[7]/PC[14]/PB[1]
PWM8/PWM9/PWM10/PWM11	PB[6]/PB[7]/PB[14]/PB[23]	PB[2]/PB[3]/PC[11]/PC[13]
SCL/SDA	PB[13]/PB[12]	PB[21]/PB[20]、PC[1]/PC[2]、PC[16]/PC[17]

LED0/LED1/LED2/LED3	PA[0]/PA[1]/PA[2]/PA[3]	PC[10]/PC[11]/PC[12]/PC[13]
LED4/LED5/LED6/LED7/ LEDC	PA[5]/PA[6]/PA[7]/PA[8]/PA[4]	PC[14]/PC[15]/PC[16]/PC[17]/PB[7]
ARGB	PC[0]	PB[4]/PA[9]/PB[22]
ENC1/ENC2	PC[6]/PC[5]	PB[5]/PB[6]、PB[10]/PB[11]、PC[1]/PC[2]
ADCS0/ADCS1/ADCS2	PB[4]/PB[5]/PB[6]	PC[10]/PC[11]/PC[12]

7.4 寄存器描述

表 7-11 GPIO 相关寄存器列表

名称	访问地址	描述	复位值
R16_PIN_ALTERNATE	0x40001018	功能引脚重映射寄存器	0x0000
R16_PIN_CONFIG	0x4000101A	功能引脚配置寄存器	0x0000
R16_PIN_ALTERNATE1	0x40001108	功能引脚重映射寄存器 1	0x0000
R8_USBDP_CC_CTRL	0x4000110A	USBPD 引脚控制寄存器	0x00
R32_PIN_IN_DIS	0x4000101C	功能引脚数字输入禁用寄存器	0x0000
R16_PA_INT_EN	0x40001090	PA 端口中断使能寄存器	0x0000
R16_PB_INT_EN	0x40001092	PB 端口中断使能寄存器	0x0000
R16_PA_INT_MODE	0x40001094	PA 端口中断模式配置寄存器	0x0000
R16_PB_INT_MODE	0x40001096	PB 端口中断模式配置寄存器	0x0000
R16_PA_INT_PNEDGE	0x40001098	PA 端口中断边沿配置寄存器	0x0000
R16_PB_INT_PNEDGE	0x4000109A	PB 端口中断边沿配置寄存器	0x0000
R16_PA_INT_IF	0x4000109C	PA 端口中断标志寄存器	0x0000
R16_PB_INT_IF	0x4000109E	PB 端口中断标志寄存器	0x0000
R32_PA_DIR	0x400010A0	PA 端口方向配置寄存器	0x00000000
R32_PA_PIN	0x400010A4	PA 端口引脚输入寄存器	0x0000XXXX
R32_PA_OUT	0x400010A8	PA 端口数据输出寄存器	0x00000000
R32_PA_CLR	0x400010AC	PA 端口数据复位寄存器	0x00000000
R32_PA_PU	0x400010B0	PA 端口上拉电阻配置寄存器	0x00000000
R32_PA_PD_DRV	0x400010B4	PA 端口下拉/驱动配置寄存器	0x00000000
R32_PA_SET	0x400010B8	PA 端口输出置位寄存器	0x00000000
R32_PB_DIR	0x400010C0	PB 端口方向配置寄存器	0x00000000
R32_PB_PIN	0x400010C4	PB 端口引脚输入寄存器	0x00XXXXXX
R32_PB_OUT	0x400010C8	PB 端口数据输出寄存器	0x00000000
R32_PB_CLR	0x400010CC	PB 端口数据复位寄存器	0x00000000
R32_PB_PU	0x400010D0	PB 端口上拉电阻配置寄存器	0x00000000
R32_PB_PD_DRV	0x400010D4	PB 端口下拉/驱动配置寄存器	0x00000000
R32_PB_SET	0x400010D8	PB 端口输出置位寄存器	0x00000000
R32_PC_IN_DIS	0x40001104	PC 功能引脚数字输入禁用寄存器	0x00000000
R32_PC_INT_EN	0x40001190	PC 端口中断使能寄存器	0x00000000
R32_PC_INT_MODE	0x40001194	PC 端口中断模式配置寄存器	0x00000000
R32_PC_INT_PNEDGE	0x40001198	PC 端口中断边沿配置寄存器	0x00000000
R32_PC_INT_IF	0x4000119C	PC 端口中断标志寄存器	0x00000000
R32_PC_DIR	0x400011A0	PC 端口方向配置寄存器	0x00000000
R32_PC_PIN	0x400011A4	PC 端口引脚输入寄存器	0x0000XXXX
R32_PC_OUT	0x400011A8	PC 端口数据输出寄存器	0x00000000
R32_PC_CLR	0x400011AC	PC 端口数据复位寄存器	0x00000000
R32_PC_PU	0x400011B0	PC 端口上拉电阻配置寄存器	0x00000000

R32_PC_PD_DRV	0x400011B4	PC 端口下拉/驱动配置寄存器	0x00000000
R32_PC_SET	0x400011B8	PC 端口输出置位寄存器	0x00000000

功能引脚重映射寄存器 (R16_PIN_ALTERNATE)

位	名称	访问	描述	复位值
15	Reserved	RO	保留。	0
14	RB_PIN_U0_INV	RW	UART0 输入输出反相使能： 1：RXD0/RXD0_反相输入，TXD0/TXD0_反相输出； 0：正常同相输入、输出。	0
13	RB_PIN_INTX	RW	INT24/INT25 功能引脚映射选择位： 1：INT24_/25_映射到 PB[22]/PB[23]； 0：INT24/25 映射到 PB[8]/PB[9]。 注：INT24/INT25 是 R16_PB_INT_EN、R16_PB_INT_MODE、R16_PB_INT_IF 中 [9:8] 对应的中断输入。	0
12	RB_PIN_MODEM	RW	UART0 MODEM 功能引脚映射选择位： 1：DSR_/DTR 映射到 PB[14]/PB[15]； 0：DSR/DTR 映射到 PB[1]/PB[5]。	0
11	RB_PIN_I2C	RW	I2C 功能引脚映射选择低位，结合 RB_PIN_I2C_H 位使用： 00：SCL/SDA 映射到 PB[13]/PB[12]； 01：SCL_1/SDA_1 映射到 PB[21]/PB[20]； 10：SCL_2/SDA_2 映射到 PC[1]/PC[2]； 11：SCL_3/SDA_3 映射到 PC[16]/PC[17]。	0
10	RB_PIN_PWMX	RW	PWMx 功能引脚映射选择位： 1：PWM4/5/6/7/8/9/10/11 映射到 PA[6]/PA[7]/PC[14]/PB[1]/PB[2]/PB[3]/PC[11]/PC[13]； 0：PWM4/5/6/7/8/9/10/11 映射到 PA[12]/PA[13]/PB[0]/PB[4]/PB[6]/PB[7]/PB[14]/PB[23]。	0
9	Reserved	RO	保留。	0
8	RB_PIN_SPI0	RW	SPI0 功能引脚映射选择位： 1：SCS_/SCK0_/MOSI_/MISO_映射到 PB[12]/PB[13]/PB[14]/PB[15]； 0：SCS/SCK0/MOSI/MISO 映射到 PA[12]/PA[13]/PA[14]/PA[15]。	0
7	RB_PIN_UART3	RW	UART3 功能引脚映射选择位： 1：RXD3_/TXD3_映射到 PB[20]/PB[21]； 0：RXD3/TXD3 映射到 PA[4]/PA[5]。	0
6	RB_PIN_UART2	RW	UART2 功能引脚映射选择低位，结合 RB_PIN_UART2_H 位使用： 00：RXD2/TXD2 映射到 PA[6]/PA[7]； 01：RXD2_1/TXD2_1 映射到 PB[22]/PB[23]； 10：RXD2_2/TXD2_2 映射到 PC[4]/PC[3]； 11：RXD2_3/TXD2_3 映射到 PC[7]/PC[8]。	0
5	RB_PIN_UART1	RW	UART1 功能引脚映射选择位： 1：RXD1_/TXD1_映射到 PB[12]/PB[13]；	0

			0: RXD1/TXD1 映射到 PA[8]/PA[9]。	
4	RB_PIN_UART0	RW	UART0 功能引脚映射选择位: 1: RXD0/TXD0 映射到 PA[15]/PA[14]; 0: RXD0/TXD0 映射到 PB[4]/PB[7]。	0
3	RB_PIN_TMR3	RW	TMR3 功能引脚映射选择低位, 结合 RB_PIN_TMR3_H 使用: 00: TMR3/PWM3/CAP3 映射到 PB[22]; 01: TMR3_1/PWM3/CAP3 映射到 PA[2]; 10: TMR3_2/PWM3/CAP3 映射到 PC[15]; 11: TMR3_3/PWM3/CAP3 映射到 PC[5]。	0
2	RB_PIN_TMR2	RW	TMR2 功能引脚映射选择位: 1: TMR2/PWM2/CAP2 映射到 PB[11]; 0: TMR2/PWM2/CAP2 映射到 PA[11]。	0
1	RB_PIN_TMR1	RW	TMR1 功能引脚映射选择位: 1: TMR1/PWM1/CAP1 映射到 PB[10]; 0: TMR1/PWM1/CAP1 映射到 PA[10]。	0
0	RB_PIN_TMR0	RW	TMR0 功能引脚映射选择位: 1: TMR0/PWM0/CAP0 映射到 PB[23]; 0: TMR0/PWM0/CAP0 映射到 PA[9]。	0

功能引脚配置寄存器 (R16_PIN_CONFIG)

位	名称	访问	描述	复位值
[15:8]	RB_PBx_IN_DIS	RW	(x = [23:16]) PB16~PB23 通道引脚数字输入禁用。 1: 关闭数字输入, 可减少 I/O 漏电, PB16~PB23 为 LCD 段驱动; 0: 打开数字输入, 关闭 LCD 段驱动。 注: 1. 位 8~15 与 PB16~PB23 一一对应。 2. PB0~PB15 通道引脚数字输入禁用请参考寄存器 R32_PIN_IN_DIS 相对应的位。	0
7	RB_PIN_USB_EN	RW	全速 USB 引脚使能: 1: PB10~11 为全速 USB 通讯引脚; 0: PB10~11 不用于全速 USB 通讯。	0
6	RB_UDP_PU_EN	RW	全速 USB UD+ 引脚内部上拉电阻使能: 1: 强制使能上拉 (RB_UC_DEV_PU_EN 在睡眠或下电模式下不起作用, 由此代替); 0: 由 RB_UC_DEV_PU_EN 控制是否上拉。	0
5	RB_PIN_USB2_EN	RW	高速 USB 引脚使能: 1: PB12~13 为高速 USB 通讯引脚; 0: PB12~13 不用于高速 USB 通讯。	0
4	RB_PB16_8_SEL	RW	PB8 和 PB16 的中断引脚选择: 1: PB16; 0: PB8。	0
[3:0]	Reserved	RO	保留。	0

注: 如果引脚用于模拟功能, 建议将该引脚的数字输入功能关闭, 即设置数字输入禁用, 从而可以降低功耗, 并有利于减少干扰。

功能引脚重映射寄存器 1 (R16_PIN_ALTERNATE1)

位	名称	访问	描述	复位值
---	----	----	----	-----

15	RB_PIN_RI_SEL	RW	UART0 的 RI 引脚映射： 1：RI 映射到 PB[2]； 0：RI 映射到 PA[2]。	0
[14:10]	Reserved	RO	保留。	0
9	RB_PIN_ADC_CYC	RW	ADC 扫描周期数引脚映射选择位： 1：ADCS0/ADCS1/ADCS2 映射到 PC[10]/PC[11]/PC[12]。 0：ADCS0/ADCS1/ADCS2 映射到 PB[4]/PB[5]/PB[6]。	0
8	RB_PIN_SPI1	RW	SPI1 功能引脚映射选择位： 1：SCS1_/SCK1_/MOSI1_/MISO1_ 映射到 PB[18]/PB[19]/PC[14]/PC[15]； 0：SCS1/SCK1/MOSI1/MISO1 映射到 PA[3]/PA[0]/PA[1]/PA[2]。	0
7	RB_PIN_TMR3_H	RW	TMR3 功能引脚映射选择高位。	0
6	RB_PIN_UART2_H	RW	UART2 功能引脚映射选择高位。	0
5	RB_PIN_I2C_H	RW	I2C 功能引脚映射选择高位。	0
4	RB_PIN_LED	RW	LED 引脚映射： 1：LED0/1/2/3/4/5/6/7/C 映射到 PC[10]/PC[11]/PC[12]/PC[13]/PC[14]/PC[15]/PC[16]/PC[17]/PB[7]； 0：LED0/1/2/3/4/5/6/7/C 映射到 PA[0]/PA[1]/PA[2]/PA[3]/PA[5]/PA[6]/PA[7]/PA[8]/PA[4]。	0
[3:2]	RB_PIN_ARGB	RW	ARGB 引脚映射： 00：ARGB 映射到 PC[0]； 01：ARGB 映射到 PB[4]； 10：ARGB 映射到 PA[9]； 11：ARGB 映射到 PB[22]。	0
[1:0]	RB_PIN_ENC	RW	编码器功能引脚映射选择位： 00：ENC1/ENC2 映射到 PC[6]/PC[5]； 01：ENC1/ENC2 映射到 PB[5]/PB[6]； 10：ENC1/ENC2 映射到 PB[10]/PB[11]； 11：ENC1/ENC2 映射到 PC[1]/PC[2]。	0

USBPD 引脚控制寄存器 (R8_USBPD_CC_CTRL)

位	名称	访问	描述	复位值
[7:2]	Reserved	RO	保留。	0
[1:0]	RB_USBPD_CC_HVT	RW	CC 引脚输入通道阈值调节，bit1 对应 CC2，bit0 对应 CC1。 USBPD 的 CC 引脚高阈值输入模式使能： 1：高阈值输入，可降低 PD 通讯时的功耗； 0：正常 GPIO 阈值输入。	0

注：GPIO 阈值请参考表 26-4 Type-C I/O 端口特性。

功能引脚数字输入禁用寄存器 (R32_PIN_IN_DIS)

位	名称	访问	描述	复位值
[31:16]	RB_PBLx_IN_DIS	RW	(x = [15:0]) PB0~PB15 通道引脚数字	0

			输入禁用。 1: 关闭数字输入, 可减少 I/O 漏电, PB0~PB15 为 LCD 段驱动; 0: 打开数字输入, 关闭 LCD 段驱动。 注: 1. 位 16~31 与 PB0~PB15 一一对应。 2. PB16~PB23 通道引脚数字输入禁用请参考寄存器 R16_PIN_CONFIG 的相对应的位。	
[15:0]	RB_PAx_IN_DIS	RW	(x = [15:0]) PA0~PA15 通道引脚数字输入禁用。 1: 关闭数字输入, 可减少 I/O 漏电, 其中 PA0~PA3、PA7~PA9 以及 PA13 为 LCD 段驱动; 0: 打开数字输入, 关闭 LCD 段驱动。 注: 位 0~15 与 PA0~PA15 一一对应。	0

注: 如果引脚用于模拟功能, 建议将该引脚的数字输入功能关闭, 即设置数字输入禁用, 从而可以降低功耗, 并有利于减少干扰。

PA 端口中断使能寄存器 (R16_PA_INT_EN)

位	名称	访问	描述	复位值
[15:0]	R16_PA_INT_EN	RW	PA 引脚中断使能位: 1: 使能相应中断; 0: 禁止相应中断。	0

PB 端口中断使能寄存器 (R16_PB_INT_EN)

位	名称	访问	描述	复位值
[15:0]	R16_PB_INT_EN	RW	PB 引脚中断使能位: 1: 使能相应中断; 0: 禁止相应中断。	0

注: R16_PB_INT_EN[9:8]由 RB_PIN_INTX 选择对应 PB[23:22]或 PB[9:8]。

PC 端口中断使能寄存器 (R32_PC_INT_EN)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:0]	R32_PC_INT_EN	RW	PC 引脚中断使能位: 1: 使能相应中断; 0: 禁止相应中断。	0

PA 端口中断模式配置寄存器 (R16_PA_INT_MODE)

位	名称	访问	描述	复位值
[15:0]	R16_PA_INT_MODE	RW	PA 引脚中断模式选择位: 1: 边沿触发; 0: 电平触发。	0

PB 端口中断模式配置寄存器 (R16_PB_INT_MODE)

位	名称	访问	描述	复位值
[15:0]	R16_PB_INT_MODE	RW	PB 引脚中断模式选择位: 1: 边沿触发;	0

			0: 电平触发。	
--	--	--	----------	--

注: R16_PB_INT_MODE[9:8]由RB_PIN_INTX 选择对应PB[23:22]或PB[9:8]。

PC 端口中断模式配置寄存器 (R32_PC_INT_MODE)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:0]	R32_PC_INT_MODE	RW	PC 引脚中断模式选择位: 1: 边沿触发; 0: 电平触发。	0

PA 端口中断边沿配置寄存器 (R16_PA_INT_PNEDGE)

位	名称	访问	描述	复位值
[15:0]	R16_PA_INT_PNEDGE	RW	PA 引脚中断边沿选择位: 1: 上升沿和下降沿触发; 0: 根据 R32_PA_OUT 选择极性触发。	0

PB 端口中断边沿配置寄存器 (R16_PB_INT_PNEDGE)

位	名称	访问	描述	复位值
[15:0]	R16_PB_INT_PNEDGE	RW	PB 引脚中断边沿选择位: 1: 上升沿和下降沿触发; 0: 根据 R32_PB_OUT 选择极性触发。	0

PC 端口中断边沿配置寄存器 (R32_PC_INT_PNEDGE)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:0]	R32_PC_INT_PNEDGE	RW	PC 引脚中断边沿选择位: 1: 上升沿和下降沿触发; 0: 根据 R32_PC_OUT 选择极性触发。	0

PA 端口中断标志寄存器 (R16_PA_INT_IF)

位	名称	访问	描述	复位值
[15:0]	R16_PA_INT_IF	RW1Z	PA 引脚中断标志位, 写 1 清零: 1: 有中断; 0: 无中断。	0

PB 端口中断标志寄存器 (R16_PB_INT_IF)

位	名称	访问	描述	复位值
[15:0]	R16_PB_INT_IF	RW1Z	PB 引脚中断标志位, 写 1 清零: 1: 有中断; 0: 无中断。	0

注: R16_PB_INT_IF[9:8]由RB_PIN_INTX 选择对应PB[23:22]或PB[9:8]。

PC 端口中断标志寄存器 (R32_PC_INT_IF)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:0]	R32_PC_INT_IF	RW1Z	PC 引脚中断标志位, 写 1 清零: 1: 有中断; 0: 无中断。	0

PA 端口方向配置寄存器 (R32_PA_DIR)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:8]	R8_PA_DIR_1	RW	PA 引脚当前输入输出方向配置：	0
[7:0]	R8_PA_DIR_0	RW	1：引脚为输出模式； 0：引脚为输入模式。	0

PA 端口引脚输入寄存器 (R32_PA_PIN)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:8]	R8_PA_PIN_1	RO	PA 引脚当前电平状态（仅在 R32_PA_DIR 对应位为 0 时，该位值有效）：	XXh
[7:0]	R8_PA_PIN_0	RO	1：引脚输入高电平； 0：引脚输入低电平。	XXh

PA 端口数据输出寄存器 (R32_PA_OUT)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:8]	R8_PA_OUT_1	RW	方向寄存器 R32_PA_DIR 对应位为 1 时： 控制 PA 引脚输出电平状态： 1：输出高电平； 0：输出低电平。	0
[7:0]	R8_PA_OUT_0	RW	方向寄存器 R32_PA_DIR 对应位为 0 时： 控制 PA 引脚中断极性选择： 1：高电平/上升沿； 0：低电平/下降沿。	0

PA 端口数据复位寄存器 (R32_PA_CLR)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:8]	R8_PA_CLR_1	WZ	PA 数据寄存器复位控制：	0
[7:0]	R8_PA_CLR_0	WZ	1：R32_PA_OUT 对应位数据清 0； 0：无影响。	0

PA 端口上拉电阻配置寄存器 (R32_PA_PU)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:8]	R8_PA_PU_1	RW	PA 引脚上拉电阻使能控制：	0
[7:0]	R8_PA_PU_0	RW	1：启用上拉电阻； 0：关闭上拉电阻。	0

PA 端口下拉/驱动配置寄存器 (R32_PA_PD_DRV)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:8]	R8_PA_PD_DRV_1	RW	方向寄存器 R32_PA_DIR 对应位为 0 时： PA 引脚下拉电阻使能控制： 1：启用下拉电阻； 0：关闭下拉电阻。	0
[7:0]	R8_PA_PD_DRV_0	RW	方向寄存器 R32_PA_DIR 对应位为 1 时：	0

			PA 引脚电流驱动能力选择： 1：20mA 级别； 0：5mA 级别。	
--	--	--	---	--

PA 端口输出置位寄存器 (R32_PA_SET)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:8]	R8_PA_SET_1	WZ	置位寄存器 R32_PA_SET 对应位为 0 时，PA 引脚输出保持；为 1 时，PA 引脚输出高电平。	0
[7:0]	R8_PA_SET_0	WZ		0

PB 端口方向配置寄存器 (R32_PB_DIR)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:16]	R8_PB_DIR_2	RW	PB 引脚当前输入输出方向配置： 1：引脚为输出模式； 0：引脚为输入模式。	0
[15:8]	R8_PB_DIR_1	RW		0
[7:0]	R8_PB_DIR_0	RW		0

PB 端口引脚输入寄存器 (R32_PB_PIN)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:16]	R8_PB_PIN_2	RO	PB 引脚当前电平状态（仅在 R32_PB_DIR 对应位为 0 时，该位值有效）： 1：引脚输入高电平； 0：引脚输入低电平。	XXh
[15:8]	R8_PB_PIN_1	RO		XXh
[7:0]	R8_PB_PIN_0	RO		XXh

PB 端口数据输出寄存器 (R32_PB_OUT)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:16]	R8_PB_OUT_2	RW	方向寄存器 R32_PB_DIR 对应位为 1 时： 控制 PB 引脚输出电平状态： 1：输出高电平； 0：输出低电平。	0
[15:8]	R8_PB_OUT_1	RW	方向寄存器 R32_PB_DIR 对应位为 1 时： 控制 PB 引脚输出电平状态： 1：输出高电平； 0：输出低电平。	0
[7:0]	R8_PB_OUT_0	RW	方向寄存器 R32_PB_DIR 对应位为 0 时： 控制 PB 引脚中断极性选择： 1：高电平/上升沿； 0：低电平/下降沿。	0

PB 端口数据复位寄存器 (R32_PB_CLR)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:16]	R8_PB_CLR_2	WZ	PB 数据寄存器复位控制： 1：R32_PB_OUT 对应位数据清 0； 0：无影响。	0
[15:8]	R8_PB_CLR_1	WZ		0
[7:0]	R8_PB_CLR_0	WZ		0

PB 端口上拉电阻配置寄存器 (R32_PB_PU)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:16]	R8_PB_PU_2	RW	PB 引脚上拉电阻使能控制： 1：启用上拉电阻； 0：关闭上拉电阻。	0
[15:8]	R8_PB_PU_1	RW		0
[7:0]	R8_PB_PU_0	RW		0

PB 端口下拉/驱动配置寄存器 (R32_PB_PD_DRV)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:16]	R8_PB_PD_DRV_2	RW	方向寄存器 R32_PB_DIR 对应位为 0 时： PB 引脚下拉电阻使能控制： 1：启用下拉电阻； 0：关闭下拉电阻。	0
[15:8]	R8_PB_PD_DRV_1	RW		0
[7:0]	R8_PB_PD_DRV_0	RW	方向寄存器 R32_PB_DIR 对应位为 1 时： PB 引脚电流驱动能力选择： 1：20mA 级别； 0：5mA 级别。	0

PB 端口输出置位寄存器 (R32_PB_SET)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:16]	R8_PB_SET_2	WZ	置位寄存器 R32_PB_SET 对应位为 0 时， PB 引脚输出保持；为 1 时，PB 引脚输出 高电平。	0
[15:8]	R8_PB_SET_1	WZ		0
[7:0]	R8_PB_SET_0	WZ		0

PC 功能引脚数字输入禁用寄存器 (R32_PC_IN_DIS)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:0]	RB_PCx_IN_DIS	RW	(x = [17:0]) PC0~PC17 通道引脚数字 输入禁用。 1：关闭数字输入，可减少 I/O 漏电，其 中 PC14~PC17 为 LCD 段驱动； 0：打开数字输入，关闭 LCD 段驱动。 注：位 0~17 与 PC0~PC17 一一对应。	0

注：如果引脚用于模拟功能，建议将该引脚的数字输入功能关闭，即设置数字输入禁用，从而可以降低功耗，并有利于减少干扰。

PC 端口方向配置寄存器 (R32_PC_DIR)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:16]	R8_PC_DIR_2	RW	PC 引脚当前输入输出方向配置： 1：引脚为输出模式； 0：引脚为输入模式。	0
[15:8]	R8_PC_DIR_1	RW		0
[7:0]	R8_PC_DIR_0	RW		0

PC 端口引脚输入寄存器 (R32_PC_PIN)

位	名称	访问	描述	复位值
---	----	----	----	-----

[31:18]	Reserved	RO	保留。	0
[17:16]	R8_PC_PIN_2	RO	PC 引脚当前电平状态（仅在 R32_PC_DIR 对应位为 0 时，该位值有效）： 1：引脚输入高电平； 0：引脚输入低电平。	XXh
[15:8]	R8_PC_PIN_1	RO		XXh
[7:0]	R8_PC_PIN_0	RO		XXh

PC 端口数据输出寄存器 (R32_PC_OUT)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:16]	R8_PC_OUT_2	RW	方向寄存器 R32_PC_DIR 对应位为 1 时： 控制 PC 引脚输出电平状态： 1：输出高电平； 0：输出低电平。	0
[15:8]	R8_PC_OUT_1	RW	方向寄存器 R32_PC_DIR 对应位为 1 时： 控制 PC 引脚输出电平状态： 1：输出高电平； 0：输出低电平。	0
[7:0]	R8_PC_OUT_0	RW	方向寄存器 R32_PC_DIR 对应位为 0 时： 控制 PC 引脚中断极性选择： 1：高电平/上升沿； 0：低电平/下降沿。	0

PC 端口数据复位寄存器 (R32_PC_CLR)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:16]	R8_PC_CLR_2	WZ	PC 数据寄存器复位控制： 1：R32_PC_OUT 对应位数据清 0； 0：无影响。	0
[15:8]	R8_PC_CLR_1	WZ		0
[7:0]	R8_PC_CLR_0	WZ		0

PC 端口上拉电阻配置寄存器 (R32_PC_PU)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:16]	R8_PC_PU_2	RW	PC 引脚上拉电阻使能控制： 1：启用上拉电阻； 0：关闭上拉电阻。	0
[15:8]	R8_PC_PU_1	RW		0
[7:0]	R8_PC_PU_0	RW		0

PC 端口下拉/驱动配置寄存器 (R32_PC_PD_DRV)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:16]	R8_PC_PD_DRV_2	RW	方向寄存器 R32_PC_DIR 对应位为 0 时： PC 引脚下拉电阻使能控制： 1：启用下拉电阻； 0：关闭下拉电阻。	0
[15:8]	R8_PC_PD_DRV_1	RW		0
[7:0]	R8_PC_PD_DRV_0	RW	方向寄存器 R32_PC_DIR 对应位为 1 时： PC 引脚电流驱动能力选择： 1：20mA 级别； 0：5mA 级别。	0

PC 端口输出置位寄存器 (R32_PC_SET)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:16]	R8_PC_SET_2	WZ	置位寄存器 R32_PC_SET 对应位为 0 时，PC 引脚输出保持；为 1 时，PC 引脚输出高电平。	0
[15:8]	R8_PC_SET_1	WZ		0
[7:0]	R8_PC_SET_0	WZ		0

7.5 GPIO 引脚模式配置

每个 GPIO 都可以配置成 5 种模式，具体见下表：

表 7-12 端口配置表

模式	R32_Px_DIR	R32_Px_PU	RB_PAx_IN_DIS/ RB_PBLx_IN_DIS/ RB_PBHx_IN_DIS/ RB_PCx_IN_DIS	R32_Px_PD_DRV
浮空输入/高阻输入/模拟输入	0	0	0	0
仅模拟输入（减少 I/O 漏电）	0	0	1	0
带上拉电阻的输入	0	1	0	0
带下拉电阻的输入	0	0	0	1
推挽输出，驱动能力 5mA 级别	1	X	X	0
推挽输出，驱动能力 20mA 级别	1	X	X	1

第 8 章 通用定时器 TMRx

8.1 TMRx 简介

芯片提供了 4 个 26 位定时器，TMR0、TMR1、TMR2 和 TMR3，最长定时时间为 2^{26} 个时钟周期。它适用于多种场合，包括测量输入信号脉冲长度（输入捕捉）或者产生输出波形（PWM），支持 DMA 功能。每个定时器都是完全独立的，可以一起同步操作。

8.1.1 主要特性

- 4 个 26 位定时器，每个定时器定时时间最大为 2^{26} 个时钟周期
- 支持定时器中断，支持 DMA 及中断
- 支持捕捉功能，测量输入脉冲长度或周期
- 捕捉功能可设置为电平变化捕捉和高或低电平保持时间捕捉功能
- 支持 26 位 PWM 功能，可动态调整 PWM 占空比设置

8.2 寄存器描述

表 8-1 TMR0 相关寄存器列表

名称	访问地址	描述	复位值
R8_TMR0_CTRL_MOD	0x40002000	模式设置寄存器	0x02
R8_TMR0_CTRL_DMA	0x40002001	DMA 控制寄存器	0x00
R8_TMR0_INTER_EN	0x40002002	中断使能寄存器	0x00
R8_TMR0_INT_FLAG	0x40002006	中断标志寄存器	0x00
R8_TMR0_FIFO_COUNT	0x40002007	FIFO 计数寄存器	0x0X
R32_TMR0_COUNT	0x40002008	当前计数值寄存器	0x0XXXXXXX
R32_TMR0_CNT_END	0x4000200C	计数终值设置寄存器	0x0XXXXXXX
R32_TMR0_FIFO	0x40002010	FIFO 寄存器	0x0XXXXXXX
R32_TMR0_DMA_NOW	0x40002014	DMA 当前缓冲区地址	0x000XXXXX
R32_TMR0_DMA_BEG	0x40002018	DMA 起始缓冲区地址	0x000XXXXX
R32_TMR0_DMA_END	0x4000201C	DMA 结束缓冲区地址	0x000XXXXX

表 8-2 TMR1 相关寄存器列表

名称	访问地址	描述	复位值
R8_TMR1_CTRL_MOD	0x40002400	模式设置寄存器	0x02
R8_TMR1_CTRL_DMA	0x40002401	DMA 控制寄存器	0x00
R8_TMR1_INTER_EN	0x40002402	中断使能寄存器	0x00
R8_TMR1_INT_FLAG	0x40002406	中断标志寄存器	0x00
R8_TMR1_FIFO_COUNT	0x40002407	FIFO 计数寄存器	0x0X
R32_TMR1_COUNT	0x40002408	当前计数值寄存器	0x0XXXXXXX
R32_TMR1_CNT_END	0x4000240C	计数终值寄存器	0x0XXXXXXX
R32_TMR1_FIFO	0x40002410	FIFO 寄存器	0x0XXXXXXX
R32_TMR1_DMA_NOW	0x40002414	DMA 当前缓冲区地址	0x000XXXXX
R32_TMR1_DMA_BEG	0x40002418	DMA 起始缓冲区地址	0x000XXXXX
R32_TMR1_DMA_END	0x4000241C	DMA 结束缓冲区地址	0x000XXXXX

表 8-3 TMR2 相关寄存器列表

名称	访问地址	描述	复位值
R8_TMR2_CTRL_MOD	0x40002800	模式设置寄存器	0x02

R8_TMR2_CTRL_DMA	0x40002801	DMA 控制寄存器	0x00
R8_TMR2_INTER_EN	0x40002802	中断使能寄存器	0x00
R8_TMR2_INT_FLAG	0x40002806	中断标志寄存器	0x00
R8_TMR2_FIFO_COUNT	0x40002807	FIFO 计数寄存器	0x0X
R32_TMR2_COUNT	0x40002808	当前计数值寄存器	0x0XXXXXXX
R32_TMR2_CNT_END	0x4000280C	计数终值寄存器	0x0XXXXXXX
R32_TMR2_FIFO	0x40002810	FIFO 寄存器	0x0XXXXXXX
R32_TMR2_DMA_NOW	0x40002814	DMA 当前缓冲区地址	0x000XXXXX
R32_TMR2_DMA_BEG	0x40002818	DMA 起始缓冲区地址	0x000XXXXX
R32_TMR2_DMA_END	0x4000281C	DMA 结束缓冲区地址	0x000XXXXX

表 8-4 TMR3 相关寄存器列表

名称	访问地址	描述	复位值
R8_TMR3_CTRL_MOD	0x40002C00	模式设置寄存器	0x02
R8_TMR3_CTRL_DMA	0x40002C01	DMA 控制寄存器	0x00
R8_TMR3_INTER_EN	0x40002C02	中断使能寄存器	0x00
R8_TMR3_INT_FLAG	0x40002C06	中断标志寄存器	0x00
R8_TMR3_FIFO_COUNT	0x40002C07	FIFO 计数寄存器	0x0X
R32_TMR3_COUNT	0x40002C08	当前计数值寄存器	0x0XXXXXXX
R32_TMR3_CNT_END	0x40002C0C	计数终值设置寄存器	0x0XXXXXXX
R32_TMR3_FIFO	0x40002C10	FIFO 寄存器	0x0XXXXXXX
R32_TMR3_DMA_NOW	0x40002C14	DMA 当前缓冲区地址	0x000XXXXX
R32_TMR3_DMA_BEG	0x40002C18	DMA 起始缓冲区地址	0x000XXXXX
R32_TMR3_DMA_END	0x40002C1C	DMA 结束缓冲区地址	0x000XXXXX

模式设置寄存器(R8_TMRx_CTRL_MOD) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:6]	RB_TMR_CAP_EDGE	RW	捕捉模式下, 选择捕捉触发方式: 00: 不触发; 01: 捕捉任何边沿变化之间的时间; 10: 捕捉下降沿到下降沿之间时间; 11: 捕捉上升沿到上升沿之间时间。 计数模式下, 选择计数的边沿: 00: 不采样计数; 01: 采样到任意边沿计数; 10: 采样到下降沿计数; 11: 采样到上升沿计数。	0
[7:6]	RB_TMR_PWM_REPEAT	RW	PWM 模式下, 选择数据重复方式: 00: 重复 1 次; 01: 重复 4 次; 10: 重复 8 次; 11: 重复 16 次。	0
5	RB_TMR_FREQ_13_56	RW	TMR0和TMR3的计数频率设置位: 1: TMR以内部13.56M为计数频率, 要求系统时钟频率必须在42MHz及以上时才可启用; 0: TMR 以系统时钟为计数频率。	0
4	RB_TMR_CAP_COUNT	RW	RB_TMR_MODE_IN=1 输入模式的子模式: 1: 计数模式;	0

			0: 捕捉模式。	
4	RB_TMR_OUT_POLAR	RW	PWM 模式下, 输出极性设置位: 1: 默认高电平, 低电平有效; 0: 默认低电平, 高电平有效。	0
3	RB_TMR_OUT_EN	RW	定时器输出使能位: 1: 输出使能; 0: 输出禁止。	0
2	RB_TMR_COUNT_EN	RW	定时器计数使能位: 1: 使能计数; 0: 停止计数。	0
1	RB_TMR_ALL_CLEAR	RW	定时器的 FIFO/计数器/中断标志清零: 1: 强制清空和清零; 0: 不清。	1
0	RB_TMR_MODE_IN	RW	定时器模式设置位: 1: 输入模式 (捕捉模式或计数模式); 0: 定时模式或 PWM 模式。	0

中断使能寄存器(R8_TMRx_INTER_EN) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:5]	Reserved	R0	保留。	0
4	RB_TMR_IE_FIFO_OV	RW	FIFO 溢出 (捕捉模式 FIFO 满或 PWM 模式 FIFO 空) 中断使能位: 1: 使能中断; 0: 禁止中断。	0
3	RB_TMR_IE_DMA_END	RW	DMA 结束中断使能位: 1: 使能中断; 0: 禁止中断。	0
2	RB_TMR_IE_FIFO_HF	RW	FIFO 使用过半 (捕捉模式 FIFO>=4 或 PWM 模式 FIFO<4) 中断使能位: 1: 使能中断; 0: 禁止中断。	0
1	RB_TMR_IE_DATA_ACT	RW	数据激活 (捕捉模式指每次捕捉到新数据, PWM 模式指数值触发导致有效电平结束) 中断使能位: 1: 使能中断; 0: 禁止中断。	0
0	RB_TMR_IE_CYC_END	RW	周期结束 (捕捉模式指超时, PWM 模式和定时模式指周期结束) 中断使能位: 1: 使能中断; 0: 禁止中断。	0

中断标志寄存器(R8_TMRx_INT_FLAG) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:5]	Reserved	R0	保留。	0
4	RB_TMR_IF_FIFO_OV	RW1Z	FIFO 溢出 (捕捉模式 FIFO 满或 PWM 模式 FIFO 空) 标志位, 写 1 清零: 1: 已溢出; 0: 未溢出。	0
3	RB_TMR_IF_DMA_END	RW1Z	DMA 完成标志位, 写 1 清零: 1: 已完成; 0: 未完成。	0

2	RB_TMR_IF_FIFO_HF	RW1Z	FIFO 使用过半（捕捉模式 FIFO>=4 或 PWM 模式 FIFO<4）标志位，写 1 清零： 1: FIFO 使用已过半； 0: FIFO 使用未过半。	0
1	RB_TMR_IF_DATA_ACT	RW1Z	数据激活（捕捉模式指每次捕捉到新数据，PWM 模式指数值触发导致有效电平结束）标志位，写 1 清零： 1: 产生/用了数据； 0: 未产生/未用。	0
0	RB_TMR_IF_CYC_END	RW1Z	周期结束（捕捉模式指超时，PWM 模式和定时模式指周期结束，计数模式指计数溢出）标志位，写 1 清零： 1: 超时/周期结束； 0: 未超时/未结束。	0

FIFO 计数寄存器 (R8_TMRx_FIFO_COUNT) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:4]	Reserved	R0	保留。	0
[3:0]	RB_TMRx_FIFO_COUNT	R0	FIFO 内数据计数，最大值 8。	0Xh

当前计数值寄存器 (R32_TMRx_COUNT) (x=0/1/2/3)

位	名称	访问	描述	复位值
[31:26]	Reserved	R0	保留。	0Xh
[25:0]	R32_TMRx_COUNT	R0	计数器当前计数值。	XXXXXXXXh

计数终值设置寄存器 (R32_TMRx_CNT_END) (x=0/1/2/3)

位	名称	访问	描述	复位值
[31:0]	R32_TMRx_CNT_END	RW	定时器模式下，一个定时周期时钟数； PWM 模式下，PWM 单周期总时钟数； 捕捉模式下，捕捉超时时钟数。 仅低 26 位有效，最大值 67108863。 计数模式下，计数值终值-2（溢出）。 注：对此寄存器的写操作，将自动清零 R32_TMRx_COUNT 寄存器中的值。	0XXXXXXXXh

FIFO 寄存器 (R32_TMRx_FIFO) (x=0/1/2/3)

位	名称	访问	描述	复位值
[31:0]	R32_TMRx_FIFO	RO/WO	FIFO 数据寄存器，仅低 26 位有效。	0XXXXXXXXh

DMA 控制寄存器 (R8_TMRx_CTRL_DMA) (x=0/1/2/3)

位	名称	访问	描述	复位值
7	RB_TMR_SIMLY_EN	RW	TMR0/2/3 的定时器外部使能位。 1: 开启该位后，使用 TMR1 的定时器计数使能 RB_TMR_COUNT_EN； 0: 关闭。	0
[6:3]	Reserved	R0	保留。	0
2	RB_TMR_DMA_LOOP	RW	DMA 地址循环功能使能位： 1: 使能地址循环；	0

			0: 禁止地址循环。 如果使能 DMA 地址循环, 当 DMA 地址增加到设置的末尾地址时, 自动循环指向设置的首地址。	
1	Reserved	R0	保留。	0
0	RB_TMR_DMA_ENABLE	RW	DMA 功能使能位: 1: 使能 DMA; 0: 禁止 DMA。	0

DMA 当前缓冲区地址(R32_TMRx_DMA_NOW) (x=0/1/2/3)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:2]	RB_TMRx_DMA_NOW	R0	DMA 数据缓冲区当前地址。 可用于计算已转换次数, 计算方法: COUNT=(TMR_DMA_NOW-TMR_DMA_BEG)/4。	XXXXh
[1:0]	Reserved	R0	保留。	0

DMA 起始缓冲区地址(R32_TMRx_DMA_BEG) (x=0/1/2/3)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:2]	RB_TMRx_DMA_BEG	RW	DMA 数据缓冲区起始地址, 地址必须 4 字节对齐。	XXXXh
[1:0]	Reserved	R0	保留。	0

DMA 结束缓冲区地址(R32_TMRx_DMA_END) (x=0/1/2/3)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:2]	RB_TMRx_DMA_END	RW	DMA 数据缓冲区结束地址 (不含), 地址必须 4 字节对齐。	XXXXh
[1:0]	Reserved	R0	保留。	0

8.3 功能描述及配置

8.3.1 定时、计数功能

芯片的每个定时器都支持最长定时时间 2^{26} 个时钟周期, 执行增量计数模式。如果系统时钟周期为 32MHz, 则最长定时时间为: $31.25\text{nS} \times 2^{26} \approx 2\text{S}$ 。每个定时器都有独立的中断。

定时功能操作步骤如下:

- (1)、将 RB_TMR_ALL_CLEAR 置位, 清零 R32_TMRx_COUNT 和中断标志等;
- (2)、设置寄存器 R32_TMRx_CNT_END 为需要定时的时间值;
具体计算方法为: $\text{Time} = T_{\text{sys}} \times \text{R32_TMRx_CNT_END}$;
- (3)、清零 RB_TMR_ALL_CLEAR, 清零 RB_TMR_MODE_IN 对应定时模式;
- (4)、可选步骤, 设置 R8_TMRx_INTER_EN 寄存器, 置位 RB_TMR_IE_CYC_END 可打开定时周期中断;
- (5)、将 R8_TMRx_CTRL_MOD 寄存器的 RB_TMR_COUNT_EN 置位, 启动定时器计数;
- (6)、当计数到 R32_TMRx_COUNT 等于 R32_TMRx_CNT_END 时, 定时完成。此时 R8_TMRx_INT_FLAG 的 RB_TMR_IF_CYC_END 将置 1, 可写 1 清零。

计数功能操作步骤如下:

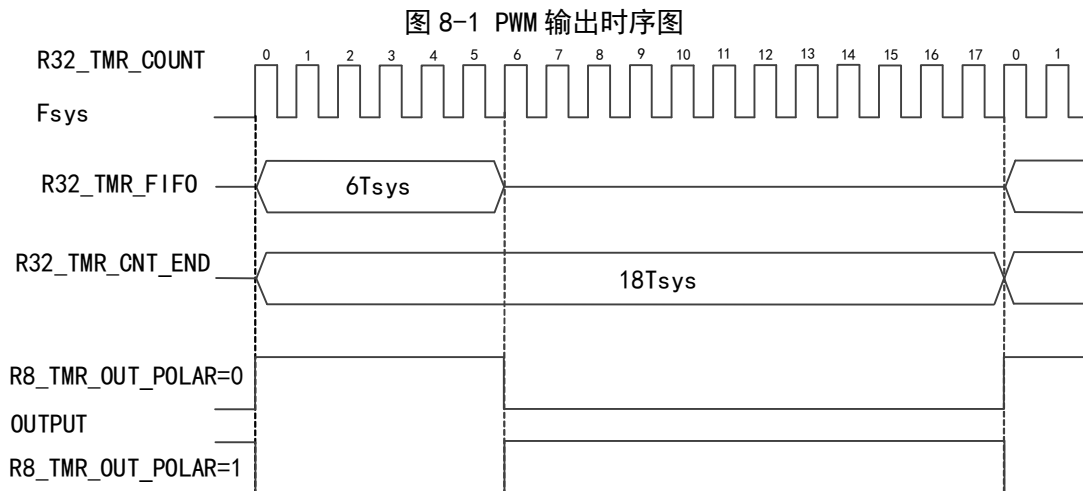
- (1)、将计数对应的 I/O 引脚方向设置为输入;
- (2)、在 R32_TMRx_CNT_END 中设定计数溢出终值;

- (3)、配置 R8_TMRx_CTRL_MOD，置位 RB_TMR_MODE_IN 和 RB_TMR_CAP_COUNT 对应计数模式，清零 RB_TMR_ALL_CLEAR 位，通过 RB_TMR_CAP_EDGE 选择采样边沿方式，将 R8_TMRx_CTRL_MOD 的 RB_TMR_COUNT_EN 置 1，使能计数功能；
- (4)、可选步骤，如果需要启用中断则设置相应的中断使能寄存器位；
- (5)、R32_TMRx_COUNT 存放当前计数值，每次计数达到计数终值，RB_TMR_IE_CYC_END 都会置 1 并且 R32_TMRx_COUNT 清 0，如果开启中断则会触发硬件中断。

8.3.2 PWM 功能

芯片的每个定时器均具有 PWM 功能和 DMA 数据加载功能。PWM 可设置默认输出极性为高电平或低电平，同一数据重复输出次数可选为 1，4，8 或 16 次，该重复功能结合 DMA 可以用于模仿 DAC 的效果。PWM 输出有效电平的最短时间单位为 1 个系统时钟，可动态修改 PWM 的占空比，模仿出特殊波形。PWM 操作步骤如下：

- (1)、将 RB_TMR_ALL_CLEAR 置位，清空和清零 R32_TMRx_FIFO 和中断标志等；
 - (2)、设置 PWM 总周期寄存器 R32_TMRx_CNT_END，该值应该不小于 R32_TMRx_FIFO 寄存器中的值；
 - (3)、配置 R8_TMRx_CTRL_MOD，清零 RB_TMR_ALL_CLEAR，清零 RB_TMR_MODE_IN 对应 PWM 模式，通过 RB_TMR_OUT_POLAR 选择输出极性，根据需要通过 RB_TMR_PWM_REPEAT 选择同一数据重复次数；
 - (4)、设置数据寄存器 R32_TMRx_FIFO，最小值为 0，对应占空比 0%，最大值同 R32_TMR_CNT_END，对应占空比 100%，占空比计算： $R32_TMRx_FIFO/R32_TMRx_CNT_END$ 。可通过 DMA 加载连续动态数据，结合同一数据重复输出次数，可以模仿出特殊波形；
 - (5)、配置 R8_TMRx_CTRL_MOD，置位 RB_TMR_COUNT_EN 启动计数和 RB_TMR_OUT_EN 允许 PWM 输出；
 - (6)、将 PWM 对应的 I/O 引脚设置为输出；
 - (7)、可选步骤，如果需要启用中断则设置相应的中断使能寄存器位；
 - (8)、PWM 一个周期完成后，如果开启中断则当 RB_TMR_IF_DATA_ACT 或 RB_TMR_IF_CYC_END 置位后会触发硬件中断；
 - (9)、更新 R32_TMRx_FIFO 中数据可以动态改变 PWM 的占空比，建议通过 DMA 加载。
- 例如：设置 RB_TMR_OUT_POLAR 位为 0，R32_TMRx_FIFO 为 6，R32_TMRx_CNT_END 为 18，则产生 PWM 的基本时序图如下所示，其占空比为： $R32_TMRx_FIFO/R32_TMRx_CNT_END = 1/3$ 。



如果 RB_TMR_PWM_REPEAT 设置为 00 则表示上述过程重复 1 次，01 表示重复 4 次，10 表示重复 8 次，11 表示重复 16 次。重复之后再加载 FIFO 中的下一个数据继续。

8.3.3 捕捉功能

芯片的每个定时器都具备捕捉功能和 DMA 数据存储功能。捕捉模式可以选择任何边沿触发开始至任何边沿触发结束、上升沿触发开始至上升沿触发结束、下降沿触发开始至下降沿触发结束三种模式。以下为捕捉触发模式说明表：

表 8-5 捕捉触发模式说明表

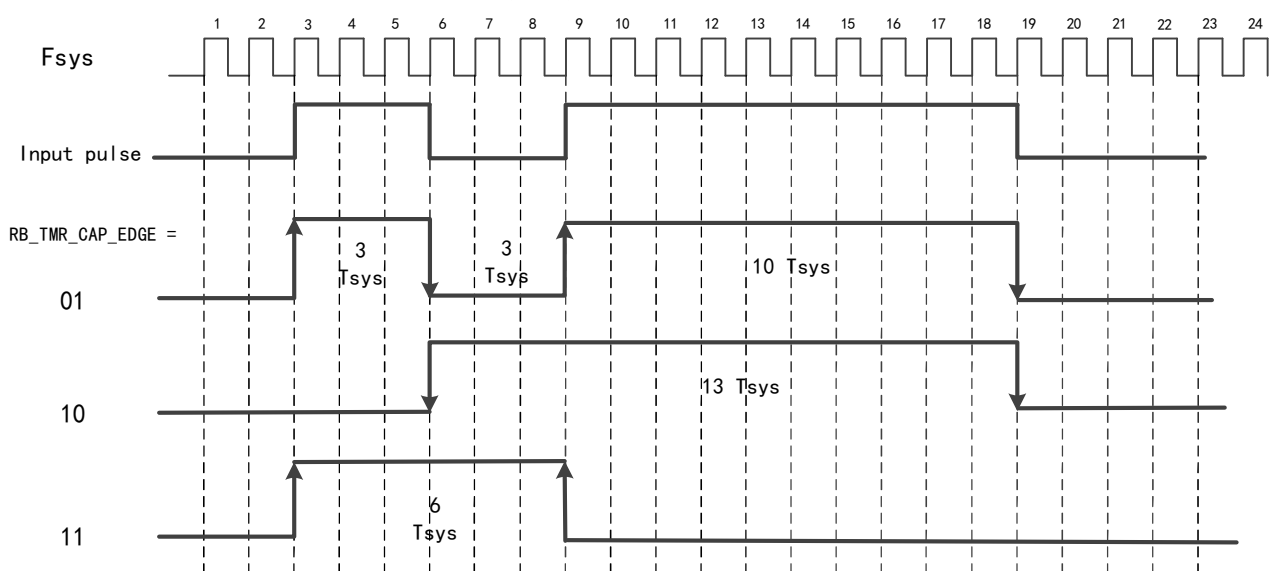
捕捉模式选择位 RB_TMR_CATCH_EDGE	触发方式	图示
00	不捕捉	无
01	边沿触发 边沿至边沿	
10	下降沿至下降沿	
11	上升沿至上升沿	

边沿触发模式下有 2 种触发状态,可以捕捉高电平宽度或低电平宽度。数据寄存器 R32_TMRx_FIFO 的有效数据的最高位 (位 25) 为 1 表示捕捉到的是高电平, 为 0 表示捕捉到的是低电平。如果连续多组数据的位 25 都是 1 (或 0), 说明该高 (或低) 电平的宽度超过超时值, 需多组合并累计。

下降沿至下降沿、上升沿至上升沿触发模式下, 可以捕捉一个输入变化周期。数据寄存器 R32_TMRx_FIFO 的有效数据的最高位 (位 25) 为 0 表示正常采样到一个周期, 为 1 则表示输入变化周期超过超时值 R32_TMRx_CNT_END, 需加上后一组数据累计为单个输入变化周期。

具体说明如下图所示:

图 8-2 以系统时钟计数捕捉周期



如上图所示, 每个时钟周期内采样一次:

当 RB_TMR_CATCH_EDGE=01b 时, 设置为边沿触发采样, 采样到的时间宽度为 3、3、10;

当 RB_TMR_CATCH_EDGE=10b 时, 设置为下降沿至下降沿采样, 采样到的时间宽度为 13;

当 RB_TMR_CATCH_EDGE=11b 时, 设置为上升沿至上升沿采样, 采样到的时间宽度为 6。

捕捉模式操作步骤:

- (1)、将 RB_TMR_ALL_CLEAR 置位, 清空和清零 R32_TMRx_FIFO 和中断标志等;
- (2)、将捕捉对应的 I/O 引脚方向设置为输入;
- (3)、在 R32_TMRx_CNT_END 中设定合理的捕捉超时时间, 可用于在输入信号长时间无变化时产生超时中断, 也可以在输入信号无变化超时后, 产生超时数据 (数据的位 25 为 1, 低 25 位可向后累计);
- (4)、配置 R8_TMRx_CTRL_MOD, 置位 RB_TMR_MODE_IN 对应捕捉模式, 通过 RB_TMR_CAP_EDGE 选择捕捉的边沿方式, 将 R8_TMRx_CTRL_MOD 的 RB_TMR_COUNT_EN 置 1, 使能计数;
- (5)、可选步骤, 如果需要启用中断则设置相应的中断使能寄存器位;
- (6)、如果需要采用 DMA 方式保存捕捉的数据, 需要设置寄存器 R32_TMRx_DMA_BEG 为存储捕捉数

据缓冲区的首地址，设置寄存器 R32_TMRx_DMA_END 为存储捕捉数据缓冲区的结束地址（不含），并设置 R8_TMRx_CTRL_DMA 的 RB_TMR_DMA_ENABLE 为 1，使能 DMA 功能；

(7)、将 R8_TMRx_CTRL_MOD 的 RB_TMR_ALL_CLEAR 清零，启动捕捉功能；

(8)、每次捕捉到数据，RB_TMR_IF_DATA_ACT 都会置 1，如果开启中断则会触发硬件中断，捕捉到的数据默认存放在 R32_TMRx_FIFO 中，如果开启 DMA，则捕捉到的数据会自动存放在 DMA 设置的数据缓冲区中。

8.3.4 DMA 功能

芯片的每个定时器均具有 DMA 功能，在使用 DMA 完成中断时需要注意相关寄存器的配置顺序。

使能 DMA 完成中断的步骤如下：

- (1)、读取 R32_TMR1_DMA_NOW，将 R32_TMR1_DMA_END 赋值为任一不和 R32_TMR1_DMA_NOW 相等的值（例：可以取值为 R32_TMR1_DMA_NOW + 0x100）；
- (2)、将 R8_TMR1_INT_FLAG 的位 RB_TMR_IF_DMA_END 写 1 清零；
- (3)、将 R8_TMR1_INTER_EN 中的位 RB_TMR_IE_DMA_END 置 1。

非循环模式清除 DMA 完成中断的步骤如下：

- (1)、读取 R32_TMR1_DMA_NOW，将 R32_TMR1_DMA_END 赋值为任一不和 R32_TMR1_DMA_NOW 相等的值（例：可以取值为 R32_TMR1_DMA_NOW + 0x100）；
- (2)、将 R8_TMR1_INT_FLAG 的位 RB_TMR_IF_DMA_END 写 1 清零。

循环模式清除 DMA 完成中断的步骤如下：

- (1)、将 R8_TMR1_INT_FLAG 的位 RB_TMR_IF_DMA_END 写 1 清零。

第9章 通用异步收发器 UART

9.1 UART 简介

芯片提供了 4 组全双工的异步串口 UART0/1/2/3。支持全双工和半双工串口通讯，其中 UART0 提供发送状态引脚用于切换 RS485，并且支持 MODEM 调制解调器信号 CTS、DSR、RI、DCD、DTR、RTS。

9.1.1 主要特性

- 兼容 16C550 异步串口并且有所增强
- 支持 5、6、7 或者 8 个数据位以及 1 或者 2 个停止位
- 支持奇、偶、无校验、空白 0、标志 1 等校验方式
- 可编程通讯波特率，最高达 15Mbps 波特率
- UART0 内置 32 个字节的 FIFO 先进先出缓冲器，支持 8 个 FIFO 触发级
- UART1/2/3 内置 8 个字节的 FIFO 先进先出缓冲器，支持 4 个 FIFO 触发级
- UART0 支持 MODEM 调制解调器信号 CTS、DSR、RI、DCD、DTR、RTS
- UART0 支持硬件流控制信号 CTS 和 RTS 自动握手和自动传输速率控制，兼容 TL16C550C
- 支持串口帧错误检测、支持 Break 线路间隔检测
- 支持全双工和半双工串口通讯，UART0 提供发送状态引脚用于切换 RS485

9.2 寄存器描述

表 9-1 UART0 相关寄存器列表

名称	访问地址	描述	复位值
R8_UART0_MCR	0x40003000	调制解调器 MODEM 控制寄存器	0x00
R8_UART0_IER	0x40003001	中断使能寄存器	0x00
R8_UART0_FCR	0x40003002	FIFO 控制寄存器	0x00
R8_UART0_LCR	0x40003003	线路控制寄存器	0x00
R8_UART0_IIR	0x40003004	中断识别寄存器	0x01
R8_UART0_LSR	0x40003005	线路状态寄存器	0x60
R8_UART0_MSR	0x40003006	调制解调器 MODEM 状态寄存器	0xX0
R8_UART0_RBR	0x40003008	接收缓冲寄存器	0xFF
R8_UART0_THR	0x40003008	发送保持寄存器	0xFF
R8_UART0_RFC	0x4000300A	接收 FIFO 计数寄存器	0x00
R8_UART0_TFC	0x4000300B	发送 FIFO 计数寄存器	0x00
R16_UART0_DL	0x4000300C	波特率除数锁存器	0xFFFF
R8_UART0_DIV	0x4000300E	预分频除数寄存器	0xFF
R8_UART0_ADR	0x4000300F	从机地址寄存器	0xFF

表 9-2 UART1 相关寄存器列表

名称	访问地址	描述	复位值
R8_UART1_MCR	0x40003400	调制解调器 MODEM 控制寄存器	0x00
R8_UART1_IER	0x40003401	中断使能寄存器	0x00
R8_UART1_FCR	0x40003402	FIFO 控制寄存器	0x00
R8_UART1_LCR	0x40003403	线路控制寄存器	0x00
R8_UART1_IIR	0x40003404	中断识别寄存器	0x01
R8_UART1_LSR	0x40003405	线路状态寄存器	0x60
R8_UART1_RBR	0x40003408	接收缓冲寄存器	0xFF
R8_UART1_THR	0x40003408	发送保持寄存器	0xFF

R8_UART1_RFC	0x4000340A	接收 FIFO 计数寄存器	0x00
R8_UART1_TFC	0x4000340B	发送 FIFO 计数寄存器	0x00
R16_UART1_DL	0x4000340C	波特率除数锁存器	0xFFFF
R8_UART1_DIV	0x4000340E	预分频除数寄存器	0xFF

表 9-3 UART2 相关寄存器列表

名称	访问地址	描述	复位值
R8_UART2_MCR	0x40003800	调制解调器 MODEM 控制寄存器	0x00
R8_UART2_IER	0x40003801	中断使能寄存器	0x00
R8_UART2_FCR	0x40003802	FIFO 控制寄存器	0x00
R8_UART2_LCR	0x40003803	线路控制寄存器	0x00
R8_UART2_IIR	0x40003804	中断识别寄存器	0x01
R8_UART2_LSR	0x40003805	线路状态寄存器	0x60
R8_UART2_RBR	0x40003808	接收缓冲寄存器	0xFF
R8_UART2_THR	0x40003808	发送保持寄存器	0xFF
R8_UART2_RFC	0x4000380A	接收 FIFO 计数寄存器	0x00
R8_UART2_TFC	0x4000380B	发送 FIFO 计数寄存器	0x00
R16_UART2_DL	0x4000380C	波特率除数锁存器	0xFFFF
R8_UART2_DIV	0x4000380E	预分频除数寄存器	0xFF

表 9-4 UART3 相关寄存器列表

名称	访问地址	描述	复位值
R8_UART3_MCR	0x40003C00	调制解调器 MODEM 控制寄存器	0x00
R8_UART3_IER	0x40003C01	中断使能寄存器	0x00
R8_UART3_FCR	0x40003C02	FIFO 控制寄存器	0x00
R8_UART3_LCR	0x40003C03	线路控制寄存器	0x00
R8_UART3_IIR	0x40003C04	中断识别寄存器	0x01
R8_UART3_LSR	0x40003C05	线路状态寄存器	0x60
R8_UART3_RBR	0x40003C08	接收缓冲寄存器	0xFF
R8_UART3_THR	0x40003C08	发送保持寄存器	0xFF
R8_UART3_RFC	0x40003C0A	接收 FIFO 计数寄存器	0x00
R8_UART3_TFC	0x40003C0B	发送 FIFO 计数寄存器	0x00
R16_UART3_DL	0x40003C0C	波特率除数锁存器	0xFFFF
R8_UART3_DIV	0x40003C0E	预分频除数寄存器	0xFF

调制解调器 MODEM 控制寄存器 (R8_UARTx_MCR) (x=0/1/2/3)

位	名称	访问	描述	复位值
7	RB_MCR_HALF	RW	半双工收发模式控制 (仅 UART0 支持): 1: 进入半双工收发模式, 发送优先, 不发送时为接收; 0: 禁止半双工模式。	0
6	RB_MCR_TNOW	RW	DTR 引脚输出正在发送状态使能 (仅 UART0 支持): 1: 将正在发送指示状态输出到 DTR 引脚, 可以用于控制 RS485 收发切换; 0: DTR 引脚为正常功能。	0
5	RB_MCR_AU_FLOW_EN	RW	CTS 和 RTS 硬件自动流控使能 (仅 UART0 支持):	0

			1: 启用 CTS 和 RTS 硬件自动流控; 0: 禁用 CTS 和 RTS 硬件自动流控。 流控模式下, 如果此位为 1, 那么仅在检测到 CTS 引脚输入有效 (低电平有效) 时串口才继续发送下一个数据, 否则暂停串口发送, 当此位为 1 时的 CTS 输入状态变化不会产生 MODEM 状态中断。如果此位为 1 并且 RTS 为 1, 那么当接收 FIFO 空时, 串口会自动有效 RTS 引脚 (低电平有效), 直到接收的字节数达到 FIFO 的触发点时, 串口才自动无效 RTS 引脚, 并能够在接收 FIFO 空时再次有效 RTS 引脚。使用硬件自动流控, 可将己方的 CTS 引脚接到对方的 RTS 引脚, 并将己方的 RTS 引脚送到对方的 CTS 引脚。	
4	RB_MCR_LOOP	RW	内部回路的测试模式使能 (仅 UART0 支持): 1: 使能内部回路的测试模式; 0: 禁止内部回路的测试模式。 在内部回路的测试模式下, 串口所有对外输出引脚均为无效状态, TXD 内部返回到 RXD, RTS 内部返回到 CTS, DTR 内部返回到 DSR, OUT1 内部返回到 RI, OUT2 内部返回到 DCD。	0
3	RB_MCR_OUT2 RB_MCR_INT_OE	RW	串口的中断请求输出控制位: 1: 允许发出请求; 0: 禁止。	0
2	RB_MCR_OUT1	RW	用户自定义 MODEM 控制位 (仅 UART0 支持), 没有连接实际输出引脚: 1: 置高; 0: 置低。	0
1	RB_MCR_RTS	RW	RTS 信号输出电平控制 (仅 UART0 支持): 1: RTS 信号输出有效 (低电平); 0: RTS 信号输出高电平 (默认)。	0
0	RB_MCR_DTR	RW	DTR 信号输出电平控制 (仅 UART0 支持): 1: DTR 信号输出有效 (低电平); 0: DTR 信号输出高电平 (默认)。	0

中断使能寄存器 (R8_UARTx_IER) (x=0/1/2/3)

位	名称	访问	描述	复位值
7	RB_IER_RESET	WZ	串口软件复位控制位, 自动清零: 1: 软件复位该串口; 0: 正常工作。	0
6	RB_IER_TXD_EN	RW	串口 TXD 引脚输出使能位: 1: 使能引脚输出; 0: 禁止引脚输出。	0
5	RB_IER_RTS_EN	RW	RTS 引脚输出使能位 (仅 UART0 支持): 1: 使能引脚输出; 0: 禁止引脚输出。	0
4	RB_IER_DTR_EN	RW	DTR 引脚输出使能位 (仅 UART0 支持): 1: 使能引脚输出; 0: 禁止引脚输出。	0
3	RB_IER_MODEM_CHG	RW	调制解调器输入状态变化中断使能位 (仅 UART0 支持): 1: 使能中断; 0: 禁止中断。	0
2	RB_IER_LINE_STAT	RW	接收线路状态中断使能位: 1: 使能中断; 0: 禁止中断。	0
1	RB_IER_THR_EMPTY	RW	发送保持寄存器空中断使能位:	0

			1: 使能中断; 0: 禁止中断。	
0	RB_IER_RECV_RDY	RW	接收数据中断使能位: 1: 使能中断; 0: 禁止中断。	0

FIFO 控制寄存器 (R8_UARTx_FCR) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:6]	RB_FCR_FIFO_TRIG	RW	UART1/2/3, 接收 FIFO 的中断和硬件流控制的触发点选择: 00: 1 字节; 01: 2 字节; 10: 4 字节; 11: 7 字节。 用来设置接收 FIFO 的中断和硬件流控制的触发点, 例如: 10 对应 4 个字节, 即接收满 4 个字节产生接收数据可用的中断, 并在使能硬件流控制时自动无效 RTS 引脚。	0
[7:5]	RB_FCR_FIFO_TRIGO	RW	UART0, 接收 FIFO 的中断和硬件流控制的触发点选择: 000: 1 字节; 001: 2 字节; 010: 4 字节; 011: 8 字节; 100: 16 字节; 101: 24 字节; 110: 28 字节; 111: 31 字节;	0
[4:3]	Reserved	RO	保留。	0
2	RB_FCR_TX_FIFO_CLR	WZ	发送 FIFO 数据清空使能位, 自动清零: 1: 清空发送 FIFO 的数据 (不含 TSR); 0: 不清空发送 FIFO 的数据。	0
1	RB_FCR_RX_FIFO_CLR	WZ	接收 FIFO 数据清空使能位, 自动清零: 1: 清空接收 FIFO 的数据 (不含 RSR); 0: 不清空接收 FIFO 的数据。	0
0	RB_FCR_FIFO_EN	RW	FIFO 使能位: 1: 启用 FIFO (UART0 为 32 字节, UART1/2/3 为 8 字节); 0: 禁用 FIFO。 禁用 FIFO 后为 16C450 兼容模式, 相当于 FIFO 只有一个字节 (RECV_TG1=0、RECV_TG0=0、FIFO_EN=1), 建议启用。	0

线路控制寄存器 (R8_UARTx_LCR) (x=0/1/2/3)

位	名称	访问	描述	复位值
7	RB_LCR_DLAB RB_LCR_GP_BIT	RW	串口通用位, 用户自定义。	0
6	RB_LCR_BREAK_EN	RW	强制产生 BREAK 线路间隔使能位: 1: 强制产生; 0: 不产生。	0
[5:4]	RB_LCR_PAR_MOD	RW	奇偶校验位格式选择: 00: 奇校验; 01: 偶校验; 10: 标志位 (MARK, 置 1); 11: 空白位 (SPACE, 清 0)。 仅当 RB_LCR_PAR_EN 位为 1 时有效。	0
3	RB_LCR_PAR_EN	RW	奇偶校验位使能位:	0

			1: 允许发送时产生和接收时校验奇偶校验位; 0: 无奇偶校验位。	
2	RB_LCR_STOP_BIT	RW	停止位格式设置位: 1: 两个停止位; 0: 一个停止位。	0
[1:0]	RB_LCR_WORD_SZ	RW	串口数据长度选择: 00: 5 个数据位; 01: 6 个数据位; 10: 7 个数据位; 11: 8 个数据位。	0

中断识别寄存器(R8_UARTx_IIR) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:6]	RB_IIR_FIFO_ID	R0	串口 FIFO 启用状态位: 11: FIFO 已启用; 00: FIFO 未启用。	0
[5:4]	Reserved	R0	保留。	0
[3:1]	RB_IIR_INT_MASK	R0	中断标志: 如果 RB_IIR_NO_INT 位为 0, 则表示有中断产生, 需要读取后判断中断源。具体请参看表 9-5。	0
0	RB_IIR_NO_INT	R0	串口无中断标志位: 1: 无中断; 0: 有中断。	1

中断识别寄存器 R8_UARTx_IIR 的 RB_IIR_NO_INT 位以及 RB_IIR_INT_MASK 的每一个位所表示的含义如下表所示:

表 9-5 IIR 寄存器中 RB_IIR_INT_MASK 含义

IIR 寄存器位				优先级	中断类型	中断源	清中断方法
IID3	IID2	IID1	NOINT				
0	0	0	1	无	没有中断产生	没有中断。	-
1	1	1	0	0	总线地址匹配	接收到 1 个数据是串口总线地址, 且该地址与预置从机值相匹配或是广播地址。(仅 UART0 支持)	读 IIR 或禁用多机模式
0	1	1	0	1	接收线路状态	OVER_ERR、PAR_ERR、FRAM_ERR、BREAK_ERR	读 LSR
0	1	0	0	2	接收数据可用	接收到的字节数达到 FIFO 的触发点。	读 RBR
1	1	0	0	2	接收数据超时	超过 4 个数据时间未收到下一数据。	读 RBR
0	0	1	0	3	THR 寄存器空	发送保持寄存器空, 或者, RB_IER_THR_EMPTY 位从 0 变 1 触发。	读 IIR 或写 THR
0	0	0	0	4	MODEM 输入变化	△CTS、△DSR、△RI、△DCD 置 1 触发。	读 MSR

线路状态寄存器(R8_UARTx_LSR) (x=0/1/2/3)

位	名称	访问	描述	复位值
7	RB_LSR_ERR_RX_FIFO	R0	接收 FIFO 错误标志位: 1: 接收 FIFO 中存在至少一个 PAR_ERR、FRAM_ERR 或 BREAK_ERR 错误; 0: 接收 FIFO 中不存在错误。	0
6	RB_LSR_TX_ALL_EMP	R0	发送保持寄存器 THR 和发送移位寄存器 TSR 全空标志位: 1: 两者全空; 0: 两者非全空。	1
5	RB_LSR_TX_FIFO_EMP	R0	发送 FIFO 空标志位:	1

			1: 发送 FIFO 空; 0: 发送 FIFO 非空。	
4	RB_LSR_BREAK_ERR	RZ	BREAK 线路间隔检测标志位: 1: 检测到 BREAK; 0: 未检测到 BREAK。	0
3	RB_LSR_FRAME_ERR	RZ	数据帧错误标志位: 1: 表示正在从接收 FIFO 中读取的数据存在帧错误, 缺少有效的停止位; 0: 当前读取的数据帧没有错误。	0
2	RB_LSR_PAR_ERR	RZ	接收数据奇偶校验错误标志位: 1: 表示正在从接收 FIFO 中读取的数据存在奇偶校验错; 0: 当前读取的数据奇偶校验正确。	0
1	RB_LSR_OVER_ERR	RZ	接收 FIFO 缓冲区溢出标志位: 1: 已溢出; 0: 未溢出。	0
0	RB_LSR_DATA_RDY	R0	接收 FIFO 中有接收到的数据标志位: 1: FIFO 中有数据; 0: 无数据。 读取 FIFO 中所有数据后, 该位自动清 0。	0

调制解调器 MODEM 状态寄存器 (R8_UART0_MSR) (仅 UART0 支持)

位	名称	访问	描述	复位值
7	RB_MSR_DCD	R0	DCD 引脚状态位: 1: DCD 有效 (低电平); 0: DCD 无效 (高电平)。	0
6	RB_MSR_RI	R0	RI 引脚状态位: 1: RI 有效 (低电平); 0: RI 无效 (高电平)。	0
5	RB_MSR_DSR	R0	DSR 引脚状态位: 1: DSR 引脚有效 (低电平); 0: DSR 引脚无效 (高电平)。	X
4	RB_MSR_CTS	R0	CTS 引脚状态位: 1: CTS 引脚有效 (低电平); 0: CTS 引脚无效 (高电平)。	X
3	RB_MSR_DCD_CHG	RZ	DCD 引脚输入状态变化标志位: 1: 发生过变化; 0: 无变化。	0
2	RB_MSR_RI_CHG	RZ	RI 引脚输入状态变化标志位: 1: 发生过变化; 0: 无变化。	0
1	RB_MSR_DSR_CHG	RZ	DSR 引脚输入状态变化标志位: 1: 发生过变化; 0: 无变化。	0
0	RB_MSR_CTS_CHG	RZ	CTS 引脚输入状态变化标志位: 1: 发生过变化; 0: 无变化。	0

接收缓冲寄存器 (R8_UARTx_RBR) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:0]	R8_UARTx_RBR	R0	数据接收缓冲寄存器。 如果 LSR 的 DATA_RDY 位为 1, 则可以从该	XXh

			寄存器读取接收到的数据； 如果 FIFO_EN 为 1，则从串口移位寄存器 RSR 接收到的数据首先被存放于接收 FIFO 中，然后通过该寄存器读出。	
--	--	--	--	--

发送保持寄存器 (R8_UARTx_THR) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:0]	R8_UARTx_THR	WO	发送保持寄存器。 包括发送 FIFO，用于写入准备发送的数据； 如果 FIFO_EN 为 1，则写入的数据首先被存放于发送 FIFO 中，然后通过发送移位寄存器 TSR 逐个输出。	XXh

接收 FIFO 计数寄存器 (R8_UARTx_RFC) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:0]	R8_UARTx_RFC	RO	当前接收 FIFO 中数据计数。	00h

发送 FIFO 计数寄存器 (R8_UARTx_TFC) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:0]	R8_UARTx_TFC	RO	当前发送 FIFO 中数据计数。	00h

波特率除数锁存器 (R16_UARTx_DL) (x=0/1/2/3)

位	名称	访问	描述	复位值
[15:0]	R16_UARTx_DL	RW	16 位除数用于计算波特率。 公式：除数 = 串口内部基准时钟 Fuart / 16 / 所需通讯波特率。 例：如果串口内部基准时钟 Fuart 为 1.8432MHz，所需波特率为 9600bps，则除数=1843200/16/9600=12。	XXXXh

预分频除数寄存器 (R8_UARTx_DIV) (x=0/1/2/3)

位	名称	访问	描述	复位值
[7:0]	R8_UARTx_DIV	RW	用于计算串口的内部基准时钟，低 7 位有效。 公式：除数 = Fsys * 2 / 串口内部基准时钟，最大值 127。	XXh

从机地址寄存器 (R8_UART0_ADR) (仅 UART0 支持)

位	名称	访问	描述	复位值
[7:0]	R8_UART0_ADR	RW	串口 0 多机通讯时的从机地址： FFh：不使用； 其他：从机地址。	0FFh

R8_UART0_ADR 预置本机作为从机时的地址，用于在多机通讯时自动比较接收到的地址，并在地址匹配或者在接收到广播地址 0FFh 时产生中断，同时允许接收后续数据包。在地址没有匹配之前不接收任何数据，开始发送数据后或者重写 R8_UART0_ADR 寄存器后停止接收任何数据，直到下次地址再次匹配或者接收到广播地址时再允许接收。

R8_UART0_ADR 为 0FFh 时或者 RB_LCR_PAR_EN=0 时，禁用总线地址自动比较功能。

R8_UART0_ADR 不为 OFFH 并且 RB_LCR_PAR_EN=1 时, 启用总线地址自动比较功能, 同时应该配置下述参数: RB_LCR_WORD_SZ 为 11b 以选择 8 个数据位方式, 对于地址字节为 MARK 的情况 (即数据字节的位 9 为 0), 应设置 RB_LCR_PAR_MOD 为 10b, 对于地址字节为 SPACE 的情况 (即数据字节的位 9 为 1), 应设置 RB_LCR_PAR_MOD 为 11b。

9.3 功能描述及配置

UART0/1/2/3 输出引脚都是 3.3V LVCMOS 电平。异步串口方式下引脚包括: 数据传输引脚和 MODEM 联络信号引脚 (仅 UART0 支持)。数据传输引脚包括: TXD 引脚和 RXD 引脚, 默认都是高电平; MODEM 联络信号引脚包括: CTS 引脚、DSR 引脚、RI 引脚、DCD 引脚、DTR 引脚、RTS 引脚, 默认都是高电平。所有这些 MODEM 联络信号都可以作为通用 I/O 引脚, 由应用程序控制并定义其用途。

4 组 UART 各自拥有独立的收发缓冲区及 8 字节 FIFO, 支持单工、半双工或者全双工异步串行通讯。串行数据包括 1 个低电平起始位, 5、6、7 或 8 个数据位, 0 个或者 1 个附加校验位或者标志位, 1 个或者 2 个高电平停止位, 支持奇校验/偶校验/标志校验/空白校验。串口发送信号的波特率误差小于 0.5%, 串口接收信号的允许波特率误差不大于 2%。

9.3.1 波特率计算

1) 计算串口内部基准时钟 F_{uart} , 设置 R8_UARTx_DIV 寄存器, 最大值 127, 通常写入 1。

2) 计算波特率, 设置 R16_UARTx_DL 寄存器。

波特率公式 = $F_{sys} * 2 / R8_UARTx_DIV / 16 / R16_UARTx_DL$ 。

9.3.2 串口发送

串口发送的“THR 寄存器空”中断 UART_II_THR_EMPTY 是指当前发送 FIFO 空。当读取 IIR 寄存器后, 该中断被清除, 或者当向 THR 写入下一个数据后, 该中断也能被清除。如果仅仅是向 THR 写入一个字节, 那么由于该字节很快被转移到发送移位寄存器 TSR 中开始发送, 所以很快会再次产生发送 THR 寄存器空中断的请求, 此时可以写入下一个准备发送的数据。当 TSR 寄存器中的数据被全部移出后, 串口发送才真正完成, 此时 LSR 寄存器的 RB_LSR_TX_ALL_EMP 位变为 1 有效。

在中断触发方式下, 当收到串口发送保持寄存器 THR 空的中断后, 如果已使能 FIFO, 那么可以向 THR 寄存器及 FIFO 一次写入最多 8 字节, 然后控制器会按顺序自动发送; 如果禁止 FIFO, 那么一次只能写入一个字节; 如果没有数据需要发送, 那么可以直接退出 (之前读取 IIR 时已经自动清除中断)。

在查询方式下, 可以根据 LSR 寄存器的 RB_LSR_TX_FIFO_EMP 位判断发送 FIFO 是否为空, 当此位为 1 则可以向 THR 寄存器及 FIFO 写入数据, 如果使能 FIFO, 那么一次可以写入最多 8 个字节。

也可读取 R8_UARTx_TFC 寄存器判断当前 FIFO 中待发送的剩余数据个数, 如果不等于 8, 则可继续向 FIFO 中写入待发送数据, 这种方式可以节约填充时间。

9.3.3 串口接收

串口接收数据可用中断 UART_II_RECV_RDY 是指接收 FIFO 中的已有数据字节数已经到或超过由 FCR 寄存器的 RB_FCR_FIFO_TRIG 设置选择的 FIFO 触发点。当从 RBR 读取数据使 FIFO 字数低于 FIFO 触发点时, 该中断被清除。

串口接收数据超时中断 UART_II_RECV_TOUT 是指接收 FIFO 中至少有一个字节的数据, 并且从上一次串口接收到数据和从上一次被系统取走数据开始, 已经等待了相当于接收 4 个数据的时间。当再次接收到一个新的数据后, 该中断被清除, 或者当单片读取一次 RBR 寄存器后, 该中断也能被清除。当接收 FIFO 全空时, LSR 寄存器的 RB_LSR_DATA_RDY 位为 0, 当接收 FIFO 中有数据时, RB_LSR_DATA_RDY 位为 1 有效。

在中断触发方式下, 当收到串口接收数据超时的中断后, 可以读取 R8_UARTx_RFC 寄存器查询当前 FIFO 中剩余数据计数, 直接读取全部数据, 或者不断查询 LSR 寄存器的 RB_LSR_DATA_RDY, 如果此位有效则读数据, 直到此位无效。当收到串口接收数据可用的中断后, 可以先从 RBR 寄存器一次性读取 RB_FCR_FIFO_TRIG 设定字节个数的数据, 或者也可以根据 RB_LSR_DATA_RDY 位和 R8_UARTx_RFC 寄存器读取当前 FIFO 中所有数据。

在查询方式下，可以根据 LSR 寄存器的 RB_LSR_DATA_RDY 位判断接收 FIFO 是否为空，或读取 R8_UARTx_RFC 寄存器获取当前 FIFO 中数据计数，来获取串口接收的所有数据。

9.3.4 硬件流控制

硬件流控制包括自动 CTS (RB_MCR_AU_FLOW_EN 置 1) 和自动 RTS (RB_MCR_AU_FLOW_EN 和 RB_MCR_RTS 都置 1)。

如果使能自动 CTS，那么 CTS 引脚在串口发送数据之前必须有效。串口发送器在发送下一个数据之前会检测 CTS 引脚，当 CTS 引脚状态有效时，发送器发送下一个数据。为了使发送器停止发送后面的数，CTS 引脚必须在当前发送的最后一个停止位的中间时刻之前被无效。自动 CTS 功能减少了向系统申请的中断。当使能硬件流控制后，由于控制器会根据 CTS 引脚状态自动控制发送器，所以 CTS 引脚电平的改变不会触发 MODEM 中断。如果使能自动 RTS，那么仅当 FIFO 中有足够空间接收数据时才使 RTS 引脚输出有效，而在接收 FIFO 满时使 RTS 引脚输出无效。如果接收 FIFO 中的数据被全部取走或清空，那么 RTS 引脚输出有效。当到达接收 FIFO 的触发点时 (接收 FIFO 中已有字节数不少于 FCR 寄存器的 RB_FCR_FIFO_TRIG 设定的字节数)，RTS 引脚输出无效，并且允许对方发送器在 RTS 引脚无效后再发送一个另外的数据。一旦接收 FIFO 被取空数据，RTS 引脚就会自动重新有效，从而使对方的发送器恢复发送。如果自动 CTS 和自动 RTS 都被使能 (MCR 寄存器的 RB_MCR_AU_FLOW_EN 和 RB_MCR_RTS 都为 1)，那么当己方的 RTS 引脚连接对方的 CTS 引脚时，除非己方的接收 FIFO 中有足够的空间，否则对方不会发送数据。因此，通过这种硬件流控制，可以避免串口接收时的 FIFO 溢出和超时错误。

第 10 章 串行外设接口 SPI

10.1 SPI 简介

SPI 是一种全双工串行接口，总线上连接有一个主机和若干从机，同一时刻，仅有一对主从在通讯。通常 SPI 接口由 4 个引脚组成：SPI 片选引脚 SCS、SPI 时钟引脚 SCK、SPI 串行数据引脚 MISO（主机输入/从机输出引脚）和 SPI 串行数据引脚 MOSI（主机输出/从机输入引脚）。

10.1.1 主要特性

芯片提供 2 个 SPI 接口（SPI0 和 SPI1），特性如下：

- 支持主机模式（Master）和从机模式（Slave）
- 兼容串行外设接口（SPI）规范
- 支持模式 0、模式 1、模式 2 和模式 3 数据传输方式
- 8 位和 16 位数据传输方式，数据位序可选：字节低位在前或者高位在前
- 时钟频率最高可达系统主频 F_{sys} 的一半
- 8 字节 FIFO
- 从机模式支持首字节为命令模式或数据流模式
- 支持 DMA，数据传输效率更高

10.2 寄存器描述

表 10-1 SPI0 相关寄存器列表

名称	访问地址	描述	复位值
R8_SPI0_CTRL_MOD	0x40004000	SPI0 模式控制寄存器	0x02
R8_SPI0_CTRL_CFG	0x40004001	SPI0 配置寄存器	0x00
R8_SPI0_INTER_EN	0x40004002	SPI0 中断使能寄存器	0x00
R8_SPI0_CLOCK_DIV R8_SPI0_SLAVE_PRE	0x40004003	SPI0 主机模式时钟分频寄存器 SPI0 从机模式预置数据寄存器	0x10
R8_SPI0_RD_BUFFER	0x40004004	SPI0 数据只读缓冲区	0xFF
R8_SPI0_RUN_FLAG	0x40004005	SPI0 工作状态寄存器	0x00
R8_SPI0_INT_FLAG	0x40004006	SPI0 中断标志寄存器	0x40
R8_SPI0_FIFO_COUNT	0x40004007	SPI0 收发 FIFO 计数寄存器	0x00
R16_SPI0_BUFFER	0x40004008	SPI0 数据缓冲区	0xFFFF
R16_SPI0_CTRL_MOD2	0x4000400A	SPI0 模式控制寄存器 2	0x0000
R16_SPI0_TOTAL_CNT	0x4000400C	SPI0 收发数据总长度寄存器	0x0000
R16_SPI0_FIFO	0x40004010	SPI0 数据 FIFO 寄存器	0xFFFF
R8_SPI0_FIFO_COUNT1	0x40004013	SPI0 收发 FIFO 计数寄存器 1	0x00
R32_SPI0_DMA_NOW	0x40004014	SPI0 DMA 缓冲区当前地址	0x000XXXXX
R32_SPI0_DMA_BEG	0x40004018	SPI0 DMA 缓冲区起始地址	0x000XXXXX
R32_SPI0_DMA_END	0x4000401C	SPI0 DMA 缓冲区结束地址	0x000XXXXX

表 10-2 SPI1 相关寄存器列表

名称	访问地址	描述	复位值
R8_SPI1_CTRL_MOD	0x40004400	SPI1 模式控制寄存器	0x02
R8_SPI1_CTRL_CFG	0x40004401	SPI1 配置寄存器	0x00
R8_SPI1_INTER_EN	0x40004402	SPI1 中断使能寄存器	0x00
R8_SPI1_CLOCK_DIV R8_SPI1_SLAVE_PRE	0x40004403	SPI1 主机模式时钟分频寄存器 SPI1 从机模式预置数据寄存器	0x10

R8_SPI1_RD_BUFFER	0x40004404	SPI1 数据只读缓冲区	0xXX
R8_SPI1_RUN_FLAG	0x40004405	SPI1 工作状态寄存器	0x00
R8_SPI1_INT_FLAG	0x40004406	SPI1 中断标志寄存器	0x40
R8_SPI1_FIFO_COUNT	0x40004407	SPI1 收发 FIFO 计数寄存器	0x00
R16_SPI1_BUFFER	0x40004408	SPI1 数据缓冲区	0xXXXX
R16_SPI1_CTRL_MOD2	0x4000440A	SPI1 模式控制寄存器 2	0x0000
R16_SPI1_TOTAL_CNT	0x4000440C	SPI1 收发数据总长度寄存器	0x00
R16_SPI1_FIFO	0x40004410	SPI1 数据 FIFO 寄存器	0xXXXX
R8_SPI1_FIFO_COUNT1	0x40004413	SPI1 收发 FIFO 计数寄存器	0x00
R32_SPI1_DMA_NOW	0x40004414	SPI1 DMA 缓冲区当前地址	0x000XXXXX
R32_SPI1_DMA_BEG	0x40004418	SPI1 DMA 缓冲区起始地址	0x000XXXXX
R32_SPI1_DMA_END	0x4000441C	SPI1 DMA 缓冲区结束地址	0x000XXXXX

SPI 模式控制寄存器(R8_SPIx_CTRL_MOD) (x=0/1)

位	名称	访问	描述	复位值
7	RB_SPI_MISO_OE	RW	MISO 引脚输出使能位（可在 2 线模式数据线切换方向使用）： 1: MISO 输出使能； 0: MISO 输出禁止。	0
6	RB_SPI_MOSI_OE	RW	MOSI 引脚输出使能位： 1: MOSI 输出使能； 0: MOSI 输出禁止。	0
5	RB_SPI_SCK_OE	RW	SCK 引脚输出使能位： 1: SCK 输出使能； 0: SCK 输出禁止。	0
4	RB_SPI_FIFO_DIR	RW	FIFO 方向设置位： 1: 输入模式（指示接收数据）； 0: 输出模式（指示发送数据）。	0
3	RB_SPI_SLV_CMD_MOD	RW	SPI0 从机模式下首字节方式选择： 1: 首字节命令模式； 0: 数据流模式。 在首字节命令模式下，当接收到 SPI 片选有效后的首字节数据后，将视为命令码，且 RB_SPI_IF_FST_BYTE 将置 1。	0
3	RB_SPI_MST_SCK_MOD	RW	主机模式时钟空闲方式选择： 当 RB_SPI_CPOH 为 0 时： 1: 空闲时 SCK 为高电平； 0: 空闲时 SCK 为低电平。 当 RB_SPI_CPOH 为 1 时： 1: 空闲时 SCK 为低电平； 0: 空闲时 SCK 为高电平。	0
2	RB_SPI_2WIRE_MOD	RW	从机模式 2 线或 3 线 SPI 模式选择： 1: 2 线模式/半双工（SCK/MISO）； 0: 3 线模式/全双工（SCK/MOSI/MISO）。	0
1	RB_SPI_ALL_CLEAR	RW	SPI 的 FIFO/计数器/中断标志清零： 1: 强制清空和清零； 0: 不清。	1
0	RB_SPI_MODE_SLAVE	RW	SPI 主从模式选择： 1: 从机模式；	0

			0: 主机模式。	
--	--	--	----------	--

SPI 配置寄存器 (R8_SPIx_CTRL_CFG) (x=0/1)

位	名称	访问	描述	复位值
7	Reserved	R0	保留。	0
6	RB_SPI_MST_DLY_EN	RW	主机模式下输入延迟使能: 1: 使能, 用于 SPI 时钟接近 F _{sys} 一半等高速应用; 0: 禁止, 常规应用。	0
5	RB_SPI_BIT_ORDER	RW	SPI 数据位序选择: 1: 低位在前; 0: 高位在前。	0
4	RB_SPI_AUTO_IF	RW	使能访问 BUFFER/FIFO 时自动清除标志位 RB_SPI_IF_BYTE_END 的功能: 1: 使能; 0: 禁止。	0
3	Reserved	R0	保留。	0
2	RB_SPI_DMA_LOOP	RW	DMA 地址循环功能使能位: 1: 使能地址循环; 0: 禁止地址循环。 如果使能 DMA 地址循环, 当 DMA 地址增加到设置的末尾地址时, 自动循环指向设置的首地址。	0
1	Reserved	R0	保留。	0
0	RB_SPI_DMA_ENABLE	RW	DMA 功能使能位: 1: 使能 DMA; 0: 禁止 DMA。	0

SPI 中断使能寄存器 (R8_SPIx_INTER_EN) (x=0/1)

位	名称	访问	描述	复位值
7	RB_SPI_IE_FST_BYTE	RW	从机模式的首字节命令模式下, 首字节接收中断使能位: 1: 使能接收到第一个字节中断; 0: 禁止接收到第一个字节中断。	0
[6:5]	Reserved	R0	保留。	0
4	RB_SPI_IE_FIFO_OV	RW	从机模式下, FIFO 溢出 (接收时 FIFO 满或发送时 FIFO 空) 中断使能位: 1: 使能中断; 0: 禁止中断。	0
3	RB_SPI_IE_DMA_END	RW	DMA 结束中断使能位: 1: 使能中断; 0: 禁止中断。	0
2	RB_SPI_IE_FIFO_HF	RW	FIFO 使用过半中断使能位: 1: 使能中断; 0: 禁止中断。	0
1	RB_SPI_IE_BYTE_END	RW	SPI 单字节传输完成中断使能位: 1: 使能中断; 0: 禁止中断。	0

0	RB_SPI_IE_CNT_END	RW	SPI 全部字节传输完成中断使能位： 1：使能中断； 0：禁止中断。	0
---	-------------------	----	--	---

SPI 主机模式时钟分频寄存器 (R8_SPIx_CLOCK_DIV) (x=0/1)

位	名称	访问	描述	复位值
[7:0]	R8_SPI_CLOCK_DIV	RW	主机模式分频系数，最小值为 2，最大值为 254。 F _{sck} = 系统主频 F _{sys} /分频系数。	10h

SPI 从机模式预置数据寄存器 (R8_SPIx_SLAVE_PRE) (x=0/1)

位	名称	访问	描述	复位值
[7:0]	R8_SPIx_SLAVE_PRE	RW	从机模式下，预置的首个返回数据。 用于接收首字节数据后的返回数据。	10h

SPI 数据只读缓冲区 (R8_SPIx_RD_BUFFER) (x=0/1)

位	名称	访问	描述	复位值
[7:0]	R8_SPIx_RD_BUFFER	RO	SPI 数据发送和接收缓冲区。	XXh

SPI 工作状态寄存器 (R8_SPIx_RUN_FLAG) (x=0/1)

位	名称	访问	描述	复位值
7	RB_SPI_SLV_SELECT	RO	从机模式被片选状态位： 1：正被选中； 0：没有被片选。	0
6	RB_SPI_SLV_CS_LOAD	RO	从机模式被片选后首次加载状态位： 1：正在加载 R8_SPI0_SLAVE_PRE； 0：尚未加载或者已完成。	0
5	RB_SPI_FIFO_READY	RO	FIFO 准备就绪状态位： 1：FIFO 就绪 (R16_SPIx_TOTAL_CNT 非 0， 且接收时 FIFO 未满载或发送时 FIFO 不空)； 0：FIFO 未准备好。	0
4	RB_SPI_SLV_CMD_ACT	RO	从机模式下命令接收完成状态位，即交换完 首字节数据： 1：指示刚刚交换完成的是首字节； 0：首字节尚未交换或不是首字节。	0
[3:0]	Reserved	RO	保留。	0

SPI 中断标志寄存器 (R8_SPIx_INT_FLAG) (x=0/1)

位	名称	访问	描述	复位值
7	RB_SPI_IF_FST_BYTE	RW1Z	从机模式下，接收到首字节标志位： 1：已接收到首字节； 0：未接收到。	0
6	RB_SPI_FREE	RO	当前 SPI 空闲状态位： 1：当前 SPI 空闲； 0：当前 SPI 非空闲。	1
5	Reserved	RO	保留。	0
4	RB_SPI_IF_FIFO_OV	RW1Z	从机模式下，FIFO 溢出（接收时 FIFO 满或 发送时 FIFO 空）标志位，写 1 清零：	0

			1: FIFO 溢出; 0: FIFO 未溢出。	
3	RB_SPI_IF_DMA_END	RW1Z	DMA 完成标志位, 写 1 清零: 1: 已完成; 0: 未完成。	0
2	RB_SPI_IF_FIFO_HF	RW1Z	FIFO 使用过半 (接收时 FIFO>=4 或发送时 FIFO<4) 标志位, 写 1 清零: 1: FIFO 使用已过半; 0: FIFO 使用未过半。	0
1	RB_SPI_IF_BYTE_END	RW1Z	SPI 单字节传输完成标志位, 写 1 清零: 1: 单字节传输完成; 0: 传输未完成。	0
0	RB_SPI_IF_CNT_END	RW1Z	SPI 全部字节传输完成标志位, 写 1 清零: 1: 全部字节传输完成; 0: 传输未完成。	1

SPI 收发 FIFO 计数寄存器 (R8_SPIx_FIFO_COUNT) (x=0/1)

位	名称	访问	描述	复位值
[7:4]	Reserved	RO	保留。	0
[3:0]	RB_SPIx_FIFO_COUNT	RW	当前 FIFO 中字节计数。	0

SPI 数据缓冲区 (R16_SPIx_BUFFER) (x=0/1)

位	名称	访问	描述	复位值
[15:0]	R16_SPIx_BUFFER	RW	SPI 数据发送和接收缓冲区, 支持 16 位。	XXXXh

SPI 模式控制寄存器 2 (R16_SPIx_CTRL_MOD2) (x=0/1)

位	名称	访问	描述	复位值
[15:9]	Reserved	RO	保留。	0
8	RB_SPI_CPOH	RW	反转发送或接收 SPI 时钟的极性。 1: 极性反转; 0: 极性不变。	0
[7:4]	Reserved	RO	保留。	0
3	RB_SPI_SLV_FAST_MOD	RW	1: 从机模式下, 开启快速模式, 支持更高的频率; 0: 默认模式。	0
2	RB_SPI_MST_CLK_SEL	RW	RB_SPI_MODE_SLAVE = 0 时, 为主时钟极性选择: 1: 极性反转; 0: 极性不变。 RB_SPI_MODE_SLAVE = 1 时, 为两线模式从机输入输出方向选择: 1: 从机输入; 0: 从机输出。	0
1	RB_SPI_16BIT_EX	RW	开启 16 位模式时, 调整字节顺序。 1: 调整高 8 位和低 8 位的位置。 0: 默认字节位置, 高位在前, 低位在后。	0
0	RB_SPI_16BIT_EN	RW	SPI 的 16 位模式使能。 1: 开启;	0

		0: 关闭;	
--	--	--------	--

SPI 收发数据总长度寄存器 (R16_SPIx_TOTAL_CNT) (x=0/1)

位	名称	访问	描述	复位值
[15:12]	Reserved	R0	保留。	0
[11:0]	RB_SPIx_TOTAL_CNT	RW	主机模式下 SPI 数据收发总字节数, 低 12 位有效。在使用 DMA 时一次最多可以收发 4095 个字节。不支持从机模式。	0

SPI 数据 FIFO 寄存器 (R16_SPIx_FIFO) (x=0/1)

位	名称	访问	描述	复位值
[15:0]	R16_SPIx_FIFO	R0/W0	数据 FIFO 寄存器。	XXXXh

寄存器 R16_SPIx_BUFFER 和 R16_SPIx_FIFO 均为 SPI 数据相关寄存器, 主要区别在于:

读 R16_SPIx_BUFFER 是取自 SPI 最近一次交换到的数据, 不影响 FIFO 和 R8_SPIx_FIFO_COUNT, 主机模式下写 R16_SPIx_BUFFER 是直接发送该字节, 从机模式下写操作未定义;

读 R16_SPIx_FIFO 是取自 FIFO 中最早交换到的数据, 将减少 FIFO 和 R8_SPIx_FIFO_COUNT;

写 R16_SPIx_FIFO 是将数据暂存到 FIFO 中, 在从机模式下由外部 SPI 主机决定何时取走, 在主机模式下当 R16_SPIx_TOTAL_CNT 非 0 时自动启动发送。

SPI 收发 FIFO 计数寄存器 1 (R8_SPIx_FIFO_COUNT1) (x=0/1)

位	名称	访问	描述	复位值
[7:4]	Reserved	R0	保留。	0
[3:0]	RB_SPIx_FIFO_COUNT1	RW	当前 FIFO 中字节计数。 同 R8_SPIx_FIFO_COUNT。	0

SPI DMA 缓冲区当前地址 (R32_SPIx_DMA_NOW) (x=0/1)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:0]	RB_SPIx_DMA_NOW	RW	DMA 数据缓冲区当前地址。 可用于计算已转换次数, 计算方法: COUNT = SPIx_DMA_NOW - SPIx_DMA_BEG。	XXXXXh

SPI DMA 缓冲区起始地址 (R32_SPIx_DMA_BEG) (x=0/1)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:0]	RB_SPIx_DMA_BEG	RW	DMA 数据缓冲区起始地址。	XXXXXh

SPI DMA 缓冲区结束地址 (R32_SPIx_DMA_END) (x=0/1)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:0]	RB_SPIx_DMA_END	RW	DMA 数据缓冲区结束地址 (不含)。	XXXXXh

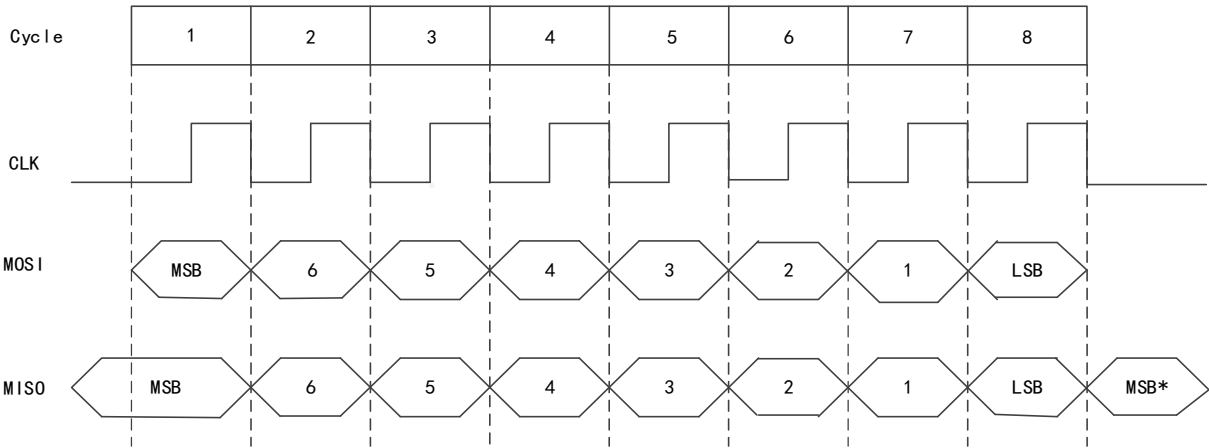
10.3 SPI 传输格式

SPI 支持模式 0/1/2/3 四种传输格式, 通过设置 R8_SPIx_CTRL_MOD 的 RB_SPI_MST_SCK_MOD 和 R16_SPIx_CTRL_MOD2 的 RB_SPI_CPOH 进行选择。

数据传输格式如下图所示:

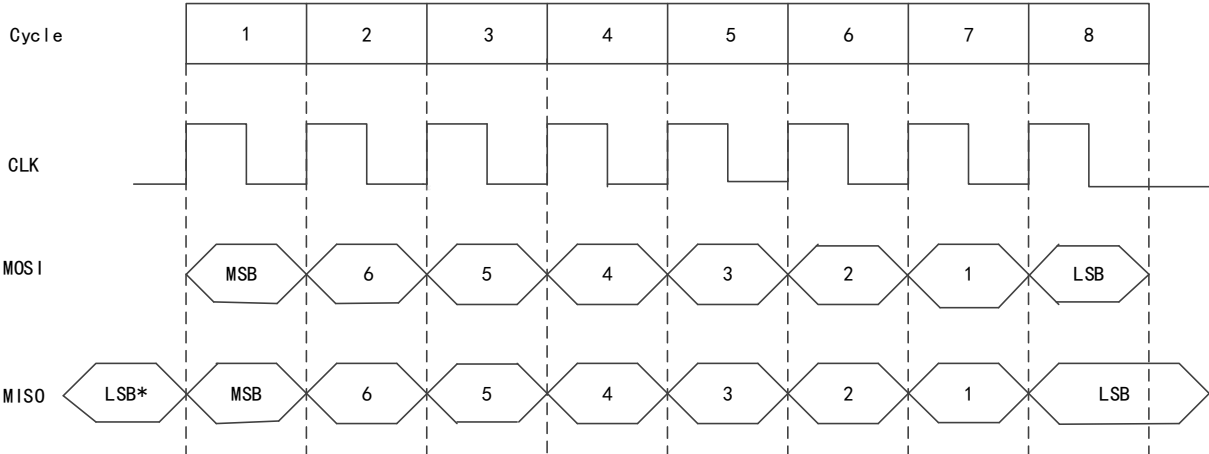
模式 0: RB_SPI_MST_SCK_MOD = 0, RB_SPI_CPOH = 0

图 10-1 SPI 模式 0 传输格式



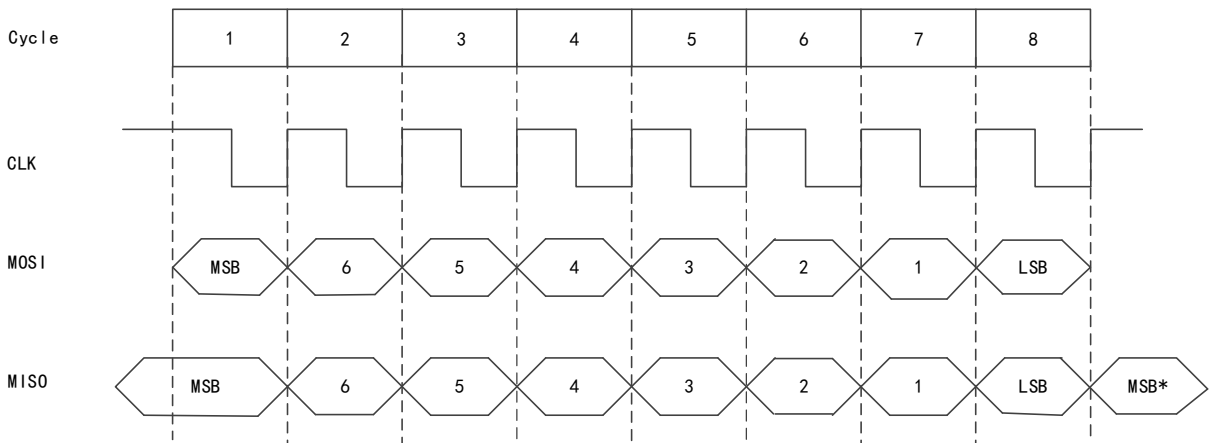
模式 1: RB_SPI_MST_SCK_MOD = 1, RB_SPI_CPOH = 1

图 10-2 SPI 模式 1 传输格式



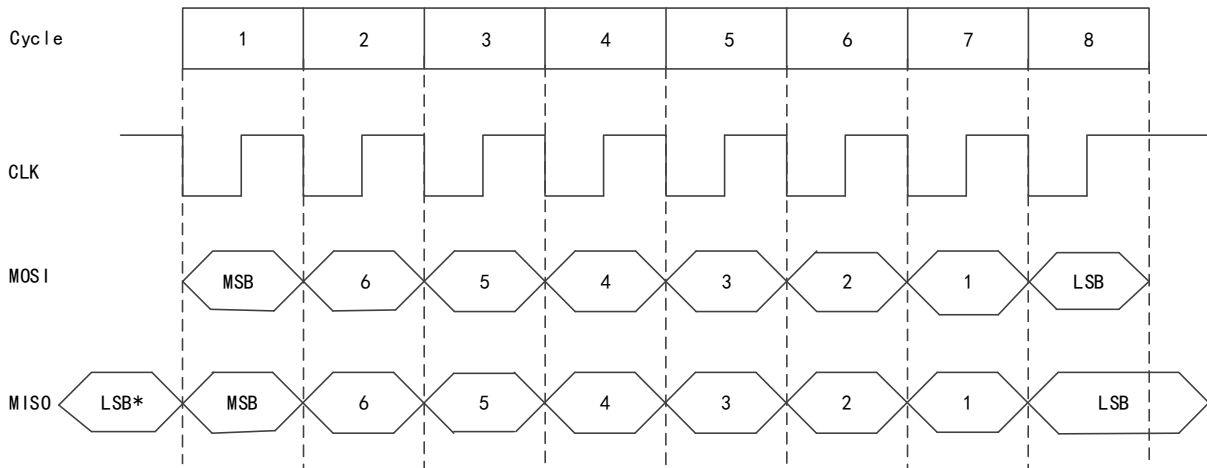
模式 2: RB_SPI_MST_SCK_MOD = 0, RB_SPI_CPOH = 1

图 10-3 SPI 模式 2 传输格式



模式 3: RB_SPI_MST_SCK_MOD = 1, RB_SPI_CPOH = 0

图 10-4 SPI 模式 3 传输格式



10.4 SPI 配置

10.4.1 SPI 主机模式

SPI 主机模式下，在 SCK 引脚产生串行时钟，片选引脚可以指定为任意 I/O 引脚。

配置步骤：

- (1)、设置 R8_SPI0_CLOCK_DIV，配置 SPI 时钟频率；
- (2)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_MODE_SLAVE 为 0，配置 SPI 为主机模式；
- (3)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_MST_SCK_MOD 和 R16_SPI0_CTRL_MOD2 的 RB_SPI_CPOH，选择传输模式；
- (4)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_FIFO_DIR 配置 FIFO 方向，为 1 则 FIFO 用于接收，为 0 则 FIFO 用于发送；
- (5)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_MOSI_OE 和 RB_SPI_SCK_OE 为 1，RB_SPI_MISO_OE 为 0，并设置 GPIO 方向配置寄存器 (R32_PA/PB_DIR) 使 MOSI 引脚和 SCK 引脚为输出，MISO 引脚为输入；
- (6)、2 线模式下 SCK 不变，RB_SPI_MOSI_OE=0，不用 MOSI，由 MISO 半双工实现输入（同 3 线模式，RB_SPI_MISO_OE=0 且引脚置为输入）和输出（RB_SPI_MISO_OE=1 且引脚置为输出），手工切换方向；
- (7)、可选步骤，如果启用 DMA，那么需将收发缓冲区起始地址写入 R32_SPI0_DMA_BEG，结束地址（不含）写入 R32_SPI0_DMA_END，建议在设置完 RB_SPI_FIFO_DIR 后再置位 RB_SPI_DMA_ENABLE，如果确认 R16_SPI0_TOTAL_CNT 为 0，那么也可在此先设置 RB_SPI_DMA_ENABLE 为 1，使能 DMA 功能。

数据发送过程：

- (1)、设置 RB_SPI_FIFO_DIR 为 0，当前 FIFO 方向为输出；
- (2)、写 R16_SPI0_TOTAL_CNT 寄存器，设置要发送的数据长度；
- (3)、写 R16_SPI0_FIFO 寄存器，向 FIFO 中写入要发送的数据，如果 R8_SPI0_FIFO_COUNT 小于 FIFO 容量则可以继续写 FIFO，如果是启用 DMA，则由 DMA 自动加载 FIFO 完成此步骤；
- (4)、只要 R16_SPI0_TOTAL_CNT 非 0 并且 FIFO 中有数据，SPI 主机就会自动发送数据，否则暂停；
- (5)、等待 R16_SPI0_TOTAL_CNT 寄存器为 0，说明数据发送完成，如果只发送一字节，也可以查询等待 RB_SPI_FREE 为空闲、或等待 R8_SPI0_FIFO_COUNT 为 0。

数据接收过程：

- (1)、设置 RB_SPI_FIFO_DIR 为 1，当前 FIFO 方向为输入；
- (2)、写 R16_SPI0_TOTAL_CNT 寄存器，设置要接收的数据长度；
- (3)、只要 R16_SPI0_TOTAL_CNT 非 0 并且 FIFO 未滿，SPI 主机就会自动接收数据，否则暂停；
- (4)、等待 R8_SPI0_FIFO_COUNT 寄存器不为 0，则说明接收到返回数据，读取 R16_SPI0_FIFO 中的值即为接收到的数据，如果是启用 DMA，则由 DMA 自动读取 FIFO 完成此步骤。

10.4.2 SPI 从机模式

SPI 支持从机模式，在从机模式下，SCK 引脚用于接收外部连接的 SPI 主机的串行时钟。

配置步骤：

- (1)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_MODE_SLAVE 为 1，配置 SPI0 为从机模式；
- (2)、根据需要设置 R8_SPI0_CTRL_MOD 的 RB_SPI_SLV_CMD_MOD，选择从机首字节模式或数据流模式；
- (3)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_FIFO_DIR，配置 FIFO 方向，为 1 则 FIFO 用于接收，为 0 则 FIFO 用于发送；
- (4)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_MOSI_OE 和 RB_SPI_SCK_OE 为 0，RB_SPI_MISO_OE 为 1，并设置 GPIO 方向配置寄存器 (R32_PA/PB_DIR) 使 MOSI 引脚、SCK 引脚和 SCS 引脚为输入，MISO 引脚为输入（支持总线下多个从机连接，被片选后 MISO 会自动切换为输出，也支持一主一从）或输出（仅用于一主一从对连）。在 SPI 从机模式下 MISO 的 I/O 引脚方向，除了能够由 GPIO 方向配置寄存器设为输出之外，还支持 SPI 片选有效期间自动切换为输出，但其输出数据由 RB_SPI_MISO_OE 选择，为 1 时输出 SPI 数据，为 0 时输出 GPIO 数据输出寄存器的数据。建议设置 MISO 引脚为输入，使 MISO 在片选无效时不输出，便于多机操作时共享 SPI 总线；
- (5)、可选的，设置 SPI0 从机模式预置数据寄存器 R8_SPI0_SLAVE_PRE，用于被片选后首次自动加载到缓冲区中用于对外输出。当 8 个时钟过去之后（即首个数据字节在主从双方之间交换完毕），控制器得到外部 SPI 主机传来的首字节数据（命令码），外部 SPI 主机交换得到 R8_SPI0_SLAVE_PRE 中的预置数据（状态值）。R8_SPI0_SLAVE_PRE 的位 7 将在 SPI 片选有效后的 SCK 低电平期间自动加载到 MISO 引脚上，对于 SPI 模式 0（CLK 默认为低电平）和模式 2（CLK 默认为高电平），如果预置了 R8_SPI0_SLAVE_PRE 的位 7，那么外部 SPI 主机将在 SPI 片选有效但尚未传输数据时，就能够通过查询 MISO 引脚得到 R8_SPI0_SLAVE_PRE 的位 7 的预置值，从而通过仅仅有效一下 SPI 片选就能快速获得 R8_SPI0_SLAVE_PRE 的位 7 的值（通常是向主机提供一个忙状态，便于主机快速查询）；
- (6)、可选步骤，如果启用 DMA，那么需将收发缓冲区起始地址写入 R32_SPI0_DMA_BEG，结束地址（不含）写入 R32_SPI0_DMA_END，必须在设置完 RB_SPI_FIFO_DIR 后才能置位 RB_SPI_DMA_ENABLE。

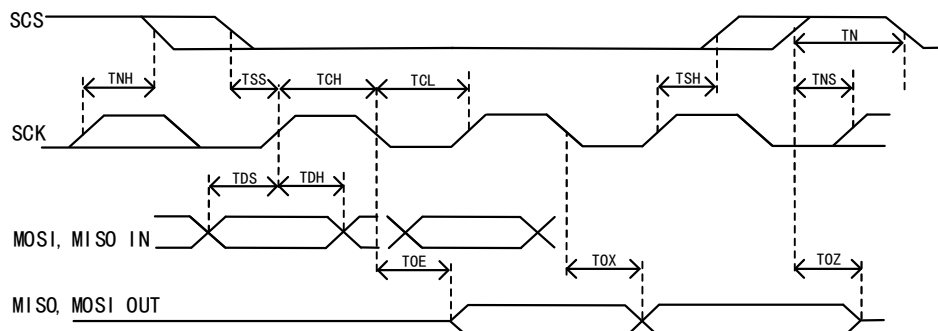
数据发送过程：

- (1)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_FIFO_DIR 为 0，当前 FIFO 方向为输出；
- (2)、可选步骤，如果启用 DMA，那么需设置 RB_SPI_DMA_ENABLE 为 1，使能 DMA 功能；
- (3)、将多个发送数据写入到 FIFO 寄存器 R16_SPI0_FIFO 中，由外部 SPI 主机决定何时取走，如果是启用 DMA，则由 DMA 自动加载 FIFO 完成此步骤；
- (4)、查询 R8_SPI0_FIFO_COUNT，如果未满则继续向 FIFO 写入待发送的数据。

数据接收过程：

- (1)、设置 R8_SPI0_CTRL_MOD 的 RB_SPI_FIFO_DIR 为 1，当前 FIFO 方向为输入；
- (2)、可选步骤，如果启用 DMA，那么需设置 RB_SPI_DMA_ENABLE 为 1，使能 DMA 功能；
- (3)、查询 R8_SPI0_FIFO_COUNT，如果不空则说明已接收到数据，通过读取 R16_SPI0_FIFO 取走数据，如果是启用 DMA，则由 DMA 自动读取 FIFO 完成此步骤；
- (4)、单个字节的数据接收，也可以不使用 FIFO，可以直接读取 R16_SPI0_BUFFER。

10.5 SPI 时序



名称	参数说明 (TA=25°C, VI033=3.3V)	最小值	典型值	最大值	单位
TSS	SCK 上升沿之前 SCS 有效的建立时间	$T_{sys} \times 1.05$			nS
TSH	SCK 上升沿之后 SCS 有效的保持时间	$T_{sys} \times 1.05$			nS
TNS	SCK 上升沿之前 SCS 无效的建立时间	15			nS
TNH	SCK 上升沿之后 SCS 无效的保持时间	15			nS
TN	SCS 无效时间 (SPI 操作间隔时间)	$T_{sys} \times 2$			nS
TCH	SCK 时钟的高电平时间	$T_{sys} \times 0.55$			nS
TCL	SCK 时钟的低电平时间	$T_{sys} \times 0.55$			nS
TDS	SCK 上升沿之前 MOSI/MISO 输入的建立时间	8			nS
TDH	SCK 上升沿之后 MOSI/MISO 输入的保持时间	5			nS
TOE	SCK 下降沿到 MISO/MOSI 输出有效	0		18	nS
TOX	SCK 下降沿到 MISO/MOSI 输出改变	0	5	16	nS
TOZ	SCS 无效到 MISO/MOSI 输出无效	2		24	nS

注: T_{sys} 是系统主频时钟周期 ($1/F_{sys}$)。

第 11 章 PWM

11.1 PWM 控制器简介

除了定时器提供的 4 路 26 位 PWM 输出之外，芯片还提供了 8 路 8 位 PWM 输出（PWM4~PWM11）或 6 路 16 位 PWM 输出（PWM4~PWM9），占空比可调；其中，8 位的 PWM 固定可选 8 种周期，而 16 位的 PWM 周期任意可调，操作简单。

11.2 寄存器描述

表 11-1 PWMx 相关寄存器列表

名称	访问地址	描述	复位值
R8_PWM_OUT_EN	0x40005000	PWMx 输出使能寄存器	0x00
R8_PWM_POLAR	0x40005001	PWMx 输出极性配置寄存器	0x00
R8_PWM_CONFIG	0x40005002	PWMx 配置控制寄存器	0x0X
R8_PWM_CLOCK_DIV	0x40005003	PWMx 时钟分频寄存器	0x00
R32_PWM4_7_DATA	0x40005004	PWM4/5/6/7 数据保持寄存器	0xFFFFFFFF
R8_PWM4_DATA	0x40005004	PWM4 数据保持寄存器	0xXX
R8_PWM5_DATA	0x40005005	PWM5 数据保持寄存器	0xXX
R8_PWM6_DATA	0x40005006	PWM6 数据保持寄存器	0xXX
R8_PWM7_DATA	0x40005007	PWM7 数据保持寄存器	0xXX
R32_PWM8_11_DATA	0x40005008	PWM8/9/10/11 数据保持寄存器	0xFFFFFFFF
R8_PWM8_DATA	0x40005008	PWM8 数据保持寄存器	0xXX
R8_PWM9_DATA	0x40005009	PWM9 数据保持寄存器	0xXX
R8_PWM10_DATA	0x4000500A	PWM10 数据保持寄存器	0xXX
R8_PWM11_DATA	0x4000500B	PWM11 数据保持寄存器	0xXX
R8_PWM_INT_CTRL	0x4000500C	PWMx 中断控制和状态寄存器	0x00
R32_PWM_REG_DATA8	0x40005010	PWM8/9 数据寄存器	0xFFFFFFFF
R32_PWM_REG_CYCLE	0x40005014	PWM 周期数结束寄存器	0x0000XXXX

PWMx 输出使能寄存器 (R8_PWM_OUT_EN)

位	名称	访问	描述	复位值
7	RB_PWM11_OUT_EN	RW	PWM11 输出使能位： 1：使能； 0：禁止。	0
6	RB_PWM10_OUT_EN	RW	PWM10 输出使能位： 1：使能； 0：禁止。	0
5	RB_PWM9_OUT_EN	RW	PWM9 输出使能位： 1：使能； 0：禁止。	0
4	RB_PWM8_OUT_EN	RW	PWM8 输出使能位： 1：使能； 0：禁止。	0
3	RB_PWM7_OUT_EN	RW	PWM7 输出使能位： 1：使能； 0：禁止。	0
2	RB_PWM6_OUT_EN	RW	PWM6 输出使能位：	0

			1: 使能; 0: 禁止。	
1	RB_PWM5_OUT_EN	RW	PWM5 输出使能位: 1: 使能; 0: 禁止。	0
0	RB_PWM4_OUT_EN	RW	PWM4 输出使能位: 1: 使能; 0: 禁止。	0

PWMx 输出极性配置寄存器 (R8_PWM_POLAR)

位	名称	访问	描述	复位值
7	RB_PWM11_POLAR	RW	PWM11 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0
6	RB_PWM10_POLAR	RW	PWM10 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0
5	RB_PWM9_POLAR	RW	PWM9 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0
4	RB_PWM8_POLAR	RW	PWM8 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0
3	RB_PWM7_POLAR	RW	PWM7 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0
2	RB_PWM6_POLAR	RW	PWM6 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0
1	RB_PWM5_POLAR	RW	PWM5 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0
0	RB_PWM4_POLAR	RW	PWM4 输出极性控制位: 1: 默认高电平, 低有效; 0: 默认低电平, 高有效。	0

PWMx 配置控制寄存器 (R8_PWM_CONFIG)

位	名称	访问	描述	复位值
7	RB_PWM10_11_STAG_EN	RW	PWM10/11 交错输出使能位: 1: 交错输出; 0: 独立输出。	0
6	RB_PWM8_9_STAG_EN	RW	PWM8/9 交错输出使能位: 1: 交错输出; 0: 独立输出。	0
5	RB_PWM6_7_STAG_EN	RW	PWM6/7 交错输出使能位: 1: 交错输出; 0: 独立输出。	0
4	RB_PWM4_5_STAG_EN	RW	PWM4/5 交错输出使能位: 1: 交错输出;	0

			0: 独立输出。	
[3:2]	RB_PWM_CYC_MOD	RW	PWM 数据宽度选择: 00: 8 位数据宽度; 01: 7 位数据宽度; 10: 6 位数据宽度; 11: 16 位数据宽度。	0
1	RB_PWM_STAG_ST	RO	PWM 交错标志位: 1: 指示 PWM5/7/9/11 被允许输出; 0: 指示 PWM4/6/8/10 被允许输出。	X
0	RB_PWM_CYCLE_SEL	RW	PWM 周期选择: 1: 8/7/6 位数据宽度对应 255/127/63 个时钟周期; 16 位数据宽度对应时钟周期受 R32_PWM_REG_CYCLE 控制。 0: 8/7/6 位数据宽度对应 256/128/64 个时钟周期; 16 位数据宽度对应时钟周期受 R32_PWM_REG_CYCLE 控制。	0

PWM 时钟分频寄存器 (R8_PWM_CLOCK_DIV)

位	名称	访问	描述	复位值
[7:0]	R8_PWM_CLOCK_DIV	RW	PWM 基准时钟分频系数。 $F_{pwm} = F_{sys} / R8_PWM_CLOCK_DIV$ 。	0

PWMx 数据保持寄存器组 1 (R32_PWM4_7_DATA)

位	名称	访问	描述	复位值
[31:24]	R8_PWM7_DATA	RW	PWM7 数据保持寄存器。	XXh
[23:16]	R8_PWM6_DATA	RW	PWM6 数据保持寄存器。	XXh
[15:8]	R8_PWM5_DATA	RW	PWM5 数据保持寄存器。	XXh
[7:0]	R8_PWM4_DATA	RW	PWM4 数据保持寄存器。	XXh
[31:16]	R16_PWM5_DATA	RW	PWM5 数据保持寄存器 (16 位宽)。	XXh
[15:0]	R16_PWM4_DATA	RW	PWM4 数据保持寄存器 (16 位宽)。	XXh

PWMx 数据保持寄存器组 2 (R32_PWM8_11_DATA)

位	名称	访问	描述	复位值
[31:24]	R8_PWM11_DATA	RW	PWM11 数据保持寄存器。	XXh
[23:16]	R8_PWM10_DATA	RW	PWM10 数据保持寄存器。	XXh
[15:8]	R8_PWM9_DATA	RW	PWM9 数据保持寄存器。	XXh
[7:0]	R8_PWM8_DATA	RW	PWM8 数据保持寄存器。	XXh
[31:16]	R16_PWM7_DATA	RW	PWM7 数据保持寄存器 (16 位宽)。	XXh
[15:0]	R16_PWM6_DATA	RW	PWM6 数据保持寄存器 (16 位宽)。	XXh

PWM 中断控制和状态寄存器 (R8_PWM_INT_CTRL)

位	名称	访问	描述	复位值
7	RB_PWM_IF_CYC	RW1Z	PWM 周期结束标志位, 写 1 清零: 1: 周期结束; 0: 未结束。	0
[6:2]	Reserved	RO	保留。	0

1	RB_PWM_CYC_PRE	RW	选择 PWM 周期结束中断时间点： 1: 提前 16 个计数产生中断（以 8 位数据宽度为例，计数到 240 时产生中断）； 0: 提前 2 个计数产生中断（以 8 位数据宽度为例，计数到 254 时产生中断）。	0
0	RB_PWM_IE_CYC	RW	PWM 周期结束中断使能位： 1: 使能中断； 0: 禁止中断。	0

PWM8/9 数据寄存器 (R32_PWM_REG_DATA8)

位	名称	访问	描述	复位值
[31:16]	R16_PWM9_REG_DATA	RW	PWM9 通道的 16 位 bit 数据。	XXXXh
[15:0]	R16_PWM8_REG_DATA	RW	PWM8 通道的 16 位 bit 数据。	XXXXh

注：只有 16 数据宽度时有效。

PWM 周期数结束寄存器 (R32_PWM_REG_CYCLE)

位	名称	访问	描述	复位值
[31:16]	Reserved	R0	保留。	0
[15:0]	RB_PWM_CYC_VALUE	RW	16 数据宽度时的 PWM 时钟周期： $N_{cyc} = RB_PWM_CYC_VALUE + 1$	XXXXh

11.3 PWM 配置

- (1)、设置寄存器 R8_PWM_CLOCK_DIV，配置 PWM 的基准时钟频率；
- (2)、设置 PWM 输出极性配置寄存器 R8_PWM_POLAR，配置对应 PWMx 的输出极性；
- (3)、设置 PWM 配置控制寄存器 R8_PWM_CONFIG，设置 PWM 的模式、数据位宽、周期；
- (4)、设置 PWM 输出使能寄存器 R8_PWM_OUT_EN，开启对应的 PWMx 输出使能；
- (5)、根据需要的占空比计算出数据，写入对应的数据保持寄存器 R8_PWMx_DATA；
- (6)、设置 PWM4-PWM11 中所需的 PWM 引脚方向为输出，可选地，设置相应 I/O 的驱动能力；
- (7)、根据需要更新 R8_PWMx_DATA 中的数据，更新输出占空比。

时钟周期数 (N_{cyc}) 计算公式：

数据宽度 $n=8/7/6$: $N_{cyc} = 2^n - RB_PWM_CYCLE_SEL$;

16 位数据宽度 $N_{cyc} = RB_PWM_CYC_VALUE + 1$

PWMx 占空比计算公式：

占空比 $= R8_PWMx_DATA / N_{cyc}$

PWMx 输出频率 F_{pwmout} 计算公式：

PWMx 输出频率 $F_{pwmout} = F_{pwm} / N_{cyc} = F_{sys} / R8_PWM_CLOCK_DIV / N_{cyc}$

注：如果需要通过 PWM 产生直流信号，那么可以 PWMx 输出端使用 R/C 等电路滤波，建议用时间常数远大于 $4/F_{pwmout}$ 的两级 RC，或时间常数远大于 $100/F_{pwmout}$ 的一级 RC。

第 12 章 两线串行接口 I2C

12.1 I2C 简介

I2C 是一种中低速串行总线，总线上可以连接有多个主机和若干从机。通常 I2C 接口由 2 个引脚组成：串行时钟引脚 SCL、串行数据引脚 SDA。

12.1.1 主要特性

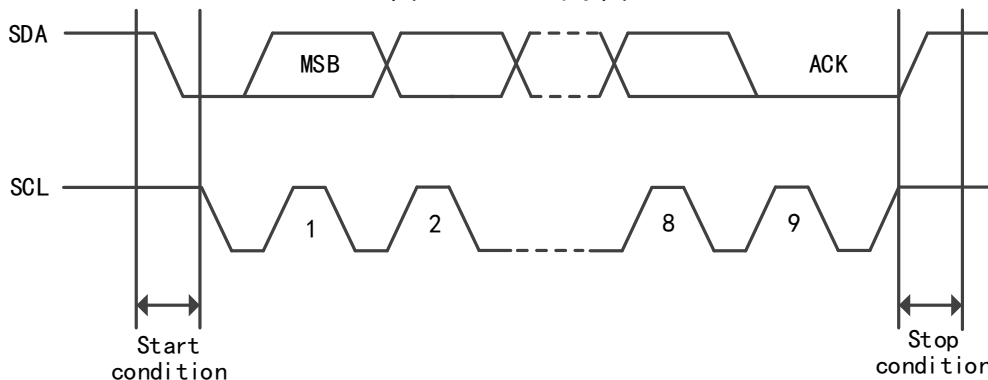
芯片提供 I2C 接口，特性如下：

- 支持主机模式 (Master) 和从机模式 (Slave)，支持多主多从
- 支持两种速度模式：100KHz 和 400KHz，兼容 I2C 两线串行总线规范
- 支持 7 位或 10 位地址
- 从设备支持双 7 位地址
- 支持总线广播
- 支持总线仲裁、错误检测、PEC 校验、延长时钟
- 兼容 SMBus

12.2 I2C 概述

I2C 是个半双工的总线，它同时只能运行在下列四种模式之一：主设备发送模式、主设备接收模式、从设备发送模式和从设备接收模式。I2C 模块默认工作在从模式，在产生起始条件后，会自动地切换到主模式，当仲裁丢失或者产生停止信号后，会切换到从模式。I2C 模块支持多主机功能。工作在主模式时，I2C 模块会主动发出数据和地址。数据和地址都以 8 位为单位进行传输，高位在前，低位在后，在起始事件后的是一个字节（7 位地址模式下）或两个字节（10 位地址模式下）地址，主机每发送 8 位数据或地址，从机需要回复一个应答 ACK，即把 SDA 总线拉低，如图 12-1 所示。

图 12-1 I2C 时序图



12.3 主模式

主模式时，I2C 模块主导数据传输并输出时钟信号，数据传输以开始事件开始，以结束事件结束。使用主模式通讯的步骤为：

- 1) 在控制寄存器 2 (R16_I2C_CTRL2) 和时钟控制寄存器 (R16_I2C_CKCFGR) 中设置正确的时钟；
- 2) 在上升沿寄存器 (R16_I2C_RTR) 设置合适的上升沿；
- 3) 在控制寄存器 (R16_I2C_CTRL1) 中置 PE 位启动外设；
- 4) 在控制寄存器 (R16_I2C_CTRL1) 中置 START 位，产生起始事件。

在置 START 位后，I2C 模块会自动切换到主模式，MSL 位会置位，产生起始事件，在产生起始事件后，SB 位会置位，如果 ITEVTEN 位（在 R16_I2C_CTRL2）被置位，则会产生中断。此时应该读取状态寄存器 1 (R16_I2C_STAR1)，写从地址到数据寄存器后，SB 位会自动清除；

- 5) 如果是使用 10 位地址模式，那么写数据寄存器发送头序列（头序列为 11110xx0b，其中的 xx 位

是 10 位地址的最高两位)。

在发送完头序列之后, 状态寄存器的 ADD10 位会被置位, 如果 ITEVTEN 位已经置位, 则会产生中断, 此时应读取 R16_I2C_STAR1 寄存器后, 写第二个地址字节到数据寄存器后, 清除 ADD10 位。

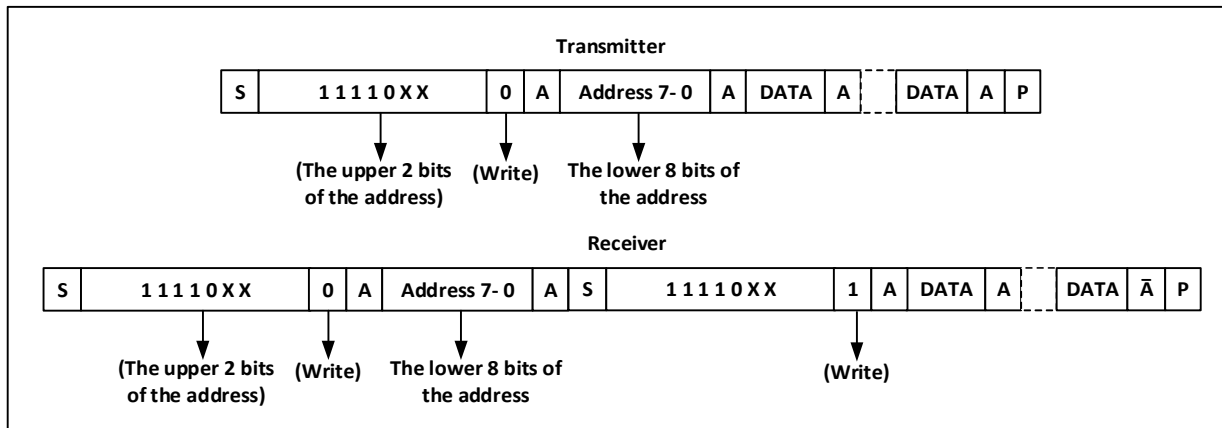
然后写数据寄存器发送第二个地址字节, 在发送完第二个地址字节后, 状态寄存器的 ADDR 位会被置位, 如果 ITEVTEN 位已经置位, 则会产生中断, 此时应读取 R16_I2C_STAR1 寄存器后再读一次 R16_I2C_STAR2 寄存器以清除 ADDR 位;

如果使用的是 7 位地址模式, 那么写数据寄存器发送地址字节, 在发送完地址字节后, 状态寄存器的 ADDR 位会被置位, 如果 ITEVTEN 位已经置位, 则会产生中断, 此时应读取 R16_I2C_STAR1 寄存器后再读一次 R16_I2C_STAR2 寄存器以清除 ADDR 位;

在 7 位地址模式下, 发送的第一个字节为地址字节, 头 7 位代表的是目标从设备地址, 第 8 位决定了后续报文的方向, 0 代表是主设备写入数据到从设备, 1 代表是主设备向从设备读取信息。

在 10 位地址模式下, 如图 12-3 所示, 在发送地址阶段, 第一个字节为 11110xx0, xx 为 10 位地址的最高 2 位, 第二个字节为 10 位地址的低 8 位。若后续进入主设备发送模式, 则继续发送数据; 若后续准备进入主设备接收模式, 则需要重新发送一个起始条件, 跟随发送一个字节为 11110xx1, 然后进入主设备接收模式。

图 12-3 10 位地址时主机收发数据示意图



6) 发送模式时, 主设备内部的移位寄存器将数据从数据寄存器发送到 SDA 线上, 当主设备接收到 ACK 时, 状态寄存器 1 (R16_I2C_STAR1) 的 TxE 被置位, 如果 ITEVTEN 和 ITBUFEN 被置位, 还会产生中断。向数据寄存器写入数据将会清除 TxE 位。

如果 TxE 位被置位且上次发送数据之前没有新的数据被写入数据寄存器, 那么 BTF 位会被置位, 在其被清除之前, SCL 将保持低电平, 读 R16_I2C_STAR1 后, 向数据寄存器写入数据将会清除 BTF 位。

而在接收模式时, I2C 模块会从 SDA 线接收数据, 通过移位寄存器写进数据寄存器。在每个字节之后, 如果 ACK 位被置位, 那么 I2C 模块将会发出一个应答低电平, 同时 RxNE 位会被置位, 如果 ITEVTEN 和 ITBUFEN 被置位, 还会产生中断。如果 RxNE 被置位且在新的数据被接收前, 原有的数据没有被读出, 则 BTF 位将被置位, 在清除 BTF 之前, SCL 将保持低电平, 读取 R16_I2C_STAR1 后, 再读取数据寄存器将会清除 BTF 位。

7) 主设备在结束发送数据时, 会主动发一个结束事件, 即置 STOP 位。在接收模式时, 主设备需要在最后一个数据位的应答位置 NAK。注意, 产生 NAK 后, I2C 模块将会切换至从模式。

12.4 从模式

从模式时, I2C 模块能识别它自己的地址和广播呼叫地址。软件能控制开启或禁止广播呼叫地址的识别。一旦检测到起始事件, I2C 模块将 SDA 的数据通过移位寄存器与自己的地址 (位数取决于 ENDUAL 和 ADDMODE) 或广播地址 (ENGCG 置位时) 相比较, 如果不匹配将会忽略, 直到产生新的起始事件。如果与头序列相匹配, 则会产生一个 ACK 信号并等待第二个字节的地址; 如果第二个字节的地址也匹配或者 7 位地址情况下全段地址匹配, 那么: 首先产生一个 ACK 应答; ADDR 位被置位, 如果 ITEVTEN 位已经置位, 那么还会产生相应的中断; 如果使用的是双地址模式 (ENDUAL 位被置位), 还需要读取 DUALF 位来判断主机唤起的是哪一个地址。

从模式默认是接收模式，在接收的头序列的最后一位为 1，或者 7 位地址最后一位为 1 时（取决于第一次接收到头序列还是普通的 7 位地址），I2C 模块将进入到发送器模式，TRA 位将指示当前是接收器还是发送器模式。

发送模式时，在清除 ADDR 位后，I2C 模块将字节从数据寄存器通过移位寄存器发送到 SDA 线上。在收到一个应答 ACK 后，TxE 位将被置位，如果设置了 ITEVTEN 和 ITBUFEN，还会产生一个中断。如果 TxE 被置位但在下一个数据发送结束前没有新的数据被写入数据寄存器时，BTF 位将被置位。在清除 BTF 前，SCL 将保持低电平，读取状态寄存器 1（R16_I2C_STAR1）后，再向数据寄存器写入数据将会清除 BTF 位。

接收模式时，在 ADDR 被清除后，I2C 模块将 SDA 上的数据通过移位寄存器存进数据寄存器，在每接收到一个字节后，I2C 模块都会置一个 ACK 位，并置 RxNE 位，如果设置了 ITEVTEN 和 ITBUFEN，还会产生一个中断。如果 RxNE 被置位，且在接收到新的数据前旧的数据没有被读出，那么 BTF 会被置位。在清除 BTF 位之前 SCL 会保持低电平。读取状态寄存器 1（R16_I2C_STAR1）并读取数据寄存器里的数据会清除 BTF 位。

当 I2C 模块检测到停止事件时，将置 STOPF 位，如果设置了 ITVFEN 位，还会产生一个中断。用户需要读取状态寄存器（R16_I2C_STAR1）再写控制寄存器（比如复位控制字 SWRST）来清除。

12.5 错误

12.5.1 总线错误 BERR

在传输地址或者数据期间，I2C 模块检测到外部的起始或者停止事件时，将产生一个总线错误。产生总线错误时，BERR 位被置位，如果设置了 ITERREN 还会产生一个中断。在从模式下，数据被丢弃，硬件释放总线。如果是起始信号，硬件会认为是重启信号，开始等待地址或停止信号；如果是停止信号，则提前按正常的停止条件操作。在主模式下，硬件不会释放总线，同时不影响当前传输，由用户代码决定是否中止传输。

12.5.2 应答错误 AF

当 I2C 模块检测到一个字节后没有应答时，会产生应答错误。产生应答错误时：AF 会被置位，如果设置了 ITERREN 还会产生一个中断；遇到 AF 错误，如果 I2C 模块工作在从模式，硬件必须释放总线，如果处于主模式，软件必须生成一个停止事件。

12.5.3 仲裁丢失 ARLO

当 I2C 模块检测到仲裁丢失时，产生仲裁丢失错误。产生仲裁丢失错误时：ARLO 位被置位，如果设置了 ITERREN 还会产生一个中断；I2C 模块切换到从模式，并不再响应针对它的从地址发起的传输，除非有主机发起新的起始事件；硬件会释放总线。

12.5.4 过载/欠载错误 OVR

1) 过载错误：

在从机模式下，如果禁止时钟延长，I2C 模块正在接收数据，如果已经接受到一个字节的数据，但是上一次接收到数据还没有被读出，则会产生过载错误。发生过载错误时，最后收到的字节将被丢弃，发送方应当重发最后一次发送的字节。

2) 欠载错误：

在从模式下，如果禁止时钟延长，I2C 模块正在发送数据，如果在下一个字节的时钟到来之前新的数据还没有被写入到数据寄存器，那么将产生欠载错误。在发生欠载错误时，前一次数据寄存器里的数据将被发送两次，如果发生欠载错误，那么接收方应该丢弃重复收到的数据。为了不产生欠载错误，I2C 模块应当在下一个字节的第一个上升沿之前将数据写入数据寄存器。

12.6 时钟延长

如果禁止时钟延长，那么就存在发生过载/欠载错误的可能。但如果使能了时钟延长：

- 1) 在发送模式下, 如果 TxE 置位且 BTF 置位, SCL 将一直为低, 一直等待用户读取状态寄存器, 并向数据寄存器写入待发送的数据;
- 2) 在接收模式下, 如果 RxNE 置位且 BTF 置位, 那么 SCL 在接收到数据后将保持低, 直到用户读取状态寄存器, 并读取数据寄存器;

由此可见, 使能时钟延长可以避免出现过载/欠载错误。

12.7 SMBus

SMBus 也是一种两线接口, 一般应用于在系统和电源管理之间。SMBus 和 I2C 有很多相似的地方, 例如 SMBus 使用和 I2C 一样的 7 位地址模式, 以下是他们的共同点:

- 1) 主从通信模式, 主机提供时钟, 支持多主多从;
- 2) 两线通讯结构;
- 3) 支持 7 位地址格式。

区别:

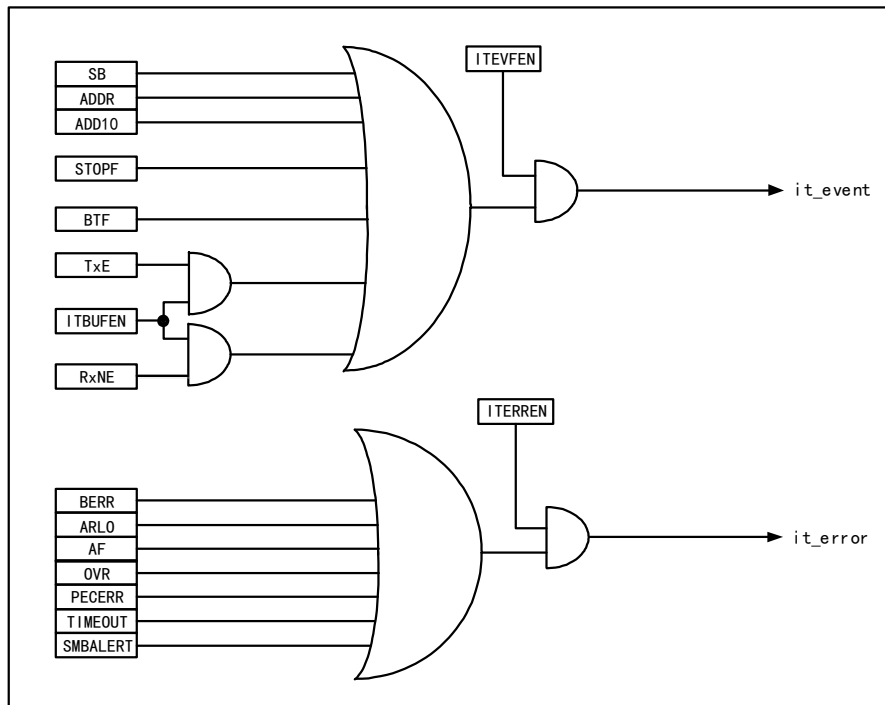
- 1) I2C 支持的速度可达 400KHz, SMBus 速度仅达 100KHz, 且 SMBus 有最小 10KHz 的速度限制;
- 2) SMBus 的时钟为低超过 35ms 时, 会报超时, 但 I2C 无此限制;
- 3) SMBus 有固定的逻辑电平, 而 I2C 没有, 取决于芯片电源电压 VDD;
- 4) SMBus 有总线协议, 而 I2C 没有。

SMBus 还包括设备识别、地址解析协议、唯一的设备标识符、SMBus 提醒和各种总线协议, 具体请参考 SMBus 规范 2.0 版本。当使用 SMBus 时, 只需要置控制寄存器的 SMBus 位, 按需配置 SMBTYPE 位和 ENAARP 位。

12.8 中断

I2C 模块提供事件中断和错误中断, 进入同一个中断服务程序, 经查询后区分处理。

图 12-4 I2C 中断请求



12.9 包校验错误 PEC

包错误校验 (PEC) 是为了提供传输的可靠性而增加一项 CRC8 校验的步骤, 使用以下多项式对每一

位串行数据进行计算： $C = X^8 + X^2 + X + 1$ 。

PEC 计算是由控制寄存器的 ENPEC 位激活，对所有信息字节进行计算，包括地址和读写位在内。在发送时，启用 PEC 会在最后一字节数据之后加上一个字节的 CRC8 计算结果；而在接收模式，在最后一字节被认为是 CRC8 校验结果，如果和内部的计算结果不符合，就会回复一个 NAK，如果是主接收器，无论校验结果正确与否，都会回复一个 NAK。

12.10 寄存器描述

表 12-1 I2C 相关寄存器列表

名称	访问地址	描述	复位值
R16_I2C_CTRL1	0x40004800	I2C 控制寄存器 1	0x0000
R16_I2C_CTRL2	0x40004804	I2C 控制寄存器 2	0x0000
R16_I2C_OADDR1	0x40004808	I2C 地址寄存器 1	0x0000
R16_I2C_OADDR2	0x4000480C	I2C 地址寄存器 2	0x0000
R16_I2C_DATAR	0x40004810	I2C 数据寄存器	0x0000
R16_I2C_STAR1	0x40004814	I2C 状态寄存器 1	0x0000
R16_I2C_STAR2	0x40004818	I2C 状态寄存器 2	0x0000
R16_I2C_CKCFGR	0x4000481C	I2C 时钟寄存器	0x0000
R16_I2C_RTR	0x40004820	I2C 上升时间寄存器	0x0002

I2C 控制寄存器 1 (R16_I2C_CTRL1)

位	名称	访问	描述	复位值
15	RB_I2C_SWRST	RW	软件重置，用户代码置此位会使 I2C 外设重置。在复位前确定 I2C 总线的引脚被释放，总线处于空闲状态。 注：该位可以在总线上没有检测到停止条件但是 busy 位为 1 时，重置 I2C 模块。	0
14	Reserved	RO	保留。	0
13	RB_I2C_ALERT	RW	SMBus 提醒位，用户代码可以设置此位或者清除此位；当 PE 置位后，此位可以被硬件清除。 1：驱动 SMBusALERT 引脚使其变低，响应地址头应紧跟在 ACK 信号后面； 0：释放 SMBusALERT 引脚使其变高，响应地址头应紧跟在 NACK 信号后面。	0
12	RB_I2C_PEC	RW	数据包出错检测使能位，置此位启用数据包出错检测。用户代码可以对此位置位或清零；当 PEC 被传输后，或产生开始或结束信号，或者 PE 位清 0 时，硬件清零该位； 1：带 PEC； 0：不带 PEC。 注：仲裁丢失时，PEC 失效。	0
11	RB_I2C_POS	RW	ACK 和 PEC 位置设置位，该位可以被用户代码置位或者清零，在 PE 被清零后，可以被硬件清除； 1：ACK 位控制在移位寄存器里接收的下一个字节的 ACK 或者 NAK。PEC 移位寄存器里接收的下一字节是 PEC； 0：ACK 位控制当前移位寄存器内正在接受的字节的 ACK 或者 NAK。PEC 位表明当前移位寄存器的字节是 PEC。	0

			注：POS 位在 2 字节数据接收中的用法如下：必须在接收之前配置好。为了 NACK 第 2 个字节，必须在清除 ADDR 位后立刻清除 ACK 位；为了检测第二个字节的 PEC，必须在 ADDR 事件发生后，配置 POS 位后设置 PEC 位。	
10	RB_I2C_ACK	RW	应答使能位，该位可以被用户代码置位或者清零，当 PE 位被置位时，该位可以被硬件清除； 1：在接收到一个字节后返回一个应答； 0：不设应答。	0
9	RB_I2C_STOP	RW	停止事件产生位，该位可以被用户代码置位或清零，或当检测到停止事件时，由硬件清除，或检测到超时错误时，由硬件将其置位。 主模式下： 1：在当前字节传输或者当前起始条件发出后产生停止事件； 0：无停止事件产生。 从模式下： 1：在当前字节传输后释放 SCL 和 SDA 线； 0：无停止事件产生。	0
8	RB_I2C_START	RW	起始事件产生位，该位可以被用户代码置位或者清零，当起始条件发出后或者 PE 被清零时，由硬件清零。 主模式下： 1：重复产生起始事件； 0：无起始事件产生。 从模式下： 1：当总线空闲时，产生起始事件； 0：无起始事件产生。	0
7	RB_I2C_NOSTRETCH	RW	禁止时钟延长位，此位用于在 ADDB 或 BTF 标志被置位的情况下，禁止从模式下的时钟延长，直至被软件清零。 1：禁止时钟延长； 0：允许时钟延长。	0
6	RB_I2C_ENGC	RW	广播呼叫使能位，置此位使能广播呼叫，应答广播地址 00h。	0
5	RB_I2C_ENPEC	RW	PEC 使能位，置此位开启 PEC 计算。	0
4	RB_I2C_ENARP	RW	ARP 使能位，置此位使能 ARP。 如果 SMBTYPE=0，则使用 SMBus 设备的默认地址； 如果 SMBTYPE=1，则使用 SMBus 的主地址。	0
3	RB_I2C_SMBTYPE	RW	SMBus 设备类型，置 1 为 SMBus 主设备，置 0 为 SMBus 从设备。	0
2	Reserved	RO	保留。	0
1	RB_I2C_SMBUS	RW	SMBus 模式选择位，置 1 为使用 SMBus 模式，置 0 为使用 I2C 模式。	0
0	RB_I2C_PE	RW	I2C 外设使能位。 1：启用 I2C 模块； 0：禁用 I2C 模块。	0

I2C 控制寄存器 2 (R16_I2C_CTRL2)

位	名称	访问	描述	复位值
[15:11]	Reserved	RO	保留。	0
10	RB_I2C_ITBUFEN	RW	缓冲器中断使能位。 1: 当 TxE 或者 RxEN 被置位时, 产生事件中断; 0: 当 TxE 或者 RxEN 被置位时, 不产生中断。	0
9	RB_I2C_ITEVTEN	RW	事件中断使能位, 置此位使能事件中断。 在下列条件下, 将产生此中断: SB=1 (主模式); ADDR=1 (主从模式); ADDR10=1 (主模式); STOPF=1 (从模式); BTF=1, 但是没有 TxE 或者 RxEN 事件; 如果 ITBUFEN=1, TxE 事件为 1; 如果 ITBUFEN=1, RxNE 事件为 1。	0
8	RB_I2C_ITERREN	RW	出错中断使能位, 置位表示允许出错中断。 在下列条件下, 将产生该中断; BERR=1; ARL0=1; AF=1; OVR=1; PECERR=1; TIMEOUT=1; SMBAlert=1。	0
[7:6]	Reserved	RO	保留。	0
[5:0]	RB_I2C_FREQ	RW	I2C 模块时钟频率域, 必须输入正确的时钟频率以产生正确的时序, 允许的范围在 2~36MHz 之间。 必须设置在 000010b 到 100100b 之间, 单位为 MHz。 建议: 标准模式下, 输入时钟最低为 2MHz; 快速模式下, 输入时钟最低为 4MHz。	0

I2C 地址寄存器 1 (R16_I2C_OADDR1)

位	名称	访问	描述	复位值
15	RB_I2C_ADDMODE	RW	地址模式。 1: 10 位从机地址 (不响应 7 位地址); 0: 7 位从机地址 (不响应 10 位地址)。	0
[14:10]	Reserved	RO	保留。	0
[9:8]	RB_I2C_ADD9_8	RW	总线地址, 在使用 10 位地址时为第 9-8 位, 在使用 7 位地址时忽略。	0
[7:1]	RB_I2C_ADD7_1	RW	总线地址, 第 7-1 位。	0
0	RB_I2C_ADD0	RW	总线地址, 使用 10 位地址时为第 0 位, 在使用 7 位地址时忽略。	0

I2C 地址寄存器 2 (R16_I2C_OADDR2)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:1]	RB_I2C_ADD2	RW	总线地址, 双地址模式下地址的 7-1 位。	0
0	RB_I2C_ENDUAL	RW	双地址模式使能位, 置此位可以让 ADD2 也能被识别。	0

I2C 数据寄存器 (R16_I2C_DATAR)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:0]	RB_I2C_DATAR	RW	数据寄存器, 用来存放接收到的数据或者存放用	0

			于发送到总线的数据。	
--	--	--	------------	--

I2C 状态寄存器 1 (R16_I2C_STAR1)

位	名称	访问	描述	复位值
15	RB_I2C_SMBALERT	RWO	SMBus 警示位, 该位可以由用户写 0 复位, 或在 PE 变低时由硬件复位。 在 SMBus 主机模式下: 1: 产生了 SMBus 警示; 0: 无 SMBus 警示。 在 SMBus 从机模式下: 1: 收到 SMBAlert 响应地址头序列直到 SMBAlert 变低; 0: 没有收到 SMBAlert 响应地址头序列。	0
14	RB_I2C_TIMEOUT	RWO	超时或者 Tlow 错误标志位, 该位可以由用户写 0 复位, 或在 PE 变低时由硬件复位。 1: SCL 处于低已达到 25ms, 或者主机低电平累计时钟扩招时间超过 10ms, 或者从设备低电平累计时间超过 25ms; 0: 无超时错误。 注: 在从模式下此位被置位, 从设备会复位通讯, 硬件会释放总线; 在主模式下此位被置位, 硬件会发出停止条件。	0
13	Reserved	RO	保留。	0
12	RB_I2C_PECERR	RWO	在接收时发生 PEC 错误标志位, 该位可以由用户写 0 复位, 或在 PE 变低时由硬件复位。 1: 有 PEC 错误, 接收到 PEC 后, 返回 NAK; 0: 无 PEC 错误。	0
11	RB_I2C_OVR	RWO	过载、欠载标志位。 1: 有过载、欠载事件发生: 当 NOSTRETCH=1 时, 在接收模式中收到一个新的字节时, 数据寄存器里的内容还未被读出, 则新接收的字节将丢失; 在发送模式时, 没有新的数据写入数据寄存器, 同样的字节将被发送两次; 0: 无过载、欠载事件。	0
10	RB_I2C_AF	RWO	应答失败标志位, 该位可以由用户写 0 复位, 或在 PE 变低时由硬件复位。 1: 应答错误; 0: 应答正常。	0
9	RB_I2C_ARLO	RWO	仲裁丢失标志位, 该位可以由用户写 0 复位, 或在 PE 变低时由硬件复位。 1: 检测到仲裁丢失, 模块失去对总线的控制; 0: 仲裁正常。	0
8	RB_I2C_BERR	RWO	总线出错标志位, 该位可以由用户写 0 复位, 或在 PE 变低时由硬件复位。 1: 起始或者停止条件出错; 0: 正常。	0
7	RB_I2C_TxE	RO	数据寄存器为空标志位, 向数据寄存器写数据可以清除, 或者产生一个起始或者停止位后, 或当 PE 为 0 后, 由硬件自动清除。	0

			1: 发送数据时, 发送数据寄存器为空; 0: 数据寄存器非空。	
6	RB_I2C_RxNE	R0	数据寄存器非空标志位, 对数据寄存器的读写操作将清除此位, 或者当 PE 为 0 后, 由硬件清除此位。 1: 接收数据时, 数据寄存器不为空; 0: 正常。	0
5	Reserved	R0	保留。	0
4	RB_I2C_STOPF	R0	停止事件标志位, 用户读取状态寄存器 1 之后, 对控制寄存器 1 的写操作将会清除该位, 或者当 PE 为 0 后, 由硬件清除此位。 1: 在应答之后, 从设备在总线上检测到停止事件; 0: 没有检测到停止事件。	0
3	RB_I2C_ADD10	R0	10 位地址头序列发送标志位, 用户读取状态寄存器 1 之后, 对控制寄存器 1 的写操作将会清除该位, 或者当 PE 为 0 后, 由硬件清除此位。 1: 在 10 位地址模式下, 主设备已经将第一个地址字节发送出去; 0: 无。	0
2	RB_I2C_BTF	R0	字节发送结束标志位, 用户读取状态寄存器 1 后, 对数据寄存器的读写将清除此位; 在传输中, 发起一个起始或者停止事件后, 或当 PE 为 0 后, 由硬件清除此位。 1: 字节发送结束。当 NOSTRETCH=0 时: 发送时, 当一个新数据被发送且数据寄存器还未被写入新数据; 接收时, 当接收一个新的字节但是数据寄存器还未被读取; 0: 无。	0
1	RB_I2C_ADDR	RWO	地址被发送/地址匹配标志位, 用户读取状态寄存器 1 后, 对状态寄存器 2 的读操作将会清除此位, 或当 PE 为 0 时, 由硬件清除此位。 主模式: 1: 地址发送结束: 在 10 位地址模式下, 当收到地址的第二个字节的 ACK 后改为被置位; 在 7 位地址模式下, 当收到地址的 ACK 后被置位; 0: 地址发送没有结束。 从模式: 1: 收到的地址匹配; 0: 地址不匹配或者没有收到地址。	0
0	RB_I2C_SB	R0	起始位发送标志位, 读取状态寄存器 1 后写数据寄存器的操作将清除该位, 或当 PE 为 0 时, 硬件将会清除此位。 1: 已发送起始位; 0: 未发送起始位。	0

I2C 状态寄存器 2(R16_I2C_STAR2)

位	名称	访问	描述	复位值
[15:8]	RB_I2C_PEC	R0	包错误检查域, 当 PEC 使能时 (ENPEC 置位), 此域存放 PEC 的值。	0

7	RB_I2C_DUALF	RO	匹配检测标志位，在产生停止位或起始位时，或者在 PE=0 时，硬件会将该位清零。 1: 接收到的地址与 OADDR2 中的内容相符； 0: 接收到的地址与 OADDR1 中的内容相符。	0
6	RB_I2C_SMBHOST	RO	SMBus 主机头标志位，在产生停止位或起始位时，或者在 PE=0 时，硬件会将该位清零。 1: 当 SMBTYPE=1 且 ENARP=1 时，收到了 SMBus 主机地址； 0: 未接收到 SMBus 主机地址。	0
5	RB_I2C_SMBDEFAULT	RO	SMBus 设备默认地址标志位，在产生停止位或起始位时，或者在 PE=0 时，硬件会将该位清零。 1: 当 ENARP=1，收到 SMBus 设备的默认地址； 0: 未收到地址。	0
4	RB_I2C_GENCALL	RO	广播呼叫地址标志位，在产生停止位或起始位时，或者在 PE=0 时，硬件会将该位清零。 1: 当 ENGC=1 时，收到广播呼叫的地址； 0: 未收到广播呼叫地址。	0
3	Reserved	RO	保留。	0
2	RB_I2C_TRA	RO	发送/接收标志位，在检测到停止事件 (STOPF=1)，重复的起始条件或者总线仲裁丢失 (ARLO=1) 或者 PE=0 时，硬件会将其清零。 1: 数据已发送； 0: 接收了数据。 该位根据地址字节的 R/W 位来决定。	0
1	RB_I2C_BUSY	RO	总线忙标志位，该位在检测到一个停止位时会被清零。在接口被禁用时 (PE=0)，该信息仍被更新。 1: 总线忙：SDA 或 SCL 存在低电平； 0: 总线空闲无通讯。	0
0	RB_I2C_MSL	RO	主从模式指示位，当接口处于主模式时 (SB=1)，硬件将该位置位；当总线检测到一个停止位，仲裁丢失时，或者 PE=0 时，硬件会清除该位。	0

I2C 时钟寄存器 (R16_I2C_CKCFGR)

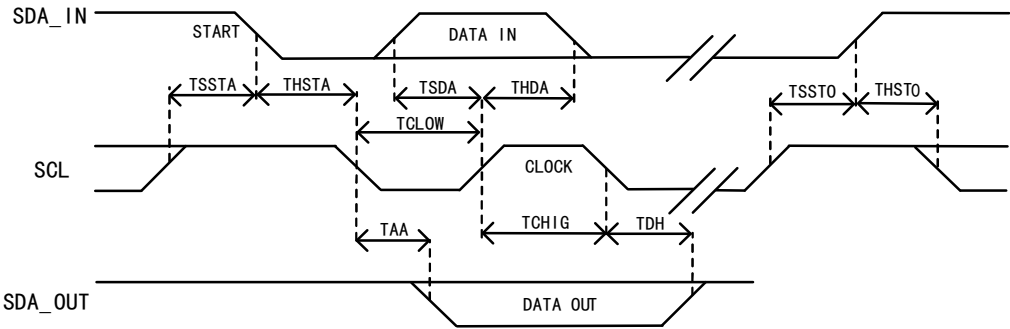
位	名称	访问	描述	复位值
15	RB_I2C_F_S	RW	主模式选择位。 1: 快速模式； 0: 标准模式。	0
14	RB_I2C_DUTY	RW	快速模式时的时钟高电平时间的占空比。 1: 36%； 0: 33.3%。	0
[13:12]	Reserved	RO	保留。	0
[11:0]	RB_I2C_CCR	RW	时钟分频系数域，决定 SCL 时钟的频率波形。 在 I2C 标准模式下或 SMBus 模式下： $T_{high} = CCR * T_{HCLK}$ $T_{low} = CCR * T_{HCLK}$ 在 I2C 快速模式下： 如果 DUTY = 0： $T_{high} = CCR * T_{HCLK}$	0

		<div>$T_{low} = 2 * CCR * T_{HCLK}$ 如果 DUTY = 1: (速度达到 400kHz) $T_{high} = 9 * CCR * T_{HCLK}$ $T_{low} = 16 * CCR * T_{HCLK}$ 例: 在标准模式下, 产生 100kHz 的 SCL 频率: $CCR = FREQR / (2 * 100KHz)$, $FREQR = 52MHz$ 时, $T_{HCLK} = 1 / 52MHz$, 则 $CCR = 52MHz / (2 * 100KHz) = 260$, CCR 写入 0x104。</div>	
--	--	--	--

I2C 上升时间寄存器(R16_I2C_RTR)

位	名称	访问	描述	复位值
[15:6]	Reserved	RO	保留。	0
[5:0]	RB_I2C_TRISE	RW	最大上升时间域。这个位设置主模式的 SCL 的上升时间。最大的上升沿时间等于 TRISE-1 个时钟周期。此位只能在 PE 清零下设置。	000010b

12. 11 I2C 时序



名称	参数说明 (TA = 25℃, VI033 = 3.3V)	最小值	典型值	最大值	单位
TSSTA	SDA 下降沿之前 SCL 高电平的建立时间	0.4			us
THSTA	SDA 下降沿之后 SCL 高电平的保持时间	0.4			us
TSDA	SCL 上升沿之前 SDA 数据的建立时间	0.05			us
THDA	SCL 上升沿之后 SDA 数据的保持时间	>TCHIG			us
TSSTO	SDA 上升沿之前 SCL 高电平的建立时间	0.4			us
THSTO	SDA 上升沿之后 SCL 高电平的保持时间	0.8			us
TCLOW	SCL 时钟的低电平时间	0.6			us
TCHIG	SCL 时钟的高电平时间	0.5			us
TAA	SCL 下降沿到 SDA 输出有效	0.006		0.4	us
TDH	SCL 下降沿之后 SDA 输出保持时间	0.006			us
TR	SCL 或 SDA 输入上升沿时间			0.2	us

第 13 章 段式 LCD

13.1 段式 LCD 简介

CH587 和 CH586 提供了段式 LCD 控制器接口，可支持 128 个点（32*4）LCD 面板。支持 3.3V 和 2.5V 驱动电压，扫描频率可调，支持 1/2duty、1/3duty、1/4duty 和 1/3bias、1/2bias 规格 LCD。

13.2 寄存器描述

表 13-1 LCD 相关寄存器列表

名称	访问地址	描述	复位值
R8_LCD_CMD	0x40006000	LCD 命令寄存器	0x00
R32_LCD_RAM0	0x40006004	LCD RAM0 寄存器	0x00000000
R32_LCD_RAM1	0x40006008	LCD RAM1 寄存器	0x00000000
R32_LCD_RAM2	0x4000600C	LCD RAM2 寄存器	0x00000000
R32_LCD_RAM3	0x40006010	LCD RAM3 寄存器	0x00000000
R32_LCD_SEG_EN	0x40006014	LCD 段使能寄存器	0x00000000

LCD 命令寄存器 (R8_LCD_CMD)

位	名称	访问	描述	复位值
7	RB_VLCD_SEL	RW	LCD 驱动电压选择： 1: 2.5V; 0: 3.3V。	0
[6:5]	RB_SCAN_CLK_SEL	RW	扫描时钟选择： 00: 256Hz; 01: 512Hz; 10: 1KHz; 11: 128Hz。	0
[4:3]	RB_LCD_DUTY	RW	LCD 占空比选择： 00: 1/2; 01: 1/3; 10: 1/4; 11: 无效。	0
2	RB_LCD_BIAS	RW	偏压比选择： 1: 1/3; 0: 1/2。	0
1	RB_LCD_ON	RW	LCD 开关： 1: 开启; 0: 关闭。	0
0	RB_SYS_EN	RW	系统使能： 1: 开启; 0: 关闭。	0

LCD RAM0 寄存器 (R32_LCD_RAM0)

位	名称	访问	描述	复位值
[31:0]	RB_LCD_SEGX (X=0-7)	RW	SEG0-SEG7 段的数据，每段 4 位。	0

LCD RAM1 寄存器 (R32_LCD_RAM1)

位	名称	访问	描述	复位值
[31:0]	RB_LCD_SEGX (X=8-15)	RW	SEG8-SEG15 段的数据，每段 4 位。	0

LCD RAM2 寄存器 (R32_LCD_RAM2)

位	名称	访问	描述	复位值
[31:0]	RB_LCD_SEGX (X=16-23)	RW	SEG16-SEG23 段的数据, 每段 4 位。	0

LCD RAM3 寄存器 (R32_LCD_RAM3)

位	名称	访问	描述	复位值
[31:0]	RB_LCD_SEGX (X=24-31)	RW	SEG24-SEG31 段的数据, 每段 4 位。	0

LCD 段使能寄存器 (R32_LCD_SEG_EN)

位	名称	访问	描述	复位值
[31:0]	RB_LCD_SEG_EN	RW	SEG31-SEG0 段的使能, 高电平有效。	0

13.3 段式 LCD 配置

- (1)、选择并打开 32KHz 时钟源;
- (2)、设置将要用到的 LCD 驱动管脚为仅模拟输入并配置为浮空态, 必选, 设置 R32_PIN_IN_DIS、R32_PC_IN_DIS 和 R16_PIN_CONFIG 相对应的位。注意, 外部复位 RST 复用了 LCD 驱动管脚 SEG23, 如果要使用 SEG23, 则要取消外部复位功能;
- (3)、向 LCD 数据寄存器 R32_LCD_RAM0/1/2/3 加载要显示的段码数据;
- (4)、配置 R8_LCD_CMD, 设置驱动电压、扫描频率、bias、duty 等参数, 并将 LCD_ON 和寄存器 R32_LCD_SEG_EN 中的 RB_LCD_SEG_EN 置位, 开启段式 LCD 驱动;
- (5)、可以随时更新 LCD 数据寄存器中的数据, 改变显示内容。

第 14 章 独立看门狗（IWDG）

14.1 IWDG 简介

独立看门狗（IWDG）由专用的内部低速时钟（LSI）驱动。

14.2 寄存器描述

表 14-1 独立看门狗相关寄存器列表

名称	访问地址	描述	复位值
R32_IWDG_KR	0x40001000	看门狗键寄存器	0xFFFFFFFF
R32_IWDG_CFG	0x40001004	看门狗配置寄存器	0x4FFFFFFF

看门狗键寄存器 (R32_IWDG_KR)

位	名称	访问	描述	复位值
[31:16]	Reserved	W0	保留。	XXXXh
[15:0]	IWDG_KR	W0	KEY[15:0]：键值（只写寄存器，读出值为 0x0000）； 软件必须以一定的间隔写入 0xAAAA，重装载计数值，否则，当计数器为 0 时，看门狗会产生复位，写入 0x5555 表示解除保护。 写入 0xCCCC，启动看门狗工作（若选择了硬件看门狗则不受此命令字限制）。	XXXXh

看门狗配置寄存器 (R32_IWDG_CFG)

位	名称	访问	描述	复位值
31	IWDG_EN	R0	看门狗启动标志位： 1：开启； 0：关闭。	0
30	WR_PROTECT	R0	写保护标志位： 1：开启保护，开启后操作受保护字段不生效； 0：解除保护。	1
29	STOP_EN	RW	看门狗停止使能（受保护）： 1：开启停止开关； 0：关闭停止开关。 注：仅调试模式有效。	0
28	Reserved	R0	保留。	0
[27:16]	COUNT	R0	看门狗递减计数器。	FFFh
15	PVU	R0	看门狗配置寄存器更新标志位（受保护）： 1：寄存器有更新； 0：寄存器无更新。	X
[14:12]	PR	RW	预分频因子（受保护）： 000：4 分频；001：8 分频； 010：16 分频；011：32 分频； 100：64 分频；101：128 分频； 110：256 分频；111：512 分频。	000b
[11:0]	RLR	RW	RL[11:0]：看门狗计数器重装载（受保护）； 用于定义看门狗计数器的重装载值，每当向	FFFh

			IWDG_KR 寄存器写入 0xAAAA 时，重装载值会被传送到计数器中。随后计数器从这个值开始递减计数。看门狗超时周期可通过此重装载值和时钟预分频值来计算。	
--	--	--	---	--

注：标注受保护的位，在 R32_IWDG_CFG 寄存器中的 WR_PROTECT 标志位为 1 时，读/写操作不生效。必须先向 IWDG_KR 寄存器中写入 0x5555，此时 R32_IWDG_CFG 寄存器中的 WR_PROTECT 位为 0，才能对这些位进行读/写操作。

第 15 章 模数转换器 ADC

15.1 ADC 简介

芯片提供一个 12 位逐次逼近型模拟数字转换器 ADC，提供多达 25 个通道，支持通道扫描（SCAN）功能，支持 22 个外部信号源和 3 个内部信号源。

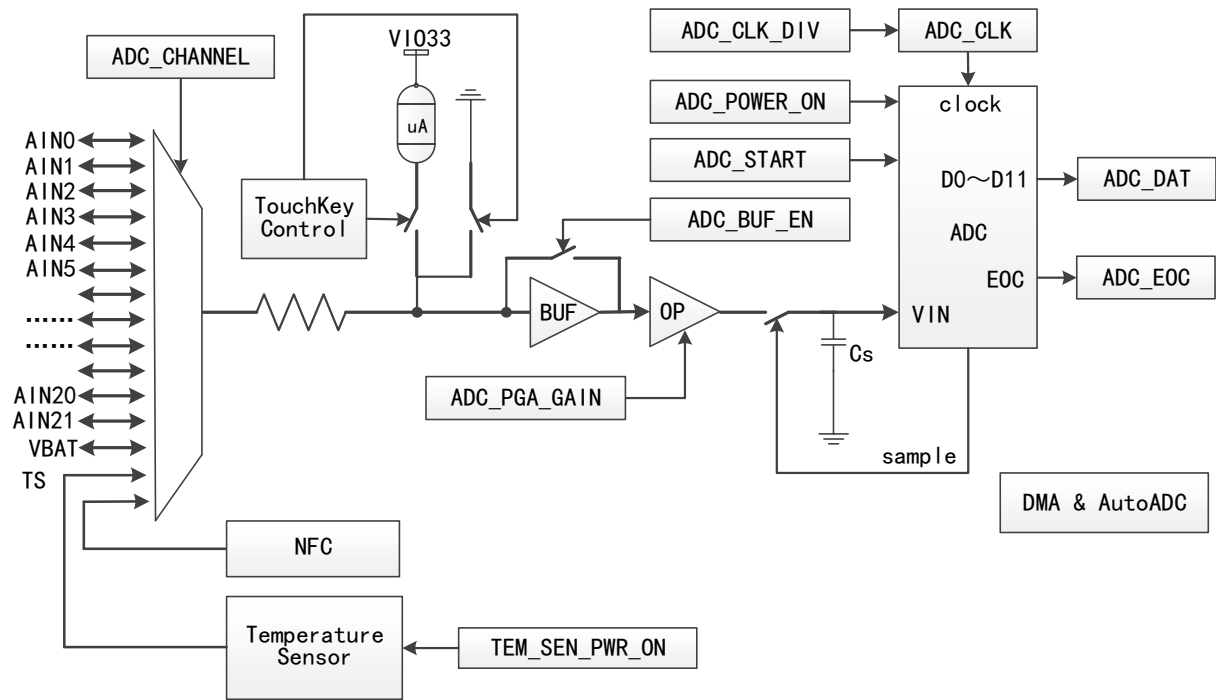
15.1.1 主要特性

- 12 位分辨率
- 22 个外部电压采样通道、内部的温度检测通道、内部的电池电压检测通道、内部的 NFC 能量检测通道
- 单端输入模式和差分输入模式检测
- 采样时钟频率可选
- ADC 输入电压范围 0V~V_{I033}
- 可选 PGA，提供增益调节选择
- 可选输入缓冲器 BUF，支持高阻信号源
- 支持 DMA 和定时间隔自动连续 ADC 采样，间隔可调
- 支持通道扫描功能，可配置扫描的顺序、扫描通道的数量，并提供扫描结束中断

15.1.2 功能描述

下图为一个 ADC 模块的框图。

图 15-1 ADC 结构图



15.2 寄存器描述

表 15-1 ADC 相关寄存器列表

名称	访问地址	描述	复位值
R8_ADC_CHANNEL	0x40001058	ADC 输入通道选择寄存器	0x14
R8_ADC_CFG	0x40001059	ADC 配置寄存器	0x80
R8_ADC_CONVERT	0x4000105A	ADC 转换控制寄存器	0x00

R8_TEM_SENSOR	0x4000105B	温度传感器控制寄存器	0x00
R16_ADC_DATA	0x4000105C	ADC 数据寄存器	0x0XXX
R8_ADC_INT_FLAG	0x4000105E	ADC 中断标志寄存器	0x00
R8_ADC_CTRL_DMA	0x40001061	DMA 和中断控制寄存器	0x00
R8_ADC_DMA_IF	0x40001062	ADC 和 DMA 中断标志寄存器	0x00
R8_ADC_AUTO_CYCLE	0x40001063	连续 ADC 定时周期寄存器	0xXX
R32_ADC_DMA_NOW	0x40001064	DMA 当前缓冲区地址	0x000XXXXX
R32_ADC_DMA_BEG	0x40001068	DMA 起始缓冲区地址	0x000XXXXX
R32_ADC_DMA_END	0x4000106C	DMA 结束缓冲区地址	0x000XXXXX
R32_ADC_SCAN_CFG1	0x40001070	扫描配置寄存器 1	0xFFFFFFFF
R32_ADC_SCAN_CFG2	0x40001074	扫描配置寄存器 2	0x000FFFFF
R32_ADC_SCAN_CFG3	0x40001140	扫描配置寄存器 3	0x00000000
R32_ADC_SCAN_CFG4	0x40001144	扫描配置寄存器 4	0x00000000

ADC 输入通道选择寄存器 (R8_ADC_CHANNEL)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	0
[4:0]	RB_ADC_CH_INX	RW	ADC 通道索引号，共 22 个通道： 00h~15h：外部信号通道 A0~A21； 16h：电池电压 VBAT； 17h：内置温度传感器 TS。 18h：NFC 能量检测通道。	10100b

ADC 配置寄存器 (R8_ADC_CFG)

位	名称	访问	描述	复位值
[7:6]	RB_ADC_CLK_DIV	RW	ADC 时钟频率选择： 当 R8_PLL_CONFIG[7] = 1 时： 00：基于 624M 的 5 分频，124.8MHz； 01：基于 624M 的 6 分频，104MHz； 10：保留； 11：基于 624M 的 4 分频，156MHz。 当 R8_PLL_CONFIG[7] = 0 时： 00：基于 480M 的 5 分频，96MHz； 01：基于 480M 的 6 分频，80MHz； 10：基于 480M 的 3 分频，160MHz； 11：基于 480M 的 4 分频，120MHz。	10
5	RB_ADC_PGA_CFG	RW	选择 ADC 中 PGA 的运行速度： 1：高速；(ADC_SAMPLE_TIME 建议不小于 170ns) 0：正常速度。(ADC_SAMPLE_TIME 建议不小于 250ns)	0
4	RB_ADC_PGA_GAIN	RW	ADC 的输入 PGA 增益选择： 1：0dB，1 倍，无增益； 0：-6dB，1/2 倍。	0
3	RB_ADC_OFS_TEST	RW	ADC 偏移误差测试模式： 1：测试/校准模式，测试模式下数据寄存器 R16_ADC_DATA 低 12 位数据将按位取反 (0x0573 反为 0x0A8C)；	0

			0: 正常模式。	
2	RB_ADC_DIFF_EN	RW	ADC 通道信号输入模式: 1: 差分输入; 0: 单端输入。	0
1	RB_ADC_BUF_EN	RW	ADC 输入缓冲器 BUF 使能: 1: 开启; 0: 关闭。	0
0	RB_ADC_POWER_ON	RW	ADC 模块电源使能控制: 1: 使能; 0: 关闭。	0

PGA 增益计算公式说明: $\Delta V * A + V_{ref} = 2 * V_{ref} * ADC / 4096$ 。

ΔV : ADC 模块输入的电压。

单端模式下 $\Delta V = (V_{IN} - V_{ref})$, 其中 V_{IN} 就是被测电压。

差分模式下 $\Delta V = (V_{INp} - V_{INn})$, 其中 V_{INp} 和 V_{INn} 为差分输入的两个电压。

ADC 模块输入电压参数为 $V * A$, 需要满足: $-V_{ref} \leq V * A \leq +V_{ref}$ 。

A: 增益系数, 参考表 15-2 和表 15-3 中“PGA 增益选择”。

ADC: ADC 转换后的数字量, 即 R16_ADC_DATA。

V_{ref} : 内部模拟电路的电源节点 VINTA 的实际电压值, 通常为 $1.2V \pm 0.015V$ 。

表 15-2 PGA 增益选择与输入电压范围表 (单端输入模式)

PGA 增益选择	由 ADC 转换后的数据 计算被采样的电压 V_i	理论可测电压 上限	测量电压范围 (假定 $V_{ref}=1.2V$)	高精度 测量电压范围
-6dB (1/2 倍)	$(ADC/1024-1)*V_{ref}$	$3*V_{ref}$	$-0.2V \sim 3.6V$	$2V \sim 3.4V$
0dB (1 倍)	$(ADC/2048)*V_{ref}$	$2*V_{ref}$	$0V \sim 2.4V$	$0V \sim 2.2V$

表 15-3 PGA 增益选择与输入电压范围表 (差分输入模式)

PGA 增益选择	由 ADC 转换后的数据 计算被采样的电压 $V_{INp}-V_{INn}$	理论可测 电压上限	测量电压范围 (假定 $V_{ref}=1.2V$)	$ V_{INp}-V_{INn} $ 高精度 测量电压范围	$ V_{INp}+V_{INn} /2$ 共模电压输入范围
-6dB (1/2 倍)	$(ADC/1024-2)*V_{ref}$	$2*V_{ref}$	$0V \sim 2.4V$	$0V \sim 2.2V$	$0V \sim V_{I033}$
0dB (1 倍)	$(ADC/2048-1)*V_{ref}$	$1*V_{ref}$	$0V \sim 1.2V$	$0V \sim 1.1V$	$0V \sim 0.75*V_{I033}$

说明: 较低的电压如果进行负增益 (信号减小) 后采样, 可能将会导致一段电压范围内误差大; 而较高的电压如果经过正增益 (信号放大) 后采样, 可能将会导致 ADC 转换值溢出, 因此建议根据被测信号电压范围选择合理的增益模式。

默认建议开启输入缓冲器, 只有当外部信号源内阻小于 $1K\Omega$ 时, 才可以关闭输入缓冲器进行 ADC。当采用差分输入时, 建议关闭输入缓冲器。当用于 TouchKey 检测时, 必须开启输入缓冲器, 且建议选择 0dB 增益。

ADC 转换控制寄存器 (R8_ADC_CONVERT)

位	名称	访问	描述	复位值
7	RB_ADC_EOC_X	RO	ADC 转换结束标志 (异步信号): 1: 完成; 0: 进行中。	0
[6:4]	RB_ADC_SAMPLE_TIME	RW	ADC 采样周期选择: 000: $14.5*T_{adc}$; 001: $19.5*T_{adc}$; 010: $22.5*T_{adc}$; 011: $27.5*T_{adc}$; 100: $32.5*T_{adc}$; 101: $40.5*T_{adc}$;	0

			110: 67.5*T _{adc} ; 111: 128.5*T _{adc} 。	
[3:1]	Reserved	R0	保留。	0
0	RB_ADC_START	RW	ADC 转换启动控制及状态, 在非连续 ADC 结束时或在 DMA 结束时自动清零: 1: 开始转换/正在转换; 0: 停止转换。	0

温度传感器控制寄存器 (R8_TEM_SENSOR)

位	名称	访问	描述	复位值
7	RB_TEM_SEN_PWR_ON	RW	TS 温度传感器电源使能: 1: 使能; 0: 关闭。	0
[6:4]	RB_SCAN_CYC_OE	RW	ADC 扫描周期数的每 bit 位输出使能: 1: 使能; 0: 关闭。	0
3	RB_SCAN_CONT_EN	RW	ADC 扫描周期数计数使能: 1: 使能; 0: 关闭。	0
[2:0]	RB_SCAN_CYCLE	R0	ADC 扫描周期。	0

ADC 数据寄存器 (R16_ADC_DATA)

位	名称	访问	描述	复位值
[15:12]	Reserved	RW	保留。	0
[11:0]	RB_ADC_DATA	R0	ADC 转换后的数据。	XXXh

ADC 中断标志寄存器 (R8_ADC_INT_FLAG)

位	名称	访问	描述	复位值
7	RB_ADC_IF_EOC	R0	ADC 转换完成标志。 对 寄存器 R8_ADC_CONVERT 或 R8_TKEY_CONVERT 进行写操作可清零此标志。	0
[6:0]	Reserved	RW	保留。	0

DMA 和中断控制寄存器 (R8_ADC_CTRL_DMA)

位	名称	访问	描述	复位值
7	RB_ADC_AUTO_EN	RW	定时间隔自动连续 ADC 采样使能: 1: 使能自动 ADC; 0: 禁止自动 ADC。	0
6	RB_ADC_CONT_EN	RW	ADC 连续转换模式使能: 1: 使能连续 ADC; 0: 禁止连续 ADC。	0
5	RB_SCAN_AUTO_TYPE	RW	ADC SCAN 模式下: 1: 连续触发; 0: 周期性触发。	0
4	RB_ADC_IE_EOC	RW	ADC 转换完成中断标志位选择: 1: 由 RB_ADC_IF_END_ADC 触发 ADC 转换完成中断;	0

			0: 当 RB_ADC_IE_DMA_END 为 1 时, 不触发 ADC 转换完成中断; 当 RB_ADC_IE_DMA_END 为 0 时, 由 RB_ADC_IF_EOC 触发 ADC 转换完成中断。	
3	RB_ADC_IE_DMA_END	RW	DMA 结束中断使能位: 1: 使能中断; 0: 禁止中断。	0
2	RB_ADC_DMA_LOOP	RW	DMA 地址循环功能使能位: 1: 使能地址循环; 0: 禁止地址循环。 如果使能 DMA 地址循环, 当 DMA 地址增加到设置的末尾地址时, 自动循环指向设置的首地址。	0
1	Reserved	RO	保留。	0
0	RB_ADC_DMA_ENABLE	RW	DMA 功能使能位: 1: 使能 DMA; 0: 禁止 DMA。	0

ADC 和 DMA 中断标志寄存器 (R8_ADC_DMA_IF)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	0
4	RB_ADC_IF_END_ADC	RW1Z	ADC 转换完成中断标志, 写 1 清零或 DMA 取走数据或对寄存器 R8_ADC_CONVERT 进行写操作可清零此标志: 1: 已完成一次 ADC; 0: 未完成。	0
3	RB_ADC_IF_DMA_END	RW1Z	DMA 完成标志位, 写 1 清零: 1: 已完成; 0: 未完成。	0
[2:0]	Reserved	RO	保留。	0

连续 ADC 定时周期寄存器 (R8_ADC_AUTO_CYCLE)

位	名称	访问	描述	复位值
[7:0]	R8_ADC_AUTO_CYCLE	RW	连续 ADC 定时周期起始值, 以 16 个系统时钟为单位计数, 满 256 后重新加载。 计算方法: 定时 = (256 - R8_ADC_AUTO_CYCLE) * 16 * T _{sys} 。 连续 TKEY 定时周期起始值时, 以 32MHz 或 16MHz 时钟为单位计数。 计算方法: 定时 = R8_ADC_AUTO_CYCLE * T _{CK32M} (或 T _{CK16M})。	XXh

DMA 当前缓冲区地址 (R32_ADC_DMA_NOW)

位	名称	访问	描述	复位值
[31:18]	Reserved	RO	保留。	0
[17:1]	RB_ADC_DMA_NOW	RO	DMA 数据缓冲区当前地址。 可用于计算已转换次数, 计算方法: COUNT = (ADC_DMA_NOW - ADC_DMA_BEG) / 2。	XXXXh

0	Reserved	R0	保留。	0
---	----------	----	-----	---

DMA 起始缓冲区地址 (R32_ADC_DMA_BEG)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:1]	RB_ADC_DMA_BEG	RW	DMA 数据缓冲区起始地址，地址必须 2 字节对齐。	XXXXh
0	Reserved	R0	保留。	0

DMA 结束缓冲区地址 (R32_ADC_DMA_END)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:1]	RB_ADC_DMA_END	RW	DMA 数据缓冲区结束地址（不含），地址必须 2 字节对齐。	XXXXh
0	Reserved	R0	保留。	0

扫描配置寄存器 1 (R32_ADC_SCAN_CFG1)

位	名称	访问	描述	复位值
[31:28]	RB_ADC_SCAN_CH8	RW	通道 8 模拟输入通道选择低位，结合 RB_ADC_SCAN_CH8_H 位使用： 00000: A0; 00001: A1; 00010: A2; 00011: A3; 00100: A4; 00101: A5; 00110: A6; 00111: A7; 01000: A8; 01001: A9; 01010: A10; 01011: A11; 01100: A12; 01101: A13; 01110: A14; 01111: A15; 10000: A16; 10001: A17; 10010: A18; 10011: A19; 10100: A20; 10101: A21; 10110: 电池电压 VBAT; 10111: 内置温度传感器 TS。	1111
[27:24]	RB_ADC_SCAN_CH7	RW	通道 7 模拟输入通道选择位： 同上。	1111
[23:20]	RB_ADC_SCAN_CH6	RW	通道 6 模拟输入通道选择位： 同上。	1111

[19:16]	RB_ADC_SCAN_CH5	RW	通道 5 模拟输入通道选择位： 同上。	1111
[15:12]	RB_ADC_SCAN_CH4	RW	通道 4 模拟输入通道选择位： 同上。	1111
[11:8]	RB_ADC_SCAN_CH3	RW	通道 3 模拟输入通道选择位： 同上。	1111
[7:4]	RB_ADC_SCAN_CH2	RW	通道 2 模拟输入通道选择位： 同上。	1111
[3:0]	RB_ADC_SCAN_CH1	RW	通道 1 模拟输入通道选择位： 同上。	1111

扫描配置寄存器 2 (R32_ADC_SCAN_CFG2)

位	名称	访问	描述	复位值
31	RB_ADC_IF_SCAN_END	RW1Z	扫描结束标志位，为 1 表示扫描结束，该位写 1 清零，写 0 无效。	0
30	RB_ADC_SCAN_MASK_DIS	RW	ADC 采样通道结束后，关闭通道使能： 1：禁止关闭通道； 0：使能关闭通道。	0
29	RB_ADC_IE_SCAN_END	RW	扫描结束中断使能： 1：使能中断； 0：禁止中断。	0
28	RB_ADC_SCAN_SEL	RW	扫描选择： 1：ADC； 0：TKEY。	0
[27:24]	RB_ADC_SCAN_NUM	RW	表示扫描通道数量的低位，结合 RB_ADC_SCAN_NUM_H 使用。 RB_ADC_SCAN_SEL 为 1 时：表示通道扫描数量减 1； RB_ADC_SCAN_SEL 为 0 时：表示通道扫描数量。	0
23	RB_ADC_SCAN_EN	RW	通道扫描模式使能： 1：使能模式； 0：禁止模式。	0
22	RB_ADC_SCAN_NUM_H	RW	扫描通道数量高位。	0
[21:20]	RB_EHCH_TIM	RW	通道扫描时，每个通道的 ADC 采样次数。 00：1 次； 01：2 次； 10：3 次； 11：4 次。	0
[19:16]	RB_ADC_SCAN_CH13	RW	通道 13 模拟输入通道选择低位，结合 RB_ADC_SCAN_CH13_H 位使用： 00000：A0； 00001：A1； 00010：A2； 00011：A3； 00100：A4； 00101：A5； 00110：A6； 00111：A7；	1111

			01000: A8; 01001: A9; 01010: A10; 01011: A11; 01100: A12; 01101: A13; 01110: A14; 01111: A15; 10000: A16; 10001: A17; 10010: A18; 10011: A19; 10100: A20; 10101: A21; 10110: 电池电压 VBAT; 10111: 内置温度传感器 TS。	
[15:12]	RB_ADC_SCAN_CH12	RW	通道 12 模拟输入通道选择位: 同上。	1111
[11:8]	RB_ADC_SCAN_CH11	RW	通道 11 模拟输入通道选择位: 同上。	1111
[7:4]	RB_ADC_SCAN_CH10	RW	通道 10 模拟输入通道选择位: 同上。	1111
[3:0]	RB_ADC_SCAN_CH9	RW	通道 9 模拟输入通道选择位: 同上。	1111

扫描配置寄存器 3 (R32_ADC_SCAN_CFG3)

位	名称	访问	描述	复位值
[31:28]	RB_ADC_SCAN_CH21	RW	通道 21 模拟输入通道选择低位, 结合 RB_ADC_SCAN_CH21_H 位使用: 00000: A0; 00001: A1; 00010: A2; 00011: A3; 00100: A4; 00101: A5; 00110: A6; 00111: A7; 01000: A8; 01001: A9; 01010: A10; 01011: A11; 01100: A12; 01101: A13; 01110: A14; 01111: A15; 10000: A16; 10001: A17; 10010: A18; 10011: A19;	0

			10100: A20; 10101: A21; 10110: 电池电压 VBAT; 10111: 内置温度传感器 TS。	
[27:24]	RB_ADC_SCAN_CH20	RW	通道 20 模拟输入通道选择位: 同上。	0
[23:20]	RB_ADC_SCAN_CH19	RW	通道 19 模拟输入通道选择位: 同上。	0
[19:16]	RB_ADC_SCAN_CH18	RW	通道 18 模拟输入通道选择位: 同上。	0
[15:12]	RB_ADC_SCAN_CH17	RW	通道 17 模拟输入通道选择位: 同上。	0
[11:8]	RB_ADC_SCAN_CH16	RW	通道 16 模拟输入通道选择位: 同上。	0
[7:4]	RB_ADC_SCAN_CH15	RW	通道 15 模拟输入通道选择位: 同上。	0
[3:0]	RB_ADC_SCAN_CH14	RW	通道 14 模拟输入通道选择位: 同上。	0

扫描配置寄存器 4 (R32_ADC_SCAN_CFG4)

位	名称	访问	描述	复位值
[31:21]	Reserved	RO	保留。	0
20	RB_ADC_SCAN_CH21_H	RW	通道 21 模拟输入通道选择高位。	0
19	RB_ADC_SCAN_CH20_H	RW	通道 20 模拟输入通道选择高位。	0
18	RB_ADC_SCAN_CH19_H	RW	通道 19 模拟输入通道选择高位。	0
17	RB_ADC_SCAN_CH18_H	RW	通道 18 模拟输入通道选择高位。	0
16	RB_ADC_SCAN_CH17_H	RW	通道 17 模拟输入通道选择高位。	0
15	RB_ADC_SCAN_CH16_H	RW	通道 16 模拟输入通道选择高位。	0
14	RB_ADC_SCAN_CH15_H	RW	通道 15 模拟输入通道选择高位。	0
13	RB_ADC_SCAN_CH14_H	RW	通道 14 模拟输入通道选择高位。	0
12	RB_ADC_SCAN_CH13_H	RW	通道 13 模拟输入通道选择高位。	0
11	RB_ADC_SCAN_CH12_H	RW	通道 12 模拟输入通道选择高位。	0
10	RB_ADC_SCAN_CH11_H	RW	通道 11 模拟输入通道选择高位。	0
9	RB_ADC_SCAN_CH10_H	RW	通道 10 模拟输入通道选择高位。	0
8	RB_ADC_SCAN_CH9_H	RW	通道 9 模拟输入通道选择高位。	0
7	RB_ADC_SCAN_CH8_H	RW	通道 8 模拟输入通道选择高位。	0
6	RB_ADC_SCAN_CH7_H	RW	通道 7 模拟输入通道选择高位。	0
5	RB_ADC_SCAN_CH6_H	RW	通道 6 模拟输入通道选择高位。	0
4	RB_ADC_SCAN_CH5_H	RW	通道 5 模拟输入通道选择高位。	0
3	RB_ADC_SCAN_CH4_H	RW	通道 4 模拟输入通道选择高位。	0
2	RB_ADC_SCAN_CH3_H	RW	通道 3 模拟输入通道选择高位。	0
1	RB_ADC_SCAN_CH2_H	RW	通道 2 模拟输入通道选择高位。	0
0	RB_ADC_SCAN_CH1_H	RW	通道 1 模拟输入通道选择高位。	0

15.3 ADC 配置

15.3.1 外部通道采样

(1)、设置 R8_ADC_CFG 的 RB_ADC_POWER_ON 为 1 开启 ADC，通过 RB_ADC_CLK_DIV 选择采样频率，通

过 RB_ADC_BUF_EN 和 RB_ADC_PGA_GAIN 启用输入缓冲器及选择信号增益，通过 RB_ADC_SAMPLE_TIME 选择采样周期等；

- (2)、设置 R8_ADC_CHANNEL 寄存器，选择外部或内部信号通道；
- (3)、设置 R8_ADC_CONVERT 寄存器，置位 RB_ADC_START，启动 ADC 转换；
- (4)、查询等待 RB_ADC_START 自动清零或者等待 RB_ADC_IF_EOC 置 1，表示转换完成，可以读取 R16_ADC_DATA 获取 12 位 ADC 转换数据，时间足够时建议再次转换并丢弃首次 ADC 数据；
- (5)、重复 2、3、4 步骤，可以继续采样另一通道或者下一组数据。
- (6)、单次 ADC 转换周期：

ADC 采样 (14.5~128.5 个时钟) + 切换 1 个时钟 + 转换时间 (12.5 个时钟) $\approx$ 28~142 个 T_{adc}，连续 ADC 时还要加上 1 个时间间隔，其中，T_{adc} = T_{CK624M} (或 T_{CK480M}) / RB_ADC_CLK_DIV。

- (7)、如果使用差分输入：

使能差分，选择 0#通道：实际是对 A0（正端）和 A2（负端）的电压进行差分转换；

使能差分，选择 1#通道：实际是对 A1（正端）和 A3（负端）的电压进行差分转换；

ADC 转换后的结果，如果数据大于 0x800 表示差分正端的电压高于差分负端的电压；如果数据小于 0x800 表示差分正端的电压低于差分负端的电压。以 PGA 增益选择 0dB 为例，可测电压范围为 -1.2V~1.2V，0x400 表示差分正端的电压低于差分负端的电压约 0.5 个 V_{ref}。

15.3.2 温度传感器采样

- (1)、设置 R8_TEM_SENSOR 寄存器的 RB_TEM_SEN_PWR_ON 为 1 开启温度传感器，设置 R8_ADC_CHANNEL 为 23，选择温度传感器信号连接到 ADC 输入；
- (2)、设置 RB_ADC_POWER_ON 为 1 开启 ADC，设置 RB_ADC_DIFF_EN 为 1，设置 RB_ADC_CLK_DIV，设置 RB_ADC_BUF_EN 为 0，设置 RB_ADC_PGA_GAIN 为 1；
- (3)、设置 R8_ADC_CONVERT 寄存器，置位 RB_ADC_START 为 1，启动 ADC 转换；
- (4)、查询等待 RB_ADC_START 自动清零或者等待 RB_ADC_IF_EOC 置 1，读取 R16_ADC_DATA 获取 12 位 ADC 转换数据，精度要求较高时，建议重复 3 和 4 步骤多次，计算 ADC 数据的平均值；
- (5)、根据电压与温度换算关系得到温度值，具体请参考评估板例子程序。

15.3.3 启用 DMA 自动连续 ADC

- (1)、参考非 DMA 方式设置 ADC 参数和选择通道等；
- (2)、设置 R8_ADC_AUTO_CYCLE 选择连续 ADC 的周期；
- (3)、设置寄存器 R32_ADC_DMA_BEG 为存储 ADC 数据缓冲区的首地址，设置寄存器 R32_ADC_DMA_END 为存储 ADC 数据缓冲区的结束地址（不含），并设置 R8_ADC_CTRL_DMA 的 RB_ADC_DMA_ENABLE 为 1，使能 DMA 功能；
- (4)、可选步骤，选择触发 ADC 完成中断的标志位，当 RB_ADC_IE_EOC = 1 时将由 RB_ADC_IF_END_ADC 触发 ADC 完成中断，当 RB_ADC_IE_EOC = 0 且 RB_ADC_IE_DMA_END = 0 时将由 RB_ADC_IF_EOC 触发 ADC 完成中断；
- (5)、将 RB_ADC_AUTO_EN 置 1 以开启自动连续 ADC；
- (6)、每次 ADC 完成后，RB_ADC_IF_EOC 和 RB_ADC_IF_END_ADC 都会置 1，但 RB_ADC_IF_END_ADC 会在 DMA 取走数据时自动清零，所以，如果需要查询 ADC 完成状态，那么可以查询 RB_ADC_IF_EOC。

15.4 通道扫描

15.4.1 扫描模式

- (1)、扫描模式用来扫描一组模拟通道，扫描队列中的 0 通道所对应的模拟输入通道由 R8_ADC_CHANNEL 寄存器的 [4:0] 来选择，扫描队列中的 1~21 通道所对应的模拟输入通道则由 R32_ADC_SCAN_CFG1、R32_ADC_SCAN_CFG2、R32_ADC_SCAN_CFG3 和 R32_ADC_SCAN_CFG4 寄存器来配置。
- (2)、通过 RB_ADC_SCAN_NUM 和 RB_ADC_SCAN_NUM_H 位配置扫描通道数量；设置 RB_ADC_SCAN_EN 为 1，配置 ADC 为扫描模式，可对输入的模拟通道按照配置的顺序依次扫描；通过 RB_EHCH_TIM 位选择每个通道的 ADC 采样次数；通过 RB_ADC_SCAN_SEL 位来选择扫描的是 TKEY 还是 ADC；此外还可通过 RB_ADC_SCAN_MASK_DIS 位控制：在每一次通道扫描中，ADC 采样结束后是否立刻关闭该通道。当

RB_SCAN_MASK_DIS 位置 1 表示在每次通道扫描中，ADC 采样结束后不关闭该通道，直到进行下一个通道扫描时，再关闭上一个通道开启下一个通道，而当 RB_SCAN_MASK_DIS 置 0 表示在每次通道扫描中，ADC 采样结束后立刻关闭该通道，到进行下一通道扫描时，开启下一个通道，以此防止关闭上一通道的延时导致两个通道同时导通的问题。

(3)、设置寄存器 R32_ADC_DMA_BEG 为存储 ADC 数据缓冲区的首地址，设置寄存器 R32_ADC_DMA_END 为存储 ADC 数据缓冲区的结束地址（不含），并设置 R8_ADC_CTRL_DMA 的 RB_ADC_DMA_ENABLE 为 1，使能 DMA 功能。

(4)、选择配置 ADC 扫描模式的触发方式：

①周期性触发：将 RB_ADC_AUTO_EN 位置 1，并设置 R8_ADC_AUTO_CYCLE，则在每次通道扫描后，定时间隔扫描下一通道；

②按通道数量连续触发：将 RB_SCAN_AUTO_TYPE 位置 1，设置 RB_ADC_CONT_EN 位为 0、RB_ADC_START 位为 1，则按配置顺序依次扫描通道，直到扫描完所有配置的通道；

③按 DMA 地址连续触发：将 RB_ADC_CONT_EN、RB_ADC_START 位置 1，则按配置依次扫描通道，直到 DMA 存储结束。

15.4.2 扫描中断

在扫描模式下，如果 R32_ADC_SCAN_CFG2 寄存器的 RB_ADC_IE_SCAN_END 位被置位，将使能扫描结束中断，即在扫描队列的最后一个通道转换结束时将产生中断，此时 R32_ADC_SCAN_CFG2 寄存器的 RB_ADC_IF_SCAN_END 位会被硬件置 1（该位需要软件清 0），表明扫描队列中的所有通道转换结束。

第 16 章 触摸按键 TouchKey

16.1 TouchKey 简介

芯片提供了电容检测模式，配合 ADC 模块使用，可以实现电容类触摸按键检测功能。共 22 个输入通道，支持触摸按键电容值范围 10pF~100pF，提供驱动屏蔽输出以提高灵敏度。

16.2 寄存器描述

表 16-1 TouchKey 相关寄存器列表

名称	访问地址	描述	复位值
R8_TKEY_CONVERT	0x40001056	TouchKey 检测控制寄存器	0x00
R8_TKEY_CFG	0x40001057	TouchKey 配置寄存器	0x00
R32_TKEY_CFG2	0x40001078	TouchKey 配置寄存器 2	0x00000000
R32_TKEY_SEL	0x4000107C	TouchKey 选择寄存器	0x00000000
R32_TKEY_SEL2	0x40001148	TouchKey 选择寄存器 2	0x00000000

TouchKey 检测控制寄存器 (R8_TKEY_CONVERT)

位	名称	访问	描述	复位值
[7:1]	Reserved	R0	保留。	0
0	RB_TKEY_START	RW	TouchKey 检测控制及状态，自动清零： 1：开始检测/正在转换； 0：停止转换。	0

TouchKey 配置寄存器 (R8_TKEY_CFG)

位	名称	访问	描述	复位值
[7:6]	Reserved	R0	保留。	0
5	RB_TKEY_AUTO_EN	RW	TouchKey 自动模式使能： 1：每当 TouchKey 检测完成后，经过一定时间间隔后会自动开启； 0：关闭自动模式。	0
4	RB_TKEY_RAND_EN	RW	RB_TKEY_AUTO_EN 为 1 时，随机时间间隔使能： 1：TouchKey 自动开启的时间间隔为随机值； 0：TouchKey 自动开启的时间为固定值，根据 R8_ADC_AUTO_CYCLE 的值自动开启。	0
3	Reserved	R0	保留。	0
2	RB_TKEY_DRV_EN	RW	TouchKey 驱动屏蔽使能： 1：使能； 0：禁用。	0
[1:0]	Reserved	R0	保留。	0

TouchKey 配置寄存器 2 (R32_TKEY_CFG2)

位	名称	访问	描述	复位值
[31:26]	Reserved	R0	保留。	0
[25:16]	RB_TRANSFER_N	RW	搬移周期次数。	0
[15:9]	Reserved	R0	保留。	0

8	RB_TKEY_CTRANS_ACT	RW	TKEY 模块启动信号及工作状态, 自动清零: 1: 启动检测/正在工作; 0: 停止工作。	0
7	RB_TKEY_EN	RW	TKEY 模块使能: 1: TKEY 模块开启; 0: TKEY 模块关闭。	0
[6:5]	RB_TKEY_DISCHARGE	RW	触摸按键外接电容放电时间: 00: 16Tsys; 01: 32Tsys; 10: 64Tsys; 11: 128Tsys。	0
[4:3]	RB_TKEY_CC	RW	触摸按键电容充电时间: 00: 1Tsys; 01: 3Tsys; 10: 5Tsys; 11: 7Tsys。	0
[2:0]	RB_TKEY_TRANS	RW	触摸按键电容电荷搬移时间: 000: 1Tsys; 001: 4Tsys; 010: 8Tsys; 011: 12Tsys; 100: 16Tsys; 101: 20Tsys; 110: 24Tsys; 111: 28Tsys。	0

TouchKey 选择寄存器 (R32_TKEY_SEL)

位	名称	访问	描述	复位值
[31:22]	Reserved	RO	保留。	0
[21:0]	RB_SEL_CS	RW	电荷搬移通道选择: 10000000000000000000: ADCIN21; 01000000000000000000: ADCIN20; 00100000000000000000: ADCIN19; 0000000000000000000100: ADCIN2; 0000000000000000000010: ADCIN1; 0000000000000000000001: ADCIN0。	0

注: RB_SEL_CS[21:0]=*****中, 22 位控制字哪些位为 1 则打开哪个通道, 存在多通道同时打开的情况, 例如 00000000000000000111 则表示同时打开 ADCIN2、ADCIN1、ADCIN0 通道。

TouchKey 选择寄存器 2 (R32_TKEY_SEL2)

位	名称	访问	描述	复位值
[31:22]	Reserved	RO	保留。	0
[21:0]	RB_TKEY_DRV_OUTEN	RW	TouchKey 驱动屏蔽通道选择开关: 1: 通道打开; 0: 通道关闭。	0

16.3 TouchKey 配置

请参考和调用相关子程序。

第 17 章 USB PD 控制器（USBPD）

17.1 USB PD 控制器简介

CH587 芯片内置 USB Power Delivery 控制器和 PD 物理层收发器 PHY，支持 USB Type-C 主从检测，自动 BMC 编解码和 CRC，CC 引脚支持硬件边沿控制。

支持 USB PD2.0 和 PD3.0 以及 PD3.2 电力传送控制，支持 SPR 和 EPR，支持 100W 或 240W 快充，支持 PD 受电端 Sink 和 PD 供电端 Source 以及 DRP 应用。支持 PDUSB，支持 UFP 和 DFP 以及 DRD 应用。

支持 SOP、SOP'、SOP'' 等 PD 包，支持 USB PD 复位信号帧硬件复位，支持最大包长度 510 字节，支持 DMA。

17.2 寄存器描述

表 17-1 USBPD 相关寄存器列表

名称	访问地址	描述	复位值
R32_USBPD_CONFIG	0x4000F800	PD 配置寄存器	0x00000082
R16_USBPD_CONFIG	0x4000F800	PD 中断使能寄存器	0x0082
R16_BMC_CLK_CNT	0x4000F802	BMC 采样时钟计数器	0x0000
R32_USBPD_CONTROL	0x4000F804	PD 控制寄存器	0x00000000
R16_USBPD_CONTROL	0x4000F804	PD 收发控制寄存器	0x0000
R8_USBPD_CONTROL	0x4000F804	PD 收发使能寄存器	0x00
R8_USBPD_TX_SEL	0x4000F805	PD 发送 SOP 选择寄存器	0x00
R16_BMC_TX_SZ	0x4000F806	PD 发送长度寄存器	0x0000
R32_USBPD_STATUS	0x4000F808	PD 状态寄存器	0x000000XX
R16_USBPD_STATUS	0x4000F808	PD 中断和数据寄存器	0x00XX
R8_USBPD_DATA_BUF	0x4000F808	DMA 缓存数据寄存器	0xXX
R8_USBPD_STATUS	0x4000F809	PD 中断标志寄存器	0x00
R16_BMC_BYTE_CNT	0x4000F80A	字节计数器	0x0000
R32_USBPD_PORT	0x4000F80C	端口控制寄存器	0x00030003
R16_PORT_CC1	0x4000F80C	CC1 端口控制寄存器	0x0003
R16_PORT_CC2	0x4000F80E	CC2 端口控制寄存器	0x0003
R32_USBPD_DMA	0x4000F810	DMA 缓存地址寄存器	0x00XXXXXX

PD 配置寄存器 (R32_USBPD_CONFIG)

位	名称
[31:16]	R16_BMC_CLK_CNT
[15:0]	R16_USBPD_CONFIG

PD 中断使能寄存器 (R16_USBPD_CONFIG)

位	名称	访问	描述	复位值
15	RB_USBPD_IE_TX_END	RW	发送结束中断使能。	0
14	RB_USBPD_IE_RX_RESET	RW	接收复位中断使能。	0
13	RB_USBPD_IE_RX_ACT	RW	接收完成中断使能。	0
12	RB_USBPD_IE_RX_BYTE	RW	接收字节中断使能。	0
11	RB_USBPD_IE_RX_BIT	RW	接收 bit 中断使能。	0
10	RB_USBPD_IE_PD_IO	RW	PD IO 中断使能。	0
9	Reserved	RO	保留。	0
8	RB_USBPD_RX_MULT1_0	RO	连续接收多位 0 指示位：	0

			1: 接收到连续多位 0; 0: 未接收到连续多位 0。	
[7:6]	RB_USBDP_CC_TR	RW	CC LV 波形的上升沿时间 Tr 调节 (适用于批号第 5 位为 0 的产品): 00: Tr 减小 10%; 01: Tr 减小 5%; 10: Tr 不变; 11: Tr 提高 7%。 CC LV 波形的上升沿时间 Tr 调节 (适用于批号第 5 位除 0 以外的产品): 00: Tr 减小 15%; 01: Tr 减小 7.5%; 10: Tr 不变; 11: Tr 提高 8.6%。	10b
5	RB_USBDP_WAKE_POLAR	RW	PD 端口唤醒电平: 1: 高电平有效; 0: 低电平有效。	0
4	RB_USBDP_RST_EN	RW	PD 模式复位命令使能: 1: 复位; 0: 无效。	0
3	RB_USBDP_DMA_EN	RW	使能 USBPD 的 DMA, 正常传输模式下该位必须设置为 1: 1: 使能 DMA 功能和 DMA 中断; 0: 关闭 DMA。	0
2	RB_USBDP_CC_SEL	RW	选择当前 PD 通讯端口: 1: 使用 CC2 端口通讯; 0: 使用 CC1 端口通讯。	0
1	RB_USBDP_ALL_CLR	RW	PD 模式清除所有的中断标志位: 1: 清除中断标志位; 0: 无效。	1
0	RB_USBDP_FILT_EN	RW	控制 PD 引脚的输入滤波使能: 1: 打开滤波; 0: 关闭滤波。	0

BMC 采样时钟计数器 (R16_BMC_CLK_CNT)

位	名称	访问	描述	复位值
[15:9]	Reserved	RO	保留。	0
[8:0]	RB_BMC_CLK_CNT	RW	BMC 发送或者接收采样时钟计数器。	0

PD 控制寄存器 (R32_USBDP_CONTROL)

位	名称
[31:16]	R16_BMC_TX_SZ
[15:0]	R16_CONTROL

PD 收发控制寄存器 (R16_USBDP_CONTROL)

位	名称
[15:8]	R8_TX_SEL

[7:0] R8_CONTROL

PD 收发使能寄存器 (R8_USBDPD_CONTROL)

位	名称	访问	描述	复位值
7	RB_USBDPD_BMC_BYTE_HI	RO	指示当前 PD 数据收发时的半字节状态： 1：表示正在处理高 4 位； 0：正在处理低 4 位。	0
6	RB_USBDPD_TX_BIT_BACK	RO	指示当前 BMC 发送编码时的位状态： 1：表示正在发送 BMC 字节； 0：空闲。	0
5	RB_USBDPD_DATA_FLAG	RO	缓存数据有效标志位。	0
[4:2]	RB_USBDPD_RX_STATE	RO	PD 接收状态标识： 000：接收初始状态； 001：开始接收 SOP； 010：接收复位； 011：接收 SOP； 100：接收结束； 101：接收未使用； 110：接收 EOP； 111：接收字节。	0
1	RB_USBDPD_BMC_START	RW	BMC 发送开始信号。	0
0	RB_USBDPD_TX_EN	RW	USBDPD 收发模式和发送使能： 1：PD 发送使能； 0：PD 接收使能。	0

PD 发送 SOP 选择寄存器 (R8_USBDPD_TX_SEL)

位	名称	访问	描述	复位值
[7:6]	RB_USBDPD_TX_SEL4	RW	PD 发送模式下 K-CODE4 类型选择： 00：SYNC2； 01：SYNC3； 1x：RST2。	0
[5:4]	RB_USBDPD_TX_SEL3	RW	PD 发送模式下 K-CODE3 类型选择： 00：SYNC1； 01：SYNC3； 1x：RST1。	0
[3:2]	RB_USBDPD_TX_SEL2	RW	PD 发送模式下 K-CODE2 类型选择： 00：SYNC1； 01：SYNC3； 1x：RST1。	0
1	Reserved	RO	保留。	0
0	RB_USBDPD_TX_SEL1	RW	PD 发送模式下 K-CODE1 类型选择： 1：RST1； 0：SYNC1。	0

PD 发送长度寄存器 (R16_BMC_TX_SZ)

位	名称	访问	描述	复位值
[15:9]	Reserved	RO	保留。	0
[8:0]	RB_BMC_TX_SZ	RW	PD 模式下发送的总长度。	0

PD 状态寄存器 (R32_USBDPD_STATUS)

位	名称
[31:16]	R16_BMC_BYTE_CNT
[15:0]	R16_STATUS

PD 中断和数据寄存器 (R16_USBDPD_STATUS)

位	名称
[15:8]	R8_STATUS
[7:0]	R8_DATA_BUF

DMA 缓存数据寄存器 (R8_USBDPD_DATA_BUF)

位	名称	访问	描述	复位值
[7:0]	DATA_BUF	R0	DMA 缓存数据。	X

PD 中断标志寄存器 (R8_USBDPD_STATUS)

位	名称	访问	描述	复位值
7	RB_USBDPD_IF_TX_END	RW1Z	传送完成中断标志，写 1 清 0，写 0 无效。	0
6	RB_USBDPD_IF_RX_RESET	RW1Z	接收复位中断标志，写 1 清 0，写 0 无效。	0
5	RB_USBDPD_IF_RX_ACT	RW1Z	接收完成中断标志，写 1 清 0，写 0 无效。	0
4	RB_USBDPD_IF_RX_BYTE	RW1Z	接收字节或者 SOP 中断标志，写 1 清 0，写 0 无效。	0
3	RB_USBDPD_IF_RX_BIT	RW1Z	接收 bit 或者 5bit 中断标志，写 1 清 0，写 0 无效。	0
2	RB_USBDPD_IF_BUF_ERR	RW1Z	BUFFER 或者 DMA 错误中断标志，写 1 清 0，写 0 无效。	0
[1:0]	RB_USBDPD_IF_BMC_AUX	R0	指示当前 PD 状态： 在 PD 接收时或者接收完成后，状态如下： 00：接收空闲或者没有接收到有效的数据包； 01：接收到 SOP 即 SOP0； 10：接收到 SOP' 即 SOP1 或者 Hard Reset； 11：接收到 SOP'' 即 SOP2 或者 Cable Reset。 在 PD 发送时，状态如下： 00：正在发送 CRC32[7:0]； 01：正在发送 CRC32[15:8]； 10：正在发送 CRC32[23:16]； 11：正在发送 CRC32[31:24]。	0

字节计数器 (R16_BMC_BYTE_CNT)

位	名称	访问	描述	复位值
[15:9]	Reserved	R0	保留。	0
[8:0]	RB_BMC_BYTE_CNT	R0	字节计数器。	0

端口控制寄存器 (R32_USBDPD_PORT)

位	名称
[31:16]	R16_PORT_CC2

[15:0] R16_PORT_CC1

CC1 端口控制寄存器(R16_PORT_CC1)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:5]	RB_CC1_CE	RW	CC1 端口电压比较器的使能： 000：关闭； 001：保留； 010：0.22V； 011：0.45V； 100：0.55V； 101：0.66V； 110：0.95V； 111：1.23V。	0
4	RB_CC1_LVE	RW	CC1 端口输出低电压使能： 1：低电压驱动输出； 0：正常 VDD33 电压驱动输出。	0
[3:2]	RB_CC1_PU	RW	CC1 端口上拉电流选择： 00：禁止上拉电流； 01：330uA； 10：180uA； 11：80uA。	0
1	RB_CC1_PD	RW	CC1 端口下拉电阻 Rd 使能： 1：启用 Rd 下拉电阻，约 5.1K Ω ； 0：关闭下拉电阻。 注：关闭后仍有约 600k Ω 弱下拉。	1
0	RB_PA_CC1_AI	RO	CC1 端口比较器模拟输入。	1

CC2 端口控制寄存器(R16_PORT_CC2)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:5]	RB_CC2_CE	RW	CC2 端口电压比较器的使能： 000：关闭； 001：保留； 010：0.22V； 011：0.45V； 100：0.55V； 101：0.66V； 110：0.95V； 111：1.23V。	0
4	RB_CC2_LVE	RW	CC2 端口输出低电压使能： 1：低电压驱动输出； 0：正常 VDD33 电压驱动输出。	0
[3:2]	RB_CC2_PU	RW	CC2 端口上拉电流选择： 00：禁止上拉电流； 01：330uA； 10：180uA； 11：80uA。	0
1	RB_CC2_PD	RW	CC2 端口下拉电阻 Rd 使能：	1

			1：启用 Rd 下拉电阻，约 5.1KΩ； 0：关闭下拉电阻。 <i>注：关闭后仍有约 600kΩ 弱下拉。</i>	
0	RB_PA_CC2_AI	R0	CC2 端口比较器模拟输入。	1

DMA 缓存地址寄存器 (R32_USBPD_DMA)

位	名称	访问	描述	复位值
[31:21]	Reserved	R0	保留。	0
[20:0]	RB_USBPD_DMA_ADDR	RW	USBPD_DMA 缓存地址。 低 21 位有效，地址必须 4 字节对齐。	X

第 18 章 USB 全速主机/设备控制器（USBFS）

18.1 USB 控制器简介

CH587 和 CH586 提供 1 组全速 USB 主从控制器及收发器，主要特性如下：

- 支持 USB Host 主机功能和 USB Device 设备功能
- 支持 USB 2.0 全速 12Mbps 或者低速 1.5Mbps
- 支持 USB 控制传输、批量传输、中断传输、同步/实时传输
- 支持最大 64 字节的数据包，内置 FIFO，支持中断和 DMA

18.2 寄存器描述

USB 全速控制器的基地址是 0x40008000。USB 相关寄存器分为 3 个部分，部分寄存器是在主机和设备模式下进行复用的。

- (1)、USB 全局寄存器
- (2)、USB 设备控制寄存器
- (3)、USB 主机控制寄存器

18.2.1 全局寄存器描述

表 18-1 USB 相关寄存器列表（标灰受 RB_UC_RESET_SIE 复位控制）

名称	访问地址	描述	复位值
R8_USB_CTRL	0x40008000	USB 控制寄存器	0x06
R8_USB_INT_EN	0x40008002	USB 中断使能寄存器	0x00
R8_USB_DEV_AD	0x40008003	USB 设备地址寄存器	0x00
R32_USB_STATUS	0x40008004	USB 状态寄存器	0xXX20XXXX
R8_USB_MIS_ST	0x40008005	USB 杂项状态寄存器	0xXX
R8_USB_INT_FG	0x40008006	USB 中断标志寄存器	0x20
R8_USB_INT_ST	0x40008007	USB 中断状态寄存器	0x3X
R8_USB_RX_LEN	0x40008008	USB 接收长度寄存器	0xXX

USB 控制寄存器 (R8_USB_CTRL)

位	名称	访问	描述	复位值
7	RB_UC_HOST_MODE	RW	USB 工作模式选择位： 1：主机模式（HOST）； 0：设备模式（DEVICE）。	0
6	RB_UC_LOW_SPEED	RW	USB 总线信号传输速率选择位： 1：1.5Mbps； 0：12Mbps。	0
5	RB_UC_DEV_PU_EN	RW	USB 设备模式下，USB 设备使能和内部上拉电阻控制位，为 1 则使能 USB 设备传输并且启用内部上拉电阻。 RB_UDP_PU_EN 可代替此位。	0
[5:4]	MASK_UC_SYS_CTRL	RW	见下表配置 USB 系统。	0
3	RB_UC_INT_BUSY	RW	USB 传输完成中断标志未清零前自动暂停使能位： 1：在中断标志 UIF_TRANSFER 未清零前自动暂停，设备模式下自动应答忙 NAK，主机模式下自动暂停后续传输； 0：不暂停。	0

2	RB_UC_RESET_SIE	RW	USB 协议处理器软件复位控制位： 1：强制复位 USB 协议处理器（SIE），需要软件清零； 0：不复位。	1
1	RB_UC_CLR_ALL	RW	USB 的 FIFO 和中断标志清零： 1：强制清空和清零； 0：不清。	1
0	RB_UC_DMA_EN	RW	USB 的 DMA 和 DMA 中断控制位： 1：使能 DMA 功能和 DMA 中断； 0：关闭 DMA。	0

由 RB_UC_HOST_MODE 和 MASK_UC_SYS_CTRL 组成 USB 系统控制组合：

RB_UC_HOST_MODE	MASK_UC_SYS_CTRL	USB 系统控制描述
0	00	禁止 USB 设备功能，关闭内部上拉电阻。 注：如果 RB_UDP_PU_EN=1 则强制启用 DP 上拉电阻。
0	01	使能 USB 设备功能，关闭内部上拉电阻，需加外部上拉。 注：如果 RB_UDP_PU_EN=1 则强制启用 DP 上拉电阻。
0	1x	使能 USB 设备功能，启用内部 1.5K 上拉电阻。该上拉电阻优先于下拉电阻，也可用于 GPIO 模式。
1	00	USB 主机模式，正常工作状态。
1	01	USB 主机模式，强制 DP/DM 输出 SE0 状态。
1	10	USB 主机模式，强制 DP/DM 输出 J 状态。
1	11	USB 主机模式，强制 DP/DM 输出 K 状态/唤醒。

USB 中断使能寄存器 (R8_USB_INT_EN)

位	名称	访问	描述	复位值
7	Reserved	RW	保留。	0
6	RB_UIE_DEV_NAK	RW	USB 设备模式，接收到 NAK 中断： 1：使能中断； 0：禁止中断。	0
5	RB_MOD_1_WIRE	RW	USB 单线模式使能： 1：开启； 0：关闭。	0
4	RB_UIE_FIFO_OV	RW	FIFO 溢出中断： 1：使能中断； 0：禁止中断。	0
3	RB_UIE_HST_SOF	RW	USB 主机模式，SOF 定时中断： 1：使能中断； 0：禁止中断。	0
2	RB_UIE_SUSPEND	RW	USB 总线挂起或唤醒事件中断： 1：使能中断； 0：禁止中断。	0
1	RB_UIE_TRANSFER	RW	USB 传输完成中断： 1：使能中断； 0：禁止中断。	0
0	RB_UIE_DETECT	RW	USB 主机模式，USB 设备连接或断开事件中断： 1：使能中断；	0

			0: 禁止中断。	
	RB_UIE_BUS_RST	RW	USB 设备模式，USB 总线复位事件中断： 1: 使能中断； 0: 禁止中断。	0

USB 设备地址寄存器 (R8_USB_DEV_AD)

位	名称	访问	描述	复位值
7	RB_UDA_GP_BIT	RW	USB 通用标志位，用户自定义。	0
[6:0]	MASK_USB_ADDR	RW	主机模式：当前操作的 USB 设备地址； 设备模式：该 USB 自身地址。	0

USB 杂项状态寄存器 (R8_USB_MIS_ST)

位	名称	访问	描述	复位值
7	RB_UMS_SOF_PRES	R0	USB 主机模式下 SOF 包预示状态位： 1: 将要发送 SOF 包，此时如有其它 USB 数据包将被自动延后； 0: 无 SOF 包发送。	X
6	RB_UMS_SOF_ACT	R0	USB 主机模式下 SOF 包传输状态位： 1: 正在发出 SOF 包； 0: 发送完成或者空闲。	X
5	RB_UMS_SIE_FREE	R0	USB 协议处理器的空闲状态位： 1: 协议器空闲； 0: 忙，正在进行 USB 传输。	1
4	RB_UMS_R_FIFO_RDY	R0	USB 接收 FIFO 数据就绪状态位： 1: 接收 FIFO 非空； 0: 接收 FIFO 为空。	0
3	RB_UMS_BUS_RESET	R0	USB 总线复位状态位： 1: 当前 USB 总线处于复位态； 0: 当前 USB 总线处于非复位态。	X
2	RB_UMS_SUSPEND	R0	USB 挂起状态位： 1: USB 总线处于挂起态，有一段时间没有 USB 活动； 0: USB 总线处于非挂起态。	0
1	RB_UMS_DM_LEVEL	R0	USB 主机模式下，设备刚连入 USB 端口是 DM 引脚的电平状态，用于判断速度： 1: 高电平/低速； 0: 低电平/全速。	0
0	RB_UMS_DEV_ATTACH	R0	USB 主机模式下端口的 USB 设备连接状态位： 1: 端口已经连接 USB 设备； 0: 端口没有 USB 设备连接。	0

USB 中断标志寄存器 (R8_USB_INT_FG)

位	名称	访问	描述	复位值
7	RB_U_IS_NAK	R0	USB 设备模式下，NAK 响应状态位： 1: 当前 USB 传输过程中回应 NAK； 0: 无 NAK 响应。	0
6	RB_U_TOG_OK	R0	当前 USB 传输 DATA0/1 同步标志匹配状态	0

			位： 1：同步； 0：不同步。	
5	RB_U_SIE_FREE	R0	USB 协议处理器空闲状态位： 1：USB 空闲； 0：忙，正在进行 USB 传输。	1
4	RB_UIF_FIFO_OV	RW1Z	USB FIFO 溢出中断标志位，写 1 清零： 1：FIFO 溢出触发； 0：无事件。	0
3	RB_UIF_HST_SOF	RW1Z	USB 主机模式下 SOF 定时中断标志位，写 1 清零： 1：SOF 包传输完成触发； 0：无事件。	0
2	RB_UIF_SUSPEND	RW1Z	USB 总线挂起或唤醒事件中断标志位，写 1 清零： 1：USB 挂起事件或唤醒事件触发； 0：无事件。	0
1	RB_UIF_TRANSFER	RW1Z	USB 传输完成中断标志位，写 1 清零： 1：一个 USB 传输完成触发； 0：无事件。	0
0	RB_UIF_DETECT	RW1Z	USB 主机模式下 USB 设备连接或断开事件中 断标志位，写 1 清零： 1：检测到 USB 设备连接或断开触发； 0：无事件。	0
	RB_UIF_BUS_RST	RW1Z	USB 设备模式下 USB 总线复位事件中 断标志位，写 1 清零： 1：USB 总线复位事件触发； 0：无事件。	0

USB 中断状态寄存器 (R8_USB_INT_ST)

位	名称	访问	描述	复位值
7	RB_UIS_SETUP_ACT	R0	USB 设备模式下，该位为 1 表示当前已成功 接收到 8 字节的 SETUP 请求包，SETUP 令牌 不影响 RB_UIS_TOG_OK 和 MASK_UIS_TOKEN、 MASK_UIS_ENDP 及 R8_USB_RX_LEN。	0
6	RB_UIS_TOG_OK	R0	当前 USB 传输 DATA0/1 同步标志匹配状态 位，同 RB_U_TOG_OK： 1：同步； 0：不同步。	0
[5:4]	MASK_UIS_TOKEN	R0	设备模式下，当前 USB 传输事务的令牌 PID 标识。	11b
[3:0]	MASK_UIS_ENDP	R0	设备模式下，当前 USB 传输事务的端点号。	XXXXb
	MASK_UIS_H_RES	R0	主机模式下，当前 USB 传输事务的应答 PID 标识，0000 表示设备无应答或超时；其它 值表示应答 PID。	XXXXb

MASK_UIS_TOKEN 用于 USB 设备模式下标识当前 USB 传输事务的令牌 PID：00 表示 OUT 包；10 表示 IN 包；11 表示空闲；01 未定义。

当 MASK_UIS_TOKEN 非空闲、并且 RB_UIS_SETUP_ACT 也为 1 时，必须先处理前者，处理完前者后清零一次 RB_UIF_TRANSFER 使前者进入空闲状态，再处理后者，最后再清零一次 RB_UIF_TRANSFER。

MASK_UIS_H_RES 仅在主机模式下有效。在主机模式下，若主机发送 OUT/SETUP 令牌包时，则该 PID 是握手包 ACK/NAK/STALL，或者是设备无应答/超时。若主机发送 IN 令牌包，则该 PID 是数据包的 PID (DATA0/DATA1) 或者握手包 PID。

USB 接收长度寄存器 (R8_USB_RX_LEN)

位	名称	访问	描述	复位值
[7:0]	R8_USB_RX_LEN	R0	当前 USB 端点接收的数据字节数。	XXh

18.2.2 设备寄存器描述

在 USB 设备模式下，芯片提供了端点 0、1、2、3、4、5、6、7 共 8 组双向端点，所有端点的最大数据包长度都是 64 字节。

端点 0 是默认端点，支持控制传输，发送和接收共用一个 64 字节数据缓冲区。

端点 1、端点 2、端点 3 各自包括一个发送端点 IN 和一个接收端点 OUT，发送和接收各有一个独立的 64 字节或者双 64 字节数据缓冲区，支持批量传输、中断传输和实时/同步传输。

端点 4、端点 5、端点 6、端点 7 包括一个发送端点 IN 和一个接收端点 OUT，发送和接收各有一个独立的 64 字节数据缓冲区，支持批量传输、中断传输和实时/同步传输。

每组端点都具有一个控制寄存器 R8_UEPn_CTRL 和发送长度寄存器 R8_UEPn_T_LEN (n=0/1/2/3/4/5/6/7)，用于设定该端点的同步触发位、对 OUT 事务和 IN 事务的响应以及发送数据的长度等。

作为 USB 设备所必要的 USB 总线上拉电阻可以由软件随时设置是否启用，当 USB 控制寄存器 R8_USB_CTRL 中的 RB_UC_DEV_PU_EN 置 1 时，控制器根据 RB_UD_LOW_SPEED 的速度设置，在内部为 USB 总线的 DP/DM 引脚连接上拉电阻，并启用 USB 设备功能。上述控制不能用于睡眠或下电模式，但 R16_PIN_CONFIG 中的 RB_UDP_PU_EN 可以不受睡眠模式的影响而强制启用 DP 引脚的上拉电阻。

当检测到 USB 总线复位、USB 总线挂起或唤醒事件，或者当 USB 成功处理完数据发送或者数据接收后，USB 协议处理器都将设置相应的中断标志，如果中断使能打开，还会产生相应的中断请求。应用程序可以直接查询或在 USB 中断服务程序中查询并分析中断标志寄存器 R8_USB_INT_FG，根据 RB_UIF_BUS_RST 和 RB_UIF_SUSPEND 进行相应的处理；并且，如果 RB_UIF_TRANSFER 有效，那么还需要继续分析 USB 中断状态寄存器 R8_USB_INT_ST，根据当前端点号 MASK_UIS_ENDP 和当前事务令牌 PID 标识 MASK_UIS_TOKEN 进行相应的处理。如果事先设定了各个端点的 OUT 事务的同步触发位 RB_UEP_R_TOG，那么可以通过 RB_U_TOG_OK 或者 RB_UIS_TOG_OK 判断当前所接收到的数据包的同步触发位是否与该端点的同步触发位匹配，如果数据同步，则数据有效；如果数据不同步，则数据应该被丢弃。每次处理完 USB 发送或者接收中断后，都应该正确修改相应端点的同步触发位，用于下次所发送的数据包或者下次所接收的数据包是否同步检测；另外，设置 RB_UEP_AUTO_TOG 可以实现在发送成功或者接收成功后自动翻转相应的同步触发位。

各个端点准备发送的数据在各自的缓冲区中，准备发送的数据长度是独立设定在 R8_UEPn_T_LEN 中；各个端点接收到的数据在各自的缓冲区中，但是接收到的数据长度都在 USB 接收长度寄存器 R8_USB_RX_LEN 中，可以在 USB 接收中断时根据当前端点号区分。

表 18-2 USB 设备相关寄存器列表（标灰受 RB_UC_RESET_SIE 复位控制）

名称	访问地址	描述	复位值
R8_UDEV_CTRL	0x40008001	USB 设备物理端口控制寄存器	0xX0
R8_UEP4_1_MOD	0x4000800C	端点 1/4 模式控制寄存器	0x00
R8_UEP2_3_MOD	0x4000800D	端点 2/3 模式控制寄存器	0x00
R8_UEP567_MOD	0x4000800E	端点 5/6/7 模式控制寄存器	0x00
R32_UEP0_DMA	0x40008010	端点 0 缓冲区起始地址	0x000XXXXX
R32_UEP1_DMA	0x40008014	端点 1 缓冲区起始地址	0x000XXXXX
R32_UEP2_DMA	0x40008018	端点 2 缓冲区起始地址	0x000XXXXX
R32_UEP3_DMA	0x4000801C	端点 3 缓冲区起始地址	0x000XXXXX
R8_UEP0_T_LEN	0x40008020	端点 0 发送长度寄存器	0xXX

R8_UEP0_CTRL	0x40008022	端点 0 控制寄存器	0x00
R8_UEP1_T_LEN	0x40008024	端点 1 发送长度寄存器	0xXX
R8_UEP1_CTRL	0x40008026	端点 1 控制寄存器	0x00
R8_UEP2_T_LEN	0x40008028	端点 2 发送长度寄存器	0xXX
R8_UEP2_CTRL	0x4000802A	端点 2 控制寄存器	0x00
R8_UEP3_T_LEN	0x4000802C	端点 3 发送长度寄存器	0xXX
R8_UEP3_CTRL	0x4000802E	端点 3 控制寄存器	0x00
R8_UEP4_T_LEN	0x40008030	端点 4 发送长度寄存器	0xXX
R8_UEP4_CTRL	0x40008032	端点 4 控制寄存器	0x00
R32_UEP5_DMA	0x40008054	端点 5 缓冲区起始地址	0x000XXXXX
R32_UEP6_DMA	0x40008058	端点 6 缓冲区起始地址	0x000XXXXX
R32_UEP7_DMA	0x4000805C	端点 7 缓冲区起始地址	0x000XXXXX
R8_UEP5_T_LEN	0x40008064	端点 5 发送长度寄存器	0xXX
R8_UEP5_CTRL	0x40008066	端点 5 控制寄存器	0x00
R8_UEP6_T_LEN	0x40008068	端点 6 发送长度寄存器	0xXX
R8_UEP6_CTRL	0x4000806A	端点 6 控制寄存器	0x00
R8_UEP7_T_LEN	0x4000806C	端点 7 发送长度寄存器	0xXX
R8_UEP7_CTRL	0x4000806E	端点 7 控制寄存器	0x00
R32_EPn_MODE	0x40008070	端点 8-15 控制寄存器	0x00000000

USB 设备物理端口控制寄存器 (R8_UDEV_CTRL)

位	名称	访问	描述	复位值
7	RB_UD_PD_DIS	RW	USB 设备端口 UD+/UD- 引脚内部下拉电阻控制位： 1：禁用内部下拉； 0：使能内部下拉。 可用于 GPIO 模式提供下拉电阻。	1
6	Reserved	RO	保留。	0
5	RB_UD_DP_PIN	RO	当前 UD+ 引脚状态： 1：高电平； 0：低电平。	X
4	RB_UD_DM_PIN	RO	当前 UD- 引脚状态： 1：高电平； 0：低电平。	X
3	Reserved	RO	保留。	0
2	RB_UD_LOW_SPEED	RW	USB 设备物理端口低速模式使能位： 1：选择 1.5Mbps 低速模式； 0：选择 12Mbps 全速模式。	0
1	RB_UD_HUB0_RESET	RW	USB HUB0 复位控制。	0
0	RB_UD_PORT_EN	RW	USB 设备物理端口使能位： 1：使能物理端口； 0：禁用物理端口。	0

端点 1/4 模式控制寄存器 (R8_UEP4_1_MOD)

位	名称	访问	描述	复位值
7	RB_UEP1_RX_EN	RW	1：使能端点 1 接收 (OUT)； 0：禁止端点 1 接收。	0
6	RB_UEP1_TX_EN	RW	1：使能端点 1 发送 (IN)；	0

			0: 禁止端点 1 发送。	
5	Reserved	R0	保留。	0
4	RB_UEP1_BUF_MOD	RW	端点 1 数据缓冲区模式控制位。	0
3	RB_UEP4_RX_EN	RW	1: 使能端点 4 接收 (OUT); 0: 禁止端点 4 接收。	0
2	RB_UEP4_TX_EN	RW	1: 使能端点 4 发送 (IN); 0: 禁止端点 4 发送。	0
[1:0]	Reserved	R0	保留。	0

bUEP4_RX_EN 和 bUEP4_TX_EN 组合配置 USB 端点 0 和 4 的数据缓冲区模式，具体参考下表：

表 18-3 端点 0 和 4 缓冲区模式

bUEP4_RX_EN	bUEP4_TX_EN	描述：以 UEPO_DMA 为起始地址由低向高排列
0	0	端点 0 单 64 字节收发共用缓冲区 (IN 和 OUT)。
1	0	端点 0 单 64 字节收发共用缓冲区;端点 4 单 64 字节接收缓冲区(OUT)。
0	1	端点 0 单 64 字节收发共用缓冲区;端点 4 单 64 字节发送缓冲区 (IN)。
1	1	端点 0 单 64 字节收发共用缓冲区;端点 4 单 64 字节接收缓冲区(OUT); 端点 4 单 64 字节接收缓冲区 (IN)。总共 192 字节排列如下: UEP0_DMA+0 地址: 端点 0 收发共用缓冲区 64 字节起始地址; UEP0_DMA+64 地址: 端点 4 接收缓冲区 64 字节起始地址; UEP0_DMA+128 地址: 端点 4 发送缓冲区 64 字节起始地址。

端点 2/3 模式控制寄存器 (R8_UEP2_3_MOD)

位	名称	访问	描述	复位值
7	RB_UEP3_RX_EN	RW	1: 使能端点 3 接收 (OUT); 0: 禁止端点 3 接收。	0
6	RB_UEP3_TX_EN	RW	1: 使能端点 3 发送 (IN); 0: 禁止端点 3 发送。	0
5	Reserved	R0	保留。	0
4	RB_UEP3_BUF_MOD	RW	端点 3 数据缓冲区模式控制位。	0
3	RB_UEP2_RX_EN	RW	1: 使能端点 2 接收 (OUT); 0: 禁止端点 2 接收。	0
2	RB_UEP2_TX_EN	RW	1: 使能端点 2 发送 (IN); 0: 禁止端点 2 发送。	0
1	Reserved	R0	保留。	0
0	RB_UEP2_BUF_MOD	RW	端点 2 数据缓冲区模式控制位。	0

由 RB_UEPn_RX_EN 和 RB_UEPn_TX_EN 以及 RB_UEPn_BUF_MOD (n=1/2/3) 组合分别配置 USB 端点 1、2、3 的数据缓冲区模式，具体参考下表。其中，在双 64 字节缓冲区模式下，USB 数据传输时将根据 RB_UEP*_TOG=0 选择前 64 字节缓冲区，根据 RB_UEP*_TOG=1 选择后 64 字节缓冲区，设置 RB_UEP_AUTO_TOG=1 可实现自动切换。

表 18-4 端点 n 缓冲区模式 (n=1/2/3)

RB_UEPn_RX_EN	RB_UEPn_TX_EN	RB_UEPn_BUF_MOD	描述：以 R16_UEPn_DMA 为起始地址由低向高排列
0	0	X	端点被禁用，未用到 R16_UEPn_DMA 缓冲区。
1	0	0	单 64 字节接收缓冲区 (OUT)。
1	0	1	双 64 字节接收缓冲区 (OUT)，由 RB_UEP_R_TOG 选择。
0	1	0	单 64 字节发送缓冲区 (IN)。
0	1	1	双 64 字节发送缓冲区 (IN)，由 RB_UEP_T_TOG 选择。
1	1	0	单 64 字节接收缓冲区 (OUT)，单 64 字节发送缓冲区 (IN)。

1	1	1	双 64 字节接收缓冲区 (OUT)，通过 RB_UEP_R_TOG 选择， 双 64 字节发送缓冲区 (IN)，通过 RB_UEP_T_TOG 选择。 全部 256 字节排列如下： UEPn_DMA+0 地址：RB_UEP_R_TOG=0 时端点接收地址； UEPn_DMA+64 地址：RB_UEP_R_TOG=1 时端点接收地址； UEPn_DMA+128 地址：RB_UEP_T_TOG=0 时端点发送地址； UEPn_DMA+192 地址：RB_UEP_T_TOG=1 时端点发送地址。
---	---	---	--

端点 5/6/7 模式控制寄存器 (R8_UEP567_MOD)

位	名称	访问	描述	复位值
[7:6]	Reserved	RO	保留。	0
5	RB_UEP7_RX_EN	RW	1：使能端点 7 接收 (OUT)； 0：禁止端点 7 接收。	0
4	RB_UEP7_TX_EN	RW	1：使能端点 7 发送 (IN)； 0：禁止端点 7 发送。	0
3	RB_UEP6_RX_EN	RW	1：使能端点 6 接收 (OUT)； 0：禁止端点 6 接收。	0
2	RB_UEP6_TX_EN	RW	1：使能端点 6 发送 (IN)； 0：禁止端点 6 发送。	0
1	RB_UEP5_RX_EN	RW	1：使能端点 5 接收 (OUT)； 0：禁止端点 5 接收。	0
0	RB_UEP5_TX_EN	RW	1：使能端点 5 发送 (IN)； 0：禁止端点 5 发送。	0

由 RB_UEPn_RX_EN 和 RB_UEPn_TX_EN (n=5/6/7) 组合分别配置 USB 端点 5、6、7 的数据缓冲区模式，具体参考下表。

表 18-5 端点 n 缓冲区模式 (n=5/6/7)

RB_UEPn_RX_EN	RB_UEPn_TX_EN	描述：以 R16_UEPn_DMA 为起始地址由低向高排列
0	0	端点被禁用，未用到 R16_UEPn_DMA 缓冲区。
1	0	单 64 字节接收缓冲区 (OUT)。
0	1	单 64 字节发送缓冲区 (IN)。
1	1	单 64 字节接收缓冲区 (OUT)，单 64 字节发送缓冲区 (IN)。

端点 n 缓冲区起始地址 (R32_UEPn_DMA) (n=0/1/2/3/5/6/7)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
[16:0]	R32_UEPn_DMA	RW	端点 n 缓冲区起始地址。 地址必须 4 字节对齐。	XXXXXh

注：接收数据的缓冲区的长度 $\geq \min$ (可能收到的最大数据包长度 + 2 字节, 64 字节)。

端点 n 发送长度寄存器 (R8_UEPn_T_LEN) (n=0/1/3/4/5/6/7)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
[6:0]	R8_UEPn_T_LEN	RW	设置 USB 端点 n 准备发送的数据字节数。	XXh

端点 2 发送长度寄存器 (R8_UEP2_T_LEN)

位	名称	访问	描述	复位值
7	R8_UEP2_HOST_PID3	RW	主机模式下的令牌标识 PID 的 bit3。	0
[6:0]	R8_UEP2_T_LEN	RW	设置 USB 端点 n 准备发送的数据字节数。	XXh

端点 n 控制寄存器 (R8_UEPn_CTRL) (n=0/1/2/3/4/5/6/7)

位	名称	访问	描述	复位值
7	RB_UEP_R_TOG	RW	USB 端点 n 的接收器（处理 OUT 事务）期望的同步触发位： 1：期望 DATA1； 0：期望 DATA0。	0
6	RB_UEP_T_TOG	RW	USB 端点 n 的发送器（处理 IN 事务）准备的同步触发位： 1：发送 DATA1； 0：发送 DATA0。	0
5	Reserved	RO	保留。	0
4	RB_UEP_AUTO_TOG	RW	同步触发位自动翻转使能控制位： 1：数据发送或接收成功后自动翻转相应的同步触发位； 0：不自动翻转，可以手动切换。 只支持端点 1/2/3/5/6/7。	0
[3:2]	MASK_UEP_R_RES	RW	端点 n 的接收器对 OUT 事务的响应控制： 00：应答 ACK； 01：超时/无响应，用于非端点 0 的实时/同步传输； 10：应答 NAK 或忙； 11：应答 STALL 或错误。	0
[1:0]	MASK_UEP_T_RES	RW	端点 n 的发送器对 IN 事务的响应控制： 00：DATA0/DATA1 数据就绪并期望 ACK； 01：应答 DATA0/DATA1 并期望无响应，用于非端点 0 的实时/同步传输； 10：应答 NAK 或忙； 11：应答 STALL 或错误。	0

端点 n 控制寄存器 (R32_EPn_MODE) (n=8/9/10/11/12/13/14/15)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
[23:17]	RB_EP_T_AF	RW	1：使能端点 8-15 发送复用； 0：禁止端点 8-15 发送复用。	0
16	Reserved	RO	保留。	0
[15:8]	RB_EP_R_EN	RW	1：使能端点 8-15 接收（OUT）； 0：禁止端点 8-15 接收。	0
[7:0]	RB_EP_T_EN	RW	1：使能端点 8-15 发送（IN）； 0：禁止端点 8-15 发送。	0

18.2.3 主机寄存器描述

在 USB 主机模式下，芯片提供了一组双向主机端点，包括一个发送端点 OUT 和一个接收端点 IN，数据包的最大长度是 64 字节，支持控制传输、中断传输、批量传输和实时/同步传输。

主机端点发起的每一个 USB 事务，在处理结束后总是自动设置 RB_UIF_TRANSFER 中断标志。应用程序可以直接查询或在 USB 中断服务程序中查询并分析中断标志寄存器 R8_USB_INT_FG，根据各中断标志分别进行相应的处理；并且，如果 RB_UIF_TRANSFER 有效，那么还需要继续分析 USB 中断状态寄存器 R8_USB_INT_ST，根据当前 USB 传输事务的应答 PID 标识 MASK_UIS_H_RES 进行相应的处理。

如果事先设定了主机接收端点的 IN 事务的同步触发位 RB_UH_R_TOG，那么可以通过 RB_U_TOG_OK

或者 RB_UIS_TOG_OK 判断当前所接收到的数据包的同步触发位是否与主机接收端点的同步触发位匹配，如果数据同步，则数据有效；如果数据不同步，则数据应该被丢弃。每次处理完 USB 发送或者接收中断后，都应该正确修改相应主机端点的同步触发位，用于同步下次所发送的数据包和检测下次所接收的数据包是否同步；另外，通过设置 RB_UH_T_AUTO_TOG 和 RB_UH_R_AUTO_TOG 可以实现在发送成功或接收成功后自动翻转相应的同步触发位。

USB 主机令牌设置寄存器 R8_UH_EP_PID 用于设置被操作的目标设备的端点号和本次 USB 传输事务的令牌 PID 包标识。SETUP 令牌和 OUT 令牌所对应的数据由主机发送端点提供，准备发送的数据在 R32_UH_TX_DMA 缓冲区中，准备发送的数据长度设置在 R16_UH_TX_LEN 中；IN 令牌所对应数据由目标设备返回给主机接收端点，接收到数据存放 R32_UH_RX_DMA 缓冲区中，接收到的数据长度存放在 R8_USB_RX_LEN 中。

表 18-6 USB 主机相关寄存器列表（标灰受 RB_UC_RESET_SIE 复位控制）

名称	访问地址	描述	复位值
R8_UHOST_CTRL	0x40008001	USB 主机物理端口控制寄存器	0xX0
R8_UH_EP_MOD	0x4000800D	USB 主机端点模式控制寄存器	0x00
R32_UH_RX_DMA	0x40008018	USB 主机接收缓冲区起始地址	0x000XXXXX
R32_UH_TX_DMA	0x4000801C	USB 主机发送缓冲区起始地址	0x000XXXXX
R8_UH_SETUP	0x40008026	USB 主机辅助设置寄存器	0x00
R8_UH_EP_PID	0x40008028	USB 主机令牌设置寄存器	0x00
R8_UH_RX_CTRL	0x4000802A	USB 主机接收端点控制寄存器	0x00
R8_UH_TX_LEN	0x4000802C	USB 主机发送长度寄存器	0xXX
R8_UH_TX_CTRL	0x4000802E	USB 主机发送端点控制寄存器	0x00

USB 主机物理端口控制寄存器 (R8_UHOST_CTRL)

位	名称	访问	描述	复位值
7	RB_UH_PD_DIS	RW	USB 主机端口 UD+/UD-引脚内部下拉电阻控制位： 1：禁用内部下拉； 0：使能内部下拉。 可用于 GPIO 模式提供下拉电阻。	1
6	Reserved	R0	保留。	0
5	RB_UH_DP_PIN	R0	当前 UD+引脚状态： 1：高电平； 0：低电平。	X
4	RB_UH_DM_PIN	R0	当前 UD-引脚状态： 1：高电平； 0：低电平。	X
3	Reserved	R0	保留。	0
2	RB_UH_LOW_SPEED	RW	USB 主机端口低速模式使能位： 1：选择 1.5Mbps 低速模式； 0：选择 12Mbps 全速模式。	0
1	RB_UH_BUS_RESET	RW	USB 主机模式总线复位控制位： 1：强制输出 USB 总线复位； 0：结束输出。	0
0	RB_UH_PORT_EN	RW	USB 主机端口使能位： 1：使能主机端口； 0：禁用主机端口。 当 USB 设备断开连接时，该为自动清 0。	0

USB 主机端点模式控制寄存器 (R8_UH_EP_MOD)

位	名称	访问	描述	复位值
7	Reserved	R0	保留。	0
6	RB_UH_EP_TX_EN	RW	主机发送端点发送 (SETUP/OUT) 使能位： 1：使能端点发送； 0：禁止端点发送。	0
5	Reserved	R0	保留。	0
4	RB_UH_EP_TBUF_MOD	RW	主机发送端点发送数据缓冲区模式控制位。	0
3	RB_UH_EP_RX_EN	RW	主机接收端点接收 (IN) 使能位： 1：使能端点接收； 0：禁止端点接收。	0
[2:1]	Reserved	R0	保留。	0
0	RB_UH_EP_RBUF_MOD	RW	USB 主机接收端点接收数据缓冲区模式控制位。	0

由 RB_UH_EP_TX_EN 和 RB_UH_EP_TBUF_MOD 组合控制主机发送端点数据缓冲区模式，参考下表。

表 18-7 主机发送缓冲区模式

RB_UH_EP_TX_EN	RB_UH_EP_TBUF_MOD	描述：以 R32_UH_TX_DMA 为起始地址
0	X	端点被禁用，未用到 R32_UH_TX_DMA 缓冲区。
1	0	单 64 字节发送缓冲区 (SETUP/OUT)。
1	1	双 64 字节发送缓冲区，通过 RB_UH_T_TOG 选择： 当 RB_UH_T_TOG=0 时选择前 64 字节缓冲区； 当 RB_UH_T_TOG=1 时选择后 64 字节缓冲区。

由 RB_UH_EP_RX_EN 和 RB_UH_EP_RBUF_MOD 组合控制主机接收端点数据缓冲区模式，参考下表。

表 18-8 主机接收缓冲区模式

RB_UH_EP_RX_EN	RB_UH_EP_RBUF_MOD	结构描述：以 R32_UH_TX_DMA 为起始地址
0	X	端点被禁用，未用到 R32_UH_RX_DMA 缓冲区。
1	0	单 64 字节接收缓冲区 (IN)。
1	1	双 64 字节接收缓冲区，通过 RB_UH_R_TOG 选择： 当 RB_UH_R_TOG=0 时选择前 64 字节缓冲区； 当 RB_UH_R_TOG=1 时选择后 64 字节缓冲区。

USB 主机接收缓冲区起始地址 (R32_UH_RX_DMA)

位	名称	访问	描述	复位值
[31:17]	Reserved	R0	保留。	0
[16:0]	R32_UH_RX_DMA	RW	主机端点数据接收缓冲区起始地址。 低 15 位有效，地址必须 4 字节对齐。	XXXXXh

USB 主机发送缓冲区起始地址 (R32_UH_TX_DMA)

位	名称	访问	描述	复位值
[31:17]	Reserved	R0	保留。	0
[16:0]	R32_UH_TX_DMA	RW	主机端点数据发送缓冲区起始地址。 低 15 位有效，地址必须 4 字节对齐。	XXXXXh

USB 主机辅助设置寄存器 (R8_UH_SETUP)

位	名称	访问	描述	复位值
---	----	----	----	-----

7	RB_UH_PRE_PID_EN	RW	低速前导包 PRE PID 使能位： 1：使能，用于通过外部 HUB 与低速 USB 设备通讯； 0：禁用低速前导包。	0
6	RB_UH_SOF_EN	RW	自动产生 SOF 包使能位： 1：主机自动产生 SOF 包； 0：不自动产生，但可手工产生。	0
[5:0]	Reserved	RO	保留。	0

USB 主机令牌设置寄存器 (R8_UH_EP_PID)

位	名称	访问	描述	复位值
[7:4]	MASK_UH_TOKEN	RW	设置本次 USB 传输事务的令牌 PID 包标识。	0
[3:0]	MASK_UH_ENDP	RW	设置本次被操作的目标设备的端点号。	0

USB 主机接收端点控制寄存器 (R8_UH_RX_CTRL)

位	名称	访问	描述	复位值
7	RB_UH_R_TOG	RW	USB 主机接收器（处理 IN 事务）期望的同步触发位： 1：期望 DATA1； 0：期望 DATA0。	0
[6:5]	Reserved	RO	保留。	0
4	RB_UH_R_AUTO_TOG	RW	同步触发位自动翻转使能控制位： 1：数据接收成功后自动翻转相应的期待同步触发位 (RB_UH_R_TOG)； 0：不自动翻转，可以手动切换。	0
3	Reserved	RO	保留。	0
2	RB_UH_R_RES	RW	主机接收器对 IN 事务的响应控制位： 1：无响应，用于非 0 端点的实时/同步传输； 0：应答 ACK。	0
[1:0]	Reserved	RO	保留。	0

USB 主机发送长度寄存器 (R8_UH_TX_LEN)

位	名称	访问	描述	复位值
[7:0]	R8_UH_TX_LEN	RW	设置 USB 主机发送端点准备发送的数据字节数。	XXh

USB 主机发送端点控制寄存器 (R8_UH_TX_CTRL)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
6	RB_UH_T_TOG	RW	USB 主机发送器（处理 SETUP/OUT 事务）准备的同步触发位： 1：表示发送 DATA1； 0：表示发送 DATA0。	0
5	Reserved	RO	保留。	0
4	RB_UH_T_AUTO_TOG	RW	同步触发位自动翻转使能控制位： 1：数据发送成功后自动翻转相应的同步触发位 (RB_UH_T_TOG)； 0：不自动翻转，可以手动切换。	0

[3:1]	Reserved	R0	保留。	0
0	RB_UH_T_RES	RW	USB 主机发送器对 SETUP/OUT 事务的响应控制位： 1：期望无响应，用于非 0 端点的实时/同步传输； 0：期望应答 ACK。	0

第 19 章 USB 高速主机/设备控制器（USBHS）

19.1 USB 高速控制器简介

CH587 内置一组高速 USB 2.0 控制器以及 480Mbps 的 USB-PHY 物理层收发器。高速 USB 2.0 控制器具有主机控制器和设备控制器双重角色，当作为主机控制器时，它可支持低速、全速和高速的 USB 设备。当作为设备控制器时，可以灵活设置为低速、全速或高速模式以适应各种应用。

USB 高速控制器特性如下：

- 支持 USB 2.0、USB 1.1、USB 1.0 协议规范
- 支持最大 1024 字节数据包，内置 FIFO，支持中断和 DMA
- 支持控制传输、批量传输、中断传输、实时/同步传输
- 提供总线复位、挂起、唤醒和恢复功能

19.2 寄存器描述

USB 高速控制器的基地址分别是 0x40009000 和 0x40009100。USB 相关寄存器分为 2 个部分：

- (1)、USB 高速设备控制寄存器
- (2)、USB 高速主机控制寄存器

19.2.1 设备寄存器描述

表 19-1 设备相关寄存器列表

名称	访问地址	描述	复位值
R8_USB2_CTRL	0x40009000	USBHS 控制寄存器	0x07
R8_USB2_BASE_MODE	0x40009001	USBHS 模式控制寄存器	0x00
R8_USB2_INT_EN	0x40009002	USBHS 中断使能寄存器	0x00
R8_USB2_DEV_AD	0x40009003	USBHS 设备地址寄存器	0x00
R8_USB2_WAKE_CTRL	0x40009004	USBHS 远程唤醒寄存器	0x00
R8_USB2_TEST_MODE	0x40009005	USBHS 测试模式寄存器	0x00
R16_USB2_LPM_DATA	0x40009006	USBHS 电源管理寄存器	0x8000
R8_USB2_INT_FG	0x40009008	USBHS 中断标志寄存器	0x00
R8_USB2_INT_ST	0x40009009	USBHS 中断状态寄存器	0x00
R8_USB2_MIS_ST	0x4000900A	USBHS 杂项状态寄存器	0x00
R16_USB2_FRAME_NO	0x4000900C	USBHS 帧号寄存器	0x0000
R16_USB2_BUS	0x4000900E	USBHS 总线状态寄存器	0x0000
R16_U2EP_TX_EN	0x40009010	USBHS 端点发送使能寄存器	0x0000
R16_U2EP_RX_EN	0x40009012	USBHS 端点接收使能寄存器	0x0000
R16_U2EP_T_TOG_AUTO	0x40009014	USBHS 端点发送自动翻转使能寄存器	0x0000
R16_U2EP_R_TOG_AUTO	0x40009016	USBHS 端点接收自动翻转使能寄存器	0x0000
R8_U2EP_T_BURST	0x40009018	USBHS 端点发送突发寄存器	0x00
R8_U2EP_T_BURST_MODE	0x40009019	USBHS 端点发送突发模式寄存器	0x00
R8_U2EP_R_BURST	0x4000901A	USBHS 端点接收突发寄存器	0x00
R8_U2EP_R_RES_MODE	0x4000901B	USBHS 端点接收回复模式寄存器	0x00
R32_U2EP_AF_MODE	0x4000901C	USBHS 端点复用寄存器	0x00000000
R32_U2EP0_DMA	0x40009020	端点 0 缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP1_RX_DMA	0x40009024	端点 1 接收缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP2_RX_DMA	0x40009028	端点 2 接收缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP3_RX_DMA	0x4000902C	端点 3 接收缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP4_RX_DMA	0x40009030	端点 4 接收缓冲区的起始地址寄存器	0x000XXXXX

R32_U2EP5_RX_DMA	0x40009034	端点 5 接收缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP6_RX_DMA	0x40009038	端点 6 接收缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP7_RX_DMA	0x4000903C	端点 7 接收缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP1_TX_DMA	0x40009040	端点 1 发送缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP2_TX_DMA	0x40009044	端点 2 发送缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP3_TX_DMA	0x40009048	端点 3 发送缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP4_TX_DMA	0x4000904C	端点 4 发送缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP5_TX_DMA	0x40009050	端点 5 发送缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP6_TX_DMA	0x40009054	端点 6 发送缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP7_TX_DMA	0x40009058	端点 7 发送缓冲区的起始地址寄存器	0x000XXXXX
R32_U2EP0_MAX_LEN	0x4000905C	端点 0 最大长度包寄存器	0x000000XX
R32_U2EP1_MAX_LEN	0x40009060	端点 1 最大长度包寄存器	0x000000XX
R32_U2EP2_MAX_LEN	0x40009064	端点 2 最大长度包寄存器	0x000000XX
R32_U2EP3_MAX_LEN	0x40009068	端点 3 最大长度包寄存器	0x000000XX
R32_U2EP4_MAX_LEN	0x4000906C	端点 4 最大长度包寄存器	0x000000XX
R32_U2EP5_MAX_LEN	0x40009070	端点 5 最大长度包寄存器	0x000000XX
R32_U2EP6_MAX_LEN	0x40009074	端点 6 最大长度包寄存器	0x000000XX
R32_U2EP7_MAX_LEN	0x40009078	端点 7 最大长度包寄存器	0x000000XX
R16_U2EP0_RX_LEN	0x4000907C	端点 0 接收长度寄存器	0x00XX
R16_U2EP1_RX_LEN	0x40009080	端点 1 单次接收长度寄存器	0xXXXX
R16_U2EP1_R_SIZE	0x40009082	端点 1 总接收数据长度寄存器	0xXXXX
R16_U2EP2_RX_LEN	0x40009084	端点 2 单次接收长度寄存器	0xXXXX
R16_U2EP2_R_SIZE	0x40009086	端点 2 总接收数据长度寄存器	0xXXXX
R16_U2EP3_RX_LEN	0x40009088	端点 3 单次接收长度寄存器	0xXXXX
R16_U2EP3_R_SIZE	0x4000908A	端点 3 总接收数据长度寄存器	0xXXXX
R16_U2EP4_RX_LEN	0x4000908C	端点 4 单次接收长度寄存器	0xXXXX
R16_U2EP4_R_SIZE	0x4000908E	端点 4 总接收数据长度寄存器	0xXXXX
R16_U2EP5_RX_LEN	0x40009090	端点 5 单次接收长度寄存器	0xXXXX
R16_U2EP5_R_SIZE	0x40009092	端点 5 总接收数据长度寄存器	0xXXXX
R16_U2EP6_RX_LEN	0x40009094	端点 6 单次接收长度寄存器	0xXXXX
R16_U2EP6_R_SIZE	0x40009096	端点 6 总接收数据长度寄存器	0xXXXX
R16_U2EP7_RX_LEN	0x40009098	端点 7 单次接收长度寄存器	0xXXXX
R16_U2EP7_R_SIZE	0x4000909A	端点 7 总接收数据长度寄存器	0xXXXX
R16_U2EP0_T_LEN	0x4000909C	端点 0 发送长度寄存器	0x00XX
R8_U2EP0_TX_CTRL	0x4000909E	端点 0 发送控制寄存器	0x00
R8_U2EP0_RX_CTRL	0x4000909F	端点 0 接收控制寄存器	0x00
R16_U2EP1_T_LEN	0x400090A0	端点 1 发送长度寄存器	0x0000
R8_U2EP1_TX_CTRL	0x400090A2	端点 1 发送控制寄存器	0x00
R8_U2EP1_RX_CTRL	0x400090A3	端点 1 接收控制寄存器	0x00
R16_U2EP2_T_LEN	0x400090A4	端点 2 发送长度寄存器	0x0000
R8_U2EP2_TX_CTRL	0x400090A6	端点 2 发送控制寄存器	0x00
R8_U2EP2_RX_CTRL	0x400090A7	端点 2 接收控制寄存器	0x00
R16_U2EP3_T_LEN	0x400090A8	端点 3 发送长度寄存器	0x0000
R8_U2EP3_TX_CTRL	0x400090AA	端点 3 发送控制寄存器	0x00
R8_U2EP3_RX_CTRL	0x400090AB	端点 3 接收控制寄存器	0x00
R16_U2EP4_T_LEN	0x400090AC	端点 4 发送长度寄存器	0x0000
R8_U2EP4_TX_CTRL	0x400090AE	端点 4 发送控制寄存器	0x00
R8_U2EP4_RX_CTRL	0x400090AF	端点 4 接收控制寄存器	0x00

R16_U2EP5_T_LEN	0x400090B0	端点 5 发送长度寄存器	0x0000
R8_U2EP5_TX_CTRL	0x400090B2	端点 5 发送控制寄存器	0x00
R8_U2EP5_RX_CTRL	0x400090B3	端点 5 接收控制寄存器	0x00
R16_U2EP6_T_LEN	0x400090B4	端点 6 发送长度寄存器	0x0000
R8_U2EP6_TX_CTRL	0x400090B6	端点 6 发送控制寄存器	0x00
R8_U2EP6_RX_CTRL	0x400090B7	端点 6 接收控制寄存器	0x00
R16_U2EP7_T_LEN	0x400090B8	端点 7 发送长度寄存器	0x0000
R8_U2EP7_TX_CTRL	0x400090BA	端点 7 发送控制寄存器	0x00
R8_U2EP7_RX_CTRL	0x400090BB	端点 7 接收控制寄存器	0x00
R16_U2EP_T_ISO	0x400090BC	USBHS 端点发送同步模式使能寄存器	0x0000
R16_U2EP_R_ISO	0x400090BE	USBHS 端点接收同步模式使能寄存器	0x0000

USBHS 控制寄存器 (R8_USB2_CTRL)

位	名称	访问	描述	复位值
7	RB_UD_LPM_EN	RW	LPM 使能： 1：使能； 0：禁止。	0
6	Reserved	RO	保留。	0
5	RB_UD_DEV_EN	RW	USB 设备使能： 1：使能； 0：禁止。	0
4	RB_UD_DMA_EN	RW	DMA 传输使能： 1：使能； 0：禁止。	0
3	RB_UD_PHY_SUSPENDM	RW	USB PHY 挂起： 1：正常工作； 0：挂起。	0
2	RB_UD_CLR_ALL	RW	清除所有中断标志： 1：清空 USB 中断标志和 FIFO，需要软件清零； 0：不清空。	1
1	RB_UD_RST_SIE	RW	USB 协议处理器复位： 1：强制复位 USB 协议处理器 (SIE)，包括端点相关寄存器，需要软件清零； 0：不复位。	1
0	RB_UD_RST_LINK	RW	LINK 层复位： 1：USB Link 层复位； 0：不复位。	1

USBHS 模式控制寄存器 (R8_USB2_BASE_MODE)

位	名称	访问	描述	复位值
[7:2]	Reserved	RO	保留。	0
[1:0]	RB_UD_SPEED_TYPE[1:0]	RW	设备期望的速度模式： 00：全速设备； 01：高速设备； 10：低速设备； 11：保留。	0

USBHS 中断使能寄存器 (R8_USB2_INT_EN)

位	名称	访问	描述	复位值
7	RB_UDIE_FIFO_OVER	RW	FIFO 溢出中断。 1: 使能中断; 0: 禁止中断。	0
6	RB_UDIE_LINK_RDY	RW	USB 连接中断使能。 1: 使能中断; 0: 禁止中断。	0
5	RB_UDIE_SOF_ACT	RW	接收 SOF 包中断使能。 1: 使能中断; 0: 禁止中断。	0
4	RB_UDIE_TRANSFER	RW	USB 传输结束中断使能。 1: 使能中断; 0: 禁止中断。	0
3	RB_UDIE_LPM_ACT	RW	LPM 传输结束中断使能。 1: 使能中断; 0: 禁止中断。	0
2	RB_UDIE_BUS_SLEEP	RW	USB 总线睡眠中断使能。 1: 使能中断; 0: 禁止中断。	0
1	RB_UDIE_SUSPEND	RW	USB 总线暂停中断使能。 1: 使能中断; 0: 禁止中断。	0
0	RB_UDIE_BUS_RST	RW	USB 总线复位中断使能。 1: 使能中断; 0: 禁止中断。	0

USBHS 设备地址寄存器 (R8_USB2_DEV_AD)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
[6:0]	RB_UD_DEV_ADDR[6:0]	RW	USB 设备地址。	0

USBHS 远程唤醒寄存器 (R8_USB2_WAKE_CTRL)

位	名称	访问	描述	复位值
[7:1]	Reserved	RO	保留。	0
0	RB_UD_REMOTE_WKUP	RW1Z	远程唤醒, 硬件自动清零。	0

USBHS 测试模式寄存器 (R8_USB2_TEST_MODE)

位	名称	访问	描述	复位值
7	RB_UD_TEST_EN	RW	测试模式使能。	0
[6:4]	Reserved	RO	保留。	0
3	RB_UD_TEST_SEONAK	RW	测试模式, 输出 SE0。	0
2	RB_UD_TEST_PKT	RW	测试模式, 输出一个包。 包使用端点 4 的数据地址以及长度, TOG 为 DATA0。	0
1	RB_UD_TEST_K	RW	测试模式, 输出 K。	0
0	RB_UD_TEST_J	RW	测试模式, 输出 J。	0

USBHS 电源管理寄存器 (R16_USB2_LPM_DATA)

位	名称	访问	描述	复位值
15	RB_UD_LPM_BUSY	RW	电源管理忙。	1
[14:11]	Reserved	RO	保留。	0
[10:0]	RB_UD_LPM_DATA[10:0]	RO	电源管理数据。	0

USBHS 中断标志寄存器 (R8_USB2_INT_FG)

位	名称	访问	描述	复位值
7	RB_UDIF_FIFO_OV	RW1Z	FIFO 溢出中断标志位，写 1 清零。 1: FIFO 溢出触发； 0: 无事件。	0
6	RB_UDIF_LINK_RDY	RW1Z	USB 连接中断标志位，写 1 清零。 1: USB 连接事件触发； 0: 无事件。	0
5	RB_UDIF_RX_SOF	RW1Z	接收 SOF 包中断标志位，写 1 清零。 1: 接收 SOF 包事件触发； 0: 无事件。	0
4	RB_UDIF_RTX_ACT	RO	USB 传输结束中断标志位： 接收由 RB_UEP_R_DONE 清除； 发送由 RB_UEP_T_DONE 清除。	0
3	RB_UDIF_LPM_ACT	RW1Z	LPM 传输结束中断标志位，写 1 清零。 1: LPM 传输结束事件触发； 0: 无事件。	0
2	RB_UDIF_BUS_SLEEP	RW1Z	USB 总线睡眠中断标志位，当启用 LPM 时， 进入 L1 (Sleep) 状态会触发，写 1 清零。 1: USB 总线睡眠事件触发； 0: 无事件。	0
1	RB_UDIF_SUSPEND	RW1Z	USB 总线挂起中断标志位，写 1 清零。 1: USB 挂起事件触发； 0: 无事件。	0
0	RB_UDIF_BUS_RST	RW1Z	USB 总线复位中断标志位，写 1 清零。 1: USB 总线复位事件触发； 0: 无事件。	0

USBHS 中断状态寄存器 (R8_USB2_INT_ST)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	0
4	RB_UDIS_EP_DIR	RO	端点数据传输方向： 1: 端点 IN 数据； 0: 端点 OUT/SETUP 数据。	0
3	Reserved	RO	保留。	0
[2:0]	RB_UDIS_EP_ID_MASK[2:0]	RO	发生数据传输的端点号。	0

USBHS 杂项状态寄存器 (R8_USB2_MIS_ST)

位	名称	访问	描述	复位值
7	RB_UDMS_HS_MOD	RO	主机是否为高速。	0
[6:5]	Reserved	RO	保留。	0
4	RB_UDMS_SUSP_REQ	RO	USB 挂起请求。	0

3	RB_UDMS_SIE_FREE	RO	USB 空闲状态。	0
2	RB_UDMS_SLEEP	RO	USB 睡眠状态。	0
1	RB_UDMS_SUSPEND	RO	USB 挂起状态。 1: USB 总线处于挂起态, 有一段时间没有 USB 活动; 0: USB 总线处于非挂起态。	0
0	RB_UDMS_READY	RO	USB 连接状态。	0

USBHS 帧号寄存器 (R16_USB2_FRAME_NO)

位	名称	访问	描述	复位值
[15:13]	RB_UD_MFRAME_NO[2:0]	RO	接收到的微帧号。	0
[12:11]	Reserved	RO	保留。	0
[10:0]	RB_UD_FRAME_NO[10:0]	RO	接收到的帧号。	0

USBHS 总线状态寄存器 (R16_USB2_BUS)

位	名称	访问	描述	复位值
[15:4]	Reserved	RO	保留。	0
3	RB_USB_DM_ST	RO	UDM 状态。	0
2	RB_USB_DP_ST	RO	UDP 状态。	0
1	Reserved	RO	保留。	0
0	RB_USB_WAKEUP	RO	USB 唤醒 (高有效)。	0

USBHS 端点发送使能寄存器 (R16_U2EP_TX_EN)

位	名称	访问	描述	复位值
[15:0]	RB_UEP_TX_EN[15:0]	RW	0~15 端点发送使能: 1: 使能; 0: 禁止。	0

USBHS 端点接收使能寄存器 (R16_U2EP_RX_EN)

位	名称	访问	描述	复位值
[15:0]	RB_UEP_RX_EN[15:0]	RW	0~15 端点接收使能: 1: 使能; 0: 禁止。	0

USBHS 端点发送自动翻转使能寄存器 (R16_U2EP_T_TOG_AUTO)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:0]	RB_UEP_T_TOG_AUTO[7:0]	RW	0~7 端点同步触发位自动翻转使能: 1: 数据发送成功后自动翻转; 0: 手动控制翻转。 注: 端点 0 仅支持手动控制翻转。	0

USBHS 端点接收自动翻转使能寄存器 (R16_U2EP_R_TOG_AUTO)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:0]	RB_UEP_R_TOG_AUTO[7:0]	RW	0~7 端点同步触发位自动翻转使能: 1: 数据接收成功后自动翻转;	0

			0: 手动控制翻转。 注: 端点 0 仅支持手动控制翻转。	
--	--	--	----------------------------------	--

USBHS 端点发送突发寄存器 (R8_U2EP_T_BURST)

位	名称	访问	描述	复位值
[7:0]	RB_UEP_T_BURST_EN[7:0]	RW	0~7 端点 burst 发送使能: 1: 使能; 0: 禁止。	0

USBHS 端点发送突发模式寄存器 (R8_U2EP_T_BURST_MODE)

位	名称	访问	描述	复位值
[7:0]	RB_UEP_T_BURST_MODE [7:0]	RW	0~7 端点 burst 发送模式: 1: 突发模式下不发送 0 长度数据; 0: 突发模式下发送 0 长度数据。	0

USBHS 端点接收突发寄存器 (R8_U2EP_R_BURST)

位	名称	访问	描述	复位值
[7:0]	RB_UEP_R_BURST_EN[7:0]	RW	0~7 端点 burst 接收使能: 1: 使能; 0: 禁止。	0

USBHS 端点接收回复模式寄存器 (R8_U2EP_R_RES_MODE)

位	名称	访问	描述	复位值
[7:0]	RB_UEP_R_RES_MODE[7:0]	RW	0~7 端点接收返回模式: 1: NYET; 0: ACK。	0

USBHS 端点复用寄存器 (R32_U2EP_AF_MODE)

位	名称	访问	描述	复位值
[31:8]	Reserved	RO	保留。	0
[7:1]	RB_UEP_T_AF[6:0]	RW	1~7 端点复用使能: 1: 复用 9~15; 0: 复用 1~7。	0
0	Reserved	RO	保留。	0

端点 0 缓冲区的起始地址寄存器 (R32_U2EP0_DMA)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
[16:0]	UEP0_DMA[16:0]	RW	端点 0 的缓冲区起始地址。	XXXXXh

端点 n 接收缓冲区的起始地址寄存器 (R32_U2EPn_RX_DMA) (n=1~7)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
[16:0]	UEPn_RX_DMA[16:0]	RW	端点 n 的接收缓冲区起始地址。地址必须 4 字节对齐。	XXXXXh

端点 n 发送缓冲区的起始地址寄存器 (R32_U2EPn_TX_DMA) (n=1~7)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
[16:0]	UEPn_TX_DMA[16:0]	RW	端点 n 的发送缓冲区起始地址。地址必须 4 字节对齐。	XXXXXh

端点 0 最大长度包寄存器 (R32_U2EP0_MAX_LEN)

位	名称	访问	描述	复位值
[31:7]	Reserved	RO	保留。	0
[6:0]	UEP0_MAX_LEN[6:0]	RW	端点 0 DMA 可偏移的最大限制长度。	XXh

端点 n 最大长度包寄存器 (R32_U2EPn_MAX_LEN) (n=1~7)

位	名称	访问	描述	复位值
[31:11]	Reserved	RO	保留。	0
[10:0]	UEPn_MAX_LEN[10:0]	RW	端点 n DMA 可偏移的最大限制长度。	XXXh

端点 0 接收长度寄存器 (R16_U2EP0_RX_LEN)

位	名称	访问	描述	复位值
[15:7]	Reserved	RO	保留。	0
[6:0]	UEP0_RX_LEN[6:0]	RW	端点 0 接收数据长度。	XXh

端点 n 单次接收长度寄存器 (R16_U2EPn_RX_LEN) (n=1~7)

位	名称	访问	描述	复位值
[15:0]	UEPn_RX_LEN[15:0]	RW	端点 n 单次接收数据长度。	XXXXh

端点 n 总接收数据长度寄存器 (R16_U2EPn_R_SIZE) (n=1~7)

位	名称	访问	描述	复位值
[15:0]	UEPn_R_SIZE[15:0]	RW	端点 n 总接收数据长度。	XXXXh

端点 0 发送长度寄存器 (R16_U2EP0_T_LEN)

位	名称	访问	描述	复位值
[15:7]	Reserved	RO	保留。	0
[6:0]	UEP0_T_LEN[6:0]	RW	端点 0 发送数据长度。	XXh

端点 0 发送控制寄存器 (R8_U2EP0_TX_CTRL)

位	名称	访问	描述	复位值
7	RB_UEP_T_DONE	RWO	端点 0 发送结束标志，写 0 清除。	0
6	RB_UEP_T_NAK_ACT	RWO	端点 0 发送 NAK 结束标志，写 0 清除。	0
[5:3]	Reserved	RO	保留。	0
2	RB_UEP_T_TOG_MASK	RW	端点 0 的发送期望的同步触发位： 1: DATA1; 0: DATA0。	0
[1:0]	RB_UEP_T_RES_MASK[1:0]	RW	端点 0 对于发送的响应控制： 00: 应答 NAK 或忙； 01: 应答 STALL 或错误； 10: 应答 ACK； 11: 保留。	0

端点 0 接收控制寄存器 (R8_U2EP0_RX_CTRL)

位	名称	访问	描述	复位值
7	RB_UEP_R_DONE	RW0	端点 0 接收结束标志, 写 0 清除。	0
6	RB_UEP_R_NAK_ACT	RW0	端点 0 接收 NAK 结束标志, 写 0 清除。	0
5	RB_UEP_R_NAK_TOG	RO	端点 0 对于接收的返回 NAK, 数据包类型: 1: DATA1; 0: DATA0。	0
4	RB_UEP_R_TOG_MATCH	RO	接收的同步触发位与期望的同步触发位 匹配状态: 1: 同步; 0: 不同步。	0
3	RB_UEP_R_SETUP_IS	RO	端点 0 接收的是否为 SETUP 事务。	0
2	RB_UEP_R_TOG_MASK	RW	端点 0 的接收期望的同步触发位: 1: DATA1; 0: DATA0。	0
[1:0]	RB_UEP_R_RES_MASK[1:0]	RW	端点 0 对于接收的响应控制: 00: 应答 NAK 或忙; 01: 应答 STALL 或错误; 10: 应答 ACK; 11: 保留。	0

端点 n 发送长度寄存器 (R16_U2EPn_T_LEN) (n=1~7)

位	名称	访问	描述	复位值
[15:0]	UEPn_T_LEN[15:0]	RW	端点 n 发送数据长度。	0

端点 n 发送控制寄存器 (R8_U2EPn_TX_CTRL) (n=1~7)

位	名称	访问	描述	复位值
7	RB_UEP_T_DONE	RW0	端点 n 发送结束标志, 写 0 清除。	0
6	RB_UEP_T_NAK_ACT	RW0	端点 n 发送 NAK 结束标志, 写 0 清除。	0
[5:4]	Reserved	RO	保留。	0
[3:2]	RB_UEP_T_TOG_MASK[1:0]	RW	端点 n 的发送期望的同步触发位: 00: DATA0; 01: DATA1; 10: DATA2; 11: MDATA。 注: 此位手动模式下可配置, 自动模式下不可配置。	0
[1:0]	RB_UEP_T_RES_MASK[1:0]	RW	端点 n 对于发送的响应控制: 00: 应答 NAK 或忙; 01: 应答 STALL 或错误; 10: 应答 ACK; 11: 保留。	0

端点 n 接收控制寄存器 (R8_U2EPn_RX_CTRL) (n=1~7)

位	名称	访问	描述	复位值
7	RB_UEP_R_DONE	RW0	端点 n 接收结束标志, 写 0 清除。	0
6	RB_UEP_R_NAK_ACT	RW0	端点 n 接收 NAK 结束标志, 写 0 清除。	0

5	RB_UEP_R_NAK_TOG	RO	端点 n 对于接收的返回 NAK, 数据包类型: 1: DATA1; 0: DATA0。	0
4	RB_UEP_R_TOG_MATCH	RO	端点 n 接收的同步触发位与期望的同步触发位匹配状态: 1: 同步; 0: 不同步。	0
[3:2]	RB_UEP_R_TOG_MASK[1:0]	RW	端点 n 的接收期望的同步触发位: 00: DATA0; 01: DATA1; 10: DATA2; 11: MDATA。 注: 此位手动模式下可配置, 自动模式下不可配置。	0
[1:0]	RB_UEP_R_RES_MASK[1:0]	RW	端点 n 对于接收的响应控制: 00: 应答 NAK 或忙; 01: 应答 STALL 或错误; 10: 应答 ACK; 11: 保留。	0

USBHS 端点发送同步模式使能寄存器 (R16_U2EP_T_ISO)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:1]	RB_UEPn_T_ISO_EN[6:0]	RW	上传端点 (IN) 同步模式使能。	0
0	Reserved	RO	保留。	0

USBHS 端点接收同步模式使能寄存器 (R16_U2EP_R_ISO)

位	名称	访问	描述	复位值
[15:8]	Reserved	RO	保留。	0
[7:1]	RB_UEPn_R_ISO_EN[6:0]	RW	下传端点 (OUT) 同步模式使能。	0
0	Reserved	RO	保留。	0

19.2.2 主机寄存器描述

表 19-2 主机相关寄存器列表

名称	访问地址	描述	复位值
R8_U2H_CFG	0x40009100	USBHS 主机配置寄存器	0x07
R8_U2H_INT_EN	0x40009102	USBHS 主机中断使能寄存器	0x00
R8_U2H_DEV_AD	0x40009103	USBHS 主机设备地址寄存器	0x00
R32_U2H_CONTROL	0x40009104	USBHS 主机控制寄存器	0x00XXXXXX
R8_U2H_INT_FLAG	0x40009108	USBHS 主机中断标志寄存器	0x00
R8_U2H_INT_ST	0x40009109	USBHS 主机中断状态寄存器	0xFF
R8_U2H_MIS_ST	0x4000910A	USBHS 主机杂项状态寄存器	0xFF
R32_U2H_LPM_DATA	0x4000910C	USBHS 主机电源管理数据寄存器	0x00000XXX
R32_U2H_SPLIT_DATA	0x40009110	USBHS 主机 SPLIT 数据寄存器	0x000XXXXX
R32_U2H_FRAME	0x40009114	USBHS 主机帧寄存器	0x00000000
R32_U2H_TX_LEN	0x40009118	USBHS 主机发送长度寄存器	0x00000XXX
R32_U2H_RX_LEN	0x4000911C	USBHS 主机接收长度寄存器	0x00000XXX
R32_U2H_RX_MAX_LEN	0x40009120	USBHS 主机接收最大长度寄存器	0x00000XXX

R32_U2H_RX_DMA	0x40009124	DMA 接收地址寄存器	0x000XXXXX
R32_U2H_TX_DMA	0x40009128	DMA 发送地址寄存器	0x000XXXXX
R32_U2H_PORT_CTRL	0x4000912C	USBHS 主机端口控制寄存器	0x0000X000
R8_U2H_PORT_CFG	0x40009130	USBHS 主机端口配置寄存器	0x00
R8_U2H_PORT_INT_EN	0x40009132	USBHS 主机端口中断使能寄存器	0x00
R8_U2H_PORT_TEST_CT	0x40009133	USBHS 主机端口测试模式寄存器	0x00
R16_U2H_PORT_ST	0x40009134	USBHS 主机端口状态寄存器	0x0010
R8_U2H_PORT_CHG	0x40009136	USBHS 主机端口状态变化寄存器	0x00
R32_U2H_BC_CTRL	0x4000913C	USBHS 主机 BC 充电控制寄存器	0x00000000
R8_USBHS_PLL_CTRL	0x40009200	USBHS PLL 时钟控制寄存器	0x00

USBHS 主机配置寄存器 (R8_U2H_CFG)

位	名称	访问	描述	复位值
7	RB_UH_LPM_EN	RW	LPM 使能。	0
6	RB_UH_FORCE_FS	RW	强制使用 USBFS。	0
5	RB_UH_SOF_EN	RW	使能 SOF 包发送。	0
4	RB_UH_DMA_EN	RW	使能 DMA 发送。	0
3	RB_UH_PHY_SUSPENDM	RW	PHY 挂起。	0
2	RB_UH_CLR_ALL	RW	清除中断标志以及 FIFO，需要软件清零。	1
1	RB_UH_RST_SIE	RW	USB 协议处理器复位，需要软件清零。	1
0	RB_UH_RST_LINK	RW	USB 连接控制模块复位。	1

USBHS 主机中断使能寄存器 (R8_U2H_INT_EN)

位	名称	访问	描述	复位值
7	RB_UHIE_FIFO_OVER	RW	FIFO 溢出中断使能。	0
6	RB_UHIE_TX_HALT	RW	发送暂停中断使能。	0
5	RB_UHIE_SOF_ACT	RW	SOF 包发送中断使能。	0
4	RB_UHIE_TRANSFER	RW	USB 结束或传输完成中断使能。	0
3	RB_UHIE_RESUME_ACT	RW	总线恢复中断使能。	0
2	RB_UHIE_WKUP_ACT	RW	唤醒中断使能。	0
[1:0]	Reserved	RO	保留。	0

USBHS 主机设备地址寄存器 (R8_U2H_DEV_AD)

位	名称	访问	描述	复位值
7	Reserved	RO	保留。	0
[6:0]	RB_UH_DEV_ADDR[6:0]	RW	当前操作的 USB 设备的地址。	0

USBHS 主机控制寄存器 (R32_U2H_CONTROL)

位	名称	访问	描述	复位值
[31:24]	Reserved	RO	保留。	0
23	RB_UH_RX_NO_RES	RW	IN-DATA 无应答，用于同步传输或高速 SPLIT 包。	X
22	RB_UH_TX_NO_RES	RW	OUT/SETUP - DATA 不期望应答，用于同步传输或高速 SPLIT 包。	X
21	RB_UH_RX_NO_DATA	RW	IN 令牌包后不期望数据包，用于高速 SPLIT 包。	X
20	RB_UH_TX_NO_DATA	RW	OUT/SETUP 令牌包后无数据包，用于高速	X

			SPLIT 包。	
19	RB_UH_PRE_PID_EN	RW	低速前导包 PRE PID 使能位，当端口工作于全速，需要发送低速包（PRE）需开启此位。 1：使能，用于通过外部全速 HUB 与低速 USB 设备通讯； 0：禁用低速前导包。	X
18	RB_UH_SPLIT_VALID	RW	发送 SPLIT 包有效。	X
17	RB_UH_LPM_VALID	RW	发送 LPM 包有效。	X
16	RB_UH_HOST_ACTION	RW	HOST 执行事务使能，事务完成后该位自动清零。	0
[15:11]	Reserved	RO	保留。	0
10	RB_UH_BUF_MODE	RW	数据缓存区控制位。 1：发送时使用 R32_U2H_RX_DMA，接收使用 R32_U2H_TX_DMA； 0：发送时使用 R32_U2H_TX_DMA，接收使用 R32_U2H_RX_DMA。	0
[9:8]	RB_UH_T_TOG_MASK[1:0]	RW	发送的数据 PID： 00：PID_DATA0； 01：PID_DATA1； 10：PID_DATA2； 11：PID_MDATA。	X
[7:4]	RB_UH_T_ENDP_MASK[3:0]	RW	主机发送的事务令牌包端点号。	X
[3:0]	RB_UH_T_TOKEN_MASK[3:0]	RW	主机发送的事务令牌包 PID。	X

USBHS 主机中断标志寄存器 (R8_U2H_INT_FLAG)

位	名称	访问	描述	复位值
7	RB_UHIF_FIFO_OVER	RW1Z	FIFO 溢出中断标志。	0
6	RB_UHIF_TX_HALT	RW1Z	发送中止中断标志，主机模式下用于下传中读数据溢出，或在 EOF2 时间点发送未结束，中止发送，写 1 清零。	0
5	RB_UHIF_SOF_ACT	RW1Z	SOF 包发送完成中断标志，写 1 清零。	0
4	RB_UHIF_TRANSFER	RW1Z	USB 事务传输完成中断标志，写 1 清零。	0
3	Reserved	RO	保留。	0
2	RB_UHIF_WKUP_ACT	RW1Z	唤醒中断标志，写 1 清零。	0
[1:0]	Reserved	RO	保留。	0

USBHS 主机中断状态寄存器 (R8_U2H_INT_ST)

位	名称	访问	描述	复位值
[7:5]	Reserved	RO	保留。	X
4	RB_UHIS_PORT_RX_RESUME	RW	该位为 1 表示端口接收到唤醒信号。	X
[3:0]	RB_UH_R_TOKEN_MASK[3:0]	RO	主机接收到的 PID。	X

USBHS 主机杂项状态寄存器 (R8_U2H_MIS_ST)

位	名称	访问	描述	复位值
7	RB_UHMS_BUS_SE0	RO	USB 总线上为 SE0。	X
6	RB_UHMS_BUS_J	RO	USB 总线上为 J。	X
[5:4]	RB_UHMS_LINSTATE[1:0]	RO	PHY 的 Linestate 信号。	X

3	RB_UHMS_USB_WAKEUP	RO	USB 总线唤醒状态： 1：正在进行总线唤醒； 0：未在进行总线唤醒。	X
2	RB_UHMS_SOF_ACT	RO	USB 总线 SOF 包传输状态位： 1：正在发出 SOF 包； 0：发送完成或空闲。	X
1	RB_UHMS_SOF_PRE	RO	USB 总线 SOF 包预示状态为： 1：将要发送 SOF 包； 0：无 SOF 包发送。	X
0	RB_UHMS_SOF_FREE	RO	端口使能状态： 1：端口使能； 0：端口未使能。	X

USBHS 主机电源管理数据寄存器 (R32_U2H_LPM_DATA)

位	名称	访问	描述	复位值
[31:11]	Reserved	RO	保留。	0
[10:0]	RB_UH_LPM_DATA[10:0]	RW	链路电源管理包数据内容。	XXXh

USBHS 主机 SPLIT 数据寄存器 (R32_U2H_SPLIT_DATA)

位	名称	访问	描述	复位值
[31:19]	Reserved	RO	保留。	0
[18:0]	RB_UH_SPLIT_DATA[18:0]	RW	主机端点发送 SPLIT 包的数据内容，从高位到低位依次为 ET、E、S、Port、SC、Hub Addr。	XXXXXh

USBHS 主机帧寄存器 (R32_U2H_FRAME)

位	名称	访问	描述	复位值
[31:26]	Reserved	RO	保留。	0
25	RB_UH_SOF_CNT_CLR	RW	SOF 计数清零。	0
24	RB_UH_SOF_CNT_EN	RW	SOF 计数使能。	0
[23:19]	Reserved	RO	保留。	0
[18:16]	RB_UH_MFRAME_NO[2:0]	RO	即将发送的 SOF 包的微帧号。	0
[15:11]	Reserved	RO	保留。	0
[10:0]	RB_UH_FRAME_NO[10:0]	RW	即将发送的 SOF 包的帧号。	0

USBHS 主机发送长度寄存器 (R32_U2H_TX_LEN)

位	名称	访问	描述	复位值
[31:11]	Reserved	RO	保留。	0
[10:0]	RB_UH_TX_LEN[10:0]	RW	发送数据长度。	XXXh

USBHS 主机接收长度寄存器 (R32_U2H_RX_LEN)

位	名称	访问	描述	复位值
[31:11]	Reserved	RO	保留。	0
[10:0]	RB_UH_RX_LEN[10:0]	RW	接收数据长度。	XXXh

USBHS 主机接收最大长度寄存器 (R32_U2H_RX_MAX_LEN)

位	名称	访问	描述	复位值
---	----	----	----	-----

[31:11]	Reserved	RO	保留。	0
[10:0]	RB_UH_RX_MAX_LEN[10:0]	RW	接收最大长度。	XXXh

DMA 接收地址寄存器 (R32_U2H_RX_DMA)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
[16:0]	R32_UH_RX_DMA[16:0]	RW	接收地址, 低两位无效, 需要 4 字节对齐。	XXXXXh

DMA 发送地址寄存器 (R32_U2H_TX_DMA)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
[16:0]	R32_UH_TX_DMA[16:0]	RW	发送地址, 低两位无效, 需要 4 字节对齐。	XXXXXh

USBHS 主机端口控制寄存器 (R32_U2H_PORT_CTRL)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
16	RB_UH_BUS_RST_LONG	RW	总线复位时间选择: 1: 18ms; 0: 16ms。	0
[15:12]	RB_UH_PORT_SLEEP_BESL [3:0]	RW	唤醒时间控制: 0: 125us; 8: 3ms; 1: 150us; 9: 4ms; 2: 200us; A: 5ms; 3: 300us; B: 6ms; 4: 400us; C: 7ms; 5: 500us; D: 8ms; 6: 1ms; E: 9ms; 7: 2ms; F: 10ms。	X
[11:9]	Reserved	RO	保留。	0
8	RB_UH_CLR_PORT_SLEEP	WO	PORT 退出 SLEEP 状态 (LPM)。	0
[7:6]	Reserved	RO	保留。	0
5	RB_UH_CLR_PORT_CONNECT	WO	使端口进入端口状态。	0
4	RB_UH_CLR_PORT_EN	WO	PORT 退出使能状态, 进入 DISABLED 状态。	0
3	RB_UH_SET_PORT_SLEEP	WO	PORT 进入 SLEEP 状态 (LPM)。	0
2	RB_UH_CLR_PORT_SUSP	WO	PORT 退出挂起状态。	0
1	RB_UH_SET_PORT_SUSP	WO	PORT 进入挂起状态。	0
0	RB_UH_SET_PORT_RESET	WO	端口发送复位。	0

USBHS 主机端口配置寄存器 (R8_U2H_PORT_CFG)

位	名称	访问	描述	复位值
7	RB_UH_PD_EN	RW	主机模式下 15K 电阻下拉使能。	0
[6:1]	Reserved	RO	保留。	0
0	RB_UH_HOST_EN	RW	USB 端口模式选择: 1: 端口为主机模式; 0: 端口为设备模式。	0

USBHS 主机端口中断使能寄存器 (R8_U2H_PORT_INT_EN)

位	名称	访问	描述	复位值
[7:6]	Reserved	RO	保留。	0
5	RB_UHIE_PORT_SLP	RW	端口睡眠状态变化中断使能。	0
4	RB_UHIE_PORT_RESET	RW	端口复位状态变化中断使能。	0
3	Reserved	RO	保留。	0
2	RB_UHIE_PORT_SUSP	RW	端口暂停状态变化中断使能。	0
1	RB_UHIE_PORT_EN	RW	端口使能状态变化中断使能。	0
0	RB_UHIE_PORT_CONNECT	RW	端口连接状态变化中断使能。	0

USBHS 主机端口测试模式寄存器 (R8_U2H_PORT_TEST_CT)

位	名称	访问	描述	复位值
[7:3]	Reserved	RO	保留。	0
2	RB_UH_TEST_FORCE_EN	RW	测试模式使能。	0
1	RB_UH_TEST_K	RW	测试输出 K。	0
0	RB_UH_TEST_J	RW	测试输出 J。	0

USBHS 主机端口状态寄存器 (R16_U2H_PORT_ST)

位	名称	访问	描述	复位值
[15:12]	Reserved	RO	保留。	0
11	RB_UHIS_PORT_TEST	RO	端口是否在 test 模式。	0
10	RB_UHIS_PORT_HS	RO	端口连接速度是否为高速。	0
9	RB_UHIS_PORT_LS	RO	端口连接速度是否为低速。	0
[8:6]	Reserved	RO	保留。	0
5	RB_UHIS_PORT_SLP	RO	端口睡眠。	0
4	RB_UHIS_PORT_RST	RO	端口复位状态。	1
3	Reserved	RO	保留。	0
2	RB_UHIS_PORT_SUSP	RO	端口暂停状态。	0
1	RB_UHIS_PORT_EN	RO	端口使能。	0
0	RB_UHIS_PORT_CONNECT	RO	端口连接状态。	0

USBHS 主机端口状态变化寄存器 (R8_U2H_PORT_CHG)

位	名称	访问	描述	复位值
[7:6]	Reserved	RO	保留。	0
5	RB_UHIF_PORT_SLP	RW1Z	端口睡眠状态变化，写 1 清零。	0
4	RB_UHIF_PORT_RESET	RW1Z	端口复位状态变化，写 1 清零。	0
3	Reserved	RO	保留。	0
2	RB_UHIF_PORT_SUSP	RW1Z	端口暂停状态变化，写 1 清零。	0
1	RB_UHIF_PORT_EN	RW1Z	端口使能状态变化，写 1 清零。	0
0	RB_UHIF_PORT_CONNECT	RW1Z	端口连接状态变化，写 1 清零。	0

USBHS 主机 BC 充电控制寄存器 (R32_U2H_BC_CTRL)

位	名称	访问	描述	复位值
[31:11]	Reserved	RO	保留。	0
10	RB_UDM_VSRC_ACT	RO	自动模式下，该位表示 UDM 输出 V_{BC_SRC} ，否则由 UDM_BC_CMPE 控制。 注：UDP 高于 V_{BC_SRC} 但是 UDP 不是高电平时	0

			该位为 1，否则为 0。	
9	RB_UDM_BC_VSRC	RW	UDM 引脚 BC 协议源电压使能： 1: UDM 引脚输出 BC 协议源电压 V_{BC_SRC} ； 0: 禁止输出。	0
8	RB_UDP_BC_VSRC	RW	UDP 引脚 BC 协议源电压使能： 1: UDP 引脚输出 BC 协议源电压 V_{BC_SRC} ； 0: 禁止输出。	0
7	Reserved	RO	保留。	0
6	RB_BC_AUTO_MODE	RW	自动模式使能： 1: 使能； 0: 关闭。	0
5	RB_UDM_BC_CMPE	RW	UDM 引脚 BC 协议比较器使能： 1: 使能； 0: 关闭。	0
4	RB_UDP_BC_CMPE	RW	UDP 引脚 BC 协议比较器使能： 1: 使能； 0: 关闭。	0
[3:2]	Reserved	RO	保留。	0
1	RB_UDM_BC_CMPO	RO	UDM 引脚 BC 协议比较器状态： 1:UDM 引脚电压高于 BC 协议参考值 V_{BC_REF} ； 0:UDM 引脚电压低于 BC 协议参考值 V_{BC_REF} 。	0
0	RB_UDP_BC_CMPO	RO	UDP 引脚 BC 协议比较器状态： 1:UDP 引脚电压高于 BC 协议参考值 V_{BC_REF} ； 0:UDP 引脚电压低于 BC 协议参考值 V_{BC_REF} 。	0

USBHS PLL 时钟控制寄存器 (R8_USBHS_PLL_CTRL)

位	名称	访问	描述	复位值
[7:3]	Reserved	RO	保留。	0
2	RB_USBHS_PLL_EN	RW	USBHS PLL 使能。	0
1	RB_USBHS_PLL_LOWPWR	RW	USBHS PLL 低功耗模式（只在 USBHS 应用为固定低全速时可启用，非固定低全速时不可启用）： 1: 开启低功耗，电流减少约 0.3mA； 0: 不开启低功耗。	0
0	RB_USBHS_PLL_CKSEL	RW	USBHS 内部参考时钟源选择： 1: 不经过 2 分频保持 32M； 0: 经过 2 分频产生 16M。	0

第 20 章 无线通讯

20.1 简介

芯片集成低功耗 2.4-GHz 无线通讯模块，包括 RF 收发器、基带和链路控制以及天线匹配网络，支持低功耗蓝牙 BLE。内部提供数百个寄存器用于调节参数和控制过程及状态，本手册不对寄存器作详细介绍，无线通讯底层操作主要以子程序库提供应用支持。

主要特性：

- 集成 2.4GHz 射频收发器、BaseBand 基带和 LLE 链路控制
- 支持低功耗蓝牙 BLE，符合 Bluetooth Low Energy 5.4 规范
- 单端 RF 接口，简化板级设计
- BLE 支持 2Mbps 和 1Mbps
- 2.4G 支持 4Mbps、2Mbps 和 1Mbps
- 支持 2.4G 模式下最高 8KHz 上报率
- 接收灵敏度-95.5dBm@1Mbps，-93dBm@2Mbps，-89dBm@4Mbps
- 可编程-20dBm 到+9dBm 发送功率，支持动态调整
- 支持 AES-128 硬件加解密
- 支持 ECC 硬件加速
- 支持 DMA
- 提供优化的协议栈和应用层 API，支持组网

20.2 LLE 模块

LLE 模块支持自动收发模式和手动收发模式，4 组独立的硬件定时器，可控制收发数据任意一过程的时间点。

20.3 DMA 模块

控制器有 1 组 DMA，有两个通道。DMA 的两个通道分别用于发送数据和接收数据，在自动发送模式中，可以同时配置发送 DMA 的地址和接收 DMA 的地址，这样在帧间隔期间不需要再进行配置。

20.4 BB 模块

20.5 AES 模块

具体的应用请基于 BLE 协议栈库使用，并参考提供的 BLE 应用示例。

第 21 章 近场通信无线接口（NFC）

21.1 NFC 简介

芯片提供一个近场通信无线接口，包含了收发器和兼容 ISO14443-A 的无线解码基带，支持读卡器 (PCD) 模式和卡 (PICC) 模式。本手册不对寄存器作详细介绍，无线通讯底层操作主要以子程序库提供应用支持。

主要特性：

- PCD 模式支持 ISO14443-A 协议中的 106kbit/s 数据波特率
- PCD 模式支持对 ISO14443-A 类卡片的读取、写入等操作
- PICC 模式支持模拟 ISO14443-A 类卡片，实现数据读取和写入操作
- PICC 模式支持 NDEF 数据交互功能，支持与手机等设备智能联动：电子名片、蓝牙 OOB 配对
- 提供优化的协议栈和应用层 API
- 提供硬件加速的加解密算法 Crypto1，适用于 M1 类卡片

第 22 章 LED 屏控制器

22.1 LED 屏控制器简介

芯片提供了 LED 屏控制卡接口，内置 2 个 4 字节 FIFO，支持 DMA 和中断，节约 CPU 处理时间，支持 1/2/4/8 路数据线接口。

22.2 寄存器描述

表 22-1 LED 相关寄存器列表

名称	访问地址	描述	复位值
R8_LED_CTRL_MOD	0x4000F000	LED 模式配置寄存器	0x00
R8_LED_CLOCK_DIV	0x4000F001	LED 串行时钟分频寄存器	0x10
R8_LED_CTRL_MOD1	0x4000F002	LED 模式配置寄存器 1	0x00
R16_LED_STATUS	0x4000F004	LED 状态寄存器	0x00A0
R32_LED_FIFO	0x4000F008	LED 数据 FIFO 寄存器	0xFFFFFFFF
R16_LED_DMA_LEN	0x4000F010	LED DMA 发送长度寄存器	0x0XXX
R16_LED_DMA_CNT	0x4000F014	LED DMA 剩余计数寄存器	0x0000
R32_LED_DMA_BEG	0x4000F018	LED DMA 起始地址寄存器	0x000XXXXX
R32_LED_DMA_CUR	0x4000F01C	LED DMA 当前地址寄存器	0x000XXXXX

LED 模式配置寄存器 (R8_LED_CTRL_MOD)

位	名称	访问	描述	复位值
[7:6]	RB_LED_CHAN_MOD	RW	LED 通道模式选择： 00: LED0，单通道输出； 01: LED0/1，双通道输出； 10: LED0~3，4 通道输出； 11: LED0~7，8 通道输出。	0
5	RB_LED_IE_FIFO	RW	FIFO 计数过半中断使能： 1: FIFO 计数≤2 中断触发； 0: 禁止中断。	0
4	RB_LED_DMA_EN	RW	LED DMA 功能和 DMA 中断使能： 1: 开启； 0: 关闭。	0
3	RB_LED_OUT_EN	RW	LED 信号输出使能： 1: 开启； 0: 关闭。	0
2	RB_LED_OUT_POLAR	RW	LED 数据输出极性控制位： 1: 反相，数据 0 输出 1，数据 1 输出 0； 0: 直通，数据 0 输出 0，数据 1 输出 1。	0
1	RB_LED_ALL_CLEAR	RW	LED 的 FIFO/计数器/中断标志清零： 1: 强制清空和清零； 0: 不清。	0
0	RB_LED_BIT_ORDER	RW	LED 串行数据位序选择： 1: 低位在前； 0: 高位在前。	0

LED 串行时钟分频寄存器 (R8_LED_CLOCK_DIV)

位	名称	访问	描述	复位值
[7:0]	R8_LED_CLOCK_DIV	RW	LED 输出时钟分频系数。	10h

			LED 频率 = $F_{sys} / R8_LED_CLOCK_DIV$ 。	
--	--	--	--	--

LED 模式配置寄存器 1 (R8_LED_CTRL_MOD1)

位	名称	访问	描述	复位值
[7:2]	Reserved	R0	保留。	0
1	RB_IE_SEND_END	RW	DMA 所有数据传输结束中断使能： 1：开启； 0：关闭。	0
0	RB_LED_DMA_LOOP	RW	LED DMA 数据循环使用使能： 1：开启； 0：关闭。	0

LED 状态寄存器 (R16_LED_STATUS)

位	名称	访问	描述	复位值
[15:10]	Reserved	R0	保留。	0
9	RB_LED_IF_DMA_INT	RW1Z	DMA 传输结束中断标志位： 1：传输结束； 0：传输未结束。	0
8	RB_LED_IF_DMA_END	RW1Z	DMA 完成标志位，写 1 清零或者写 R16_LED_DMA_CNT 清零： 1：已完成； 0：未完成。	0
7	RB_LED_LOAD_FAIL	R0	载入数据结果： 1：FIFO 空； 0：FIFO 中有数据。	1
6	RB_LED_IF_FIFO	RW1Z	FIFO 计数过半中断标志位，写 1 清零或者写 R16_LED_FIFO 清零： 1：FIFO 计数 ≤ 2 ； 0：FIFO 计数 > 2 。	0
5	RB_LED_CLOCK	R0	当前 LED 时钟信号电平状态： 1：高电平； 0：低电平。	1
4	Reserved	R0	保留。	0
[3:0]	RB_LED_FIFO_COUNT	R0	当前 FIFO 中字节计数值，一定为偶数。	0

LED 数据 FIFO 寄存器 (R32_LED_FIFO)

位	名称	访问	描述	复位值
[31:0]	R32_LED_FIFO	WO	LED 数据 FIFO 入口，32 位写入。	XXXXXXXXh

LED DMA 发送长度寄存器 (R16_LED_DMA_LEN)

位	名称	访问	描述	复位值
[15:12]	RESERVED	R0	保留。	0
[11:0]	R16_LED_DMA_LENGTH	RW	DMA 发送计数长度。	XXXh

LED DMA 剩余计数寄存器 (R16_LED_DMA_CNT)

位	名称	访问	描述	复位值
[15:12]	Reserved	R0	保留。	0

[11:0]	RB_LED_DMA_CNT	R0	LED_DMA_MAIN 主缓冲区当前 DMA 剩余字(16 位) 计数, DMA 启动后自动递减, 仅低 12 位有效。不包括辅助缓冲区。	0
--------	----------------	----	--	---

LED DMA 起始地址寄存器 (R32_LED_DMA_BEG)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:2]	RB_LED_DMA_BEG	RW	DMA 起始地址。	XXXXh
[1:0]	Reserved	R0	保留。	0

LED DMA 当前地址寄存器 (R32_LED_DMA_CUR)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:2]	RB_LED_DMA_CUR	R0	DMA 当前地址。	XXXXh
[1:0]	Reserved	R0	保留。	0

22.3 LED 配置

- (1)、设置 R8_LED_CLOCK_DIV 选择 LED 输出时钟频率;
- (2)、设置 R16_LED_DMA_BEG 指向准备输出数据的起始地址;
- (3)、设置 R8_LED_CTRL_MOD, 选择通道模式、输出极性、位顺序、启用中断和 DMA 功能等;
- (4)、设置 LEDC 和必要的 LED0~LED7 引脚方向为输出, 可选地, 设置相应 I/O 的驱动能力;
- (5)、设置 DMA 计数寄存器 R16_LED_DMA_CNT, 启动 DMA 发送, 或者用写 FIFO 的方式发送数据。

第 23 章 可寻址 RGB（ARGB）

芯片内置一组 ARGB（Addressable RGB）模块，支持输出 0 码和 1 码高低电平时间和周期的可配置，支持 DMA。

ARGB 模块可实现单数据线 RGB 灯带的时序控制，支持单线 RGB 级联。相比传统的 RGB，可支持驱动更多不同型号的 ARGB 灯控 IC，产生更多光效。

23.1 主要特性

- 支持输出 0 码和 1 码高低电平时间和周期的可配置
- 支持 DMA

23.2 寄存器描述

表 23-1 ARGB 相关寄存器列表

名称	访问地址	描述	复位值
R32_ARGB_CTLR	0x4000F400	ARGB 控制寄存器	0x00000000
R32_ARGB_CTLR1	0x4000F404	ARGB 控制寄存器 1	0x00000000
R32_ARGB_DAT_ARR	0x4000F408	ARGB 的 0/1 码周期配置寄存器	0x00000FFF
R32_ARGB_RST_ARR	0x4000F40C	ARGB 的 RESET 码宽度配置寄存器	0x0001FFFF
R32_ARGB_CCR	0x4000F410	ARGB 宽度配置寄存器	0x00000000
R32_ARGB_DATA	0x4000F414	ARGB 数据寄存器	0x00000000
R32_ARGB_STAT	0x4000F418	ARGB 状态寄存器	0x00000000
R32_ARGB_CNT	0x4000F41C	ARGB 计数器寄存器	0x00000000
R32_ARGB_DMA_BEG	0x4000F420	ARGB DMA 缓冲区起始地址	0x000XXXXX
R32_ARGB_DMA_END	0x4000F424	ARGB DMA 缓冲区结束地址	0x000XXXXX
R32_ARGB_DMA_NOW	0x4000F428	ARGB DMA 缓冲区当前地址	0x000XXXXX

ARGB 控制寄存器 (R32_ARGB_CTLR)

位	名称	访问	描述	复位值
[31:15]	Reserved	R0	保留。	0
14	RB_ARGB_IE_DMA_END	RW	DMA 结束中断使能位： 1：使能中断； 0：禁止中断。	0
13	RB_ARGB_IE_TXE	RW	发送缓冲空中断使能： 1：使能； 0：禁止。	0
12	RB_ARGB_IE_HALF	RW	数据刷发送过半中断使能： 1：使能； 0：禁止。	0
11	RB_ARGB_IE_BYTE	RW	字节发送完成中断使能： 1：使能； 0：禁止。	0
10	RB_ARGB_IE_TC	RW	发送完成中断使能： 1：使能； 0：禁止。	0
9	RB_ARGB_IE_RST	RW	RESET 码发送完成中断使能： 1：使能； 0：禁止。	0

8	RB_ARGB_IE_FRH	RW	数据刷新周期结束中断使能： 1：使能； 0：禁止。	0
[7:5]	Reserved	RO	保留。	0
4	RB_ARGB_DMA_LOOP	RW	DMA 地址循环功能使能位： 1：使能地址循环； 0：禁止地址循环。 如果使能 DMA 地址循环，当 DMA 地址增加到设置的末尾地址时，自动循环指向设置的首地址。	0
3	RB_ARGB_LSB	RW	小端模式使能位： 1：低位数据先发送； 0：高位数据先发送。	0
2	RB_ARGB_MODE	RW	发送模式配置位： 1：先发送数据码，再发送 RESET 码； 0：先发送 RESET 码，再发送数据码。	0
1	RB_ARGB_DMAEN	RW	DMA 使能： 1：使能； 0：禁止。	0
0	RB_ARGB_TE	RW	发送使能： 1：使能； 0：禁止。	0

ARGB 控制寄存器 1 (R32_ARGB_CTLR1)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:0]	RB_ARGB_DAT_CYC	RW	发送数据字节数减一。	0

ARGB 的 0/1 码周期配置寄存器 (R32_ARGB_DAT_ARR)

位	名称	访问	描述	复位值
[31:12]	Reserved	RO	保留。	0
[11:0]	RB_ARGB_DAT_ARR	RW	0/1 码周期，单位为 T_{sys} 。	0xFFFF

ARGB 的 RESET 码宽度配置寄存器 (R32_ARGB_RST_ARR)

位	名称	访问	描述	复位值
[31:17]	Reserved	RO	保留。	0
[16:0]	RB_ARGB_RST_ARR	RW	RESET 码宽度，单位为 T_{sys} 。	0x1FFFF

ARGB 宽度配置寄存器 (R32_ARGB_CCR)

位	名称	访问	描述	复位值
[31:28]	Reserved	RO	保留。	0
[27:16]	RB_ARGB_CCRH	RW	1 码高电平 T1H 宽度，单位为 T_{sys} 。	0
[15:12]	Reserved	RO	保留。	0
[11:0]	RB_ARGB_CCRL	RW	0 码高电平 T0H 宽度，单位为 T_{sys} 。	0

ARGB 数据寄存器 (R32_ARGB_DATA)

位	名称	访问	描述	复位值
[31:8]	Reserved	RO	保留。	0

[7:0]	RB_ARGB_DATA	RW	ARGB 发送数据。	0
-------	--------------	----	------------	---

ARGB 状态寄存器 (R32_ARGB_STAT)

位	名称	访问	描述	复位值
[31:16]	RB_ARGB_BYTE_CNT	R0	发送字节计数器。	0
[15:13]	Reserved	R0	保留。	0
[12:10]	RB_ARGB_BIT_CNT	R0	发送位计数器。	0
[9:8]	RB_ARGB_STATE	R0	ARGB 发送状态： 00：空闲； 01：发送数据码； 10：发送 RESET 码； 11：保留。	0
7	Reserved	R0	保留。	0
6	RB_ARGB_IF_DMA_END	RW1Z	DMA 完成标志位，写 1 清零： 1：已完成； 0：未完成。	0
5	RB_ARGB_IF_TXE	RW1Z	发送缓冲空中断标志，写 R32_ARGB_DATA 将清除标志。	0
4	RB_ARGB_IF_HALF	RW1Z	发送过半中断标志，写 1 清零。	0
3	RB_ARGB_IF_BYTE	RW1Z	字节发送完成中断标志，写 1 清零。	0
2	RB_ARGB_IF_TC	RW1Z	发送完成中断标志，写 1 清零。	0
1	RB_ARGB_IF_RST	RW1Z	RESET 码发送完成中断标志，写 1 清零。	0
0	RB_ARGB_IF_FRH	RW1Z	数据刷新周期发送完毕中断标志，写 1 清零。	0

ARGB 计数器寄存器 (R32_ARGB_CNT)

位	名称	访问	描述	复位值
[31:17]	Reserved	R0	保留。	0
[16:0]	RB_ARGB_CNT	R0	ARGB 内部计数器，单位为 Tsys。	0

ARGB DMA 缓冲区起始地址 (R32_ARGB_DMA_BEG)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:0]	RB_ARGB_DMA_BEG	RW	DMA 数据缓冲区起始地址。	XXXXh

ARGB DMA 缓冲区结束地址 (R32_ARGB_DMA_END)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:0]	RB_ARGB_DMA_END	RW	DMA 数据缓冲区结束地址（不含）。	XXXXh

ARGB DMA 缓冲区当前地址 (R32_ARGB_DMA_NOW)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:0]	RB_ARGB_DMA_NOW	R0	DMA 数据缓冲区当前地址。 可用于计算已转换次数，计算方法： COUNT = ARGB_DMA_NOW - ARGB_DMA_BEG。	XXXXh

第 24 章 QSPI 接口 (QuadSPI)

芯片内置专用的 QSPI 通信接口 (QuadSPI)，连接单、双或四 (条数据线) SPI 的 FLASH 存储介质。该接口的工作模式主要包括以下几种：

- 间接模式：在这种模式下，QSPI 接口通过使用 QSPI 寄存器执行所有操作，该模式适用于需要频繁读写操作的应用场景。

- 状态轮询模式：在这种模式下，系统会周期性地读取外部 FLASH 状态寄存器。当标志位置 1 时 (如擦除或烧写完成)，系统会产生中断。该模式适用于需要实时监控外部 Flash 状态的应用场景。

内存映射模式：在这种模式下，外部 Flash 被映射到微控制器的地址空间中，系统将其视为内部存储器进行访问。该内存映射的地址只能用于数据访问。

采用双闪存模式时，系统可以同时访问两个 Quad-SPI FLASH，吞吐量和容量均可提高二倍。这种模式适用于需要大量数据处理的应用场景。

24.1 主要特征

- 三种功能模式：间接模式、状态轮询模式和内存映射模式
- 双闪存模式，通过并行访问两个 FLASH
- 集成 FIFO，用于发送和接收
- 支持 SDR 模式
- 时钟频率最高可达 80MHz
- 针对间接模式和内存映射模式，完全可编程帧格式
- 针对间接模式和内存映射模式，完全可编程操作码
- 在达到 FIFO 阈值和传输完成时生成 DMA 触发信号
- 在达到 FIFO 阈值、超时、操作完成以及发生访问错误时产生中断

24.2 概述

图 24-1 QSPI 功能框图 (双闪存模式禁止)

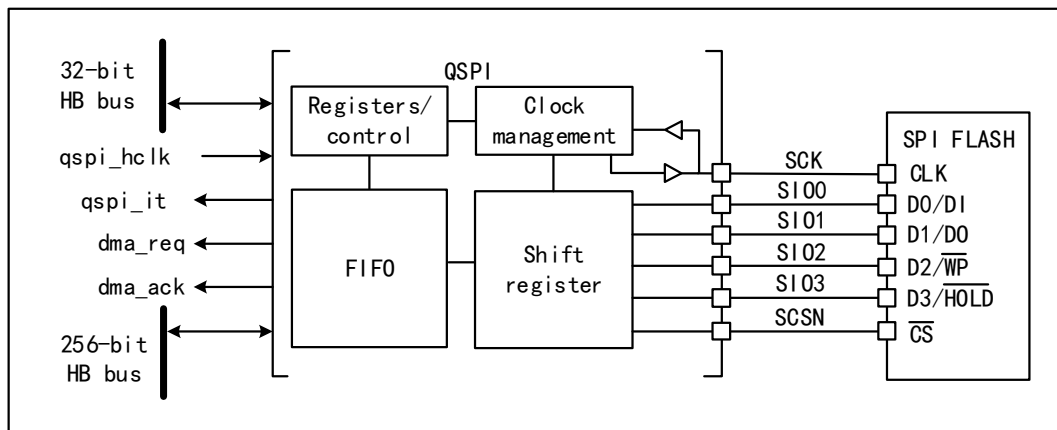
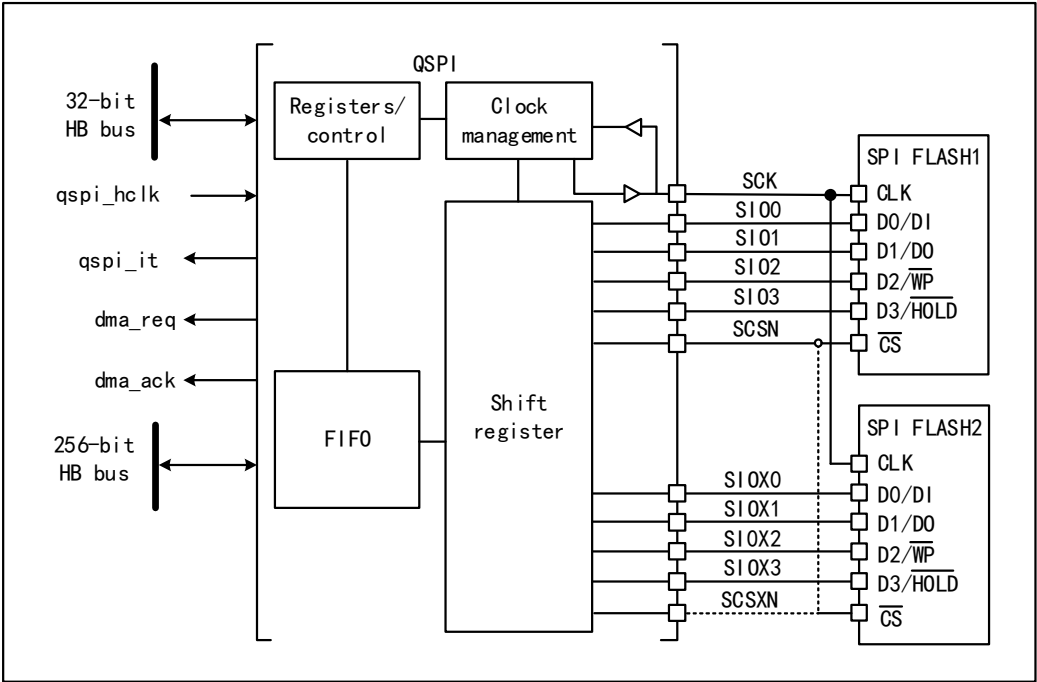


图 24-2 QSPI 功能框图（双闪存模式使能）

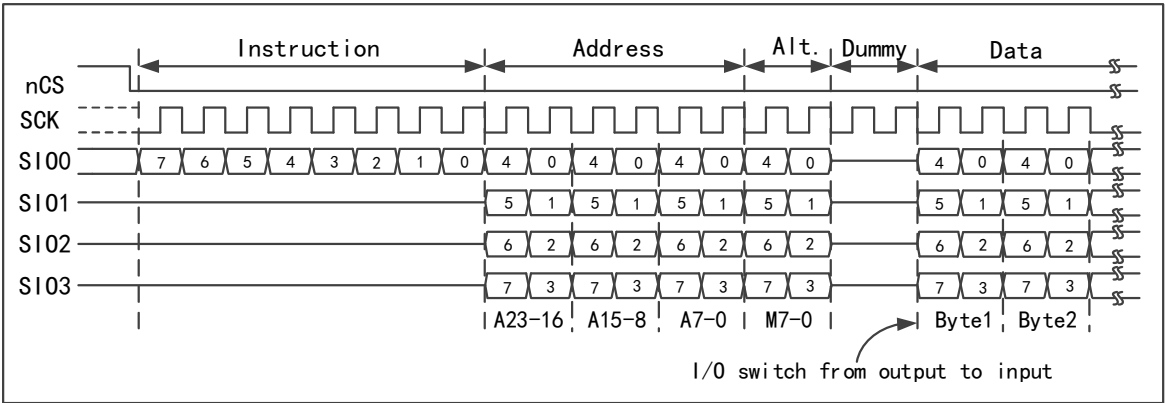


24.3 功能描述

24.3.1 QSPI 命令序列

QSPI 通过命令与 FLASH 通信，每条命令包括五个阶段：指令、地址、交替字节、空指令和数据。任一阶段均可跳过，但至少需保留指令、地址、交替字节或数据阶段中的一个。nCS 在每条指令开始前下降，在每条指令完成后再次上升。

图 24-3 四线模式下的读命令示例



指令阶段

在指令阶段，通过在 R32_QSPI_CCR 寄存器的 RB_QSPI_INSTRUCTION 字段中配置的一条 8 位指令发送到 FLASH，实现对待执行操作的类型的指定。大部分 FLASH 仅能通过 SI00 信号（单线 SPI 模式）以每次 1 位的方式接收指令。然而，通过配置 R32_QSPI_CCR 寄存器中的 RB_QSPI_IMODE 字段，可以实现指令阶段的选择性发送，即一次发送 2 位（在双线 SPI 模式中通过 SI00/SI01）或一次发送 4 位（在四线 SPI 模式中通过 SI00/SI01/SI02/SI03）。若 RB_QSPI_IMODE=00b，则指令阶段被跳过，命令序列从地址阶段（若存在）开始。

地址阶段

在地址阶段，为指示操作地址，可将 1-4 字节发送到 FLASH。在 R32_QSPI_CCR 寄存器的 RB_QSPI_ADSIZE 字段中配置待发送的地址字节数。在间接模式和自动轮询模式下，待发送的地址字

节在 R32_QSPI_AR 寄存器的 RB_QSPI_ADDRESS 中指定。而在内存映射模式下，地址则是由系统直接提供。

通过配置 R32_QSPI_CCR 寄存器中的 RB_QSPI_ADMODE 字段，地址阶段可实现一次发送 1 位（在单线 SPI 模式中通过 SIO0）、2 位（在双线 SPI 模式中通过 SIO0/SIO1）或 4 位（在四线 SPI 模式中通过 SIO0/SIO1/SIO2/SIO3）。若 RB_QSPI_ADMODE=00b，则地址阶段被跳过，命令序列直接进入下一阶段（若存在）。

交替字节阶段

在交替字节阶段，1-4 字节数据被发送到 FLASH，通常用于控制操作模式。在 R32_QSPI_CCR 寄存器的 RB_QSPI_ABSIZE 字段中配置待发送的交替字节数。待发送字节的指定在 R32_QSPI_ABR 寄存器中完成。

通过 R32_QSPI_CCR 寄存器中的 RB_QSPI_ABMODE 字段进行配置，交替字节阶段可一次发送 1 位（在单线 SPI 模式中通过 SIO0）、2 位（在双线 SPI 模式中通过 SIO0/SIO1）或 4 位（在四线 SPI 模式中通过 SIO0/SIO1/SIO2/SIO3）。若 RB_QSPI_ABMODE=00b，则交替字节阶段被跳过，命令序列直接进入下一阶段（若存在）。

在交替字节阶段，有时只需发送单个半字节而非一个全字节。例如：在双线模式下，仅使用两个周期发送交替字节时。此时，固件可采用四线模式（RB_QSPI_ABMODE=11b）并发送一个字节，方法是 RB_QSPI_ALTERNATE 的位[7]和[3]置 1（SIO3 保持高电平）且位[6]和[2]置 0（SIO2 线保持低电平）。此时，半字节的高 2 位存放在 RB_QSPI_ALTERNATE 的位[4:3]，低 2 位存放在位[1]和[0]中。例如，如果半字节 2（0010）通过 SIO0/SIO1 发送，则 RB_QSPI_ALTERNATE 应设置为 0x8A（1000_1010）。

空指令周期阶段

在空指令周期阶段，当使用更高的时钟频率时，为确保 FLASH 有足够的时间准备数据，需在给定的 1-31 个周期内不进行任何数据的发送或接收。该阶段的周期数由 R32_QSPI_CCR[22:18]寄存器的 RB_QSPI_DCYC 字段指定。

在 SDR 模式下，持续时间由一定个数的全时钟周期决定。若 RB_QSPI_DCYC 为 0，则跳过空指令周期阶段，命令序列直接进入数据阶段（若存在）。

空指令周期阶段的操作模式固定为单线模式。

数据阶段

在数据阶段，可实现从 FLASH 接收或向其发送任意数量的字节。在间接模式和自动轮询模式下，在 R32_QSPI_DLR 寄存器中指定待接收/发送的字节数。在间接写入模式下，需在 R32_QSPI_DR 寄存器中写入需发送至 FLASH 的数据。在间接读取模式下，从 FLASH 接收的数据通过读取 R32_QSPI_DR 寄存器获得。

在内存映射模式下，读取的数据直接送回到系统。

通过配置 R32_QSPI_CCR 寄存器中的 RB_QSPI_ABMODE 字段，数据阶段可一次发送/接收 1 位（在单线 SPI 模式中通过 SIO0）、2 位（在双线 SPI 模式中通过 SIO0/SIO1）或 4 位（在四线 SPI 模式中通过 SIO0/SIO1/SIO2/SIO3）。若 RB_QSPI_DMODE=00b，则数据阶段被跳过，命令序列在拉高 nCS 时立即完成。这一配置仅适用于间接写入模式。

24.3.2 QSPI 信号接口协议模式

单线 SPI 模式

传统 SPI 模式允许串行发送/接收单独的 1 位。在此模式下，数据通过 SIO0 发送到 FLASH。从 FLASH 接收到的数据通过 SIO1 送达。

为使用此单个位模式，可通过将 R32_QSPI_CCR 中的 RB_QSPI_IMODE/RB_QSPI_ADMODE/RB_QSPI_ABMODE/RB_QSPI_DMODE 字段设置为 01b，对不同的命令阶段分别进行配置。

在每个已配置为单线模式的阶段中：

- SIO0 处于输出模式；
- SIO1 处于输入模式（高阻抗）；
- SIO2 处于输出模式并强制置 0（以禁用“写保护”功能）；
- SIO3 处于输出模式并强制置 1（以禁用“保持”功能）。

若 RB_QSPI_DMODE=01b，这对于空指令阶段也如上所示。

双线 SPI 模式

在双线模式下，通过 SI00/SI01 信号同时发送/接收两位。通过将 R32_QSPI_CCR 寄存器的 RB_QSPI_IMODE/RB_QSPI_ADMODE/RB_QSPI_ABMODE/RB_QSPI_DMODE 字段配置为 10b，可以对不同的命令阶段进行相应的设置。

在每个已配置为双线模式的阶段中：

- SI00/SI01 在数据阶段进行读取操作时处于高阻态（输入），在其他情况下为输出；
- SI02 处于输出模式并强制置 0；
- SI03 处于输出模式并强制置 1。

在空指令阶段，若 RB_QSPI_DMODE=01b，则 SI00/SI01 始终保持高阻态。

四线 SPI 模式

在四线模式下，通过 SI00/SI01/SI02/SI03 信号同时发送/接收四位数据。通过将 R32_QSPI_CCR 寄存器的 RB_QSPI_IMODE/RB_QSPI_ADMODE/RB_QSPI_ABMODE/RB_QSPI_DMODE 字段配置为 11b，可以对不同的命令阶段进行相应的设置。

在每个已配置为四线模式的阶段中：

- SI00/SI01/SI02/SI03 在数据阶段进行读取操作时均处于高阻态（输入），在其他情况下为输出；
- SI02 和 SI03 仅用于 QSPI 模式。若未配置任何阶段使用四线 SPI 模式，即使 QSPI 激活，对应 SI02 和 SI03 的引脚也可用于其他功能。

在空指令阶段中，若 RB_QSPI_DMODE=11，则 SI00/SI01/SI02/SI03 均为高阻态。

SDR 模式

QSPI 在单倍数据速率（SDR）模式下工作。

在 SDR 模式下，当 QSPI 驱动 SI00、SI01、SI02、SI03 信号时，这些信号仅在 SCK 的下降沿发生转变。

在 SDR 模式下，接收数据时，QSPI 假定 FLASH 通过 SCK 的下降沿发送数据，使用 SCK 后续的边沿（上升沿）对信号进行采样。

双闪存模式

当 RB_QSPI_DFM 位（R32_QSPI_CR[6]）被设置为 1 时，QSPI 进入双闪存模式。QSPI 使用两个外部四线 SPIFLASH（FLASH1 和 FLASH2），每个周期中发送/接收 8 位数据，有效地将吞吐量和容量翻倍。每个 FLASH 使用同一个 SCK 并可选择使用同一个 nCS 信号，但其 SI00、SI01、SI02 和 SI03 信号是各自独立的。

双闪存模式可与单比特模式、双比特模式、四比特模式以及 SDR 模式结合使用。

在 RB_QSPI_FSIZE（R32_QSPI_DCR[20:16]）中指定 FLASH 的大小，指定的参数应能够反映 FLASH 的总容量，即单个组件容量的 2 倍。当地址 X 为偶数时，QSPI 赋给地址 X 的字节是存放于 FLASH1 的地址 X/2 中的字节，QSPI 赋给地址 X+1 的字节是存放于 FLASH2 的地址 X/2 中的字节。即偶地址中的字节存储于 FLASH1，奇地址中的字节存储于 FLASH2。

在双闪存模式下，读取 FLASH 状态寄存器时，需要读取的字节数是单闪存模式下的 2 倍。即每个 FLASH 执行状态寄存器的获取指令后能提供 8 个有效位，那么 QSPI 必须配置为 2 个字节（16 位）的数据长度，并且 QSPI 从每个 FLASH 接收 1 个字节。如果每个 FLASH 提供一个 16 位的状态信息，则 QSPI 必须配置为读取 4 字节，以便在双闪存模式下可获取两个 FLASH 的所有状态位。结果数据寄存器中的最低有效字节是 FLASH1 状态寄存器的最低有效字节，而下一个字节是 FLASH2 状态寄存器的最低有效字节。数据寄存器的第三个字节是 FLASH1 的第二个字节，第四个字节是 FLASH2 的第二个字节（在 FLASH 具有 16 位状态寄存器的情况下）。

在双闪存模式下，必须始终访问偶数个字节。因此，当 RB_QSPI_DFM=1 时，数据长度字段（R32_QSPI_DLR[0]）的位 0 始终保持为 1。

在双闪存模式下，FLASH1 接口信号的行为与正常模式下基本相同。在指令、地址、交替字节以及空指令周期阶段，FLASH2 接口信号与 FLASH1 接口信号的波形完全相同。即每个 FLASH 总是接收相同的指令与地址。然后，在数据阶段，SI0x 和 SIOx 总线并行传输数据，但发送到 FLASH1（或从其接收）的数据与 FLASH2 中的不同。

24.3.3 QSPI 间接模式

在间接模式下，通过向 QSPI 寄存器写入来触发命令；数据通过读写数据寄存器进行传输，与其

他通信外设的方式相同。

当 RB_QSPI_FMODE=00b (R32_QSPI_CCR[27:26]) 时, QSPI 处于间接写入模式, 在数据阶段中将字节发送到 FLASH。数据通过写入数据寄存器 (R32_QSPI_DR) 的方式来提供; 当 RB_QSPI_FMODE=01b 时, QSPI 处于间接读取模式, 在数据阶段中将字节从 FLASH 接收。数据通过读取数据寄存器 (R32_QSPI_DR) 的方式来获取。

在数据长度寄存器 (R32_QSPI_DLR) 中指定读取/写入的字节数。若 R32_QSPI_DLR=0xFFFF_FFFF (全置 1), 则数据长度视为未定义, QSPI 将继续传输数据, 直到到达 (由 FSIZE 定义的) FLASH 的结尾。若不传输任何字节, R32_QSPI_CCR 寄存器 RB_QSPI_DMODE 位设置为 00b。若 R32_QSPI_DLR=0xFFFF_FFFF 并且 RB_QSPI_FSIZE=0x1F (数据长度为 4G bytes), 接模式访问 flash 时, 配置应保证 flash address + DLR ≤ FSIZE, 则传输将无限继续下去, 仅在 QSPI 被禁止或出现终止请求后停止。在读取完最后一个存储器地址 (地址为 0xFFFF_FFFF) 后, 将从地址=0x0000_0000 开始继续读取。

当达到编程设定要发送或接收的字节数时, 若 RB_QSPI_TCIE=1, 则 RB_QSPI_TCF 置 1 并产生中断。当数据数量不确定时, 系统会根据 R32_QSPI_CR 寄存器中定义的 FLASH 大小, 在达到外部 SPI 的限制时, RB_QSPI_TCF 同样会被置 1。

QSPI 支持写流控, 即当 R32_QSPI_DLR 所填长度未发完, 同时 FIFO 为空时, 暂停发送移位寄存器; 在此模式下, 出于效率的考虑, 软件应当先写 DR 寄存器往 FIFO 填数据, 或置 RB_QSPI_DMAEN 为 1, 自动向 DMA 请求到若干数据后, 再写 RB_QSPI_START 位开始发送。

触发命令启动

本质上, 一旦固件提供了命令所需的最后信息, 命令即会启动。根据 QSPI 的配置, 在间接模式下, 触发命令启动的三种方式如下:

- 1) 对 R32_QSPI_CCR 寄存器 RB_QSPI_INSTRUCTION 执行写入操作, 如果没有地址是必需的 (当 RB_QSPI_ADMODE=00b) 并且无需固件提供数据 (当 RB_QSPI_FMODE=01b 或 RB_QSPI_DMODE=00b);
- 2) 对 R32_QSPI_AR 寄存器 RB_QSPI_ADDRESS 执行写入操作, 如果地址是必需的 (当 RB_QSPI_ADMODE=00b) 并且无需固件提供数据 (当 RB_QSPI_FMODE=01b 或 RB_QSPI_DMODE=00b);
- 3) 对 R32_QSPI_DR 寄存器 RB_QSPI_DATA 执行写入操作, 如果地址是必需的 (当 RB_QSPI_ADMODE!=00b) 并且需要固件提供数据 (当 RB_QSPI_FMODE=00b 并且 RB_QSPI_DMODE!=00b)。

写入交替字节寄存器 (R32_QSPI_ABR) 始终不会触发命令启动。如果需要交替字节, 必须预先进行编程。一旦命令启动, R32_QSPI_SR 寄存器 RB_QSPI_BUSY 位将自动置 1。

FIFO 和数据管理

在间接模式下, 数据将通过 QSPI 内部的 32 字节 FIFO 传输。R32_QSPI_SR 寄存器 RB_QSPI_FLEVEL 指示 FIFO 当前存储了多少字节。

在间接写入模式下 (RB_QSPI_FMODE=00b), 当固件向 R32_QSPI_DR 寄存器写入数据时, 数据将被加入到 FIFO 中。字写入将在 FIFO 中增加 4 个字节, 半字写入增加 2 个字节, 而字节写入仅增加 1 个字节。若固件在 FIFO 中加入的数据超过了 RB_QSPI_DL 所指示的值, 那么在写操作完成时 (RB_QSPI_TCF 置 1), 超出的字节将从 FIFO 中清除。对 R32_QSPI_DR 寄存器的字节/半字访问必须严格限于该 32 位寄存器的最低有效字节/半字。

RB_QSPI_FTHRES 用于定义 FIFO 的阈值。当达到阈值时, RB_QSPI_FTF (FIFO 阈值标志) 置 1。在间接读取模式下, 在 FIFO 中读取的有效字节数超过阈值时, RB_QSPI_FTF 置 1。从 FLASH 中读取最后一个字节后, 若 FIFO 中仍有数据, 则无论 RB_QSPI_FTHRES 的设置为多少, RB_QSPI_FTF 都会置 1。在间接写入模式下, 当 FIFO 中的空字节数超过阈值时, RB_QSPI_FTF 置 1。若 RB_QSPI_FTIE=1, 则 RB_QSPI_FTF 置 1 时产生中断。一旦不再满足阈值条件, 即 CPU 或 DMA 传输了足够的数据后, 那么硬件将清零 RB_QSPI_FTF。

在间接模式下, QSPI 在 FIFO 已满时将暂停从 Flash 读取字节, 以避免上溢。只有当 FIFO 中的 4 个字节为空 (RB_QSPI_FLEVEL≤11) 时, 才会恢复读取 FLASH。因此, 若 RB_QSPI_FTHRES≥13, 应用程序必须读取足够数量的字节, 以确保 QSPI 能够继续从 FLASH 中检索数据。反之, 只要 11<RB_QSPI_FLEVEL<RB_QSPI_FTHRES, RB_QSPI_FTF 标志将始终为 0。

24.3.4 QSPI 状态标志轮询模式

在自动轮询模式下, QSPI 周期性启动命令以读取一定数量的状态字节 (最多 4 个)。通过屏蔽接

收的字节，可以隔离一些状态位。当选定的位具有预设的值时，可产生中断。

对 FLASH 的访问开始方式与在间接读取模式相同：如果不需要地址（RB_QSPI_AMODE=00b），则在写入 R32_QSPI_CCR 时即开始访问。反之，若需要地址，首次访问将在写入 R32_QSPI_AR 时开始。此时 RB_QSPI_BUSY 变为高电平，并且即使在周期性访问期间也保持不变。

在自动轮询模式下，R32_QSPI_PSMAR 寄存器 RB_QSPI_MASK 的内容用于屏蔽来自 FLASH 的数据。如果 RB_QSPI_MASK[n]=0，则结果中的位 n 被屏蔽，不予以考虑。若 RB_QSPI_MASK[n]=1，并且位[n]的内容与 R32_QSPI_PSMAR 寄存器 RB_QSPI_MATCH[n] 相同，说明位 n 存在匹配。

若轮询匹配模式位（RB_QSPI_PMM，R32_QSPI_CR 的位[23]）为 0，将激活“AND”匹配模式，即只有在所有未屏蔽的位都匹配时，状态匹配标志（RB_QSPI_SMF）才会被置 1；如果 RB_QSPI_PMM=1，则激活“OR”匹配模式，即若在任意未屏蔽位上匹配成功，RB_QSPI_SMF 置 1；如果 RB_QSPI_SMIE=1，则在 RB_QSPI_SMF 置 1 时会调用一个中断；如果自动轮询模式停止，即 RB_QSPI_APMS 位置 1，则操作停止，并且在检测到匹配时 RB_QSPI_BUSY 位清零。反之，RB_QSPI_BUSY 位保持为 1，继续进行周期性访问，直到发生中止或禁止 QSPI（RB_QSPI_EN=0）。

数据寄存器（R32_QSPI_DR）包含最新接收的状态字节（FIFO 停用）。数据寄存器的内容不受匹配逻辑所用屏蔽方法的影响。RB_QSPI_FTF 状态位在新一次状态读取完成后置 1，一旦读取数据，RB_QSPI_FTF 清零。

24.3.5 QSPI 内存映射模式

当配置为内存映射模式时，外部 SPI 器件被视为是内部存储器。若未对 QSPI 外设进行正确配置与使能，将无法访问 QSPI Flash 的存储区域。即便 FLASH 容量更大，其寻址空间亦受限于 256MB 的上限，需要使能 RB_MEN_MAP_EN 位。

注：内存映射的地址只能用于数据访问，不能用于指令访问。

支持字节、半字和字访问类型。QSPI 接受下一个微控制器访问并提前加载后面地址中的字节。如果之后访问的是连续地址，由于数据已经预取，访问过程得以加速完成。

在默认情况下，QSPI 从不中断其预取操作，即使长时间未对 FLASH 进行访问，也会保持之前的读取操作，且 nCS 将维持在低电平。然而，当 nCS 保持低电平时，FLASH 功耗增加。因此，应用程序可能会激活超时计数器（RB_QSPI_TCEN=1，R32_QSPI_CR 的位[3]）。从而在 FIFO 中写满预取的数据后，如果没有在 RB_QSPI_TIMEOUT（R32_QSPI_LPTR）个周期的时长内访问，则释放 nCS。一旦发生第一个存储器映射访问，BUSY 信号将变为高电平。由于预取操作的存在，BUSY 信号仅在发生超时、中止或外设禁用后才会下降。

24.3.6 QSPI FLASH 配置

设备配置寄存器（R32_QSPI_DCR）被用于定义外部 SPI FLASH 的特性参数。其中，RB_QSPI_FSIZE 字段依据以下公式确定外部存储器的容量：

$$\text{FLASH 中的字节数} = 2^{[\text{FSIZE}+1]}$$

FSIZE+1 是对 FLASH 寻址所需的地址位数。在间接模式下，FLASH 容量最高可达 4GB（采用 32 位进行寻址），但在内存映射模式下的可寻址空间限制为 256MB。若 RB_QSPI_DFM=1，FSIZE 表示两个 FLASH 容量的总和。

当 QSPI 连续执行两条命令时，它在两条命令之间将片选信号（nCS）置为高电平，默认仅一个 SCK 周期时长。如果 FLASH 需要命令之间的时间更长，可使用片选高电平时间（RB_QSPI_CSHT）字段指定 nCS 必须保持高电平的最少 SCK 周期数（最大为 8）。时钟模式（RB_QSPI_CKMODE）位指示在命令之间（当 nCS=1 时）SCK 信号的逻辑电平。

24.3.7 QSPI 配置

QSPI 配置分两个阶段：QSPI IP 配置、QSPI FLASH 配置。QSPI 一旦配置并使能，即可使用其三种操作模式之一：间接模式、状态轮询模式和内存映射模式。

QSPI IP 配置：通过 R32_QSPI_CR 配置。用户必须配置传入数据的时钟预分频器的分频系数以及采样移位设置。生成 DMA 触发信号或生成中断的 FIFO 电平在 RB_QSPI_FTHRES 位中进行编程。如果需要超时计数器，则可将 RB_QSPI_TCEN 位置 1 并在 R32_QSPI_LPTR 寄存器中编程超时值。双闪存模式可通过将 RB_QSPI_DFM 置 1 来激活。

QSPI FLASH 配置：通过 R32_QSPI_DCR 寄存器配置与外部目标 FLASH 相关的参数。用户必须在 RB_QSPI_FSIZE 位中编程 FLASH 的大小、在 RB_QSPI_CSHT 位中编程片选保持高电平的最短时间，并在 RB_QSPI_MODE 位中设置功能模式（模式 0 或模式 3）。

24.3.8 QSPI 的用法

通过 R32_QSPI_CCR 寄存器 RB_QSPI_FMODE 选择操作模式。

间接模式

当 RB_QSPI_FMODE=00b 时，选择间接写入模式，可以将数据发送到 FLASH。当 RB_QSPI_FMODE=01b 时，选择间接读取模式，读取 FLASH 中的数据。

QSPI 用于间接模式时，采用以下方式构建帧：

- 1) 在 R32_QSPI_AR 寄存器中指定目标地址；
- 2) 在 R32_QSPI_CR 寄存器中指定工作模式；
- 3) 在 R32_QSPI_DLR 寄存器中指定待读取或写入的字节数；
- 4) 在 R32_QSPI_CCR 寄存器中指定帧格式、模式和指令代码；
- 5) 通过 R32_QSPI_DR 寄存器从 FIFO 读取数据/向 FIFO 写入数据；
- 6) 在 R32_QSPI_ABR 寄存器中指定要在地址阶段后立即发送的可选交替字节。

在写入控制寄存器（R32_QSPI_CR）时，用户可指定以下设置：

- 使能位（RB_QSPI_EN）设置为 1；
- 超计数器使能位（RB_QSPI_TCEN）；
- FIFO 阈值（FTRHES），以指示 RB_QSPI_FTF 标志在何时置 1；
- 中断使能；
- 自动轮询模式参数：匹配模式和停止模式（在 RB_QSPI_FMODE=11b 时有效）；
- 时钟预分频器。

在写入通信配置寄存器（R32_QSPI_CCR）时，用户指定以下参数：

- 通过 RB_QSPI_DCYC 位指定空指令字节数；
- 通过 RB_QSPI_DBMODE 位指定是否存在空指令字节；
- 通过 RB_QSPI_INSTRUCTION 位指定指令字节；
- 通过 RB_QSPI_ABSIZE 位指定交替字节数（1/2/3/4）；
- 通过 RB_QSPI_IMODE 位指定指令发送方式（1/2/4 线）；
- 通过 RB_QSPI_ADSIZE 位指定地址长度（8/16/24/32 位）；
- 通过 RB_QSPI_ADMODE 位指定地址发送方式（无/1/2/4 线）；
- 通过 RB_QSPI_ABMODE 位指定交替字节发送方式（无/1/2/4 线）；
- 通过 RB_QSPI_DMODE 位指定数据发送/接收方式（无/1/2/4 线）。

若不需要为某个命令更新数据寄存器（R32_QSPI_DR）和地址寄存器（R32_QSPI_AR），那么在写入 R32_QSPI_CCR 寄存器时，该命令序列便立即启动。在 RB_QSPI_ADMODE 和 RB_QSPI_DMODE 都为 00b 时，或在间接读取模式（RB_QSPI_FMODE=01b）下仅 RB_QSPI_ADMODE=00b 时，便属于此情况。当需要地址（RB_QSPI_ADMODE!=00）且数据寄存器不需要写入（RB_QSPI_FMODE=01b 或 RB_QSPI_DMODE=00b）时，一旦通过写入 R32_QSPI_AR 寄存器更新地址，命令序列便立即启动。在数据传输（RB_QSPI_FMODE=00b 并且 RB_QSPI_DMODE!=00b）的情况下，通过 R32_QSPI_DR 寄存器向 FIFO 写入会触发通信启动。

状态标志轮询模式

使能状态标志轮询模式：将 R32_QSPI_CCR 寄存器 RB_QSPI_FMODE 字段设置为 10b。在此模式下，会发送编程的帧并周期性检索数据。每帧中读取的最大数据量为 4 字节。若 R32_QSPI_DLR 寄存器请求的数据量超过 4 个字节，则会被忽略，只读取 4 字节。周期性由 R32_QSPI_PISR 寄存器指定。

在检索到状态数据后，可在内部进行处理，以达到以下目的：

- 自动停止周期性检索状态字节；
- 将状态匹配标志位置 1，并在使能时生成中断。

可通过存储于 R32_QSPI_PSMKR 寄存器中的值将接收到的值进行屏蔽，并与存储在 R32_QSPI_PSMAR 寄存器中的值进行或运算、与运算。若存在匹配，则状态匹配标志置 1，并且在使能了中断的情况下还将产生中断；如果 RB_QSPI_AMPS 位置 1，则 QSPI 自动停止。在所有情况下，最新

的检索值都在 R32_QSPI_DR 寄存器中可用。

内存映射模式

在内存映射模式下，尽管存在访问延迟，外部 FLASH 仍被视为内部存储器。在此模式下，仅支持对外部 FLASH 执行读取操作。通过将 R32_QSPI_CCR 寄存器中的 RB_QSPI_FMODE 设置为 11b，可以激活内存映射模式。当主器件访问存储器映射空间时，将发送已配置的帧和指令。

FIFO 用作预取缓冲区，以支持连续的线性读取操作。在此模式中，任何对于 R32_QSPI_DR 寄存器的访问均返回零。在内存映射模式中，数据长度寄存器（R32_QSPI_DLR）无效。

24.3.9 指令仅发送一次

某些 FLASH（例如 Winbound）能够提供一种模式，在该模式下，必须仅用第一个命令序列发送指令，而后续的命令根据地址直接执行。用户通过使用 R32_QSPI_CCR 寄存器 RB_QSPI_S100 位来实现这一特性。

RB_QSPI_S100 位适用于所有的功能模式：间接模式、状态轮询模式和内存映射模式。当 RB_QSPI_S100 位置 1，仅第一条命令发送指令，且对 R32_QSPI_CCR 寄存器执行写操作。后续命令序列都将跳过指令阶段，直到 R32_QSPI_CCR 寄存器被再次写入。然而，在 RB_QSPI_IMODE=00b（无指令）时，RB_QSPI_S100 位无效。

24.3.10 QSPI 差错管理

可能产生错误的情况有：

- 在间接模式或状态标志轮询模式下，若在 R32_QSPI_AR 寄存器中设置了错误的地址，即根据 R32_QSPI_DCR 寄存器中 RB_QSPI_FSIZE 定义的 FLASH 大小：RB_QSPI_TEF 将置 1，如果使能，还将产生中断。

- 在间接模式下，若地址加数据的长度超过 FLASH 的大小，RB_QSPI_TEF 将在访问被触发时置 1。

24.3.11 QSPI 的繁忙位和中止功能

当 QSPI 开始对 FLASH 进行操作时，R32_QSPI_SR 寄存器中的 RB_QSPI_BUSY 位自动置 1。在间接模式下，QSPI 完成了请求的命令序列，并且 FIFO 为空时，RB_QSPI_BUSY 位复位；在自动轮询模式下，只有在最后一次周期性访问完成后，由于 RB_QSPI_APMS=1 时发生匹配，或者由于中止操作，RB_QSPI_BUSY 位才变为低电平。在内存映射模式下，首次访问后，RB_QSPI_BUSY 位只有在发生超时事件或中止时变为低电平。

通过将 R32_QSPI_CR 寄存器中的 RB_QSPI_ABORT 位置 1 可将任何操作中中止。一旦中止完成，RB_QSPI_BUSY 位和 RB_QSPI_ABORT 位自动复位，FIFO 清空。

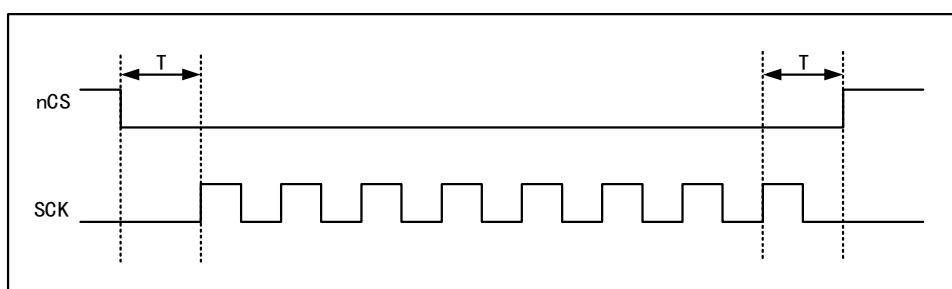
注：若中止对状态寄存器的写操作，有些 FLASH 可能发生异常行为。

24.3.12 nCS 行为

默认情况下，nCS 为高电平，取消选择外部 FLASH。在操作开始前 nCS 会下降，并在操作完成后立即上升。

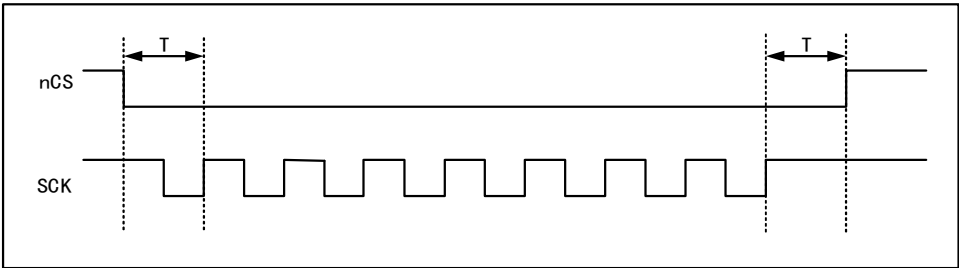
当 RB_QSPI_CKMODE=0（“模式 0”，即在没有进行操作时 SCK 保持低电平），nCS 在操作首次升高 SCK 边沿时的一个 SCK 周期前降至低电平，在操作最后一次升高 SCK 边沿时的一个 SCK 周期后升至高电平，如下图所示。

图 24-4 RB_QSPI_CKMODE=0 时的 nCS（T=SCK 周期）



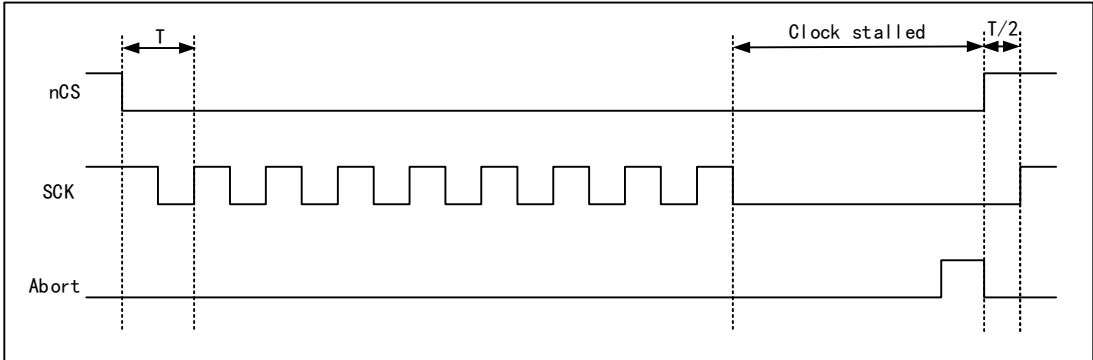
当 RB_QSPI_CKMODE=1（“模式 3”，在未进行任何操作时 SCK 升至高电平）时，nCS 仍在操作首次升高 SCK 边沿时的一个 SCK 周期前降至低电平，在操作最后一次升高 SCK 边沿时的一个 SCK 周期后升至高电平，如下图所示。

图 24-5 RB_QSPI_CKMODE=1 时的 nCS（T=SCK 周期）



若 FIFO 在读取操作中保持写满状态或在写入操作中保持为空，则在固件干预 FIFO 前，操作停止并且 SCK 保持低电平。若操作停止时发生中止，则 nCS 在请求中止后即升至高电平，SCK 则在半个周期后升至高电平，如下图所示。

图 24-6 RB_QSPI_CKMODE=1 且发生中止时的 nCS（T=SCK 周期）



当不处于双闪存模式（RB_QSPI_DFM=0）且 RB_QSPI_FSEL=0（默认值）时，仅访问 FLASH1。因此，若 RB_QSPI_FSEL=1，仅访问 FLASH1，nCS 保持高电平。在双闪存模式下，FLASH1 和 FLASH2 的 nCS 行为完全相同。因此，如果存在 FLASH2，并且应用程序始终处于双闪存模式，那么 FLASH1 的 nCS 信号也可以用于 FLASH2，而 FLASH2 的 nCS 引脚输出可用于其他功能。

24. 3. 13 中断

表 24-1 中断请求

中断事件	事件标志位	使能控制位
超时	RB_QSPI_TOF	RB_QSPI_TOIE
状态匹配	RB_QSPI_SMF	RB_QSPI_SMIE
FIFO 阈值	RB_QSPI_FTF	RB_QSPI_FTIE
传输完成	RB_QSPI_TCF	RB_QSPI_TCIE
传输错误	RB_QSPI_TEF	RB_QSPI_TEIE

24. 4 寄存器描述

表 24-2 QSPI 相关寄存器列表

名称	访问地址	描述	复位值
R32_QSPI_CR	0x4000E400	QSPI 控制寄存器	0x00000000
R32_QSPI_DCR	0x4000E404	QSPI 器件配置寄存器	0x00000000
R32_QSPI_SR	0x4000E408	QSPI 状态寄存器	0x00000000

R32_QSPI_FCR	0x4000E40C	QSPI 标志清零寄存器	0x00000000
R32_QSPI_DLR	0x4000E410	QSPI 数据长度寄存器	0x00000000
R32_QSPI_CCR	0x4000E414	QSPI 通信配置寄存器	0x00000000
R32_QSPI_AR	0x4000E418	QSPI 地址寄存器	0x00000000
R32_QSPI_ABR	0x4000E41C	QSPI 交替字节寄存器	0x00000000
R32_QSPI_DR	0x4000E420	QSPI 数据寄存器	0x00000000
R32_QSPI_PSMKR	0x4000E424	QSPI 轮询状态屏蔽寄存器	0x00000000
R32_QSPI_PSMAR	0x4000E428	QSPI 轮询状态匹配寄存器	0x00000000
R32_QSPI_PIR	0x4000E42C	QSPI 轮询间隔寄存器	0x00000000
R32_QSPI_LPTR	0x4000E430	QSPI 低功耗超时寄存器	0x00000000
R32_QSPI_DMA	0x4000E434	QSPI 缓存地址寄存器	0x00000000
R32_QSPI_FIFOSR	0x4000E438	QSPI 数据 FIFO 状态寄存器	0x00000000

QSPI 控制寄存器 (R32_QSPI_CR)

位	名称	访问	描述	复位值
[31:24]	RB_QSPI_PRESCALER	RW	<p>时钟预分频器： 该字段定义基于 HB 总线时钟生成 SCK 所用的分频系数（值+1）。 0x0: $F_{SCK}=F_{HCLK}$, HCLK 时钟直接用作 QSPI SCK（预分频器被旁路）； 0x1: $F_{SCK}=F_{HCLK}/2$； 0x2: $F_{SCK}=F_{HCLK}/3$； ... 0xFF: $F_{SCK}=F_{HCLK}/256$。 对于奇数时钟分频系数，SCK 的占空比并非 50%。 时钟信号的低电平持续时间比高电平持续时间多一个周期。 仅可在 RB_QSPI_BUSY=0 时修改该字段。</p>	0
23	RB_QSPI_PMM	RW	<p>轮询匹配模式： 1: OR 匹配模式。如果从 FLASH 接收的任意一个未屏蔽位与匹配寄存器中的对应位相匹配，则 RB_QSPI_SMF 置 1； 0: AND 匹配模式。如果从 FLASH 接收的所有未屏蔽位均与匹配寄存器中的对应位相匹配，则 RB_QSPI_SMF 置 1。 仅可在 RB_QSPI_BUSY=0 时修改该位。</p>	0
22	RB_QSPI_APMS	RW	<p>自动轮询模式停止： 1: 发生匹配时，自动轮询模式停止； 0: 仅通过中止或禁用 QSPI 停止自动轮询模式。 仅可在 RB_QSPI_BUSY=0 时修改该位。</p>	0
21	Reserved	RO	保留。	0
20	RB_QSPI_TOIE	RW	<p>TimeOut 中断使能： 1: 使能中断； 0: 禁止中断。</p>	0
19	RB_QSPI_SMIE	RW	<p>状态匹配中断使能： 1: 使能中断； 0: 禁止中断。</p>	0
18	RB_QSPI_FTIE	RW	<p>FIFO 阈值中断使能： 1: 使能中断；</p>	0

			0: 禁止中断。	
17	RB_QSPI_TCIE	RW	传输完成中断使能: 1: 使能中断; 0: 禁止中断。	0
16	RB_QSPI_TEIE	RW	传输错误中断使能: 1: 使能中断; 0: 禁止中断。	0
[15:14]	Reserved	R0	保留。	0
13	RB_QSPI_SIOXEN	RW	SIOX 使能: 1: 4 线 IO 输出使能; 0: 4 线 IO 输出关闭。	0
[12:8]	RB_QSPI_FTHRES	RW	FIFO 阈值级别: 定义在间接模式下 FIFO 中将导致 FIFO 阈值标志 (RB_QSPI_FTF, R32_QSPI_SR[2]) 置 1 的字节数阈值。 在间接写入模式下 (RB_QSPI_FMODE=00): 00000: 如果 FIFO 中存在 1 个或更多空闲字节可供写入, 则 FTF 置 1; 00001: 如果 FIFO 中存在 2 个或更多空闲字节可供写入, 则 FTF 置 1; ... 11111: 如果 FIFO 中存在 32 个空闲字节可供写入, 则 FTF 置 1。 在间接读取模式下 (RB_QSPI_FMODE=01): 00000: 如果 FIFO 中存在 1 个或更多有效字节可供读取, 则 FTF 置 1; 00001: 如果 FIFO 中存在 2 个或更多有效字节可供读取, 则 FTF 置 1; ... 11111: 如果 FIFO 中存在 32 个有效字节可供读取, 则 FTF 置 1。	0
7	RB_QSPI_FSEL	RW	FLASH 选择: 1: 选择 FLASH2; 0: 选择 FLASH1。 仅可在 RB_QSPI_BUSY=0 时修改该位。在 RB_QSPI_DFM=1 时忽略该位。	0
6	RB_QSPI_DFM	RW	双闪存模式: 1: 使能双闪存模式; 0: 禁止双闪存模式。 仅可在 RB_QSPI_BUSY=0 时修改该位。	0
5	RB_QSPI_START	WZ	在间接模式和状态轮询模式下, 所需寄存器已配置好后, 对 RB_QSPI_START 位写 1, 即可启动 FLASH 命令序列, 该位硬件自动清零。	0
4	Reserved	R0	保留。	0
3	RB_QSPI_TCEN	RW	超时计数器使能: 该位仅在内存映射模式 (RB_QSPI_FMODE=11) 下有效。激活该位后, 如果在一段时间 (通过 RB_QSPI_TIMEOUT (R32_QSPI_LPTR) 定义) 内一	0

			<p>直没有进行访问，将释放片选（nCS），从而降低功耗。</p> <p>使能超时计数器。</p> <p>默认情况下，即便在很长时间内不访问 FLASH，QSPI 也不会停止预取操作，之前的读取操作将保持激活状态并且 nCS 保持低电平。由于 nCS 保持低电平时，FLASH 功耗增加，应用程序可能会激活超时计数器（RB_QSPI_TCEN=1, R32_QSPI_CR 的位[3]）。从而在 FIFO 中写满预取的数据后，若在 RB_QSPI_TIMEOUT（R32_QSPI_LPTR）个周期的时长内没有访问，则释放 nCS。</p> <p>1：使能超时计数器，在内存映射模式下，FLASH 持续不活动 RB_QSPI_TIMEOUT 个周期后释放片选（nCS）；</p> <p>0：禁止超时计数器，在内存映射模式中进行访问后，片选（nCS）保持激活。</p> <p>仅可在 RB_QSPI_BUSY=0 时修改该位。</p>	
2	RB_QSPI_DMAEN	RW	<p>DMA 模式使能：</p> <p>1：使能 DMA；</p> <p>0：禁止 DMA。</p>	0
1	RB_QSPI_ABORT	RW	<p>中止请求/清空 FIFO：</p> <p>1：请求中止/清空 FIFO；</p> <p>0：不请求中止/不清空 FIFO。</p> <p>中止请求：该位中止执行中的命令序列。在中止完成时自动复位。该位可停止当前的传输。在轮询模式或内存映射模式下，该位也用以复位 RB_QSPI_APMS 位或 RB_QSPI_DMAEN 位。</p> <p>清空 FIFO：将此位编程为 1 可清空 FIFO。所有的内部 FIFO 指针（读和写）将清零。这种情况下，仍存留在 FIFO 中的数据丢失（发送或接收数据不会继续丢失）。</p> <p>当 QSPI 读写方向转换时，需要清空一次 FIFO。当 R32_QSPI_SR 寄存器的 RB_QSPI_IDLEF 位置 1 时，RB_QSPI_ABORT 位使能，则会产生一次传输完成标志，即 R32_QSPI_SR 寄存器 RB_QSPI_TCF 位置位。</p>	0
0	RB_QSPI_EN	RW	<p>使能：</p> <p>1：使能 QSPI；</p> <p>0：禁止 QSPI。</p>	0

QSPI 器件配置寄存器 (R32_QSPI_DCR)

位	名称	访问	描述	复位值
[31:21]	Reserved	RO	保留。	0
[20:16]	RB_QSPI_FSIZE	RW	<p>FLASH 大小：</p> <p>FLASH 中的字节数=2^[FSIZE+1]，</p> <p>FSIZE+1 是对 FLASH 寻址所需的地址位数。在间接模式下，FLASH 容量最高可达 4GB（使用 32 位</p>	0

			进行寻址)，但在内存映射模式下的可寻址空间限制为 256MB。 如果 RB_QSPI_DFM=1，FSIZE 表示两个 FLASH 容量的总和。 仅可在 RB_QSPI_BUSY=0 时修改该字段。	
[15:11]	Reserved	R0	保留。	0
[10:8]	RB_QSPI_CSHT	RW	片选高电平时间： CSHT+1 定义片选（nCS）在发送至 FLASH 的命令之间必须保持高电平的最少 SCK 周期数。 当 RB_QSPI_PRESCALER 位配置为非 0x2 时： 000：nCS 在 FLASH 命令之间保持高电平至少 1 个周期； 001：nCS 在 FLASH 命令之间保持高电平至少 2 个周期； ... 111：nCS 在 FLASH 命令之间保持高电平至少 8 个周期。 当 RB_QSPI_PRESCALER 位配置为 0x2 时： 000：nCS 在 FLASH 命令之间保持高电平至少 1 个周期； 001：nCS 在 FLASH 命令之间保持高电平至少 2 个周期； ... 110：nCS 在 FLASH 命令之间保持高电平至少 7 个周期； 111：保留。 仅可在 RB_QSPI_BUSY=0 时修改该字段。	0
[7:1]	Reserved	R0	保留。	0
0	RB_QSPI_CKMODE	RW	模式 0/模式 3： 1：nCS 为高电平（片选释放）时，SCK 必须保持高电平。这称为模式 3； 0：nCS 为高电平（片选释放）时，SCK 必须保持低电平。这称为模式 0。 仅可在 RB_QSPI_BUSY=0 时修改该字段。	0

QSPI 状态寄存器 (R32_QSPI_SR)

位	名称	访问	描述	复位值
[31:17]	Reserved	R0	保留。	0
16	RB_QSPI_IDLEF	R0	空闲标志： 当此位置 1 时，QSPI 总线处于空闲状态。	0
[15:14]	Reserved	R0	保留。	0
[13:8]	RB_QSPI_FLEVEL	R0	FIFO 级别： 该字段给出 FIFO 中的有效字节数。FIFO 为空时 RB_QSPI_FLEVEL=0，写满时 RB_QSPI_FLEVEL=32。 在内存映射模式和自动状态轮询模式下，RB_QSPI_FLEVEL 为零。	0
[7:6]	Reserved	R0	保留。	0
5	RB_QSPI_BUSY	R0	忙： 操作进行时，该位置 1。在对 FLASH 的操作完成	0

			并且 FIFO 为空时, 该位自动清零。	
4	RB_QSPI_TOF	R0	超时标志: 发生超时该位置 1。向 RB_QSPI_CTOF 写入 1 可将该位清零。	0
3	RB_QSPI_SMF	R0	状态匹配标志: 在自动轮询模式下, 若未屏蔽的接收数据与匹配寄存器 (R32_QSPI_PSMAR) 中的对应位相匹配, 则该位置 1。向 RB_QSPI_CSMF 写入 1 可将该位清零。	0
2	RB_QSPI_FTF	R0	FIFO 阈值标志: 在间接模式下, 若达到 FIFO 阈值, 或从 FLASH 读取完成后, FIFO 中留有数据时, 该位置 1。只要阈值条件不再为“真”, 该位就自动清零。 在自动轮询模式下, 每次读取状态寄存器时, 该位即置 1; 读取数据寄存器时, 该位清零。	0
1	RB_QSPI_TCF	R0	传输完成标志: 在间接模式下, 当传输的数据数量达到编程设定值, 或在任何模式下传输中止时, 该位置 1。向 RB_QSPI_CTCF 写入 1 时, 该位清零。	0
0	RB_QSPI_TEF	R0	传输错误标志: 在间接模式下访问无效地址时, 该位置 1。向 RB_QSPI_CTEF 写入 1 可将该位清零。	0

QSPI 标志清零寄存器 (R32_QSPI_FCR)

位	名称	访问	描述	复位值
[31:5]	Reserved	R0	保留。	0
4	RB_QSPI_CTOF	RW1Z	清除超时标志: 写入 1 可将 R32_QSPI_SR 寄存器中的 RB_QSPI_TOF 标志清零。	0
3	RB_QSPI_CSMF	RW1Z	清除状态匹配标志: 写入 1 可将 R32_QSPI_SR 寄存器中的 RB_QSPI_SMF 标志清零。	0
2	Reserved	R0	保留。	0
1	RB_QSPI_CTCF	RW1Z	清除传输完成标志: 写入 1 可将 R32_QSPI_SR 寄存器中的 RB_QSPI_TCF 标志清零。	0
0	RB_QSPI_CTEF	RW1Z	清除传输错误标志: 写入 1 可将 R32_QSPI_SR 寄存器中的 RB_QSPI_TEF 标志清零。	0

QSPI 数据长度寄存器 (R32_QSPI_DLR)

位	名称	访问	描述	复位值
[31:0]	RB_QSPI_DL	RW	数据长度: 在间接模式和状态轮询模式下待检索的数据数量 (值+1)。对状态轮询模式应使用不大于 3 的值 (表示 4 字节)。 在间接模式下, 所有位置 1 表示未定义长度, QSPI 将继续传输数据直到到达由 FSIZE 定义的存储器末尾。	0

			<p>0x0000_0000: 传输 1 个字节; 0x0000_0001: 传输 2 个字节; 0x0000_0002: 传输 3 个字节; 0x0000_0003: 传输 4 个字节; ... 0xFFFF_FFFD: 传输 4, 294, 967, 294 (4G-2) 个字节; 0xFFFF_FFFE: 传输 4, 294, 967, 295 (4G-1) 个字节; 0xFFFF_FFFF: 未定义长度—传输所有字节直到到达由 FSIZE 定义的 FLASH 的结尾。如果 FSIZE=0x1F, 则读取无限继续下去。 在双闪存模式 (RB_QSPI_DFM=1) 下, 即使该位写入 0, RB_QSPI_DL[0] 也始终保持为 1, 因此保证了每次访问均传输偶数个字节。 该字段在内存映射模式 (RB_QSPI_FMODE=10) 下不起作用; 仅可在 RB_QSPI_BUSY=0 时写入该字段。</p>	
--	--	--	--	--

QSPI 通信配置寄存器 (R32_QSPI_CCR)

位	名称	访问	描述	复位值
31	RB_MEN_MAP_EN	RW	内存映射模式使能: 1: 内存映射模式使能; 0: 内存映射模式关闭。	0
[30:29]	Reserved	RO	保留。	0
28	RB_QSPI_S100	RW	仅发送指令一次模式: RB_QSPI_IMODE=00 时, 该位不起作用。 1: 仅为第一条命令发送指令; 0: 在每个事务中发送指令。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
[27:26]	RB_QSPI_FMODE	RW	功能模式: 00: 间接写入模式; 01: 间接读取模式; 10: 自动轮询模式; 11: 内存映射模式。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
[25:24]	RB_QSPI_DMODE	RW	数据模式: 00: 无数据; 01: 单线传输数据; 10: 双线传输数据; 11: 四线传输数据。 该字段还定义空指令阶段。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
23	Reserved	RO	保留。	0
[22:18]	RB_QSPI_DCYC	RW	空指令周期数: 该字段定义空指令阶段的持续时间。在 SDR 模式下, 它指定 SCK 周期数 (0-31)。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
[17:16]	RB_QSPI_ABSIZE	RW	交替字节长度:	0

			00: 8 位交替字节; 01: 16 位交替字节; 10: 24 位交替字节; 11: 32 位交替字节。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	
[15:14]	RB_QSPI_ABMODE	RW	交替字节模式: 00: 无交替字节; 01: 单线传输交替字节; 10: 双线传输交替字节; 11: 四线传输交替字节。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
[13:12]	RB_QSPI_ADSIZE	RW	地址长度: 00: 8 位地址; 01: 16 位地址; 10: 24 位地址; 11: 32 位地址。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
[11:10]	RB_QSPI_ADMODE	RW	地址模式: 00: 无地址; 01: 单线传输地址; 10: 双线传输地址; 11: 四线传输地址。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
[9:8]	RB_QSPI_IMODE	RW	指令模式: 00: 无指令; 01: 单线传输指令; 10: 双线传输指令; 11: 四线传输指令; 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0
[7:0]	RB_QSPI_INSTRUCTION	RW	指令: 指定要发送到外部 SPI 设备的指令。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0

QSPI 地址寄存器 (R32_QSPI_AR)

位	名称	访问	描述	复位值
[31:0]	RB_QSPI_ADDRESS	RW	地址: 指定要发送到外部 FLASH 的地址。 RB_QSPI_BUSY=0 或 RB_QSPI_FMODE=11 (内存映射模式) 时, 将忽略写入该字段。 在双闪存模式下, 由于地址始终为偶地址, RB_QSPI_ADDRESS 自动保持为 0。	0

QSPI 交替字节寄存器 (R32_QSPI_ABR)

位	名称	访问	描述	复位值
[31:0]	RB_QSPI_ALTERNATE	RW	交替字节: 指定要在地址后立即发送到外部 SPI 设备的可选数据。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0

QSPI 数据寄存器 (R32_QSPI_DR)

位	名称	访问	描述	复位值
[31:0]	RB_QSPI_DATA	RW	<p>数据： 指定要与外部 SPI 设备交换的数据。 在间接写入模式下，写入该寄存器的数据在数据阶段发送到 FLASH，在此之前则存储于 FIFO。如果 FIFO 太满，将暂停写入，直到 FIFO 具有足够的空间接受要写入的数据才继续。 在间接模式下，读取该寄存器可获得(通过 FIFO)已从 FLASH 接收的数据。如果 FIFO 所含字节数比读取操作要求的字节数少并且 RB_QSPI_BUSY=1，将暂停读取，直到足够的数据出现或传输完成（不分先后）才继续。 在自动轮询模式下，该寄存器包含最后从 FLASH 读取的数据（未进行屏蔽）。 支持对该寄存器进行字、半字以及字节访问。在间接写入模式下，字节写入将在 FIFO 中增加 1 个字节，半字写入增加 2 个，而字写入则增加 4 个。类似地，在间接读取模式下，字节读取将擦除 FIFO 中的 1 个字节，半字读取擦除 2 个，而字读取则擦除 4 个。 间接模式下的访问必须与此寄存器的最低位对齐：字节读取必须读取 RB_QSPI_DATA[7:0]而半字读取必须读取 RB_QSPI_DATA[15:0]。</p>	0

QSPI 轮询状态屏蔽寄存器 (R32_QSPI_PSMKR)

位	名称	访问	描述	复位值
[31:0]	RB_QSPI_MASK	RW	<p>状态屏蔽： 对在轮询模式下接收的状态字节进行屏蔽。 对于位 n： 1：不屏蔽在自动轮询模式下所接收数据的位 n，在匹配逻辑中考虑其值； 0：屏蔽在自动轮询模式下所接收数据的位 n，在匹配逻辑中不考虑其值。 仅可在 RB_QSPI_BUSY=0 时写入该字段。</p>	0

QSPI 轮询状态匹配寄存器 (R32_QSPI_PSMAR)

位	名称	访问	描述	复位值
[31:0]	RB_QSPI_MATCH	RW	<p>状态匹配： 该值将与屏蔽状态寄存器比较以进行匹配。 仅可在 RB_QSPI_BUSY=0 时写入该字段。</p>	0

QSPI 轮询间隔寄存器 (R32_QSPI_PIR)

位	名称	访问	描述	复位值
[31:16]	Reserved	RO	保留。	0
[15:0]	RB_QSPI_INTERVAL	RW	<p>轮询间隔： 自动轮询阶段读取操作之间的 SCK 周期数。 仅可在 RB_QSPI_BUSY=0 时写入该字段。</p>	0

QSPI 低功耗超时寄存器 (R32_QSPI_LPTR)

位	名称	访问	描述	复位值
[31:16]	Reserved	R0	保留。	0
[15:0]	RB_QSPI_TIMEOUT	RW	超时时长： 在内存映射模式下，每次访问结束后，QSPI 将预取后续字节并将其存放在 FIFO 中。该字段指示在 FIFO 写满后，QSPI 等待多少个 SCK 时钟周期才让 nCS 升至高电平将 FLASH 置为低功耗状态。 仅可在 RB_QSPI_BUSY=0 时写入该字段。	0

QSPI 缓存地址寄存器 (R32_QSPI_DMA)

位	名称	访问	描述	复位值
[31:18]	Reserved	R0	保留。	0
[17:0]	RB_QSPI_DMA_ADDR	RW	QSPI 数据缓冲区地址	0

QSPI 数据 FIFO 状态寄存器 (R32_QSPI_FIFOSR)

位	名称	访问	描述	复位值
[31:10]	Reserved	R0	保留。	0
9	RB_QSPI_FIFO_UD	R0	QSPI 当前 FIFO 读空。	0
8	RB_QSPI_FIFO_OV	R0	QSPI 当前 FIFO 写溢出。	0
7	RB_QSPI_FIFO_EMPTY	R0	QSPI 当前 FIFO 为空。	0
6	RB_QSPI_FIFO_FULL	R0	QSPI 当前 FIFO 为满。	0
[5:0]	RB_QSPI_FIFO_CNT	R0	QSPI 当前 FIFO 数据个数。	0

第 25 章 编码器

25.1 编码器简介

芯片支持编码器（ENC），2 路通道从 I/O 口捕捉 2 路旋转编码器信号进行编码，可在一路信号边沿处比较另一路信号的高低电平，判断编码方向，其时钟来源为 LSI。

25.2 寄存器描述

芯片支持编码器，提供了 2 路输入通道 ENC1 和 ENC2，来捕捉 2 路旋转编码器信号进行编码。可在一路捕捉信号边沿处比较另一路捕捉信号的高低电平，判断编码方向。

选择编码器配置：两个输入通道 ENC1 和 ENC2 被用来作为旋转编码器的接口，如果计数器只在 ENC2 的边沿计数，则置 R8_ENC_REG_CTRL 寄存器中的 RB_SMS_MODE = 01；如果只在 ENC1 边沿计数，则置 RB_SMS_MODE = 10；如果计数器同时在 ENC1 和 ENC2 边沿计数，则置 RB_SMS_MODE = 11。

依据两个输入信号的跳变顺序，计数器向上或向下计数，同时硬件对 R8_ENC_REG_CTRL 寄存器的 DIR 位进行相应的设置。不管计数器是依靠 ENC1 计数、依靠 ENC2 计数或者同时依靠 ENC1 和 ENC2 计数。在任一输入端（ENC1 或者 ENC2）的跳变都会重新计算 RB_ENC_DIR 位。

在开始计数之前必须配置 R32_ENC_REG_CEND。

表 25-1 计数方向与编码信号关系

有效边沿	相对信号的电平 (ENC1 信号相对 ENC2, ENC2 信号 相对 ENC1)	通道 ENC1 对应的信号		通道 ENC2 对应的信号	
		上升	下降	上升	下降
仅在 ENC1 计数	高	向下计数	向上计数	不计数	不计数
	低	向上计数	向下计数	不计数	不计数
仅在 ENC2 计数	高	不计数	不计数	向上计数	向下计数
	低	不计数	不计数	向下计数	向上计数
在 ENC1 和 ENC2 计数	高	向下计数	向上计数	向上计数	向下计数
	低	向上计数	向下计数	向下计数	向上计数

捕捉旋转编码器信号进行编码的操作步骤：

- (1)、设置 RB_SMS_MODE，配置编码边沿工作模式，若需要休眠唤醒，需开启唤醒使能；
- (2)、配置 R32_ENC_REG_CEND，值不为 0 时，方可工作；
- (3)、RB_START_ENC_EN 置 1，开始工作；
- (4)、RB_RD_CLR_EN 置 1，则在每次读取 R32_ENC_REG_CCNT 后自动清零当前编码值；在每次系统唤醒后自动清零唤醒信号。

表 25-2 编码器相关寄存器列表

名称	访问地址	描述	复位值
R8_ENC_REG_CTRL	0x40006080	编码器控制寄存器	0x00
R8_ENC_INTER_EN	0x40006081	编码器中断使能寄存器	0x00
R8_ENC_INT_FLAG	0x40006082	编码器中断标志寄存器	0x00
R32_ENC_REG_CEND	0x40006084	编码器终值配置寄存器	0x00000000
R32_ENC_REG_CCNT	0x40006088	编码器当前值配置寄存器	0x00000000

编码器控制寄存器 (R8_ENC_REG_CTRL)

位	名称	访问	描述	复位值
7	RB_ENC_IN_CH2	R0	编码器捕获通道 2 的值。	0
6	RB_ENC_IN_CH1	R0	编码器捕获通道 1 的值。	0

5	RB_ENC_DIR	R0	编码器当前方向： 1：后退； 0：前进。	0
4	Reserved	R0	保留。	0
3	RB_RD_CLR_EN	RW	编码器读计数并清零。	0
[2:1]	RB_SMS_MODE	RW	编码器边沿工作模式： 00 = IDLE； 10 = 在 ENC1 边沿计数； 01 = 在 ENC2 边沿计数； 11 = 在 ENC1 和 ENC2 边沿计数。	0
0	RB_START_ENC_EN	RW	编码器工作使能： 1：使能（必须打开 LSI）； 0：禁止。	0

编码器中断使能寄存器 (R8_ENC_INTER_EN)

位	名称	访问	描述	复位值
[7:2]	Reserved	R0	保留。	0
1	RB_IE_DIR_DEC	RW	编码器后退中断使能： 1：使能中断； 0：禁止中断。	0
0	RB_IE_DIR_INC	RW	编码器前进中断使能： 1：使能中断； 0：禁止中断。	0

编码器中断标志寄存器 (R8_ENC_INT_FLAG)

位	名称	访问	描述	复位值
[7:2]	Reserved	R0	保留。	0
1	RB_IF_DIR_DEC	RW	编码器后退中断标志，写 1 清 0。 1：编码器后退； 0：编码器保持不变。	0
0	RB_IF_DIR_INC	RW	编码器前进中断标志，写 1 清 0。 1：编码器前进； 0：编码器保持不变。	0

编码器终值配置寄存器 (R32_ENC_REG_CEND)

位	名称	访问	描述	复位值
[31:0]	R32_ENC_REG_CEND	RW	预设编码器终值。	0

编码器当前值配置寄存器 (R32_ENC_REG_CCNT)

位	名称	访问	描述	复位值
[31:0]	R32_ENC_REG_CCNT	R0	当前编码器值。	0

第 26 章 参数

26.1 绝对最大值（临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏）

表 26-1 绝对最大值参数表

名称	参数说明	最小值	最大值	单位
TA	工作时的环境温度	-40	85	°C
TS	储存时的环境温度	-40	125	°C
VDD33	系统电源电压（VDD33 接电源，GND 接地）	-0.4	4.0	V
VI033	I/O 电源电压（VI033 接电源，GND 接地）	-0.4	4.0	V
VBAT	备用电源电压	-0.4	4.0	V
VI0	输入或者输出引脚上的电压	-0.4	VI033+0.4	V
VI05	支持 5V 耐压的输入或者输出引脚上的电压	-0.4	5.5	V
VDCI	VDCID/VDCIA 引脚上的电压（如果用外置 DC-DC）	-0.4	VDD33+0.4	V
VXCK	X32M1/X32M0/启用 LSE 后的 PA10/PA11 的电压	-0.3	1.4	V

26.2 电气参数（测试条件：TA = 25°C，VDD33 = VI033 = 3.3V，Fsys = 16MHz）

表 26-2 电气参数表

名称	参数说明		最小值	典型值	最大值	单位
VDD33/ VI033	系统电源电压@VDD33/ I/O 电源电压@VI033	未使用 USB	1.7 ⁽¹⁾	3.3	3.6	V
		使用 USB	3.15	3.3	3.45	V
		VBAT_EN=1	1.9		3.6	V
VBAT	备用电源电压		1.7	3.3	3.6	V
ICC ₈	直通方式 静态电源电流 @条件： 代码运行于 RAM 中	HSI 主频 Fsys=8M			3.4	mA
ICC ₁₆		HSE 主频 Fsys=16M			4.3	mA
ICC ₄₈		HSE-PLL 主频 Fsys=48M			8.6	mA
ICC ₁₂₀		HSE-PLL 主频 Fsys=120M			15.7	mA
IDDC ₈	启用 DC-DC 后 静态电源电流 @条件： 代码运行于 RAM 或 FLASH 中	HSI 主频 Fsys=8M	RAM		2.4	mA
			FLASH		2.7	mA
IDDC ₁₆		HSE 主频 Fsys=16M	RAM		2.9	mA
			FLASH		3.4	mA
IDDC ₄₈		HSE-PLL 主频 Fsys=48M	RAM		4.7	mA
			FLASH		8.9	mA
IDDC ₁₂₀		HSE-PLL 主频 Fsys=120M	RAM		9.1	mA
			FLASH		10.7	mA
VIL	GPIO 低电平输入电压		0		0.9	V
VIH	GPIO 高电平输入电压		2.0		VI033	V
VIL5	支持 5V 耐压的 GPIO 低电平输入电压		0		0.9	V
VIH5	支持 5V 耐压的 GPIO 高电平输入电压		2.0		5.0	V
VOL	低电平输出电压（5mA/20mA 吸入电流）		0	0.3	0.4	V
VOH	高电平输出电压（5mA/20mA 输出电流）		VI033-0.4	VI033-0.3	VI033	V
IIN	GPIO 浮空输入端的输入电流		-3	0	3	uA
IUP	GPIO 内置上拉电阻的输入端的输入电流		25	60	90	uA

IDN	GPIO 内置下拉电阻的输入端的输入电流	-90	-60	-25	uA
Vref	VINTA 引脚的电压 (ADC 参考电压)	1.185	1.2	1.215	V
Vdci	VDCID 引脚在启用 DC-DC 后的电压	1.18	1.3	1.38	V
VLvr	LVR 低压复位的门限电压	1.53	1.59	1.68	V

注：1. 电压低于 2.3V 时，Fsys 不能超过 50MHz。

表 26-3 USB PD 接口 I/O 特性

符号	参数	条件	最小值	典型值	最大值	单位
t _{Rise}	上升时间	幅度 10%到 90%之间的时间， 最小值为无负载条件下的时间	300	430		ns
t _{Fall}	下降时间	幅度 10%到 90%之间的时间， 最小值为无负载条件下的时间	300	430		ns
V _{Swing}	输出电压摆幅（峰-峰值）		1.04	1.12	1.20	V

表 26-4 Type-C I/O 端口特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{CCIL} ⁽¹⁾	CC 引脚输入低电平电压	USBPD_CC_HVT=0, FT I/O 输入	0		0.8	V
		USBPD_CC_HVT=1, 高阈值检测输入	0		2.0	
V _{CCIH} ⁽¹⁾	CC 引脚输入高电平电压	USBPD_CC_HVT=0, FT I/O 输入	2.0		VI033	V
		USBPD_CC_HVT=1, 高阈值检测输入	2.45		VI033	
V _{Chys}	迟滞电压	USBPD_CC_HVT=0, FT I/O 输入	90			mV
		USBPD_CC_HVT=1, 高阈值检测输入		120		
I _{pu}	上拉电流	引脚 < VI033-0.6V		80		uA
				180		uA
				330		uA
R _d	CC 引脚内置的 R _d 下拉电阻 (适用于 CC1R/CC2R)	VI033 ≥ 1.6V 或外部上拉 330uA		5.1		kΩ

注：1. USBPD_CC_HVT=1 时对应的 V_{CCIL}、V_{CCIH} 为设计参数保证。

表 26-5 USBHS 接口 I/O 特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{SE}	单端接收器阈值	VDD33 = 3.3V	1.2		1.9	V
V _{OL}	静态输出低电平				0.3	V
V _{OH}	静态输出高电平		2.8		3.6	V
V _{HSOI}	高速空闲电平		-10		10	mV
V _{HSOH}	高速数据高电平		360		440	mV
V _{HSOL}	高速数据低电平		-10		10	mV
R _{USBPu}	USB 引脚上拉电阻		1.3	1.5	1.8	kΩ
R _{USBPd}	USB 引脚下拉电阻		13	15	18	kΩ
V _{BC_REF}	BC 比较器参考电压			0.4		V
V _{BC_SRC}	BC 协议输出电压			0.6		V

26.3 低功耗模式功耗（测试条件：TA = 25℃，VDD33 = VI033 = 3.3V，Fsys = 16MHz）

表 26-6 低功耗参数表（仅供参考，与温度相关）

低功耗模式	最小值	典型值	最大值	单位
空闲模式，开启各模块时钟组合		1.65		mA

暂停模式，关闭所有时钟	260	uA
睡眠模式，多种组合，参考表 5-3	1.9~9.3	uA
睡眠模式，PMU+内核+RAM32K，GPIO 唤醒，无 RTC	1.9	uA
下电模式，多种组合，参考表 5-3	0.6~7.5	uA
下电模式，仅 PMU，GPIO 唤醒后复位，无 RTC	0.6	uA

表 26-7 各模块电流（仅供参考，与温度相关）

名称	参数说明		最小值	典型值	最大值	单位
I _{DD} (RAM32K)	RAM32K: 32KB SRAM			0.95		uA
I _{DD} (RAM224K)	RAM224K: 224KB SRAM			6.9		uA
I _{DD} (LSI)	内部 LSI 振荡器			0.4		uA
I _{DD} (LSE)	外部 LSE 振荡器			0.4		uA
I _{DD} (HSI)	内部 HSI 振荡器			120		uA
I _{DD} (HSE)	外部 HSE 振荡器			220		uA
I _{DD} (BM)	低功耗的电池低压监控 BM 模块			1		uA
I _{DD} (PLL)	内部 PLL 振荡器			150		uA
I _{DD} (ADC)	ADC 模块			400		uA
I _{DD} (TKEY)	TouchKey 模块			300		uA
I _{DD} (TS)	温度传感器 TS 模块			100		uA
I _{DD} (LCD)	LCD 模块（参考表 5-3 温度相关说明）			11		uA
I _{DD} (USBFS)	USBFS 模块	发送状态		2		mA
I _{DD} (USBHS)	USBHS 模块	发送状态		15		mA
I _{DD} (NFC)	NFC 模块	读卡器接收模式		27.5 ⁽¹⁾		mA
		读卡器发送模式		27 ⁽¹⁾		mA
		卡模式		1.5		mA
I _{DD} (BLE)	BLE 蓝牙	接收	直通电源		6.6	mA
			启用 DC-DC F _{sys} =120M		3.5	mA
		-20dBm 发送功率	直通电源		3.6	mA
			启用 DC-DC F _{sys} =120M		1.9	mA
		0dBm 发送功率	直通电源		10.3	mA
			启用 DC-DC F _{sys} =120M		5.5	mA
		+9dBm 发送功率	直通电源		32.5	mA
			启用 DC-DC F _{sys} =120M		18.1	mA

注：1. 相关电流参数与天线和匹配网络有关。

26.4 时钟源

表 26-8 高速振荡器 HSI 和 HSE

名称	参数说明		最小值	典型值	最大值	单位
F _{HSI}	内部 HSI 振荡器频率			16		MHz
A _{HSI}	HSI 振荡器精度	TA = -40℃~85℃		±1		%
T _{SUHSI}	内部 HSI 振荡器启动到可用时间				1	us
F _{HSE}	外部 HSE 振荡器频率			32		MHz
T _{SUHSE}	外部 HSE 振荡器启动到可用时间		80	200	500	us
T _{STHSE}	外部 HSE 振荡器启动到稳定时间		200	500	3000	us

表 26-9 低速振荡器 LSI 和 LSE

名称	参数说明		最小值	典型值	最大值	单位
----	------	--	-----	-----	-----	----

F_{LSIR}	内部 LSI 振荡器频率（校准前）		20K	32K	48K	Hz
F_{LSI}	内部 LSI 频率（应用软件运行时校准后）		32726	32768	32810	Hz
A_{LSI}	LSI 振荡器精度 （软件校准后）	$T_A = -40^{\circ}\text{C} \sim 85^{\circ}\text{C}$		1000		ppm
T_{SULSI}	内部 LSI 振荡器启动到稳定时间			40	100	μs
T_{SULSE}	外部 LSE 振荡器启动到可用时间		100	300	1500	ms
T_{STLSE}	外部 LSE 振荡器启动到稳定时间		500	1500	5000	ms

表 26-10 PLL 特性

名称	参数说明	最小值	典型值	最大值	单位
F_{PLL}	PLL 倍频输出时钟（CK16M * 39 倍）		624		MHz
T_{PLLLK}	PLL 锁相时间		20	40	μs

26.5 时间参数（测试条件： $T_A = 25^{\circ}\text{C}$ ， $V_{DD33} = V_{I033} = 3.3\text{V}$ ， $F_{\text{sys}} = 5.33\text{MHz}$ ）

表 26-11 时间参数

名称	参数说明		最小值	典型值	最大值	单位
T _{rpor}	电源上电复位 RPOR 后的复位延时		5.8	7.8	9.8	ms
T _{rst}	RST 有效信号宽度			0.1		us
T _{mr}	外部复位 MR 后的复位延时		2	8	24	us
T _{sr}	软件复位 SR 后的复位延时		2	8	24	us
T _{wtr}	看门狗复位 WTR 后的复位延时		10	12	24	us
T _{WAK}	从低功耗状态退出的唤醒时间	空闲模式	0.6	1	3	us
		暂停模式	T _{SUHSI} +1	T _{SUHSI} +80	T _{SUHSI} +150	us
		睡眠模式	T _{SUHSI} +1	T _{SUHSI} +300	T _{SUHSI} +400	us
		下电模式	T _{SUHSI} +0.4	T _{SUHSI} +1	T _{SUHSI} +5	ms

注：上表中延时参数均是基于 T_{sys} 的倍数，降低主频将增加延时。

上表中延时参数是基于使用内部 HSI 时钟源，如果睡眠期间使用外部 HSE 时钟源，那么表中暂停模式/睡眠模式/下电模式的延时参数 T_{WAK} 均额外增加约 0.2~1ms（启动到可用 T_{SUHSI} ）。

26.6 其它参数（测试条件： $T_A = 25^{\circ}\text{C}$ ， $V_{DD33} = V_{I033} = 3.3\text{V}$ ， $F_{\text{sys}} = 16\text{MHz}$ ）

表 26-12 其它参数

名称	参数说明	最小值	典型值	最大值	单位
R_{TS}	TS 温度传感器的测量范围	-40		85	$^{\circ}\text{C}$
A_{TSC}	温度传感器经软件校准后的测量误差		± 10		$^{\circ}\text{C}$
T_{FRER}	Flash-ROM 的单次扇区擦除操作时间	1.5	16	50	ms
T_{FRPG}	Flash-ROM 的单次字编程操作时间	0.6	2	15	ms
N_{EPCE}	Flash-ROM 的擦写次数 erase/program cycle endurance	$5 \sim 45^{\circ}\text{C}$	100K	1000K（抽测）	times
		$-40 \sim 85^{\circ}\text{C}$	50K	200K（抽测）	
T_{DR}	Flash-ROM 的数据保持能力	20			years
V_{ESD}	I/O 输入或者输出 引脚上的 ESD 耐压	天线 ANT	2K	4K（抽测）	V
		I/O 引脚：PA 和 PB	4K	6K（抽测）	V

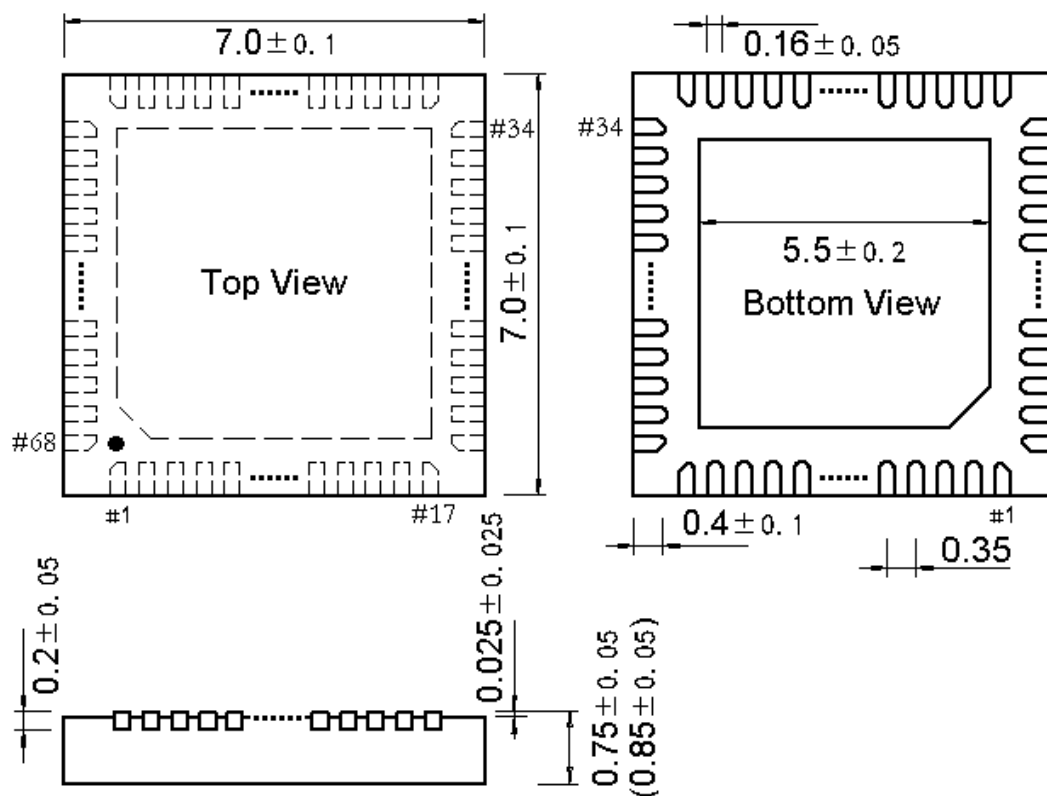
第 27 章 封装

芯片封装

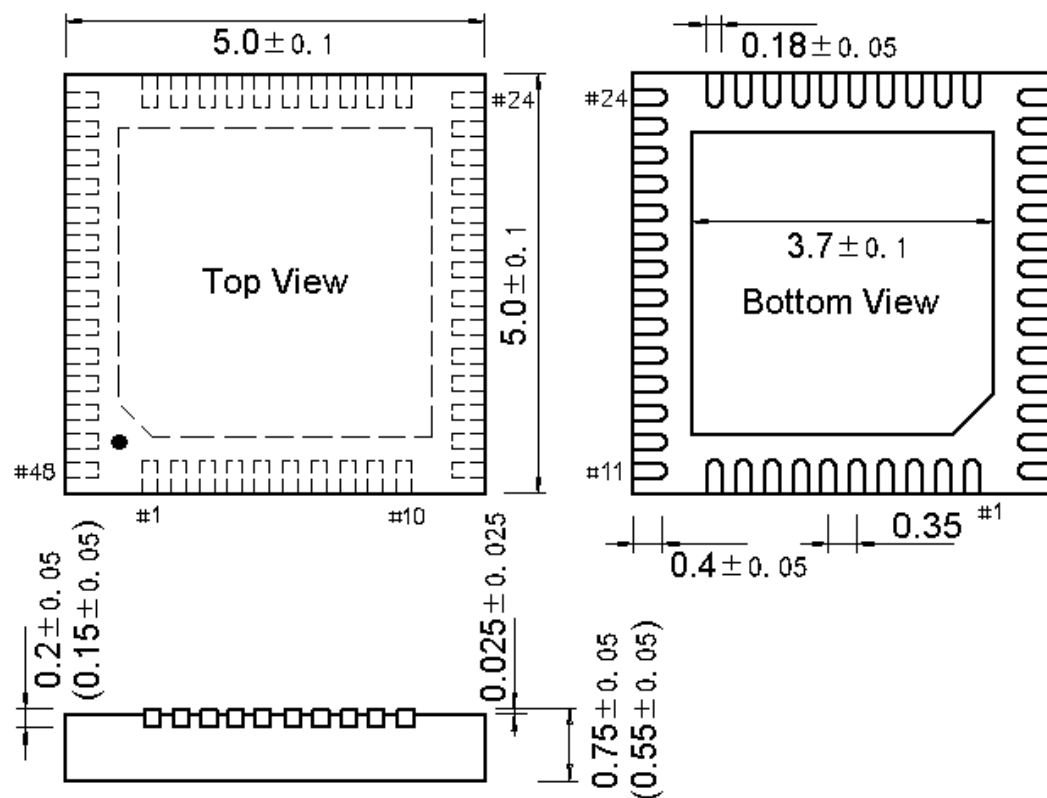
封装形式	塑体尺寸	引脚节距		封装说明	订货型号
QFN68X7	7*7mm	0.35mm	13.8mil	四边无引线 68 脚	CH587W
QFN48	5*5mm	0.35mm	13.8mil	四边无引线 48 脚	CH587M
QFN32	4*4mm	0.4mm	15.7mil	四边无引线 32 脚	CH587F
QFN20	3*3mm	0.4mm	15.7mil	四边无引线 20 脚	CH587D
QFN68X7	7*7mm	0.35mm	13.8mil	四边无引线 68 脚	CH586W
QFN48	5*5mm	0.35mm	13.8mil	四边无引线 48 脚	CH586M

说明：尺寸标注的单位是 mm（毫米），引脚中心间距是标称值，除此之外的尺寸误差不大于 $\pm 0.2\text{mm}$ 。

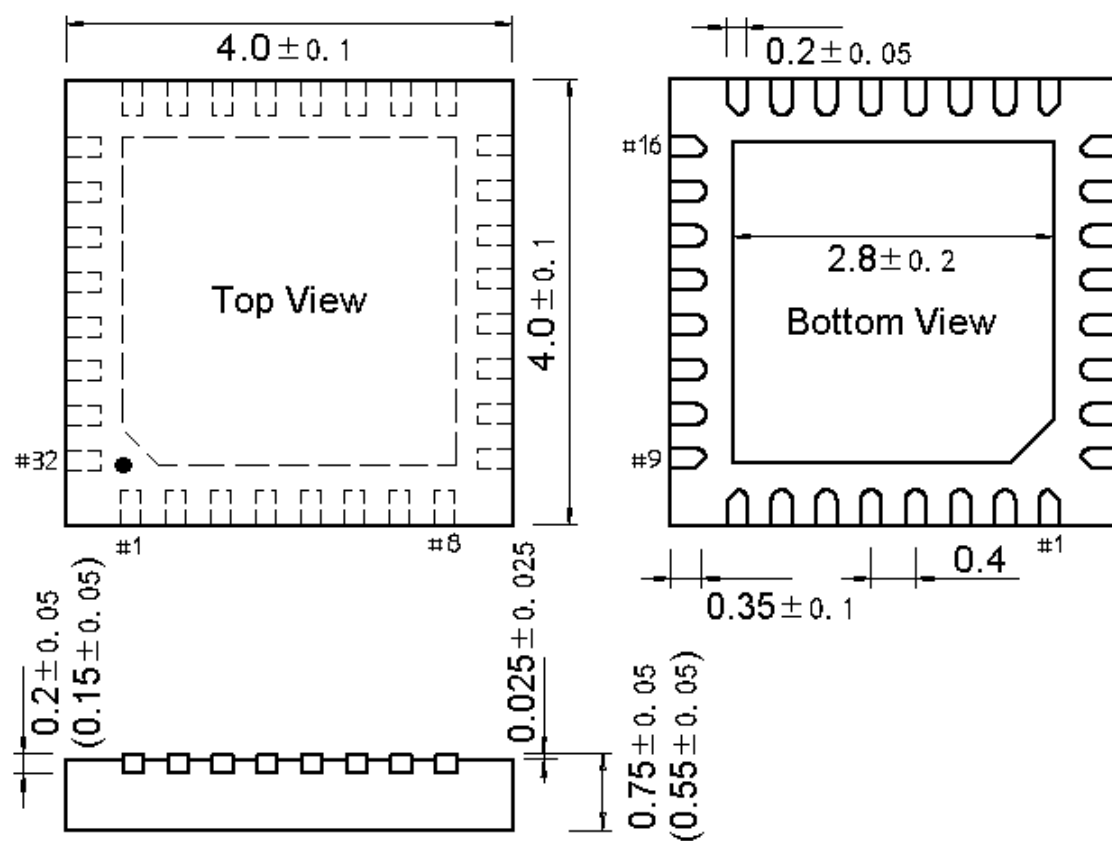
QFN68X7



QFN48



QFN32



QFN20

