CCi8332V 隔离双通道栅极驱动器

特性

- 第二代高驱动能力的双通道半桥容隔离驱动
- 隔离驱动可配置为两个独立的单侧驱动器或半桥驱动器
- 输入侧电源电压范围为 3～5.5V；输出驱动侧最大工作电压 40V
  UVLO 四档可选（A-6V, B-8V, D-12V, E-15V）
- 驱动能力增强，具有 10A 峰值拉灌电流
- 超高耐压&高可靠性专利隔离膜技术，远超增强型隔离标准
  - 隔离耐压等级：

  SOP16 封装：V_{ISO} = 3750V_{RMS}，V_{IOWM} = 800V_{RMS}

  SOP14W/SOP16W 封装：V_{ISO} = 5700V_{RMS}，V_{IOWM} = 1500V_{RMS}
  - 浪涌峰值电压高达 20kV_{PK}
- 高共模瞬态抑制 (CMTI)：典型值为±250V/ns
- 90ns 典型传播延迟，30ns 最大脉宽失真
- 30ns 以内窄脉宽滤除
- 死区时间可通过 DT 引脚配置
- 工作温度：-40～125°C
- 封装类型：SOP16、SOP16W 和 SOP14W 封装
- ESD (HBM) ±2kV, ESD (CDM) ±1.5kV, LU ±400mA

应用

- 电机驱动器
- 太阳能逆变器
- UPS 和电池充电器
- 隔离 IGBT、功率 MOSFET 栅极驱动
- 工控、通信和电气设备

产品封装图



SOP16W 封装　　SOP14W 封装　　SOP16 封装

注：[1] 封装尺寸（长 × 宽）为典型值，不包括引脚；

[2] 认证计划中。

概述

CCi8332V 是一款驱动增强型的光耦兼容双通道容隔离式栅极驱动器，具有 10A 峰值拉灌电流。该驱动器可驱动 IGBT 和 SiC，具有 90ns 典型传播延迟和 30ns 最大脉宽失真。输入侧通过一个 3750V_{RMS}（SOP16 封装）或 5700V_{RMS}（SOP14W/SOP16W 封装）的增强型隔离层与两个输出驱动器隔离，两侧之间的共模瞬态抑制（CMTI）的典型值为±250V/ns。两个次级侧驱动器之间的内部功能隔离高达 1500V_{DC} 的工作电压。

CCi8332V 可配置为两个独立的单侧驱动器或一个死区时间（DT）可编程的半桥驱动器。DIS 引脚拉高时，芯片不工作，输出被强拉低；DIS 引脚拉低或悬空时，芯片正常工作。

输出驱动侧可接受最大 40V 的 V_{DDA} / V_{DDB} 电源电压。输入侧 VCC 接受 3～5.5V 的电源电压。所有电源电压引脚都具有欠压锁定(UVLO)保护功能，在欠压保护状态下，输出引脚 V_{OA} / V_{OB} 为低电平。CCi8332V 适用于高可靠性、高功率密度和高效率的电源应用系统。

CCi8332V 提供 SOP16、SOP16W 和 SOP14W 三种封装，工作温度范围为-40 至+125°C，符合 RoHS 相关规定要求。

器件信息

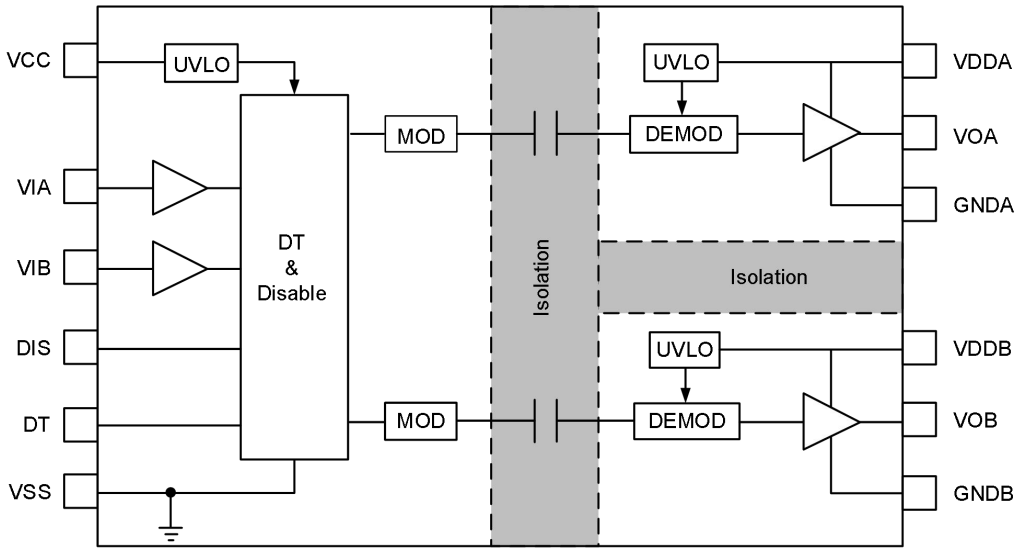
器件型号	封装外形	封装尺寸[1]
CCi8332VSWD	SOP16W	10.30mm×7.50mm
CCi8332VSWE	SOP14W	10.30mm×7.50mm
CCi8332VSPD	SOP16	9.90mm×3.90mm

安全认证[2]

- 符合 UL 1577 标准且长达 1 分钟的 5.7kV_{RMS} 隔离
- 符合 EN IEC 62368-1 和 EN 61010-1 标准的 TUV 认证
- 符合 DIN EN IEC 60747-17 (VDE 0884-17)认证

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

功能框图



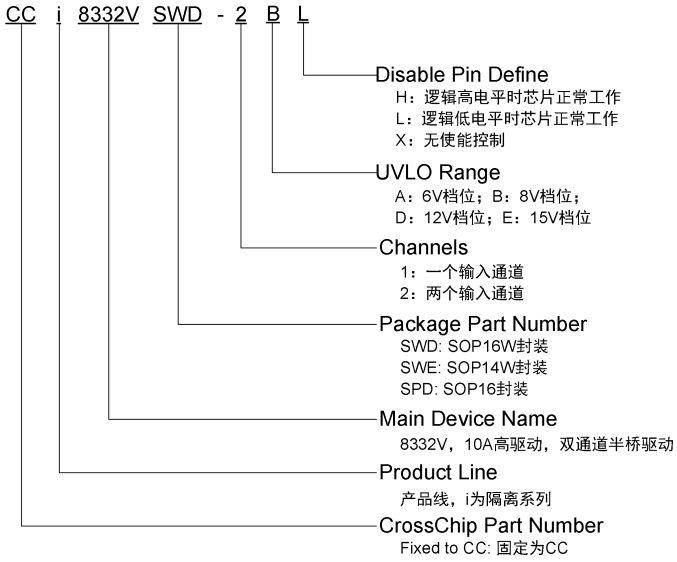
成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

1 产品信息

1.1 订购信息

产品名称	UVLO 电压	封装外形	包装
CCi8332VSWD-2AL	6V	SOP16W	编带，1000 片/卷
CCi8332VSWD-2BL	8V	SOP16W	编带，1000 片/卷
CCi8332VSWD-2DL	12V	SOP16W	编带，1000 片/卷
CCi8332VSWD-2EL	15V	SOP16W	编带，1000 片/卷
CCi8332VSWE-2AL	6V	SOP14W	编带，1000 片/卷
CCi8332VSWE-2BL	8V	SOP14W	编带，1000 片/卷
CCi8332VSWE-2DL	12V	SOP14W	编带，1000 片/卷
CCi8332VSWE-2EL	15V	SOP14W	编带，1000 片/卷
CCi8332VSPD-2AL	6V	SOP16	编带
CCi8332VSPD-2BL	8V	SOP16	编带
CCi8332VSPD-2DL	12V	SOP16	编带
CCi8332VSPD-2EL	15V	SOP16	编带

1.2 产品名称定义



成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

表 1.1 显示了此系列中每个产品的配置和功能概述。

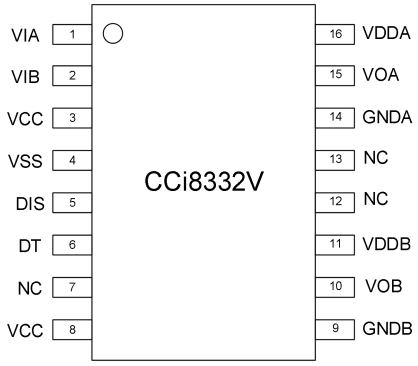
表 1.1　CCi8332V 系列概述

产品	配置	防止重叠保护	可编程死区时间	输入	使能有效电位	UVLO 电压
CCi8332VXXX-2AL[1]	DT 可设置：独立的 2 通道驱动或半桥驱动	√	√	V_{IA}、V_{IB}	低有效	6V
CCi8332VXXX-2BL[1]	DT 可设置：独立的 2 通道驱动或半桥驱动	√	√	V_{IA}、V_{IB}	低有效	8V
CCi8332VXXX-2DL[1]	DT 可设置：独立的 2 通道驱动或半桥驱动	√	√	V_{IA}、V_{IB}	低有效	12V
CCi8332VXXX-2EL[1]	DT 可设置：独立的 2 通道驱动或半桥驱动	√	√	V_{IA}、V_{IB}	低有效	15V

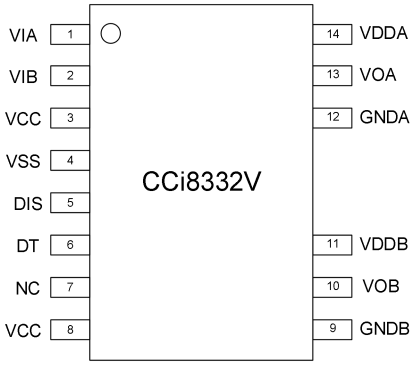
注：[1] XXX 为封装代码，详情见 **1.2** 小节产品名称定义。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

2 管脚定义



SOP16 封装和 SOP16W 封装引脚定义一致



SOP14W 封装

名称	引脚编号		功能描述
	SOP16 SOP16W	SOP14W	
VIA	1	1	A 通道输入信号，带有下拉到地。默认输出 L。
VIB	2	2	B 通道输入信号，带有下拉到地。默认输出 L。
VCC	3	3	输入侧电源电压
VSS	4	4	输入侧参考地
DIS	5	5	使能信号，默认使能状态为低时器件正常工作。 DIS 引脚输入高电平时器件不工作，输出被强拉低；DIS 引脚输入低电平或悬空时器件恢复正常输出；如果不使用，建议将该引脚连接至接地。
DT	6	6	死区时间调制 PIN； DT 接 VCC：A、B 通道独立工作； DT 接电阻（5 ~ 200kΩ）：DT(ns)=10×R_{DT}(kΩ)的死区时间，防止 VOA、VOB 重叠。
NC	7	7	悬空
VCC	8	8	输入侧电源电压
GNDB	9	9	输出驱动侧 B 通道参考地
VOB	10	10	输出驱动侧 B 通道的输出
VDDB	11	11	输出驱动侧 B 通道电源电压
NC	12	-	悬空
NC	13	-	悬空
GNDA	14	12	输出驱动侧 A 通道参考地
VOA	15	13	输出驱动侧 A 通道的输出
VDDA	16	14	输出驱动侧 A 通道电源电压

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

3 极限参数

参数	符号	最小值	最大值	单位
输入侧电源电压	V_{CC} - V_{SS}	-0.3	6	V
输出驱动侧电源电压	V_{DDA} - GNDA, V_{DDB} - GNDB	-0.3	45	V
输入信号	(V_{IA}, V_{IB}, DIS, DT) - V_{SS}	-0.3	V_{CC} + 0.3	V
	(V_{IA}, V_{IB}, DIS, DT) - V_{SS}, 200ns 瞬态	-2	V_{CC} + 0.3	V
输出信号	V_{OA} - GNDA, V_{OB} - GNDB	-0.3	V_{DD*} + 0.3	V
	V_{OA} - GNDA, V_{OB} - GNDB, 200ns 瞬态	-2	V_{DD*}+ 0.3	V
通道 A、B 的电压差	GNDA - GNDB		1500	V
结温	T_J	-40	150	°C
存储环境温度	T_{STG}	-40	150	°C
静电保护（ESD）	HBM	-2	2	kV
	CDM	-1.5	1.5	kV
闩锁保护	LU	-400	400	mA

注意：应用时不要超过最大额定值，以防止损坏。长时间工作在最大额定值的情况下可能影响器件的可靠性。

4 推荐工作环境

参数	符号		最小值	最大值	单位
输入侧电源电压	V_{CC} - V_{SS}		3.0	5.5	V
输入信号	(V_{IA}, V_{IB}, DIS, DT) - V_{SS}		0	V_{CC}	V
输出驱动侧电源电压	V_{DDA} - GNDA V_{DDB} - GNDB	15V UVLO	16.5	40	V
		12V UVLO	13	40	V
		8V UVLO	9	40	V
		6V UVLO	7.3	40	V
工作环境温度	T_A		-40	125	°C

5 热阻信息

参数	符号	测试条件	数值	单位
结与环境热阻	R_{JA}	SOP16W/SOP14W	97	°C/W
		SOP16	150	°C/W
结与外壳热阻	R_{JC}	SOP16W/SOP14W	24	°C/W
		SOP16	36	°C/W

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

6 工作特性

(V_{CC} = 3.3V/ 5V，VCC 至 VSS 接 0.1uF 电容，V_{DDA} = V_{DDB} = 15V，VDDA/B 至 GNDA/B 接 1uF 电容，T_A = -40 ~ 125°C。除非另有说明，典型值为 T_A = 25°C)

6.1 电气特性

参数	符号	条件	最小值	典型值	最大值	单位
输入侧电源						
VCC 工作电压	V_{CC}		3.0		5.5	V
VCC 静态电流	I_{VCCQ}	V_{IA}=V_{IB}=0		1.5	2.0	mA
VCC 工作电流	I_{VCCI}	V_{IA}=V_{CC}、V_{IB}=0 或 V_{IA}=0，V_{IB}=V_{CC}		3.0	5.0	mA
VCC UVLO 释放阈值	V_{CC_ON}		2.55	2.70	2.95	V
VCC UVLO 复位阈值	V_{CC_OFF}		2.40	2.52	2.80	V
VCC UVLO 迟滞	V_{CC_HYS}			0.18		V
输出驱动侧电源						
VDDA/B 工作电压	V_{DDA}、V_{DDB}		$V_{DD*_ON_max}$		40	V
VDDA/B 静态电流	I_{VDD*Q}	V_{IA}=V_{IB}=0		1.2	2.0	mA
VDDA/B 工作电流	I_{VDD*I}	输入频率 500kHz，$C_{VOA}$$C_{VOB}$=100pF		3.3	4.5	mA
VDDA/B UVLO 释放阈值	V_{DD*_ON}	15V UVLO	14.0	15.0	16.5	V
		12V UVLO	11.4	12.2	13.0	V
		8V UVLO	7.6	8.3	9.0	V
		6V UVLO	5.3	6.3	7.3	V
VDDA/B UVLO 复位阈值	V_{DD*_OFF}	15V UVLO	13.0	14.0	15.5	V
		12V UVLO	10.0	11.2	12.5	V
		8V UVLO	6.5	7.3	8.0	V
		6V UVLO	4.9	5.9	6.9	V
输入侧特性						
输入下拉电阻	R_{VI*_PD}			160		kΩ
输入上拉电阻	R_{DIS_PU}			160		kΩ
输入逻辑高阈值	V_{I*_H}, V_{DIS_H}		1.5	1.8	2.0	V
输入逻辑低阈值	V_{I*_L}, V_{DIS_L}		0.8	1.1	1.3	V
输入迟滞	V_{I*_HYS}, V_{DIS_HYS}			0.7		V

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

接上表：

参数	符号	条件	最小值	典型值	最大值	单位
输出驱动侧特性						
输出上管峰值电流	I_{OH}	C_{VDD} = 10uF, C_{LOAD} = 0.18uF, f = 1kHz		10		A
输出下管峰值电流	I_{OL}			10		A
输出上管电压	V_{OH}	I_O = -20mA	V_{DD*} - 120	V_{DD*} - 60		mV
输出下管电压	V_{OL}	I_O = 20mA		8.8	15	mV
输出上管电阻	R_{OH}	I_O = -20mA		3	6	Ω
输出下管电阻	R_{OL}	I_O = 20mA		0.44	0.75	Ω

6.2 开关特性

参数	符号	条件	最小值	典型值	最大值	单位
传播延迟-高到低	t_{PHL}			90	130	ns
传播延迟-低到高	t_{PLH}			90	130	ns
脉冲宽度失真	PWD				30	ns
传输延迟匹配	t_{DM}	f=100kHz			10	ns
可编程死区时间	t_{DT}	t_{DT}(ns)=10×R(kΩ); test for R = 100kΩ 防止两通道同时输出高。R=5 ~ 200kΩ[1]	800	1000	1200	ns
		DT 悬空，防止两通道同时输出高		5		ns
		DT 接 V_{CC}	没有死区时间，且允许两通道同时输出。			
输出上升时间 10% → 90%	t_R	C_L = 1nF		6	10	ns
输出下降时间 90% → 10%	t_F	C_L = 1nF		6	10	ns
输入引脚去抖时间	t_{INFIL}	f_S = 50kHz	30	55	90	ns
Enable：禁用态 → 正常工作态	t_{EN}				130	ns
DIS：正常工作态 → 禁用态	t_{DIS}				130	ns
VCC_UVLO 释放到 OUT 变高	t_{VCC_ON} to OUT			15	60	us
VDD*_UVLO 释放到 OUT 变高	t_{VDD_ON} to OUT			15[2]	60	us
共模瞬态抑制	CMTI			±250		V/ns

注：[1] R_{DT} 的推荐值介于 5kΩ到 200kΩ之间，R_{DT}<20kΩ时，死区时间典型值会有 0~20ns 的偏差。

[2] 此典型值基于 CCi8332VXXX-2DL 版本测试，不同 UVLO 版本略有差异。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

6.3 曲线&波形

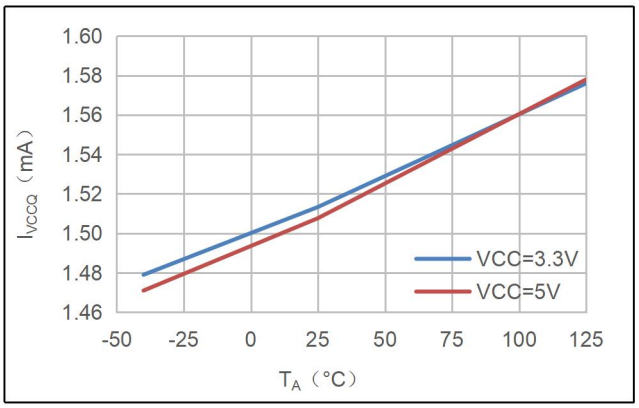


图 6-1　V_{CC} 静态电流 I_{VCCQ} vs 工作环境温度

（V_{IA}=V_{IB}=0）

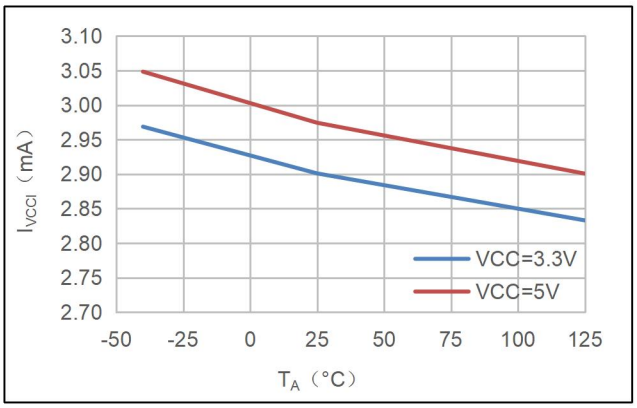


图 6-2　V_{CC} 工作电流 I_{VCCI} vs 工作环境温度

（V_{IA}=V_{CC}、V_{IB}=0）

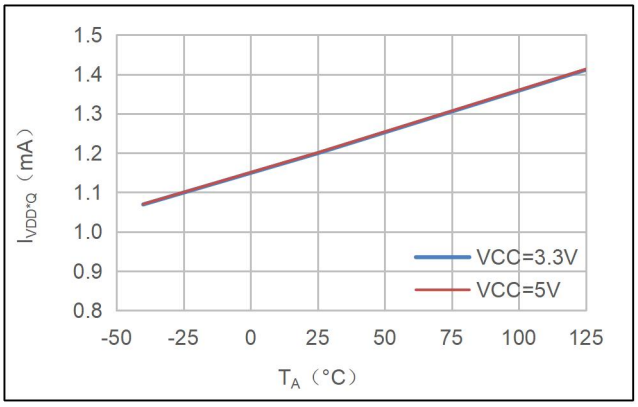


图 6-3　$V_{DDA/B}$ 静态电流 I_{VDDQ} vs 工作环境温度

（V_{IA}=V_{IB}=0）

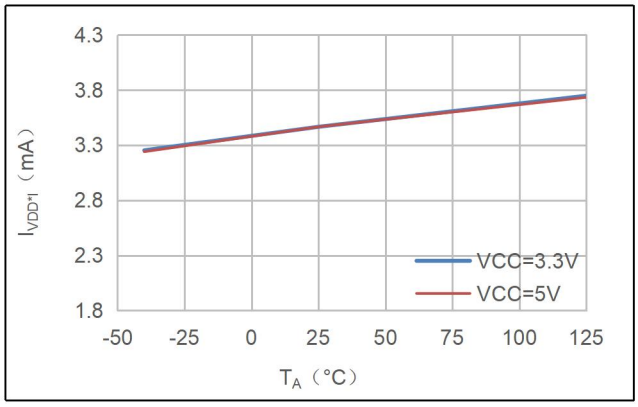


图 6-4　$V_{DDA/B}$ 工作电流 I_{VDDI} vs 工作环境温度

（F_{IN} = 500kHz，$C_{VOA}C_{VOB}$=100pF）

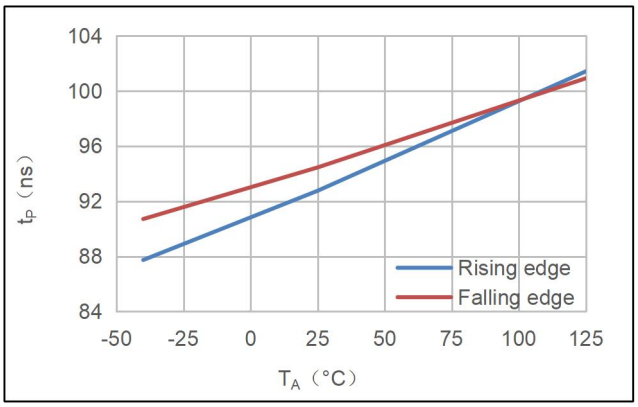


图 6-5　传输延迟时间 vs 工作环境温度

（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V，F_{IN} = 1MHz）

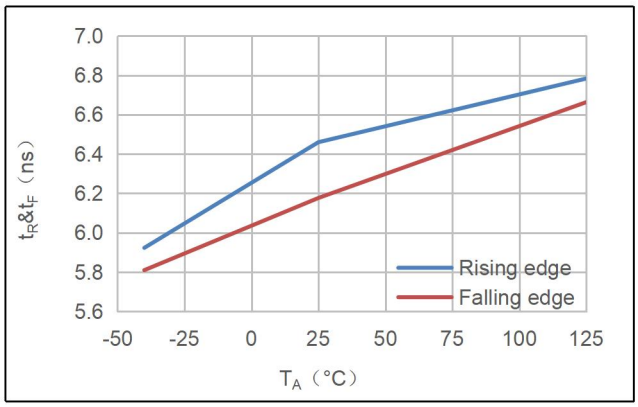


图 6-6　上升&下降时间 vs 工作环境温度

（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V，F_{IN} = 1MHz）

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

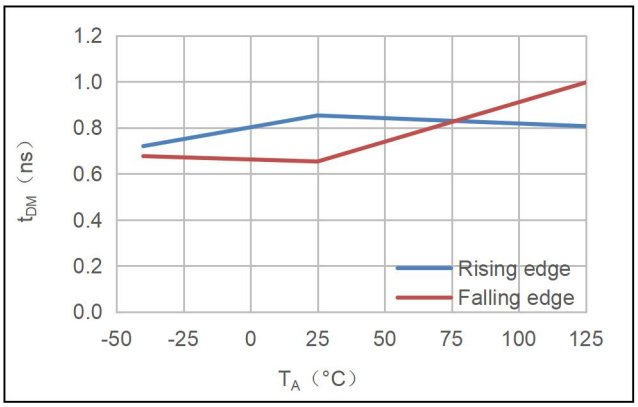


图 6-7　传输延迟匹配 vs 工作环境温度

（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V，F_{IN} = 1MHz）

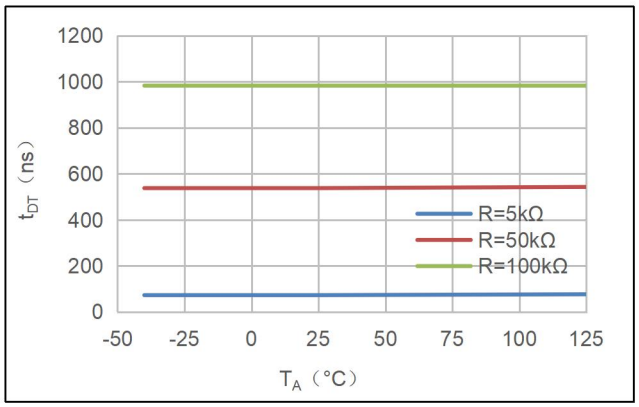


图 6-8　死区时间 vs 工作环境温度

（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V，F_{IN} = 100kHz）

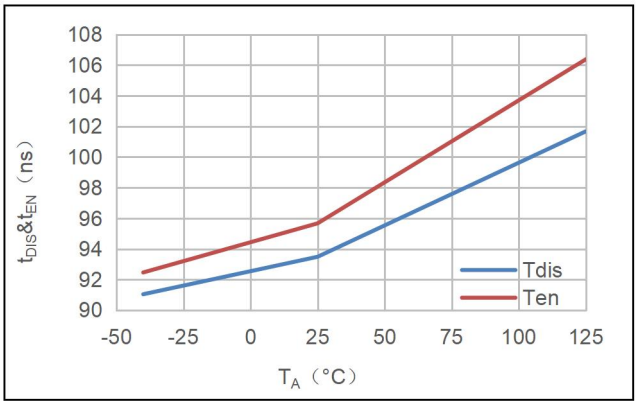


图 6-9　EN/DIS 延时 vs 工作环境温度

（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V，F_{IN} = 100kHz）

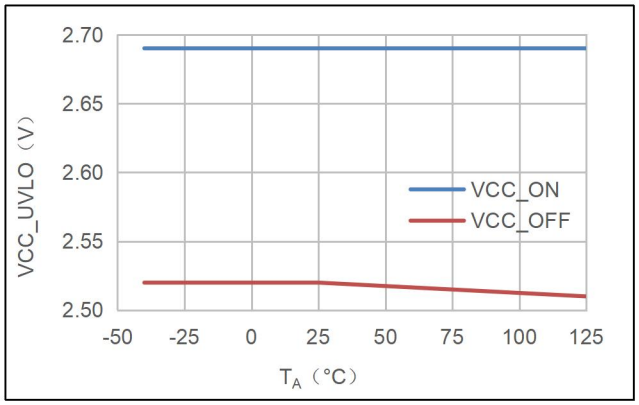


图 6-10　VCC_UVLO 阈值 vs 工作环境温度

（V_{DDA} = V_{DDB} = 15V）

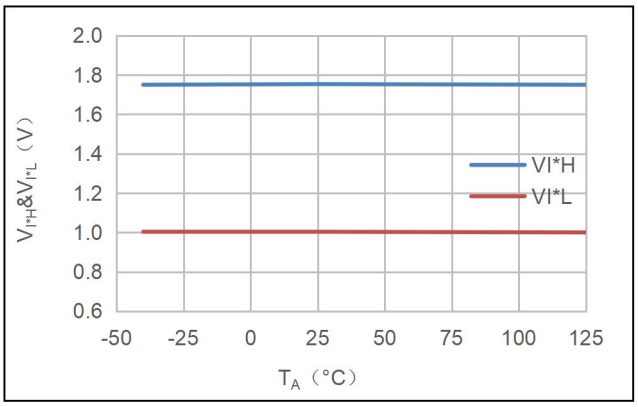


图 6-11　VIA/B 逻辑阈值 vs 工作环境温度

（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V）

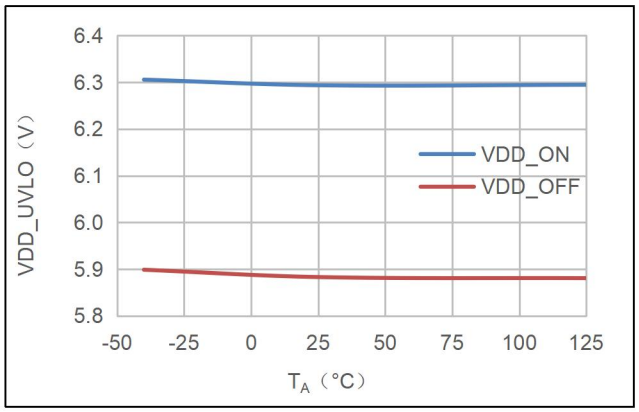


图 6-12　VDDA/B_UVLO 阈值 vs 工作环境温度（6V UVLO）

（V_{CC} = 5V）

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

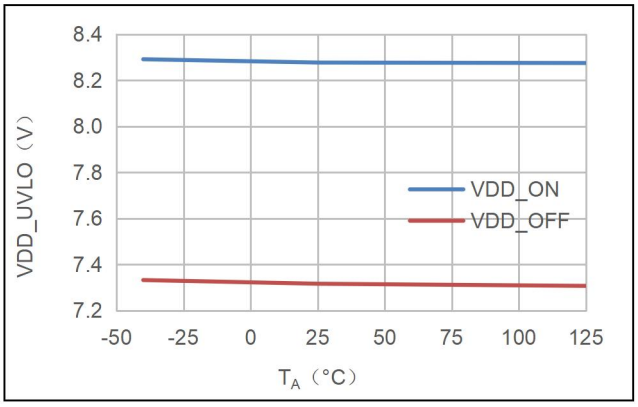


图 6-13　VDDA/B_UVLO 阈值 vs 工作环境温度（8V UVLO）
（V_{CC} = 5V）

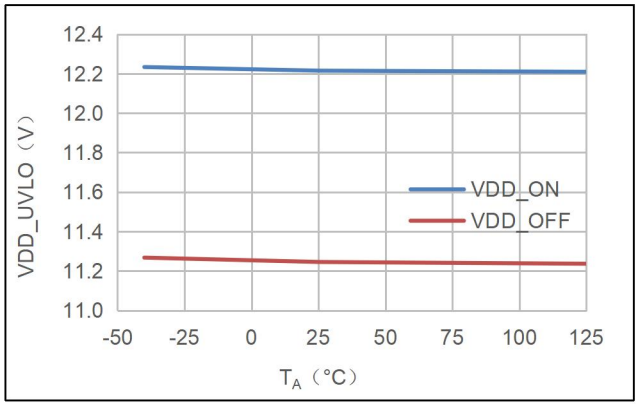


图 6-14　VDDA/B_UVLO 阈值 vs 工作环境温度（12V UVLO）
（V_{CC} = 5V）

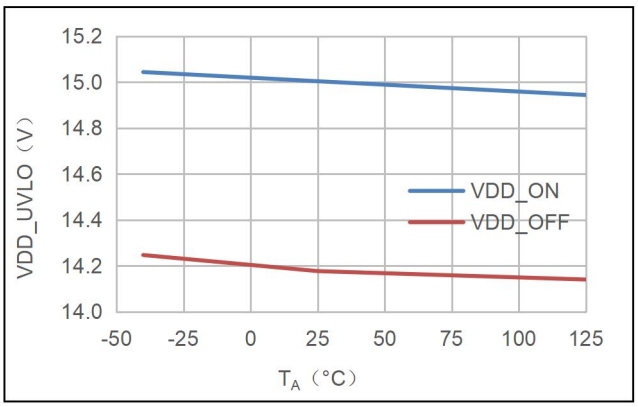


图 6-15　VDDA/B_UVLO 阈值 vs 工作环境温度（15V UVLO）
（V_{CC} = 5V）

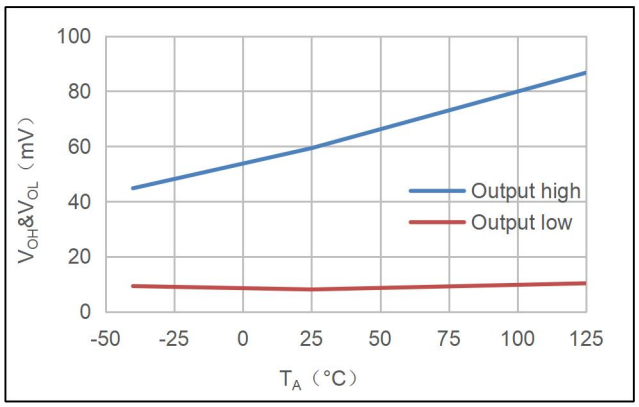


图 6-16　输出电压 vs 工作环境温度
（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V，I_O = ±20mA）

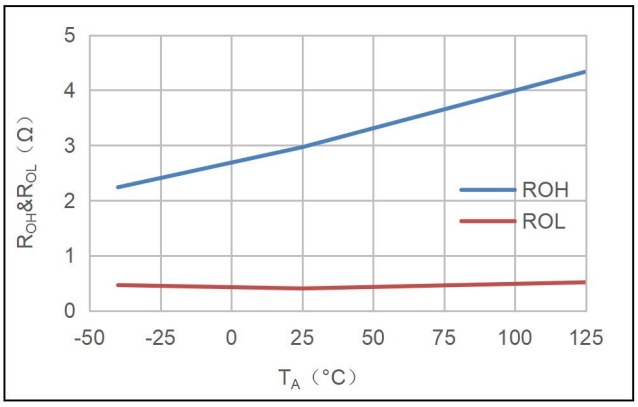


图 6-17　输出电阻 vs 工作环境温度
（V_{CC} = 5V，V_{DDA} = V_{DDB} = 15V，I_O = ±20mA）

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

7 高压特性描述

7.1 绝缘特性

参数	符号	测试条件	值		单位
			SOP16W SOP14W	SOP16	
外部间隙	CLR	通过空气的最短距离	8	4	mm
外部爬电	CPG	穿过包装表面的最短销间距离	8	4	mm
绝缘穿透距离	DTI	双绝缘层的最小内部间隙（内部间隙）	150	100	um
相对漏电起痕指数	CTI	DIN EN IEC 60747-17 (VDE 0884-17):2021-10	>600	>600	V
物料组		符合 IEC 60664-1 标准	I	I	
过电压类别符合 IEC 60664-1 标准		额定电源电压≤600 V_{RMS}	I-IV		
		额定电源电压≤1000 V_{RMS}	I-III		
绝缘规范 符合 DIN EN IEC 60747-17 (VDE 0884-17):2021-10 标准					
最大重复峰值隔离电压	V_{IORM}		2121	1131	V_{PK}
最大工作隔离电压	V_{IOWM}	交流电压	1500	800	V_{RMS}
		直流电压	2121	1131	V_{DC}
最大瞬态隔离电压	V_{IOTM}	$V_{TEST} = V_{IOTM}$, t = 60s. $V_{TEST} = 1.2 \times V_{IOTM}$, t = 1s.	8000	5300	V_{PK}
最大浪涌隔离电压	V_{IOSM}	符合 IEC 62368-1 的测试方法，1.2/50 us 波形, $V_{TEST} = 1.6 \times V_{IOSM}$, (在绝缘油中测试)	12500	6000	V_{PK}
视在电荷	q_{pd}	方法 a，输入/输出安全测试子组 2/3 后 $V_{ini} = V_{IOTM}$, t_{ini} = 60s; $V_{pd(m)} = 1.2 \times V_{IORM}$, t_m = 10s	<5	<5	pC
		方法 a，环境测试子组 1 后 $V_{ini} = V_{IOTM}$, t_{ini} = 60s; $V_{pd(m)} = 1.6 \times V_{IORM}$, t_m = 10s	<5	<5	pC
		方法 b1，常规测试和预调节 $V_{ini} = 1.2 \times V_{IOTM}$; t_{ini} = 1s; $V_{pd(m)} = 1.875 \times V_{IORM}$, t_m = 1s	<5	<5	pC
势垒电容，输入到输出	C_{IO}	V_{IO} = 0.4 sin (2πft), f = 1MHz	1.2	1.2	pF
隔离电阻，输入到输出	R_{IO}	V_{IO} = 500V at T_A = 25°C	$>10^{12}$	$>10^{12}$	Ω
		V_{IO} = 500V at 100°C ≤ T_A ≤ 125°C	$>10^{11}$	$>10^{11}$	
		V_{IO} = 500V at T_S = 150°C	$>10^{9}$	$>10^{9}$	
污染程度			2	2	
气候类别			40/125/21	40/125/21	
UL 1577					
耐受隔离电压	V_{ISO}	$V_{TEST} = V_{ISO}$, t = 60s. $V_{TEST} = 1.2 \times V_{ISO}$, t = 1s.	5700	3750	V_{RMS}

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

7.2 安全认证

UL	TUV	
根据 UL 1577 组件认证计划进行认证	根据 EN IEC 62368-1:2020+A11 进行认证	根据 EN 61010-1:2010+A1 进行认证
单一保护，5700V_{RMS}	1500V_{RMS} 加强绝缘 海拔 ≤ 2000m，相对湿度 10 ~ 90%，热带气候	
（认证计划中）	（认证计划中）	

7.3 安全限制值

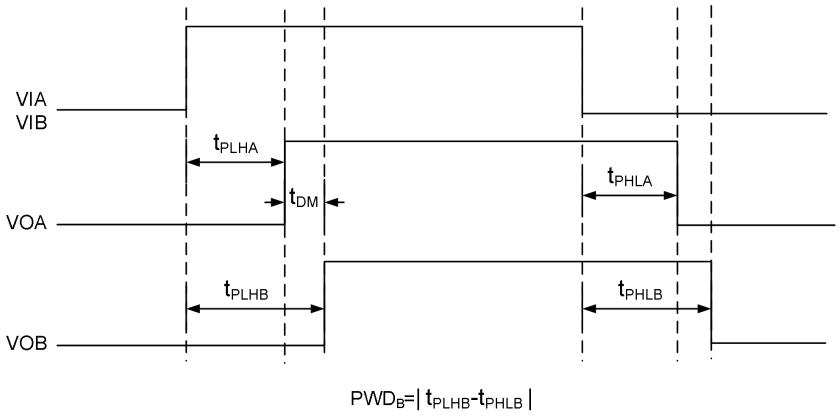
参数	符号，测试条件		数值	单位
安全电源功耗	R_{JA}=97°C/W, T_J=150°C, T_A=25°C	输入侧	14	mW
		驱动 A、驱动 B	637	mW
		总功耗	1288	mW
安全电源电流	R_{JA}=97°C/W, V_{DDA}&V_{DDB}=12V, T_J=150°C, T_A=25°C	驱动 A、驱动 B	53	mA
	R_{JA}=97°C/W, V_{DDA}&V_{DDB}=25V, T_J=150°C, T_A=25°C	驱动 A、驱动 B	25.4	mA
安全温度	T_S		150	°C

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

8 参数测量信息

8.1 传播延迟和脉冲宽度失真

图 8-1 展示了如何从通道 A 和 B 的传播延迟计算脉冲宽度失真（PWD）和延迟匹配（t_{DM}）。测量延迟匹配需要两个输入同相以及禁用死区时间。



$PWD_B = | t_{PLHB} - t_{PHLB} |$

图 8-1 传播延迟和脉冲宽度失真

8.2 上升和下降时间

图 8-2 显示了测量上升时间（t_R）和下降时间（t_F）的标准。t_R 测量 OUT 电压从 10%到 90%的时间，t_F 测量 OUT 电压从 90%到 10%的时间。

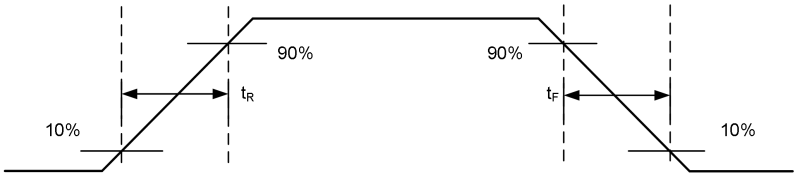


图 8-2 输出上升和下降时间

8.3 输入和使能响应时间

图 8-3 显示了输入 VI*的响应时间和 DIS 使能的响应时间。

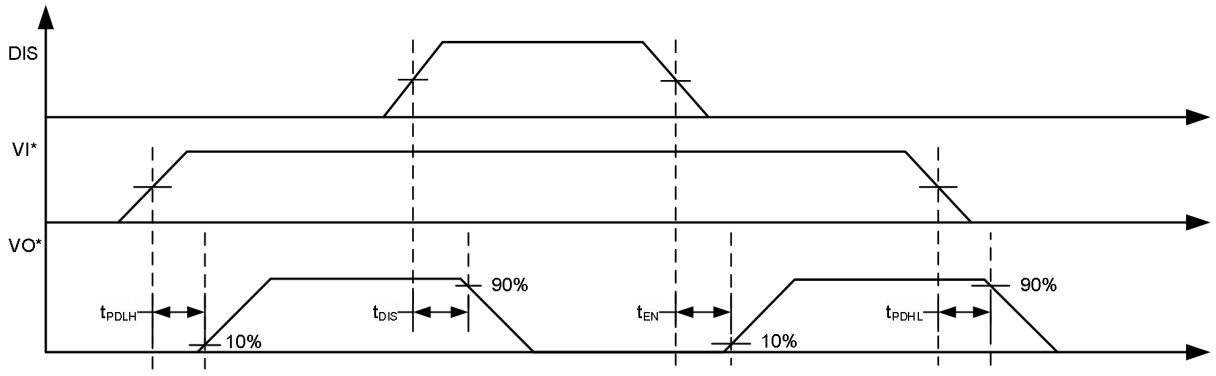


图 8-3 输入 V_{IA}/V_{IB} 电压和使能 DIS 响应时间

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

8.4 可编程的死区时间

当 DT 引脚连接到 VCC 上，禁用死区时间，A、B 是独立的 2 个通道，允许输出重叠。当 DT 引脚和 GND 之间连接一个电阻器（R_{DT}），VOA 与 VOB 之间的死区时间可编程。

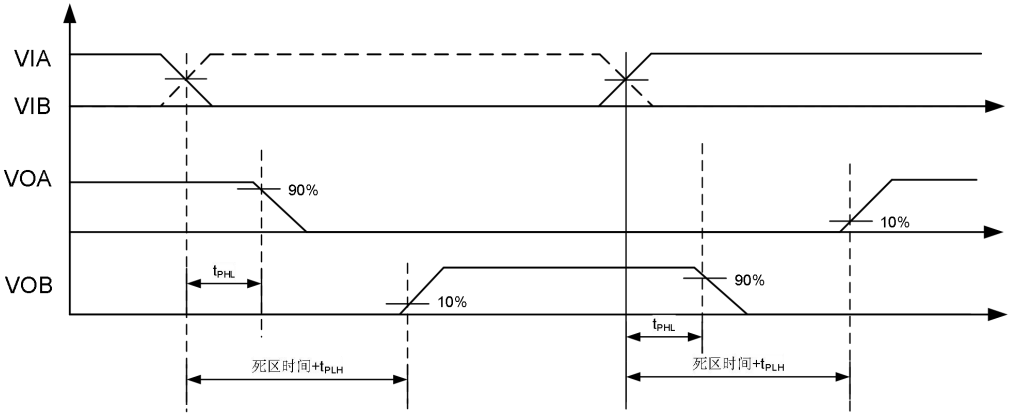


图 8-4 输出死区时间

8.5 电源 UVLO 延迟到输出高

当电源电压 V_{CC} 从低于复位阈值 V_{CC_OFF} 变为高于释放阈值 V_{CC_ON} 时，以及当电源电压 V_{DD*}从低于复位阈值 V_{DD*_OFF} 变为高于释放阈值 V_{DD*_ON} 时，输入到输出开始响应之间存在延迟。对于 V_{CC_UVLO}，此延迟被定义为 $t_{VCC_ON\ to\ OUT}$，典型为 15us。对于 V_{DD*_UVLO}，此延迟被定义为 $t_{VDD*_ON\ to\ OUT}$，典型为 15us。图 8-5 是 V_{CC} 和 V_{DD*}的 UVLO 输出时序图。

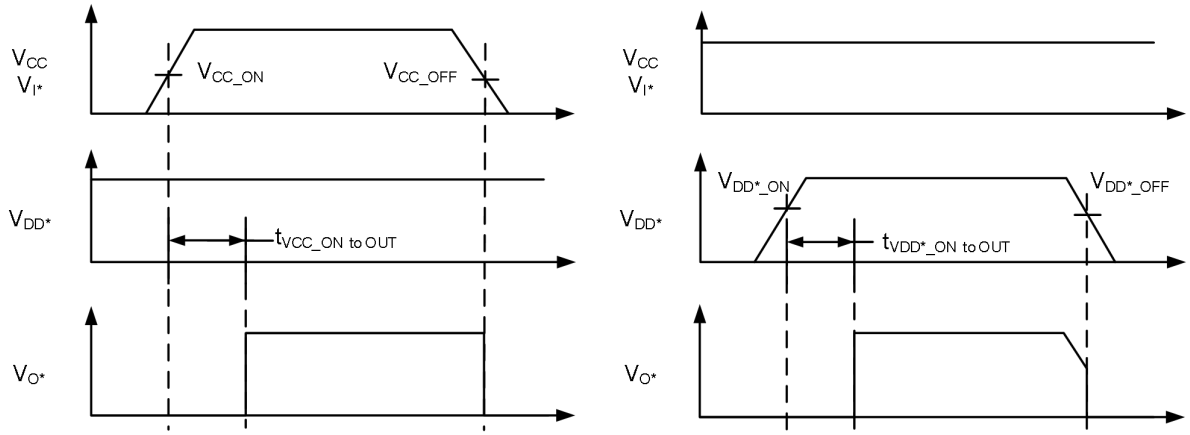


图 8-5 电源 UVLO 输出时序

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

8.6 CMTI 测试

图 8-6 是 CMTI 测试配置的示意图。

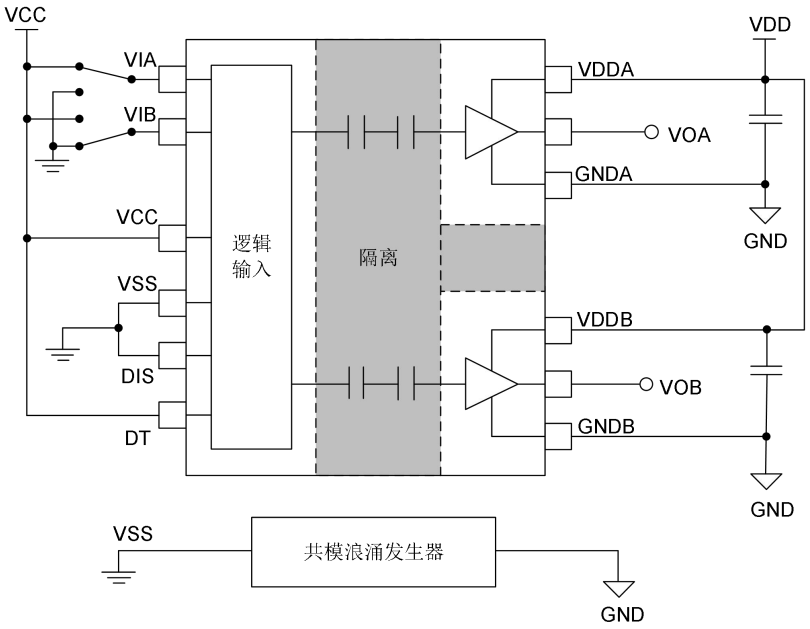


图 8-6 CMTI 测试示意图

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

9 功能详细描述

9.1 概述

CCi8332V 是一款高可靠性的第二代双通道容隔离式栅极驱动器，可设计用于各种功率开关和电机驱动拓扑。CCi8332V 有许多特性，允许它很好地集成控制电路，并保护它驱动的晶体管，此类特性包括输入和输出电源的欠电压锁定（UVLO）、使能引脚、死区时间控制和默认的输出低(输入浮空时)。驱动器输入端兼容 CMOS 和 TTL 接口。当 DT=VCC 时，输入引脚 VIA/VIB 独立控制 VOA/VOB，且允许 2 通道同时输出高；当 DT 接电阻时，在 VOA、VOB 间产生死区时间，可以防止 VOA、VOB 重叠。

输出相比于 CCi8332 具有更强的 10A 峰值拉灌电流，上管采用了 P 沟道与 N 沟道 MOSFET 并联,下管单 NMOS 下拉结构；内部加入了更安全的 30ns 最小窄脉冲滤除，具有 90ns 传播延迟和 30ns 的最大脉宽失真。输入侧通过公司专利的超高耐压隔离膜技术与输出驱动器隔离，隔离耐压显著提升，Surge 峰值高达 20kV，8mm 宽体封装 V_{IOWM} 可达 1500V_{RMS}，CMTI 可以达到 250V/ns，隔离性能大幅提升。性能的专项优化使得该器件特别适用于驱动 SiC 和 IGBT 等许多应用中。可广泛应用于光伏、储能、风电、充电等各种逆变器和变频器、电机驱动器等应用中。

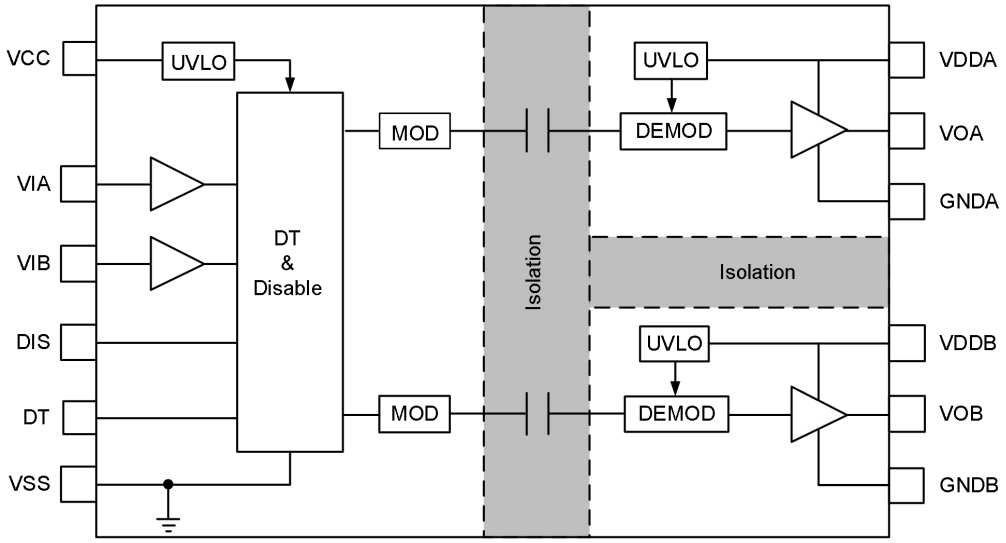


图 9-1 CCi8332V 功能框图

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

9.2 输出级

CCi8332V 输出级的上拉结构采用 P 沟道与 N 沟道 MOSFET 并联上拉结构，从而在电源开关导通转换期间需要时（此时电源开关漏极或集电极电压经历 dV/dt）提供较大的峰值拉电流。N 沟道 MOSFET 的功能是提供峰值源电流的短暂提升，从而实现快速导通。当输出状态从低变为高时，通过在短时间内短暂导通 N 沟道 MOSFET 来实现快速导通。因为上拉 N 沟道器件在直流条件下保持在关断状态，并且仅在输出状态从低电平变为高电平时短暂导通。因此，在该短暂导通阶段 CCi8332V 上拉的有效电阻是 R_{OH} || R_{NMOS}，其阻值非常小（典型值 0.44Ω），可提供瞬时 10A 的上拉能力，充分体现了该器件强大的驱动能力。同时，当 V_{OUT} 电压接近 V_{DD} 时，N 沟道 MOSFET 关闭，输出电阻主要由 P 沟道 MOSFET 提供，阻值接近 R_{OH}，其阻值较大（典型值 3Ω），有效减小上拉时的输出过冲。

CCi8332V 输出级的下拉结构仅由一个 N 沟道 MOSFET 构成，其导通电阻为 R_{OL}（典型值 0.44Ω），导通阻抗非常小，可提供瞬时 10A 的下拉能力，表明 CCi8332V 的驱动能力很强。

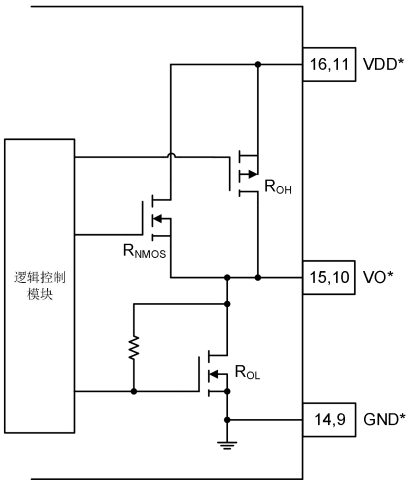


图 9-2　CCi8332V 的输出级

9.3 欠压锁定 UVLO

CCi8332V 在输出端引脚（VDD*和 GND*之间）的供电电路块上设计了欠压锁定（UVLO）保护功能，主要体现于：当设备启动时，V_{DD*}偏置电压低于 V_{DD*_ON}，以及在设备启动后，若 V_{DD*}偏置电压低于 V_{DD*_OFF} 时，V_{DD} 会处于 UVLO 保护。所以无论输入引脚（VIA / VIB）的状态如何，上部 PMOS 栅极都会被 Hi-Z 电阻上拉，从而处于断开状态，下部 NMOS 栅极都会被 UVLO 控制，形成导通状态，驱动器电压输出低。VDD* 的 UVLO 保护具有迟滞特性（V_{DD*_HYS}）。当电源有接地噪声时，这种迟滞特性可以防止颤振，基于此可允许设备接受电源电压的微小下降，这种电源电压的微小下降现象在设备开始切换和工作电流消耗突然增加时，都会发生。

CCi8332V 的输入侧也具有一个内部低电压锁定（UVLO）保护功能。除非启动时电压 V_{CC} 超过 V_{CC_ON}，否则该设备不会工作。一旦引脚接收到小于 V_{CC_OFF} 的电压，该信号将停止传递。与 VDD UVLO 一样，也存在迟滞（V_{CC_HYS}），以确保稳定运行。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

9.4 输入输出逻辑状态

表 9.1 展示了输入信号 V_{IA}、V_{IB}、DIS、DT 与输出信号 V_{OA}、V_{OB} 的关系。

表 9.1 输入输出信号关系表 [1]

输入信号		DT	DIS	输出信号		注释
V_{IA}	V_{IB}			V_{OA}	V_{OB}	
L/NC	L/NC	V_{CC}	L/NC	L	L	
L/NC	H		L/NC	L	H	
H	L/NC		L/NC	H	L	
H	H		L/NC	H	H	独立的 2 通道，且允许 2 通道同时输出高。
X	X	X	H	L	L	
L/NC	L/NC	电阻或 NC	L/NC	L	L	
L/NC	H		L/NC	L	H	
H	L/NC		L/NC	H	L	
H	H		L/NC	L	L	防止同时输出高。

注：[1] 该真值表仅适用于 CCi8332VXXX-XXL 的版本。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

9.5 可编程死区时间

CCi8332V 允许用户通过以下方式调整死区时间。

1) DT 上拉 VCC

输入引脚 VIA/VIB 独立控制 VOA/VOB，且允许 2 通道同时输出高。

2) DT 接死区时间编程电阻，或 NC

当 DT 引脚保持 NC 时，死区时间（t_{DT}）设置为<20ns；当 DT 引脚与 GND 之间放置电阻器 R_{DT} 时，死区时间（t_{DT}）可编程。R_{DT} 值可以从下列公式中确定，其中 R_{DT} 在 kΩ中，t_{DT} 在 ns 中：

$$t_{DT} \approx 10 \times R_{DT} \quad \text{（式 9-1）}$$

R_{DT} 的推荐值介于 5kΩ到 200kΩ之间，R_{DT}<20kΩ时，死区时间典型值会有 0~20ns 的偏差。当 R_{DT}>500kΩ时，CCi8332V 会认为 DT 是 NC 状态。DT 引脚处的稳态电压约为 1.25V。

当应用于高侧和低侧驱动器时，死区时间可防止高侧和低侧驱动器穿通。死区时间由 VIA/VIB 下降沿与 VIB/VIA 上升沿的逻辑决定。死区时间输入输出逻辑细节如图 9-3 所示：

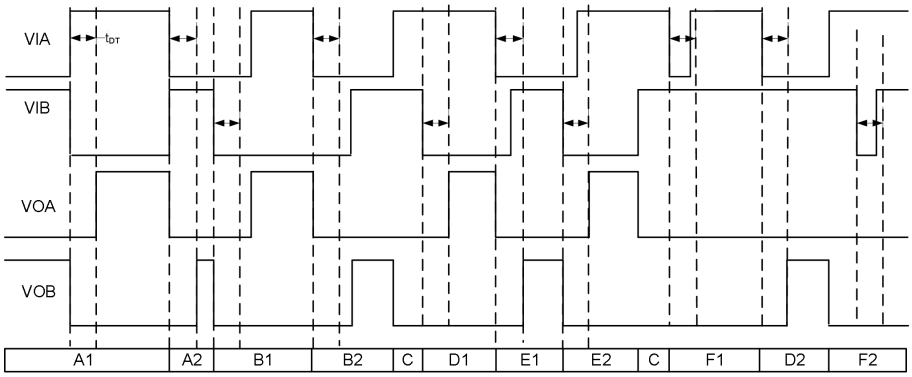


图 9-3 死区时间输入输出逻辑时序图

表 9.2 在 R_{DT} 设置下，输入和输出逻辑关系表

条件	结果
A(A1\A2)：V_{IA}、V_{IB} 同时切换，且高低互换。	经过 t_{DT} 后，输入为高的通道，输出为高。
B(B1\B2)：V_{IA} 和 V_{IB} 拉低后，经过 t_{DT} 时间后，V_{IB}/V_{IA} 切换为高。	在 V_{IB}/V_{IA} 上升沿后，V_{OB}/V_{OA} 立即输出高。
C：V_{IA}、V_{IB} 同时为高	V_{OA}、V_{OB} 立即输出低。
D(D1\D2)：V_{IA}、V_{IB} 同时为高时，V_{IA} 或 V_{IB} 切换为低。	经过 t_{DT} 后，输入为高的通道，输出为高。
E(E1\E2)：V_{IA} 和 V_{IB} 拉低后，在 t_{DT} 时间内，V_{IB}/V_{IA} 切换为高。	在 V_{IA}/V_{IB} 下降沿后，经过 t_{DT} 时间后，V_{OB}/V_{OA} 立即输出高。
F(F1\F2)：V_{IA}、V_{IB} 同时为高，V_{IA} 或 V_{IB} 切换为低，但在小于 t_{DT} 时间内，重新切换为高。	V_{OA}、V_{OB} 保持输出低。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

9.6 ESD 保护

如图 9-4 所示，CCi8332V 的 ESD 保护组件中涉及多个二极管和电源钳位保护。

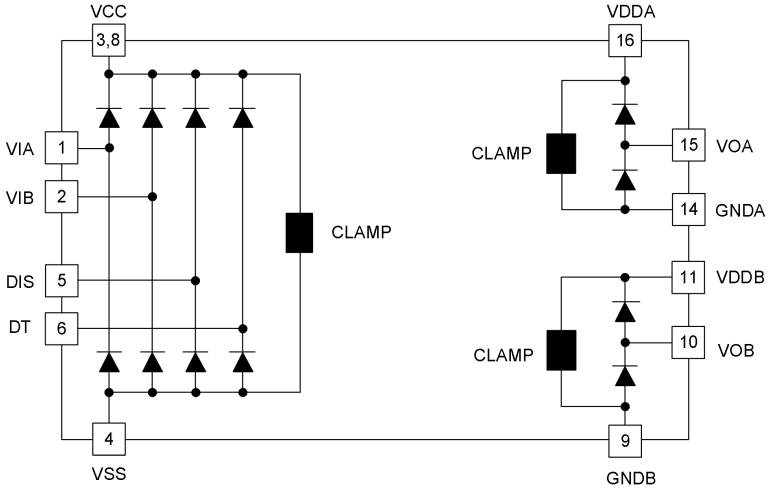


图 9-4 ESD 保护组件

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

10 应用说明

10.1 典型应用电路

CCi8332V 有效地结合了隔离和缓冲区驱动器的功能，允许该设备用作功率转换器拓扑，如低侧、高侧、高侧/低侧或半桥驱动器应用。CCi8332V 具有 UVLO 和死区时间保护功能，如图 10-1，是 CCi8332V 的一个典型的半桥配置电路。

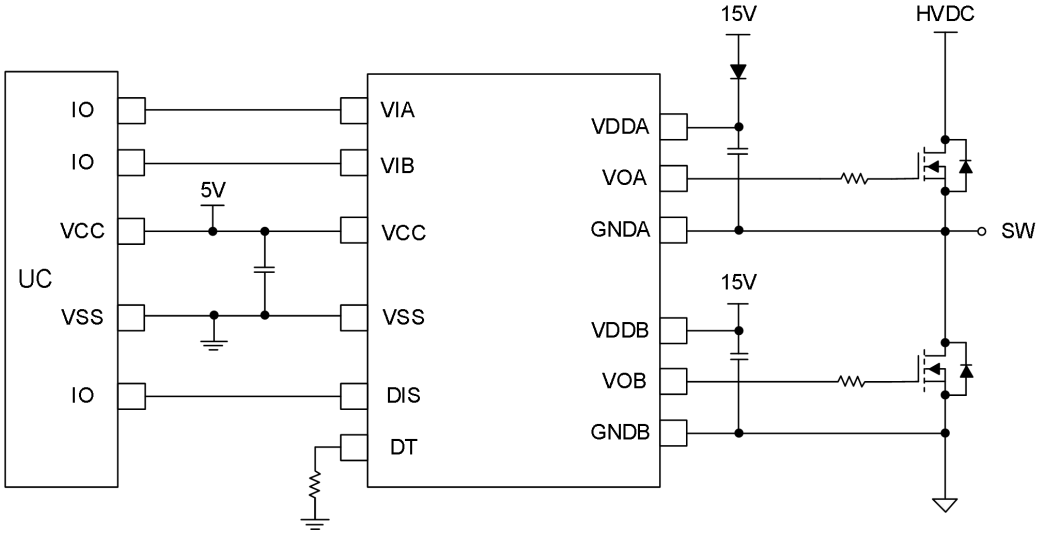


图 10-1 典型的半桥式应用示意图

10.2 PCB 布局准则

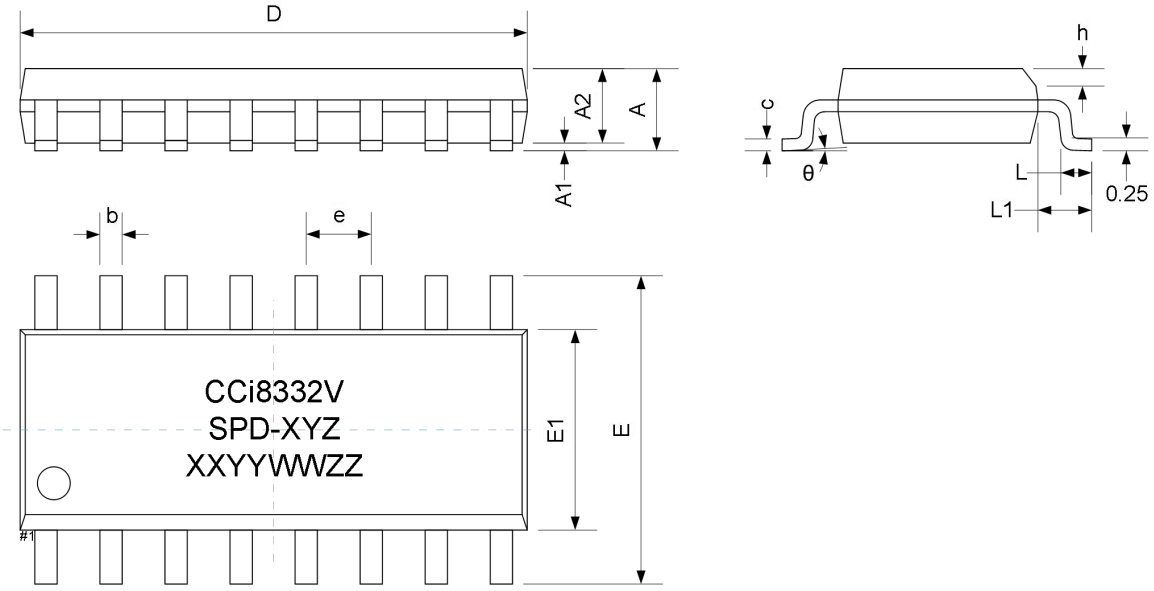
PCB 的布局对于获得最佳性能非常重要。一些关键准则如下：

- 低 ESR 和低 ESL 旁路电容器应放置在设备附近，位于 VCC~VSS 和 VDDA/B~GNDA/B 之间。
- 存在高频开关电流，对外部功率晶体管的栅极进行充电和放电，导致电磁干扰和振铃现象。栅极驱动器必须尽可能靠近晶体管来减少回路面积，将回路的寄生电感应被最小化，并减少晶体管栅极端子的噪声。
- 在 VDDA/B~GNDA/B 处放置大量铜进行散热。
- 为确保原边和副边之间的隔离性能，避免在驱动设备下方放置任何 PCB 迹线或覆铜。建议采用 PCB 切口，以防止污染可能影响隔离性能。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

11 外形尺寸

11.1 SOP16 封装



符号	尺寸（mm）		
	最小值	典型值	最大值
A	1.55	1.65	1.75
A1	0.10	0.15	0.20
A2	1.40	1.45	1.50
b	0.38	-	0.47
c	0.20	-	0.25
D	9.80	9.90	10.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27 BSC		
L	0.50	-	0.70
L1	1.05 REF		
h	0.25	-	0.75
θ	0°	-	8°

丝印:

第一行：CCi8332V – 产品名称

第二行：SPD-XYZ[1]

- SPD – 产品的封装代码
- X – 输入通道数
- Y – UVLO档位
- Z – 使能控制位

第三行: XXYYWWZZ

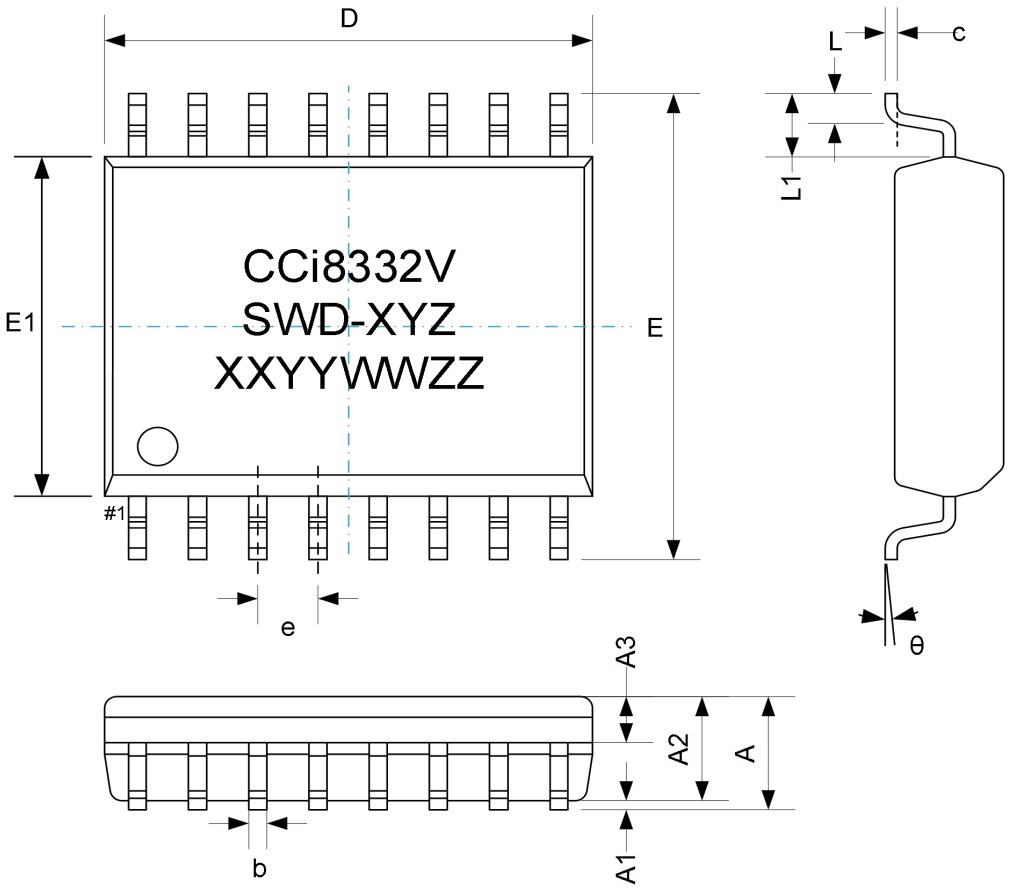
- XX – 封装厂编码
- YYWW – 年周号
- ZZ – 订单序列流水号

注意:

[1]. 详情参考产品名称定义。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

11.2 SOP16W 封装



符号	尺寸（mm）		
	最小值	典型值	最大值
A	-	-	2.65
A1	0.10	-	0.30
A2	2.25	2.30	2.35
A3	0.97	1.02	1.07
b	0.35	-	0.43
c	0.25	-	0.29
D	10.20	10.30	10.40
E	10.10	10.30	10.50
E1	7.40	7.50	7.60
e	1.27 BSC		
L	0.55	-	0.85
L1	1.40 REF		
θ	0°	-	8°

丝印:

第一行：CCi8332V – 产品名称

第二行：SWD-XYZ[1]

- SWD – 产品的封装代码
- X – 输入通道数
- Y – UVLO档位
- Z – 使能控制位

第三行: XXYYWWZZ

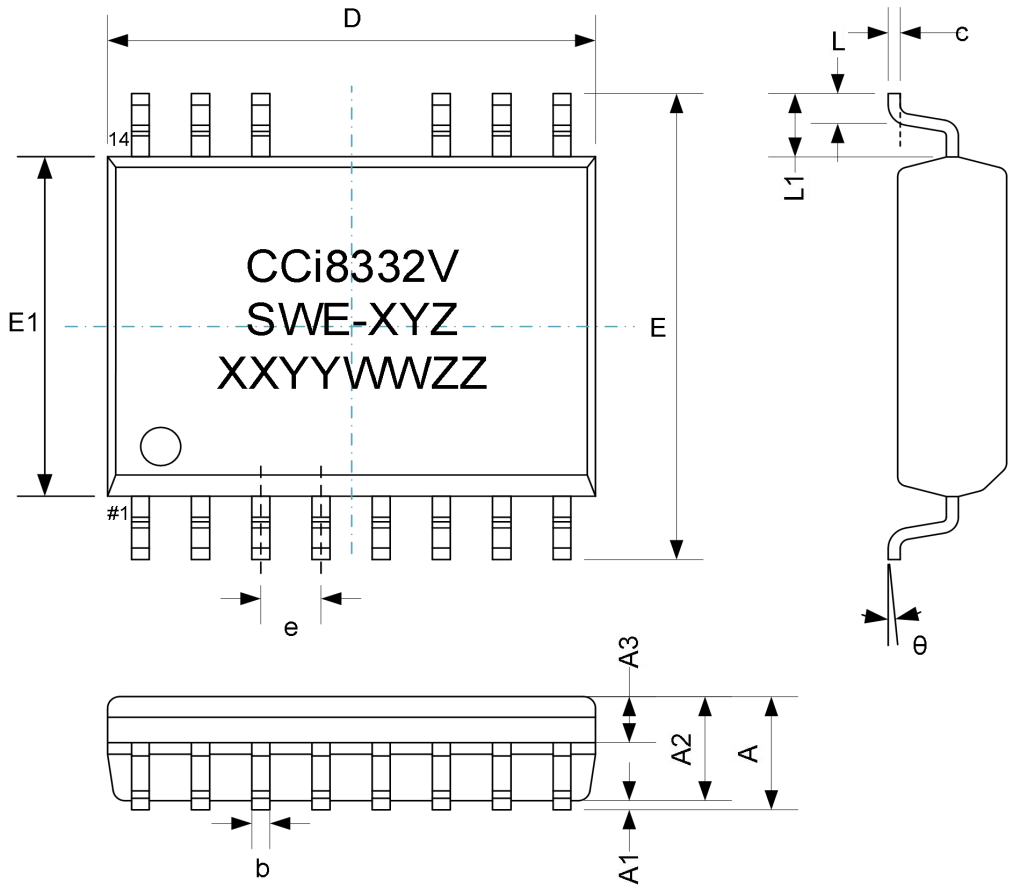
- XX – 封装厂编码
- YYWW – 年周号
- ZZ – 订单序列流水号

注意:

[1]. 详情参考产品名称定义。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

11.3 SOP14W 封装



符号	尺寸（mm）		
	最小值	典型值	最大值
A	-	-	2.65
A1	0.10	-	0.30
A2	2.25	2.30	2.35
A3	0.97	1.02	1.07
b	0.35	-	0.43
c	0.25	-	0.29
D	10.20	10.30	10.40
E	10.10	10.30	10.50
E1	7.40	7.50	7.60
e	1.27 BSC		
L	0.55	-	0.85
L1	1.40 REF		
θ	0°	-	8°

丝印:

第一行：CCi8332V – 产品名称

第二行：SWE-XYZ[1]

- SWE – 产品的封装代码
- X – 输入通道数
- Y – UVLO档位
- Z – 使能控制位

第三行: XXYYWWZZ

- XX – 封装厂编码
- YYWW – 年周号
- ZZ – 订单序列流水号

注意:

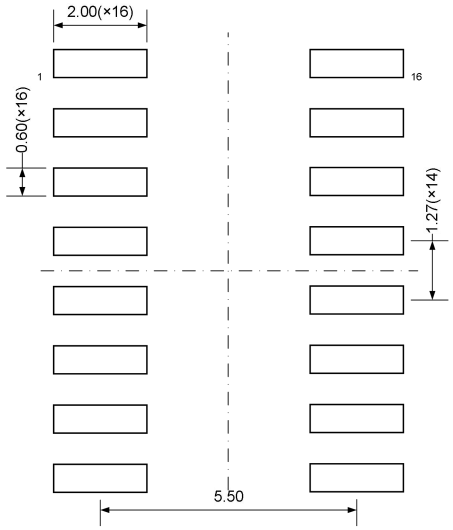
[1]. 详情参考产品名称定义。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

12 封装参考

12.1 SOP16 封装

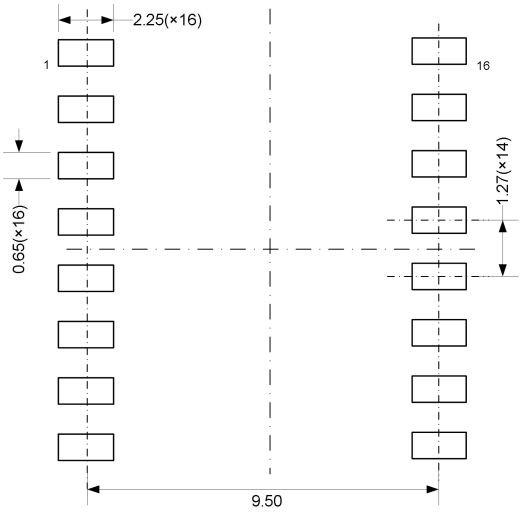
推荐焊盘



注：所有尺寸单位为 mm。

12.2 SOP16W 封装

推荐焊盘

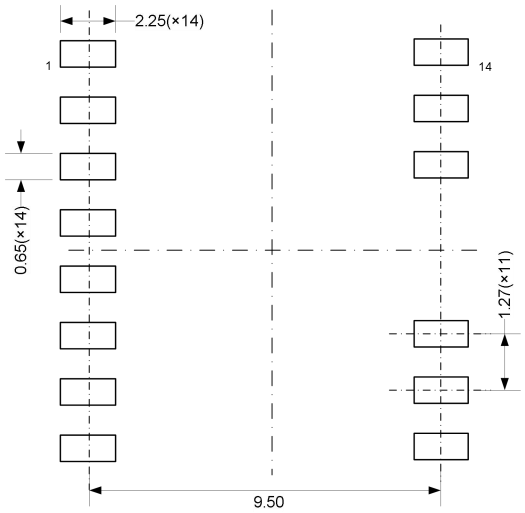


注：所有尺寸单位为 mm。

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

12.3 SOP14W 封装

推荐焊盘

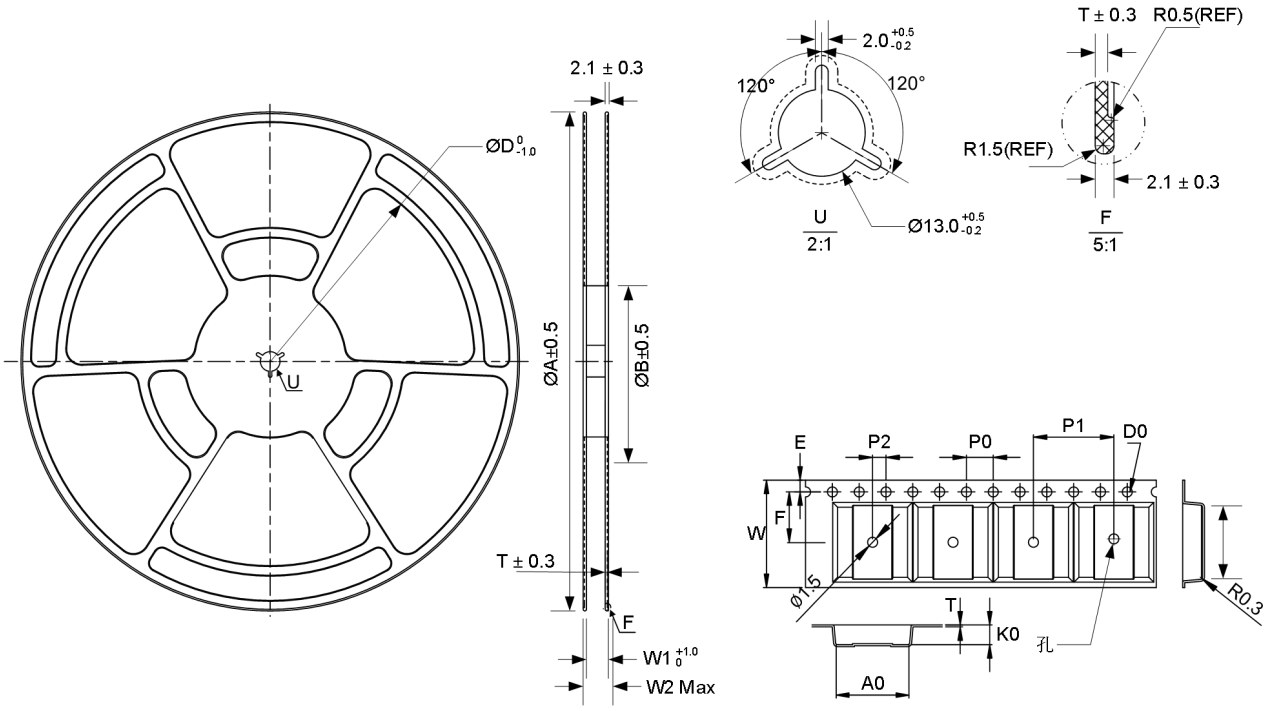


注：所有尺寸单位为 mm。

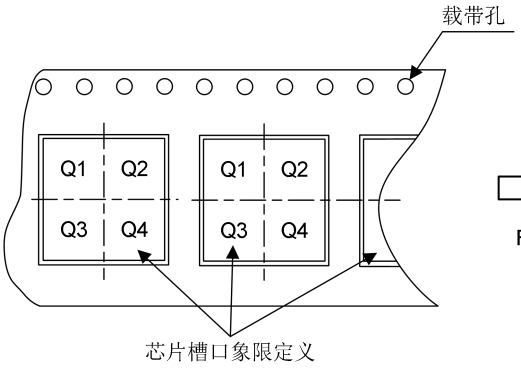
成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

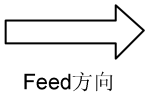
13 卷盘与载带信息

SOP16W 和 SOP14W 封装的卷盘尺寸和载带尺寸



载带中芯片 PIN1 的定位





注：丝印面朝上，PIN1 位置在 Q1。每盘载带前空 30±5 格，后空 50±5 格。

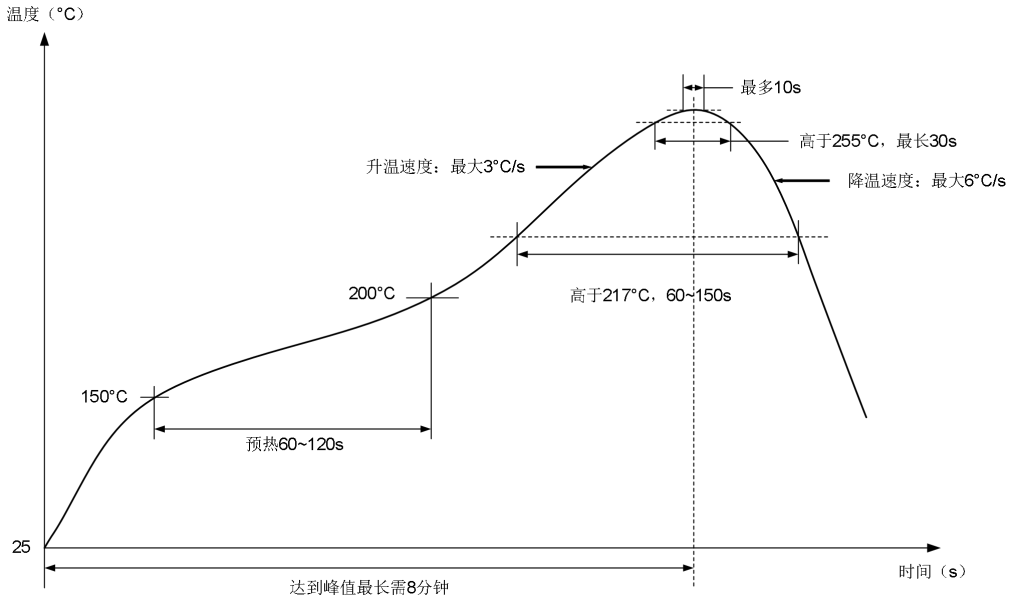
卷盘基本尺寸(mm)					
A	B	W1	W2 Max	T	D
330	100	16.4	22.4	1.5	270
载带基本尺寸(mm)					
W	A0	B0	K0	P0	P1
16 ± 0.30	10.7 ± 0.1	10.7 ± 0.1	3.00 ± 0.1	4.0 ± 0.1	12.00 ± 0.1
P2	F	S	E	D0	T
2.0 ± 0.1	7.5 ± 0.1	0.0 ± 0.1	1.75 ± 0.1	$1.5^{+0.1}_{-0.0}$	0.3 ± 0.05

注：未注明公差 ± 0.2mm

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

14 芯片的焊接工艺

焊接工艺要求：



成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

版本更新

开放日期	更改摘要	版本
2026.08.04	规格书发布。	rev1.0
2026.10.13	1. 更新 ESD (HBM) = ±2kV; LU = ±400mA。 2. 更新概述章节描述（详情见 **9.1**）和欠压锁定章节描述（详情见 9.3）。 3. 新增输出级章节（详情见 **9.2**）。	rev1.1

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com

关于芯进

成都芯进电子股份有限公司(CrossChip Microsystems Inc.)成立于 2013 年，是一家国家高新技术企业，从事集成电路设计与销售。公司技术实力雄厚，拥有 60 余项各类专利，主要应用于霍尔传感器信号处理，拥有下列产品线：

- ✓ 高精度线性霍尔传感器
- ✓ 各类霍尔开关
- ✓ 单相电机驱动器
- ✓ 单芯片电流传感器
- ✓ AMR 磁阻传感器
- ✓ 隔离驱动类芯片

联系我们

成都

地址：四川省成都市高新西区天辰路 88 号 3 号楼 1 单元 1-5 楼

电话：+ 86 -028 - 87787685

邮箱：support@crosschipmicro.com

网址：https://www.crosschipmicro.com

深圳

地址：深圳市南山区科技园国信投资大厦 1005-1007

上海

地址：上海市浦东新区盛荣路 88 号盛大天地源创谷 6 号楼 407 室

苏州

地址：江苏省苏州市姑苏区西环路 1788 号中广核苏州科技大厦 B 座 1101

成都芯进电子股份有限公司版权所有 2026
https://www.crosschipmicro.com