Data Sheet

M3568-T

嵌入式核心板

DS01010101 1.02 Date:2026/9/24

概述

M3568-T 系列核心板是一款高性能嵌入式核心板，搭载瑞芯微 RK3568 处理器，具有 64 位四核 Cortex-A55 架构内核，最高主频 2GHz，同时集成 1TOPS NPU，以及 G52 GPU；

支持几乎全格式 H.264/H.265 4k@60fps 解码，H.264/H.265 1080p@60fps 编码，JPEG 的编/解码；提供 1GB/2GB/4G 的内存容量，以及 4GB/8GB/16GB/32GB/64GB 的存储容量可供选择。

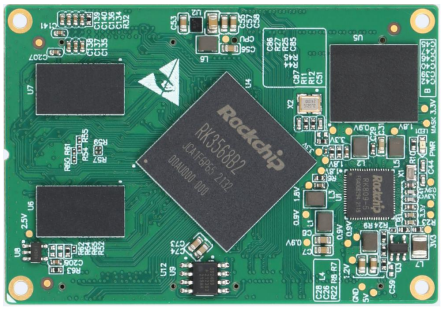
产品应用

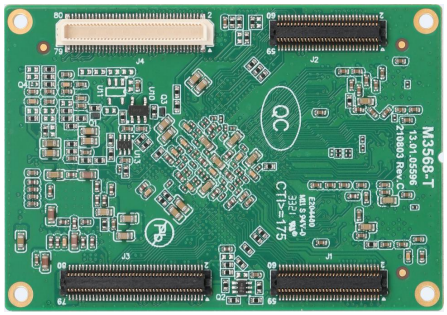
医疗电子、工业控制、无人零售、人工智能、路牌广告、智能仪表、人机交互

产品特性

- 核心板形态：板对板连接器
- 出厂操作系统：Linux；
- 支持独立硬件看门狗；
- 显示接口六选二：LVDS、MIPI DSI、eDP、HDMI、RGB/BT1120、BT656；
- MIPI CSI 摄像头：4lane x2 或 2lane x4；
- 四个 USB：USB3.0 OTG + USB3.0 HOST + 2 路 USB 2.0 HOST；
- 双千兆以太网；
- 高速差分接口：PCIE3.0、SATA、SGMII；
- 其他接口：SDIO、CAN、UART、I2C、I2S、CIF、SPDIF、PDM、DVP、SPI、PWM、ADC、GPIO；
- 产品尺寸：45mmx65mm
- 供电电压：5V
- 工作温度：工业级-40℃~85℃，商业级 0℃~70℃

产品图片





订购信息

型号	内存	闪存	温度等级
M3568-1GF4GLI-T	1GB	4GB	工业级
M3568-2GF8GLC-T	2GB	8GB	商业级
M3568-2GF8GLI-T	2GB	8GB	工业级
M3568-L2GF16GLI-T	2GB	16GB	工业级
M3568-2GF64GLI-T	2GB	64GB	工业级
M3568-4GF16GLC-T	4GB	16GB	商业级
M3568-4GF16GLI-T	4GB	16GB	工业级
M3568-L4GF32GLI-T	4GB	32GB	工业级
M3568-4GF64GLI-T	4GB	64GB	工业级
M3568-L4GF64GLI-T	4GB	64GB	工业级

ZLG 致远电子

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

修订历史

版本	日期	原因
V1.0	2024/12/19	创建文档
V1.01	2025/08/13	产品版本升级，DDR 升级为 LPDDR4
V1.02	2026/9/24	在订购信息和关键配置添加新增的衍生型号

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

目　录

1. 产品选型 1
1.1 关键配置 1
1.2 详细配置 1
2. 电气特性 3
2.1 主要性能配置 3
2.2 电源电气参数 3
2.3 功耗参数 3
2.3.1 电源静态电气参数 3
2.3.2 电源动态参数 3
3. 外观尺寸 5
4. 引脚描述 7
4.1 引脚示意图 7
4.2 功能定义 7
5. 免责声明 15

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

1. 产品选型

1.1 关键配置

型号	内存	闪存	温度等级	内存类型	配套评估板
M3568-1GF4GLI-T	1GB	4GB	工业级	DDR4	M3568-EV-Board
M3568-2GF8GLC-T	2GB	8GB	商业级	DDR4	M3568-EV-Board
M3568-2GF8GLI-T	2GB	8GB	工业级	LPDDR4	M3568-EV-Board
M3568-L2GF16GLI-T	2GB	16GB	工业级	LPDDR4	M3568-EV-Board-GC
M3568-2GF64GLI-T	2GB	64GB	工业级	LPDDR4	M3568-EV-Board
M3568-4GF16GLC-T	4GB	16GB	商业级	DDR4	M3568-EV-Board
M3568-4GF16GLI-T	4GB	16GB	工业级	LPDDR4	M3568-EV-Board
M3568-L4GF32GLI-T	4GB	32GB	工业级	LPDDR4	M3568-EV-Board-GC
M3568-4GF64GLI-T	4GB	64GB	工业级	LPDDR4	M3568-EV-Board
M3568-L4GF64GLI-T	4GB	64GB	工业级	LPDDR4	M3568-EV-Board-GC

注：M3568-*GF*GLI-T 和 M3568-L*GF*GLI-T 的 D 座所用规格不同，所以配套底板也不同，引脚顺序和引脚定义相同，但规格尺寸不兼容，不可混插。具体连接器规格型号参见在线文档。

1.2 详细配置

名称	主要参数
核心板形态	板对板连接器
处理器	RK3568
内核	64 位 Arm® Cortex®-A55*4,最高 2GHz 主频
NPU	1 TOPS
主频	2GHz
操作系统	buildroot，Ubuntu，Debian
EEPROM	—
电阻触摸屏	可提供方案支持
电容触摸屏	提供接口驱动支持
最高显示分辨率【注 1】	4096x2304@60Hz
DP 接口	4 Lanes
MIPI DSI 接口	4 Lanes（最高 2 路 4 Lanes）
HDMI 接口	HDMI1.4 或 HDMI2.0
LCD 接口（RGB）	可提供方案支持
LVDS 接口	1 路 4 lanes
MIPI CSI	支持 4 Lanes 或 2lanes*2
SDIO	2 路
SATA 接口	1 路
UART	7 路通用串口，1 路调试串口（最高 10 路）
以太网	2 路千兆
CAN_bus	3 路
CAN FD	—

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

图形加速	—
GPU 3D	Mail-G52 核
GPU 2D	硬件 JPEG 解码，240M Pixels 每秒
视频解码	H.265/H.264 4096x2304@60fps
视频编码	H.265/H.264 1920x1080@60fps
USB3.0	1 路 USB3.0 OTG，1 路 USB3.0 Host
USB2.0	2 路 USB2.0 Host
PCIE3.0	1 路 x2 mode
音频 Codec	集成声卡,集成 1.3W@8ohm 功放
I2C	3 路
SPI	2 路（最高 4 路）
ADC	8 路
zigbee	—
LoRa	—
Mifare	—
Wi-Fi	—
蓝牙	—
RTC 时钟	提供接口驱动支持
独立硬件看门狗	支持
供电电压	5V
机械尺寸	45mm*65mm

注 1：4096x2304@60Hz 为 HDMI 接口的最高分辨率，其它显示接口的最高分辨率请查看产品概述-主要参数表格。

注 2：以上部分接口数量为理论最大值，可能会与其它接口存在管脚复用情况，具体请参考管脚分配表。

注 3：上表中有标注“最高 x 路”的，可通过修改管脚复用关系增加到 x 路，但可能会影响其他接口使用，上表没有特殊标注的则已是最高路数。

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

2. 电气特性

2.1 主要性能配置

名称	参数	最小	典型	最大	单位	说明
系统主频	Fcpu	--	--	2.0	GHz	--
NPU 主频	算力	--	--	1	TOPS	--

注：本表配置是系统最优配置，建议不要修改。

2.2 电源电气参数

参数	标号	最小	典型	最大	单位	说明
电源工作电压	SYS_5V0	4.75	5	5.25	V	—
模拟 IO 电平标准	ADC_VIN	0	—	1.8	V	—
3.3V 数字 IO 高电平输入电压	3V3_VIH	2.3	3.3	3.6	V	—
3.3V 数字 IO 低电平输入电压	3V3_VIL	-0.3	0	1.0	V	—
3.3V 数字 IO 高电平输出电压	3V3_VOH	2.64	3.3	—	V	—
3.3V 数字 IO 低电平输出电压	3V3_VOL	—	0	0.66	V	—
1.8V 数字 IO 高电平输入电压	1V8_VIH	1.26	1.8	2.2	V	—
1.8V 数字 IO 低电平输入电压	1V8_VIL	-0.3	0	0.63	V	—
1.8V 数字 IO 高电平输出电压	1V8_VOH	1.4	1.8	—	V	—
1.8V 数字 IO 低电平输出电压	1V8_VOL	—	0	0.4	V	—

注：模拟音频、HDMI 等专用信号接口具有协议标准规定的电压范围，详情请查询对应协议，此处所列为普通 IO 的电平标准

2.3 功耗参数

2.3.1 电源静态电气参数

参数	标号	最小	典型	最大	单位	说明
5V 系统电压	VDD_5V	4.5	5	5.3	V	—
5V 系统电流	SYS_5V0	—	220	—	mA	—
内部 RTC 电压	VCC_RTC	4.5	5	5.3	V	—
内部 RTC 电流	IRTC_VBAT	—	25	—	μA	—

2.3.2 电源动态参数

工作条件	电源电压	电源电流	总功耗	单位
Linux 正常启动	5.0V	220mA	1100	mW

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

进入 freeze 休眠模式	5.0V	110mA	550	mW
进入 mem 休眠模式	5.0V	22mA	110	mW
HDMI 播放 9 画面视频	5.0V	620mA	3100	mW
MIPI-DSI【10.1 寸屏】播放 9 画面视频	5.0V	630mA	3150	mW
HDMI + MIPI-DSI【10.1 寸屏】同时双屏播放 9 画面视频	5.0V	650mA	3250	mW
最大算力运行 NPU Demo	5.0V	420mA	2100	mW
摄像头捕获视频在 HDMI 显示器上显示	5.0V	390mA	1950	mW
最大算力跑 NPU Demo，同时 HDMI+MIPI-DSI 双屏播放 9 画面视频	5.0V	710mA	3550	mW

测试型号：M3568-T+M35688-EV-Board，操作系统：Linux，插入不同的外设测试核心板的功耗变化

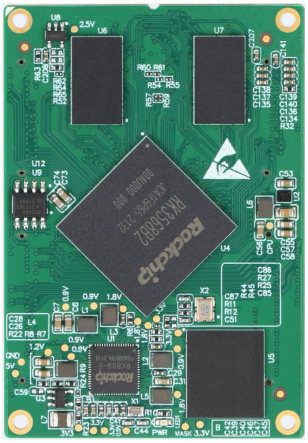
注：功耗参数为实验室实测值，可作为设计参考，但因测试环境差异、器件批次等问题，结果会存在一定的误差，请结合实际情况进一步估算，并设计足够的冗余。

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

3. 外观尺寸

M3568-T 和 M3568-L-T 核心板外观照片如下，如有外观变化但不影响功能性能，可能不另行通知，请以实物为准。

M3568-□□GF□GLC-T



M3568-□□GF□GLI-T

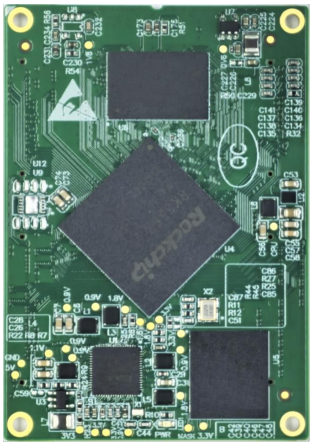
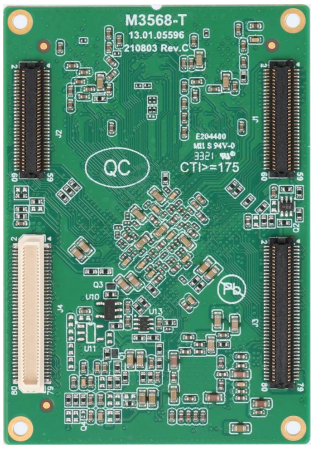


图 3.1　核心板外观照片 1

M3568-□GF□GL□-T



M3568-L□GF□GL□-T

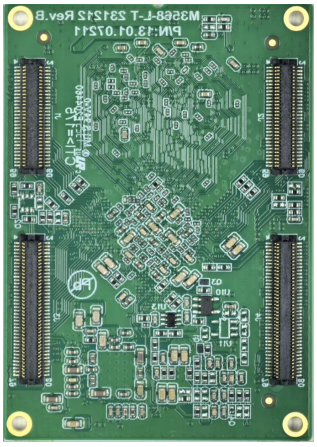


图 3.2　核心板外观照片 2

M3568-T 核心板和 M3568-L-T 的机械尺寸相同，如下图所示（单位：mm）。图中非孔类尺寸误差为 +/-0.15mm，孔类尺寸误差为 +/-0.1mm。

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

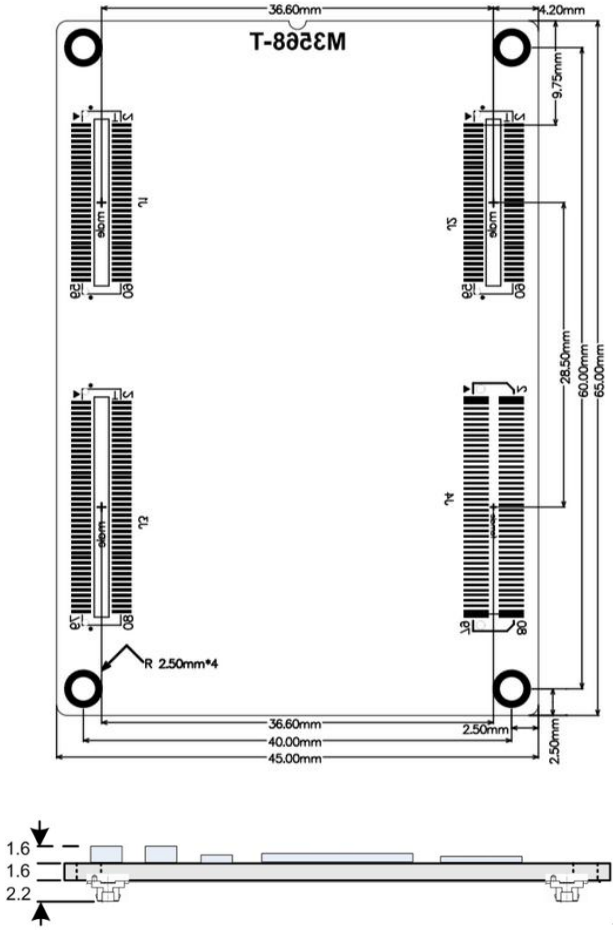


图 3.3　封装尺寸信息

注 1：结构尺寸图仅供参考，建议使用我们提供的 AD 封装进行设计产品，如果非 AD 格式建议通过软件转换成需要格式的封装进行设计，不推荐重新设计核心板封装，避免出现封装错误。

注 2：图 6 里面的孔直径尺寸的公差：+/-0.1mm，板外观尺寸的公差：+/-0.15mm。

注 3：核心板连接器和底板连接器的合高为 3mm，故底板固定柱高度必须等于 3mm。核心板机械孔孔径为 2.2mm，故底板固定柱内径和螺丝直径应为 2mm。如果固定柱规格不正确，可能导致松动、接触不良、连接器损坏或核心板损坏！

注 4：由于核心板 BGA 元器件较多，不建议经常插拔。在需要插拔的时候，务必要小心，避免 PCB 变形造成元件虚焊。

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

4. 引脚描述

4.1 引脚示意图

M3568-T 核心板将 RK3568 处理器引脚复用功能维持原定义、扩展或转换功能重新定义，用户可参考设计，以配合产品标准驱动的开发。为了保证产品设计具有良好的兼容性和稳定性，用户没有使用到的引脚资源请务必悬空处理。

接口引脚排列顺序实物图示意如下图所示，从底面视图看，右侧上方连接器为 A 座，第 1 脚从右上角开始左右交替依次向下排列，有 60 个引脚；左侧上方连接器为 B 座，第 1 脚从右上角开始左右交替依次向上排列，有 60 个引脚；右侧下方连接器为 C 座，第 1 脚从右上角开始左右交替依次向下排列，有 80 个引脚；左侧下方连接器为 D 座，第 1 脚从右上角开始左右交替依次向上排列，有 80 个引脚；M3568-T 共有 280 个引脚。

M3568 核心板实物引脚图如下图 5 所示:

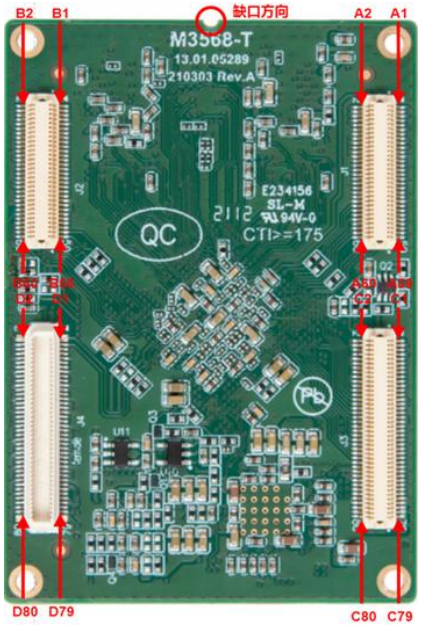


图 4.1 引脚序号排布

4.2 功能定义

M3568-T 核心板接口引脚定义如表 1/2/3/4 所示，BSP 开发包的引脚功能均按下表的“默认功能”作了配置，如需改动管脚默认功能，请修改相关驱动配置代码，否则会出现驱动冲突等不确定异常情况。下表中“与处理器连接方式/上下拉”意为核心板上的处理，例如“直连/无上下拉”指该信号从核心板连接器直连处理器，且没有在核心板增加上下拉电阻。而底板上是否直连、是否增加上下拉电阻，需根据实际需要进行设计。

RK3568 为提高性能和稳定性，部分高性能接口使用专用引脚，不可复用为 GPIO，如需使用管脚的复用功能，务必按照管脚分配表进行设计，详见：光盘资料/硬件设计/管脚分配表/excel 文档的管脚分配表。

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

表 1　M3568-T 核心板接口引脚定义 CON-A

连接器管脚号	核心板引脚名	默认功能描述	参考电平
A1	GPIO4_B2	GPIO4_B2	3.3V
A2	CAN0_TX	CAN0 发送	3.3V
A3	GPIO4_C0	GPIO4_C0	3.3V
A4	CAN0_RX	CAN0 接收	3.3V
A5	GPIO3_D5	GPIO3_D5	3.3V
A6	CAN1_TX	CAN1 发送	3.3V
A7	GPIO3_D4	GPIO3_D4	3.3V
A8	CAN1_RX	CAN1 接收	3.3V
A9	PWM6	LVDS 背光调节	3.3V
A10	CAN2_TX	CAN2 发送	3.3V
A11	SDIO2_D3	SDIO2 数据 3	3.3V
A12	CAN2_RX	CAN2 接收	3.3V
A13	SDIO2_D2	SDIO2 数据 2	3.3V
A14	GND	电源地	3.3V
A15	SDIO2_D1	SDIO2 数据 1	3.3V
A16	USB2.0_HOST2_N	USB2.0 差分信号负	——
A17	SDIO2_D0	SDIO2 数据 0	3.3V
A18	USB2.0_HOST2_P	USB2.0 差分信号正	——
A19	SDIO2_CLK	SDIO2 时钟线	3.3V
A20	USB2.0_HOST1_N	USB2.0 差分信号负	——
A21	SDIO2_CMD	SDIO2 命令线	3.3V
A22	USB2.0_HOST1_P	USB2.0 差分信号正	——
A23	GND	电源地	0V
A24	GND	电源地	0V
A25	UART9_RX	UART9 接收	3.3V
A26	UART9_TX	UART9 发送	3.3V
A27	UART8_RX	UART8 接收	3.3V
A28	UART8_TX	UART8 发送	3.3V
A29	UART7_RX	UART7 接收	3.3V
A30	UART7_TX	UART7 发送	3.3V
A31	UART5_RX	UART5 接收	3.3V
A32	UART5_TX	UART5 发送	3.3V
A33	UART4_RX	UART4 接收	3.3V
A34	UART4_TX	UART4 发送	3.3V
A35	UART3_RX	UART3 接收	3.3V
A36	UART3_TX	UART3 发送	3.3V
A37	DUART2_RX	UART2 接收	3.3V
A38	DUART2_TX	UART2 发送	3.3V
A39	UART0_CTS	UART0 清除发送信号	3.3V
A40	UART0_RTS	UART0 请求发送信号	3.3V

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

A41	UART0_RX	UART0 接收	3.3V
A42	UART0_TX	UART0 发送	3.3V
A43	GND	电源地	0V
A44	GND	电源地	0V
A45	RGMII1_MDIO	RGMII1 管理数据信号	3.3V
A46	RGMII1_CLK	RGMII1 参考时钟	3.3V
A47	RGMII1_MDC	RGMII1 管理时钟信号	3.3V
A48	PHY1_REFCLKO_25M	RGMII1 晶振信号	3.3V
A49	RGMII1_TXEN	RGMII1 发送使能	3.3V
A50	RGMII1_RXDV	RGMII1 接收数据有效	3.3V
A51	RGMII1_TXCLK	RGMII1 发送时钟	3.3V
A52	RGMII1_RXCLK	RGMII1 接收时钟	3.3V
A53	RGMII1_TXD0	RGMII1 发送数据 0	3.3V
A54	RGMII1_RXD0	RGMII1 接收数据 0	3.3V
A55	RGMII1_TXD1	RGMII1 发送数据 1	3.3V
A56	RGMII1_RXD1	RGMII1 接收数据 1	3.3V
A57	RGMII1_TXD2	RGMII1 发送数据 2	3.3V
A58	RGMII1_RXD2	RGMII1 接收数据 2	3.3V
A59	RGMII1_TXD3	RGMII1 发送数据 3	3.3V
A60	RGMII1_RXD3	RGMII1 接收数据 3	3.3V

表 2　M3568-T 核心板接口引脚定义 CON-B

连接器管脚号	核心板引脚名	默认功能描述	参考电平
B1	ADC_IN7	ADC 输入通道 7	1.8V
B2	ADC_IN6	ADC 输入通道 6	1.8V
B3	ADC_IN5	ADC 输入通道 5	1.8V
B4	ADC_IN4	ADC 输入通道 4	1.8V
B5	ADC_IN3	ADC 输入通道 3	1.8V
B6	ADC_IN2	ADC 输入通道 2	1.8V
B7	ADC_IN1	ADC 输入通道 1	1.8V
B8	ADC_IN0	Recovery 烧录选择	1.8V
B9	GND	电源地	0V
B10	GND	电源地	0V
B11	GPIO1_D0	GPIO1_D0	1.8V
B12	GPIO1_D4	GPIO1_D4	1.8V
B13	GPIO1_D3	GPIO1_D3	1.8V
B14	GPIO1_D1	GPIO1_D1	1.8V
B15	WDO_EN	硬件看门狗选择	3.3V
B16	GPIO1_D2	GPIO1_D2	1.8V
B17	nRST_IN	硬件复位输入	3.3V
B18	EXT_EN	PMIC 使能下级电源	5V

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

B19	GPIO1_B1	RGMII1 复位信号	3.3V
B20	PWRON	PMIC 唤醒输入	5V
B21	GPIO1_A4	GPIO1_A4	3.3V
B22	GND	电源地	0V
B23	GPIO1_B2	GPIO1_B2	3.3V
B24	DP_D0_P	DP 输出差分 0 信号正	——
B25	GPIO1_B0	RGMII0 复位信号	3.3V
B26	DP_D0_N	DP 输出差分 0 信号负	——
B27	MASK_EN	MASKROM 模式选择	3.3V
B28	DP_D1_P	DP 输出差分 1 信号正	——
B29	SDIO0_D3/SWD_DIO	TF 卡数据 3	3.3V
B30	DP_D1_N	DP 输出差分 1 信号负	——
B31	SDIO0_D2/SWD_CLK	TF 卡数据 2	3.3V
B32	DP_D2_P	DP 输出差分 2 信号正	——
B33	SDIO0_D1	TF 卡数据 1	3.3V
B34	DP_D2_N	DP 输出差分 2 信号负	——
B35	SDIO0_D0	TF 卡数据 0	3.3V
B36	DP_D3_P	DP 输出差分 3 信号正	——
B37	SDIO0_Ncd	TF 卡片选	3.3V
B38	DP_D3_N	DP 输出差分 3 信号负	——
B39	SDIO0_CMD	TF 卡命令线	3.3V
B40	DP_AUX_P	DP AUX 通道差分信号正	——
B41	SDIO0_CLK	TF 卡时钟线	3.3V
B42	DP_AUX_N	DP AUX 通道差分信号负	——
B43	GND	电源地	0V
B44	GND	电源地	0V
B45	RGMII0_TXD3	RGMII0 发送数据 3	3.3V
B46	RGMII0_RXD3	RGMII0 接收数据 3	3.3V
B47	RGMII0_TXD2	RGMII0 发送数据 2	3.3V
B48	RGMII0_RXD2	RGMII0 接收数据 2	3.3V
B49	RGMII0_TXD1	RGMII0 发送数据 1	3.3V
B50	RGMII0_RXD1	RGMII0 接收数据 1	3.3V
B51	RGMII0_TXD0	RGMII0 发送数据 0	3.3V
B52	RGMII0_RXD0	RGMII0 接收数据 0	3.3V
B53	RGMII0_TXEN	RGMII0 发送使能	3.3V
B54	RGMII0_RXDV	RGMII0 接收数据有效	3.3V
B55	RGMII0_TXCLK	RGMII0 发送时钟	3.3V
B56	RGMII0_RXCLK	RGMII0 接收时钟	3.3V
B57	RGMII0_MDIO	RGMII0 管理数据信号	3.3V
B58	RGMII0_MDC	RGMII0 管理时钟信号	3.3V
B59	PHY0_REFCLKO_25M	RGMII0 晶振信号	3.3V
B60	RGMII0_CLK	RGMII0 参考时钟	3.3V

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

表 3　M3568-T 核心板接口引脚定义 CON-C

连接器管脚号	核心板引脚名	默认功能描述	参考电平
C1	PWR_OK	底板二级电源使能输出	3.3V
C2	LVDS_D3_P	LVDS 差分 3 信号正	——
C3	GPIO0_B7	GPIO0_B7	3.3V
C4	LVDS_D3_N	LVDS 差分 3 信号负	——
C5	GPIO3_B3	GPIO3_B3	3.3V
C6	LVDS_D2_P	LVDS 差分 2 信号正	——
C7	GPIO3_C1	GPIO3_C1	3.3V
C8	LVDS_D2_N	LVDS 差分 2 信号负	——
C9	GPIO3_B4	GPIO3_B4	3.3V
C10	LVDS_CLK_P	LVDS 时钟差分信号正	——
C11	GPIO0_C3	GPIO0_C3	3.3V
C12	LVDS_CLK_N	LVDS 时钟差分信号负	——
C13	GPIO0_C2	EDP 插入检测	3.3V
C14	LVDS_D1_P	LVDS 差分 1 信号正	——
C15	GPIO3_B0	GPIO3_B0	3.3V
C16	LVDS_D1_N	LVDS 差分 1 信号负	——
C17	GPIO3_A7	GPIO3_A7	3.3V
C18	LVDS_D0_P	LVDS 差分 0 信号正	——
C19	GPIO0_C6	GPIO0_C6	3.3V
C20	LVDS_D0_N	LVDS 差分 0 信号负	——
C21	GND	电源地	0V
C22	GND	电源地	0V
C23	HDMI_HPD	HDMI 插入检测	——
C24	GPIO3_A3	GPIO3_A3	3.3V
C25	HDMI_CEC	HDMI CEC 信号	——
C26	GPIO3_A5	GPIO3_A5	3.3V
C27	HDMI_CLK_N	HDMI 时钟差分信号负	——
C28	GPIO3_A6	GPIO3_A6	3.3V
C29	HDMI_CLK_P	HDMI 时钟差分信号正	——
C30	GPIO3_A4	GPIO3_A4	3.3V
C31	HDMI_D0_N	HDMI 差分 0 信号负	——
C32	GPIO3_A2	GPIO3_A2	3.3V
C33	HDMI_D0_P	HDMI 差分 0 信号正	——
C34	GPIO4_C4	GPIO4_C4	3.3V
C35	HDMI_D1_N	HDMI 差分 1 信号负	——
C36	I2C3_SDA	I²C3 数据信号	3.3V
C37	HDMI_D1_P	HDMI 差分 1 信号正	——
C38	I2C3_SCL	I²C3 时钟信号	3.3V
C39	HDMI_D2_N	HDMI 差分 2 信号负	——
C40	I2C4_SDA	I²C4 数据信号	3.3V

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

C41	HDMI_D2_P	HDMI 差分 2 信号正	——
C42	I2C4_SCL	I²C4 时钟信号	3.3V
C43	REFCLK_OUT	CMOS 摄像头时钟输出	3.3V
C44	HDMI_SDA	HDMI 管理数据信号	——
C45	SPI2_MOSI	SPI2 主发送从接收	3.3V
C46	HDMI_SCL	HDMI 管理时钟信号	——
C47	SPI2_CS1	SPI2 片选 1	3.3V
C48	PWM14	蜂鸣器输出	3.3V
C49	SPI2_CLK	SPI2 时钟	3.3V
C50	GPIO3_A1	GPIO3_A1	3.3V
C51	SPI2_MISO	SPI2 主接收从发送	3.3V
C52	GPIO4_D2	GPIO4_D2	3.3V
C53	SPI2_CS0	SPI2 片选 0	3.3V
C54	PWM15	MIPI-DSI 背光调节	3.3V
C55	SPI0_CS0	SPI0 片选 0	3.3V
C56	GND	电源地	0V
C57	SPI0_MISO	SPI0 主接收从发送	3.3V
C58	AUD_HPL	耳机左声道	——
C59	SPI0_CLK	SPI0 时钟	3.3V
C60	AUD_AGND	音频地	——
C61	SPI0_MOSI	SPI0 主发送从接收	3.3V
C62	AUD_HPR	耳机右声道	——
C63	LED_RUN	正常运行灯	1.8V
C64	AUD_SPKN	喇叭负信号	——
C65	LED_ERR	错误运行灯	1.8V
C66	AUD_SPKP	喇叭正信号	——
C67	GPIO0_D3	耳机插入检测	1.8V
C68	AUD_MIC_P	麦克风信号 2	——
C69	GPIO0_D4	GPIO0_D4	1.8V
C70	AUD_MIC_N	麦克风信号 1	——
C71	GND	电源地	0V
C72	GND	电源地	0V
C73	GND	电源地	0V
C74	GND	电源地	0V
C75	VDD_5V	电源输入	5V
C76	VDD_5V	电源输入	5V
C77	VDD_5V	电源输入	5V
C78	VDD_5V	电源输入	5V
C79	VDD_5V	电源输入	5V
C80	VDD_5V	电源输入	5V

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

表 4　M3568-T 核心板接口引脚定义 CON-D

连接器管脚号	核心板引脚名	默认功能描述	参考电平
D1	USB3.0_OTG_ID	USB OTG ID 信号	——
D2	USB3.0_OTG_N	USB OTG 差分信号负	——
D3	USB_OTG_VBUS	USB	5V
D4	USB3.0_OTG_P	USB OTG 差分信号正	——
D5	USB3.0_OTG_SSRX_N	USB3.0 接收差分信号负	——
D6	USB3.0_OTG_SSTX_N	USB3.0 发送差分信号负	——
D7	USB3.0_OTG_SSRX_P	USB3.0 接收差分信号正	——
D8	USB3.0_OTG_SSTX_P	USB3.0 发送差分信号正	——
D9	GND	电源地	0V
D10	GND	电源地	0V
D11	USB3.0_HOST_SSRX_N	USB3.0 接收差分信号负	——
D12	SATA_TX_P	SATA 发送差分信号正	——
D13	USB3.0_HOST_SSRX_P	USB3.0 接收差分信号正	——
D14	SATA_TX_N	SATA 发送差分信号负	——
D15	GND	电源地	0V
D16	GND	电源地	0V
D17	USB3.0_HOST_SSTX_N	USB3.0 发送差分信号负	——
D18	SATA_RX_P	SATA 接收差分信号正	——
D19	USB3.0_HOST_SSTX_P	USB3.0 发送差分信号正	——
D20	SATA_RX_N	SATA 接收差分信号负	——
D21	GND	电源地	0V
D22	GND	电源地	0V
D23	USB3.0_HOST_N	USB HOSTG 差分信号负	——
D24	MULT_PHY0_REFCLK_N	预留差分时钟负	——
D25	USB3.0_HOST_P	USB HOSTG 差分信号正	——
D26	MULT_PHY0_REFCLK_P	预留差分时钟正	——
D27	GND	电源地	0V
D28	GND	电源地	0V
D29	PCIE2.0_REFCLK_P	PCIE2.0 差分时钟正	——
D30	MULT_PHY1_REFCLK_N	预留差分时钟负	——
D31	PCIE2.0_REFCLK_N	PCIE2.0 差分时钟负	——
D32	MULT_PHY1_REFCLK_P	预留差分时钟正	——
D33	GND	电源地	0V
D34	GND	电源地	0V
D35	PCIE3.0_TX0_P	PCIE3.0 发送差分 0 信号正	——
D36	PCIE3.0_CLK_IN_P	PCIE3.0 差分时钟正	——
D37	PCIE3.0_TX0_N	PCIE3.0 发送差分 0 信号负	——
D38	PCIE3.0_CLK_IN_N	PCIE3.0 差分时钟负	——
D39	GND	电源地	0V
D40	GND	电源地	0V

ZLG
©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

D41	PCIE3.0_RX0_P	PCIE3.0 接收差分 0 信号正	——
D42	PCIE3.0_TX1_P	PCIE3.0 发送差分 1 信号正	——
D43	PCIE3.0_RX0_N	PCIE3.0 接收差分 0 信号负	——
D44	PCIE3.0_TX1_N	PCIE3.0 发送差分 1 信号负	——
D45	GND	电源地	0V
D46	GND	电源地	0V
D47	PCIE3.0_RX1_P	PCIE3.0 接收差分 1 信号正	——
D48	MIPI_DSI_D0_P	MIPI-DSI 差分 0 信号正	——
D49	PCIE3.0_RX1_N	PCIE3.0 接收差分 1 信号负	——
D50	MIPI_DSI_D0_N	MIPI-DSI 差分 0 信号负	——
D51	GND	电源地	0V
D52	GND	电源地	0V
D53	MIPI_DSI_D1_P	MIPI-DSI 差分 1 信号正	——
D54	MIPI_DSI_CLK_P	MIPI-DSI 差分时钟正	——
D55	MIPI_DSI_D1_N	MIPI-DSI 差分 1 信号负	——
D56	MIPI_DSI_CLK_N	MIPI-DSI 差分时钟负	——
D57	GND	电源地	0V
D58	GND	电源地	0V
D59	MIPI_DSI_D2_P	MIPI-DSI 差分 2 信号正	——
D60	MIPI_DSI_D3_P	MIPI-DSI 差分 3 信号正	——
D61	MIPI_DSI_D2_N	MIPI-DSI 差分 2 信号负	——
D62	MIPI_DSI_D3_N	MIPI-DSI 差分 3 信号负	——
D63	GND	电源地	0V
D64	GND	电源地	0V
D65	MIPI_CSI_CLK0_P	MIPI-CSI 差分时钟 0 正	——
D66	MIPI_CSI_D2_P	MIPI-CSI 差分 2 信号正	——
D67	MIPI_CSI_CLK0_N	MIPI-CSI 差分时钟 0 负	——
D68	MIPI_CSI_D2_N	MIPI-CSI 差分 2 信号负	——
D69	GND	电源地	0V
D70	GND	电源地	0V
D71	MIPI_CSI_D0_P	MIPI-CSI 差分 0 信号正	——
D72	MIPI_CSI_D3_P	MIPI-CSI 差分 3 信号正	——
D73	MIPI_CSI_D0_N	MIPI-CSI 差分 0 信号负	——
D74	MIPI_CSI_D3_N	MIPI-CSI 差分 3 信号负	——
D75	GND	电源地	0V
D76	GND	电源地	0V
D77	MIPI_CSI_D1_P	MIPI-CSI 差分 1 信号正	——
D78	MIPI_CSI_CLK1_P	MIPI-CSI 差分时钟 1 正	——
D79	MIPI_CSI_D1_N	MIPI-CSI 差分 1 信号负	——
D80	MIPI_CSI_CLK1_N	MIPI-CSI 差分时钟 1 负	——

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

5. 免责声明

本着为用户提供更好服务的原则，广州致远电子股份有限公司（下称“致远电子”）在本手册中将尽可能地为用户呈现详实、准确的产品信息。但介于本手册的内容具有一定的时效性，致远电子不能完全保证该文档在任何时段的时效性与适用性。致远电子有权在没有通知的情况下对本手册上的内容进行更新，恕不另行通知。为了得到最新版本的信息，请尊敬的用户定时访问致远电子官方网站或者与致远电子工作人员联系。感谢您的包容与支持！

©2026 Guangzhou ZHIYUAN Electronics Co., Ltd.

诚信共赢，持续学习，客户为先，专业专注，只做第一

广州致远电子股份有限公司

更多详情请访问 **www.zlg.cn**

欢迎拨打全国服务热线 **400-888-4005**

