CD4094
产品说明书

规范修订历史：

版本	发行时间	新制/修订内容
V1.0	2019/08	新增
V1.1	2021/05	修改订单信息
V1.2	2025/02	更换新模板
V1.3	2025/03	增加应用注意事项以及整体排版
V1.4	2026/05	修改整体排版

产品概述

CD4094是一个8位串行移位寄存器，每一位都有一个存储锁存器用于串行输入到并行缓冲三态输出的选通数据，并行输出可以直接与公共总线相连。数据在输入时钟上升沿开始移位；当STROBE为高时，每个移位寄存器中的数据被转移到存储寄存器中；同时OUTPUT-ENABLE信号为高时，存储寄存器中的数据就会出现在输出端。

两个串联输出(QS、Q'S)可用于级联多个CD4094器件，数据可在时钟上升沿从QS串行输出端获取，以允许在时钟上升时间较快的级联系统中高速运行。当级联系统时钟上升时间较慢时，Q'S端可在下一个时钟下降沿获取同样的串行信息。QS端在第9个串行时钟的上升沿开始输出，Q'S端在第9个串行时钟的下降沿开始输出。

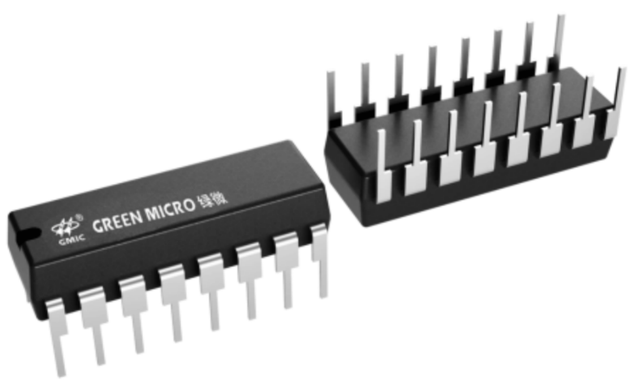
主要特点

※ 宽工作电压：3V to 15V
※ 5V,10V,15V三档参数
※ 全静态工作
※ 三稳态输出
※ 标准化对称输出特性
※ 抗干扰性能号：0.45VDD(Typ.)
※ 输入电平与TLL兼容
※ 工作温度范围：-20°Cto+85°C。
※ 封装形式：SOP16

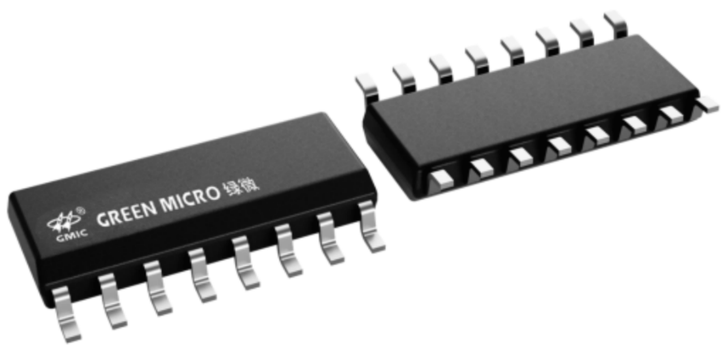
主要应用

※ 串行-并行数据转换　※ 远程控制保持寄存器　※ 双级移位，保持和总线应用

产品外观



DIP-16

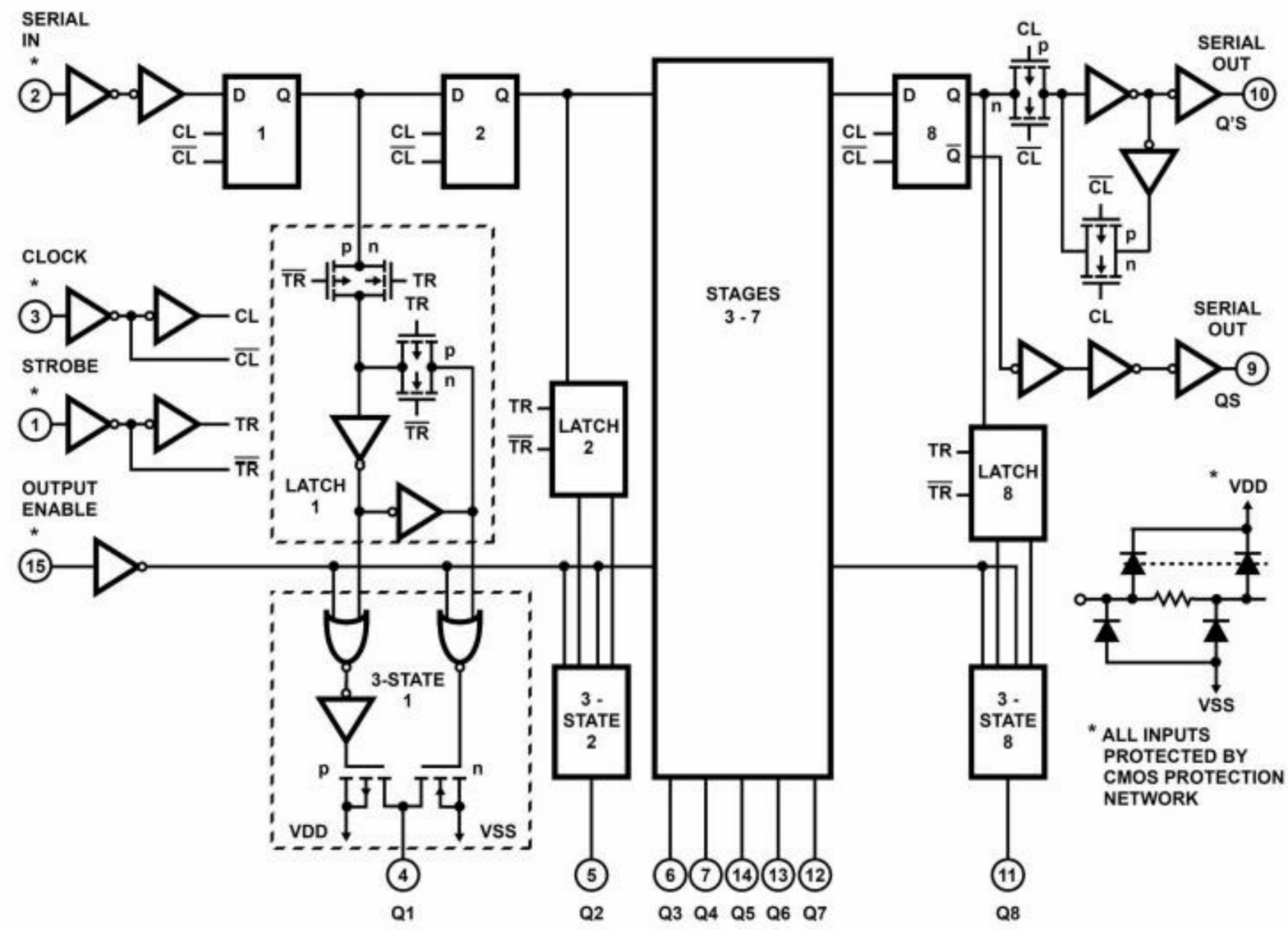


SOP-16

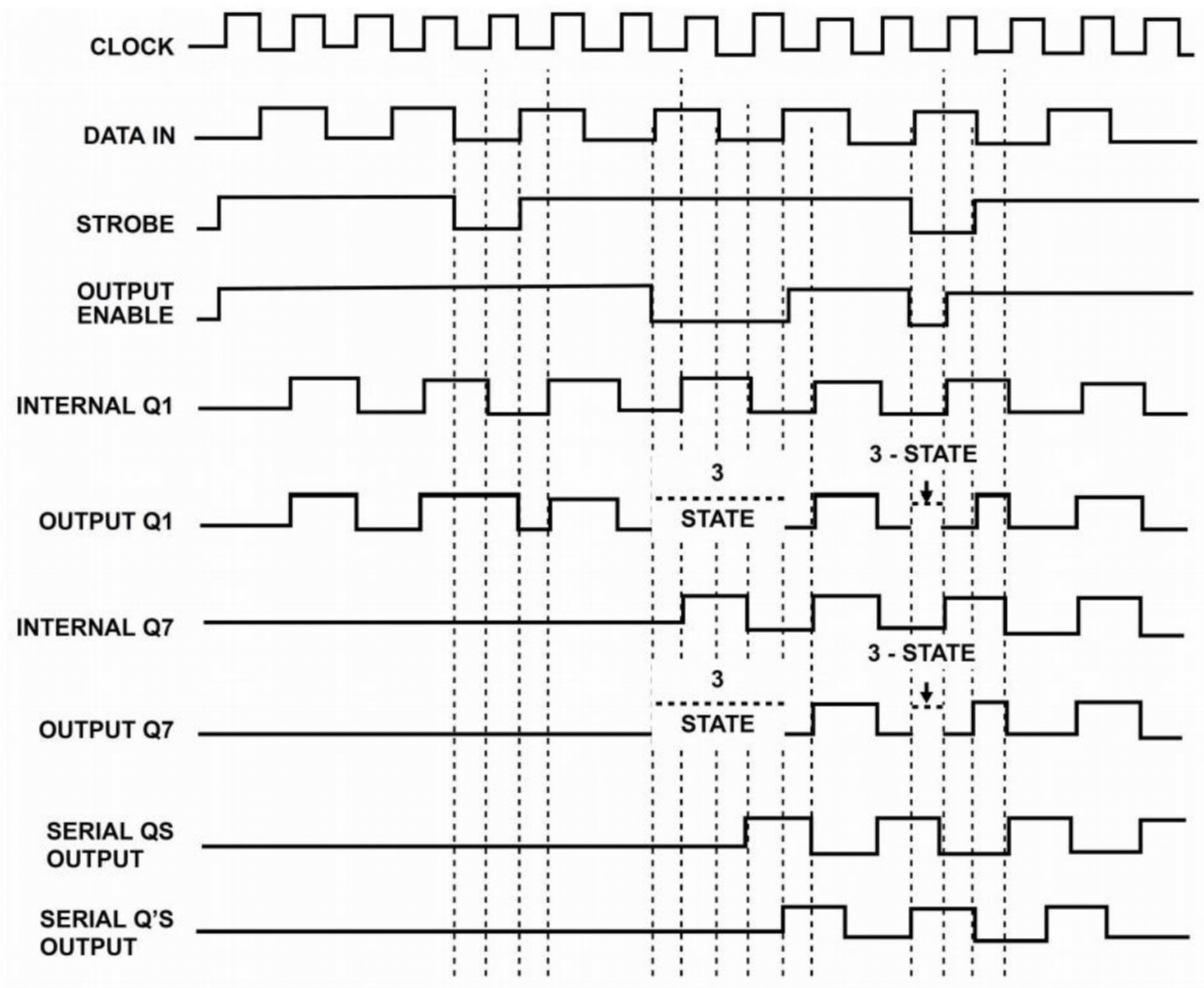
订购信息

名称	封装	包装	包装数量
CD4094BE	DIP-16	管装	1000PCS/盒
CD4094BN	SOP-16	编带	2500PCS/盘

逻辑框图


SERIAL IN
CLOCK
STROBE
OUTPUT ENABLE
CL
TR
LATCH 1
LATCH 2
LATCH 8
STAGES 3 - 7
3-STATE 1
3 - STATE 2
3 - STATE 8
SERIAL OUT
Q'S
QS
VDD
VSS
* ALL INPUTS PROTECTED BY CMOS PROTECTION NETWORK
Q1
Q2
Q3 Q4 Q5 Q6 Q7
Q8

时间框图


CLOCK
DATA IN
STROBE
OUTPUT ENABLE
INTERNAL Q1
3 - STATE
OUTPUT Q1
INTERNAL Q7
OUTPUT Q7
SERIAL QS OUTPUT
SERIAL Q'S OUTPUT

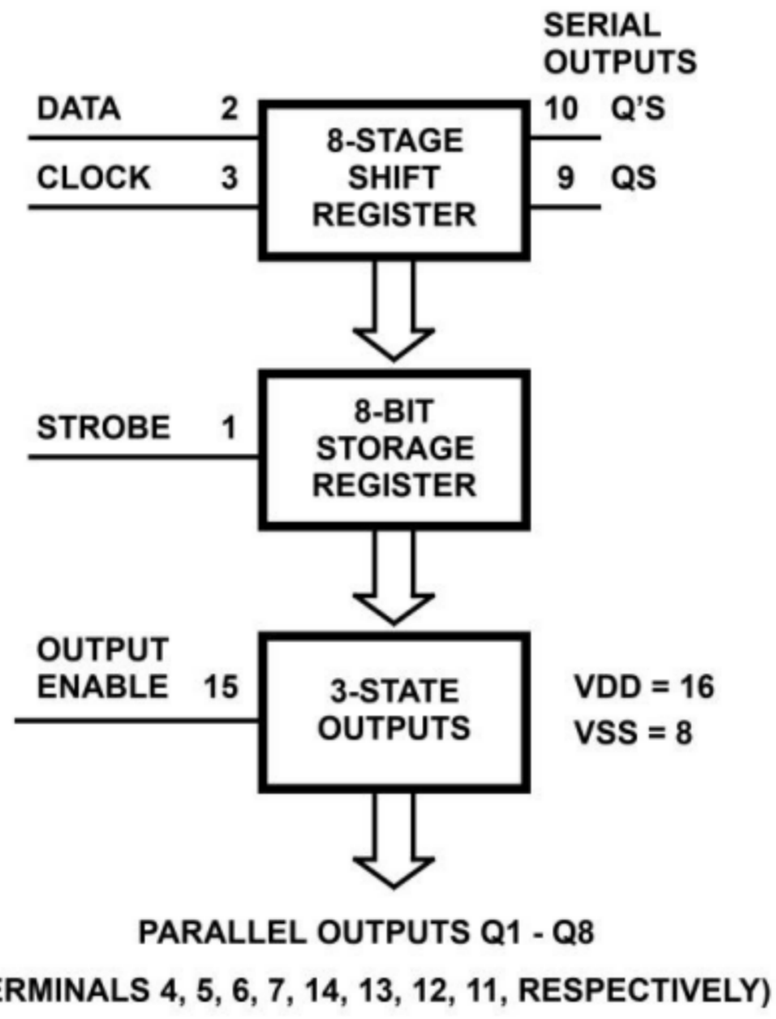
真值表

CLOCK	OUTPUT ENABLE	STROBE	DATA	并行输出		串行输出	
				Q1	Qn	QS	Q'S
↑	L	X	X	OC	OC	Q7	NC
↓	L	X	X	OC	OC	NC	Q7
↑	H	L	X	NC	NC	Q7	NC
↑	H	H	L	L	Qn-1	Q7	NC
↑	H	H	H	H	Qn-1	Q7	NC
↑	H	H	H	NC	NC	NC	Q7

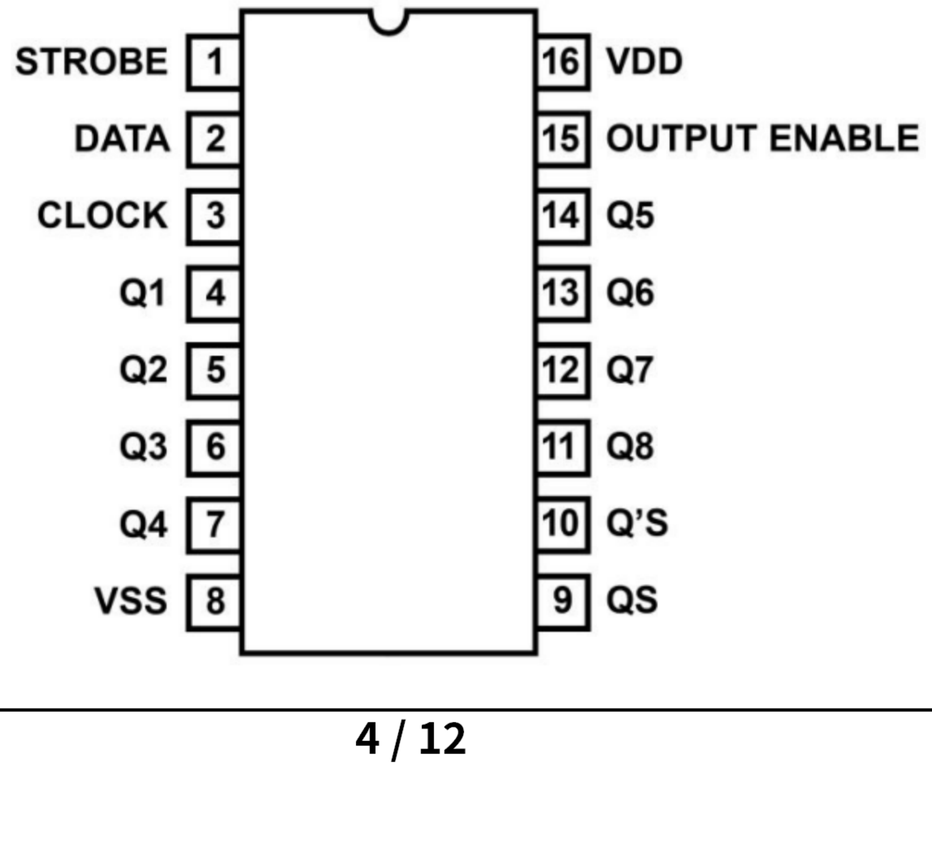
注：H=高电平电压；L=低电平电压；X=忽略不计；↑=时钟上升沿；↓=时钟下降沿；OC=开路，高阻抗状态；NC=维持状态不变；

Q7=第7位移位寄存器的信息在时钟上升沿被转移到第8位寄存器和QS输出。

功能框图



引脚图



引脚说明

引脚序号	引脚名称	I/O	描述
1	STROBE	I	锁存输入端。低电平时，并行输出锁定
2	DATA		串行数据输入端
3	CLOCK		串行时钟输入端
15	OUTPUTENABLE		输出使能输入端。低电平时，并行输出端呈高阻态
4-7、11-14	Q1-Q8	0	并行输出
9	QS		串行数据输出
10	Q'S		串行数据输出
8	VSS	GND	地(OV)
16	VDD	P	电源电压

极限参数

(除非另有规定，T_{amb}=25℃,电压以V_{SS}=0V(通常接地)为参考)

参数	符号	条件	最小值	最大值	单位
电源电压	V_{DD}		-0.5	+18	V
输入电压	V_I		-0.5	V_{DD}+0.5	V
输入电流	I_{IK}	任意输入	—	±10	mA
存储温度	T_{stg}		-65	+150	℃
工作温度环境	T_{amb}		-20	+85	℃
焊接温度	T_L	10秒	260		℃

推荐工作条件

参数	符号	最小值	最大值	单位
工作电压	V_{DD}	3	15	V
输入电压	V_I	0	V_{DD}	V
环境温度	T_{amb}	-20	+85	℃

电气特性

直流参数(除非另有规定，T_{amb}=25°C,V_{SS}=0V)

参数	符号	测试条件			最小值	典型值	最大值	单位
		V_o	V_I	VoD				
电源电流	I_{DD}	—	0,5	5	—	—	1	uA
		—	0,10	10	—	—	1	uA
		—	0,15	15	—	—	1	uA
低电平输出电流	I_{OL}	0.4	0,5	5	0.51	1	—	mA
		0.5	0,10	10	1.3	2.6	—	mA
		1.5	0,15	15	4.5	11.5	—	mA
高电平输出电流	I_{OH}	4.6	0,5	5	-0.51	-1.2	—	mA
		2.5	0,5	5	-1.6	-3.2	—	mA
		9.5	0,10	10	-1.3	-2.6	—	mA
		13.5	0,15	15	-4	-9.5	—	mA
低电平输出电压	V_{OL}	—	0,5	5	—	0	0.05	V
		—	0,10	10	—	0	0.05	V
		—	0,15	15	—	0	0.05	V
高电平输出电压	V_{OH}	—	0,5	5	4.95	5	—	V
		—	0,10	10	9.95	10	—	V
		—	0,15	15	14.95	15	—	V
低电平输入电压	V_{IL}	0.5, 4.5	—	5	—	—	1.5	V
		1,9	—	10	—	—	3.0	V
		1.5, 13.5	—	15	—	—	4.0	V
高电平输入电压	V_{IH}	0.5, 4.5	—	5	3.5		—	V
		1, 9	—	10	7.0		—	V
		1.5, 13.5	—	15	11.0		—	V
输入漏电	I_I	—	0,15	15	—	—	±1	uA
高阻态输出漏电	I_{oz}	0, 15	0,15	15	—	—	±1	uA

交流参数（除非另有规定，T_{amb}=25°C, V_{SS}=0V, t_r/t_f=20ns, C_L=50pF, R_L=1KΩ）

参数	符号	测试条件		最小值	典型值	最大值	单位
传输延迟时间 (时钟到串行输出QS)	t_{PHL},t_{PLH}	见图2	V_{DD}=5V	—	300	600	ns
			V_{DD}=10V	—	125	250	ns
			V_{DD}=15V	—	95	190	ns
传输延迟时间 (时钟到串行输出Q'S)	t_{PHL},t_{PLH}	见图2	V_{DD}=5V	—	230	460	ns
			V_{DD}=10V	—	110	220	ns
			V_{DD}=15V	—	75	150	ns
传输延迟时间 (时钟到并行输出Qn)	t_{PHL},t_{PLH}	见图2	V_{DD}=5V	—	420	840	ns
			V_{DD}=10V	—	195	390	ns
			V_{DD}=15V	—	135	270	ns
传输延迟时间 (选通到并行输出Qn)	t_{PHL},t_{PLH}	见图2	V_{DD}=5V	—	290	580	ns
			V_{DD}=10V	—	145	290	ns
			V_{DD}=15V	—	100	200	ns
传输延迟时间(高电平-高阻抗/高阻抗-高电平)	t_{PHZ},t_{PZH}	Pin15-Qn见图3	V_{DD}=5V	—	140	280	ns
			V_{DD}=10V	—	60	120	ns
			V_{DD}=15V	—	45	90	ns
传输延迟时间(低电平-高阻抗/高阻抗-低电平)	t_{PLZ},t_{PZL}	Pin15-Qn见图3	V_{DD}=5V	—	100	200	ns
			V_{DD}=10V	—	50	100	ns
			V_{DD}=15V	—	40	80	ns
脉宽宽度 (最小选通脉冲)	t_{WL}	见图2	V_{DD}=5V	—	100	200	ns
			V_{DD}=10V	—	40	80	ns
			V_{DD}=15V	—	35	70	ns
脉宽宽度 (最小时钟脉冲)	t_{WC}	见图2	V_{DD}=5V	—	100	200	ns
			V_{DD}=10V	—	50	100	ns
			V_{DD}=15V	—	40	80	ns
数据建立时间 (DATA-CLOCK)	t_{SU}	见图2	V_{DD}=5V	—	60	120	ns
			V_{DD}=10V	—	30	60	ns
			V_{DD}=15V	—	20	40	ns
最大时钟脉冲上升、下降时间	t_{THL},t_{TLH}	—	V_{DD}=5V	15	—	—	us
			V_{DD}=10V	5	—	—	us
			V_{DD}=15V	5	—	—	us
最大时钟频率	f_{max}	见图2	V_{DD}=5V	1.25	2.5	—	MHz
			V_{DD}=10V	2.5	5	—	MHz
			V_{DD}=15V	3	6	—	MHz
输入电容	C_I	任意输入		—	5	7.5	pF

交流测试电路

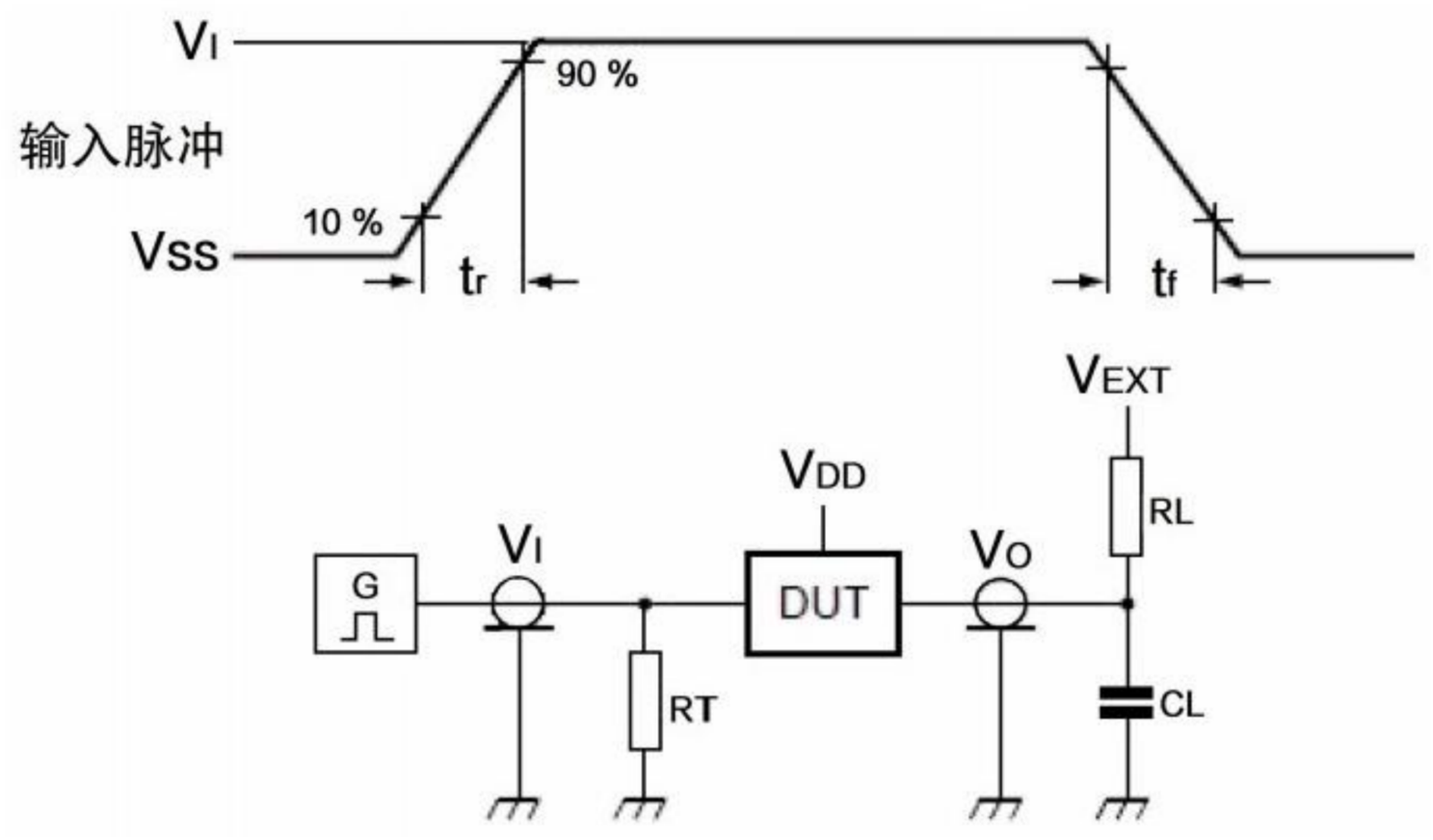


图1：开关时间的测试电路

注：DUT=待测器件；C_L=负载电容；RL=负载电阻

R_T=输出电阻等效于脉冲发生器的输出阻抗Z。

电源电压	输入		负载	
V_{DD}	V_I	t_r,t_f	C_L	R_L
5V~15V	V_{SS}或V_{DD}	≤20ns	50pF	1kΩ

交流测试波形

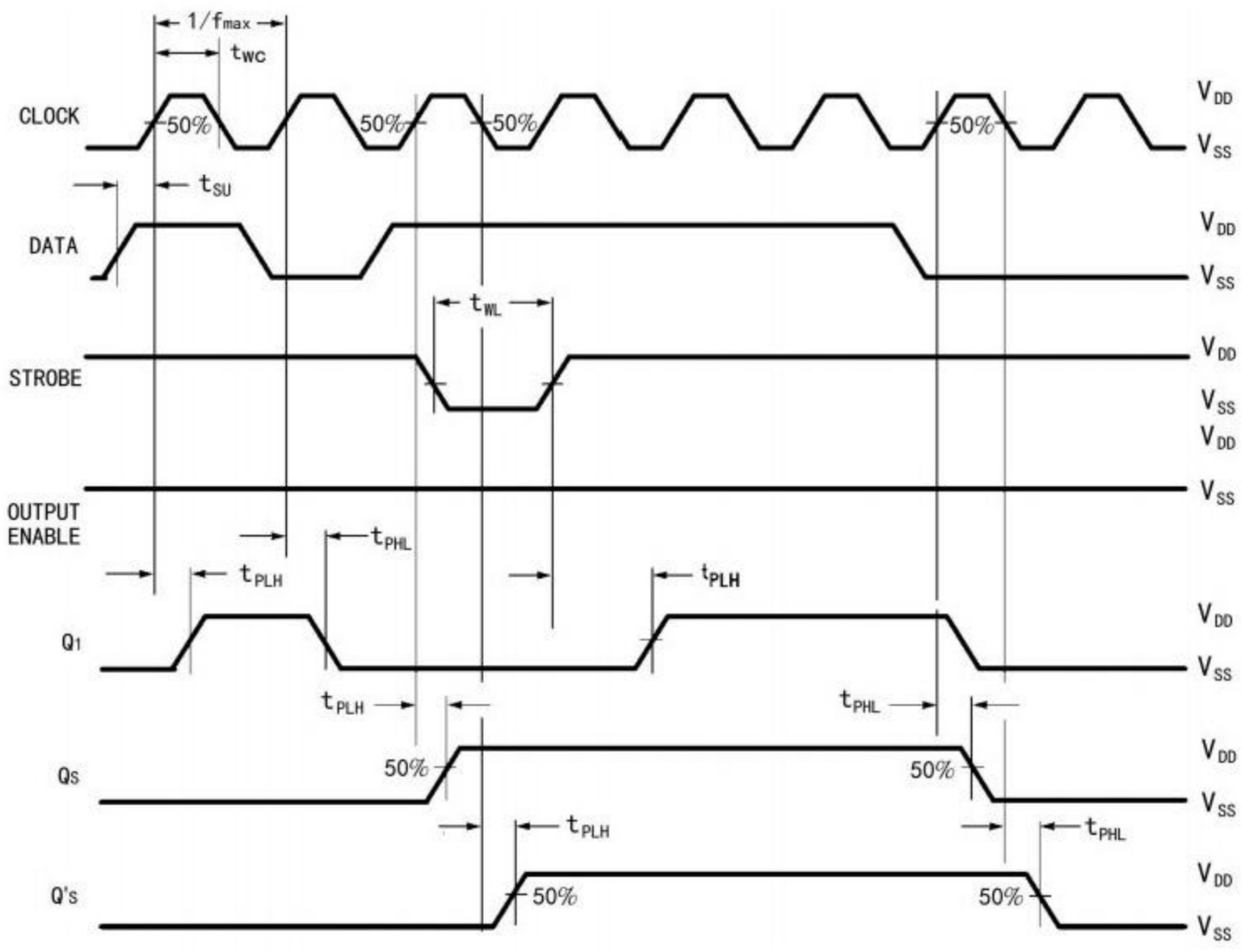


图2：时钟-输出传输延迟，脉冲宽度，最大频率

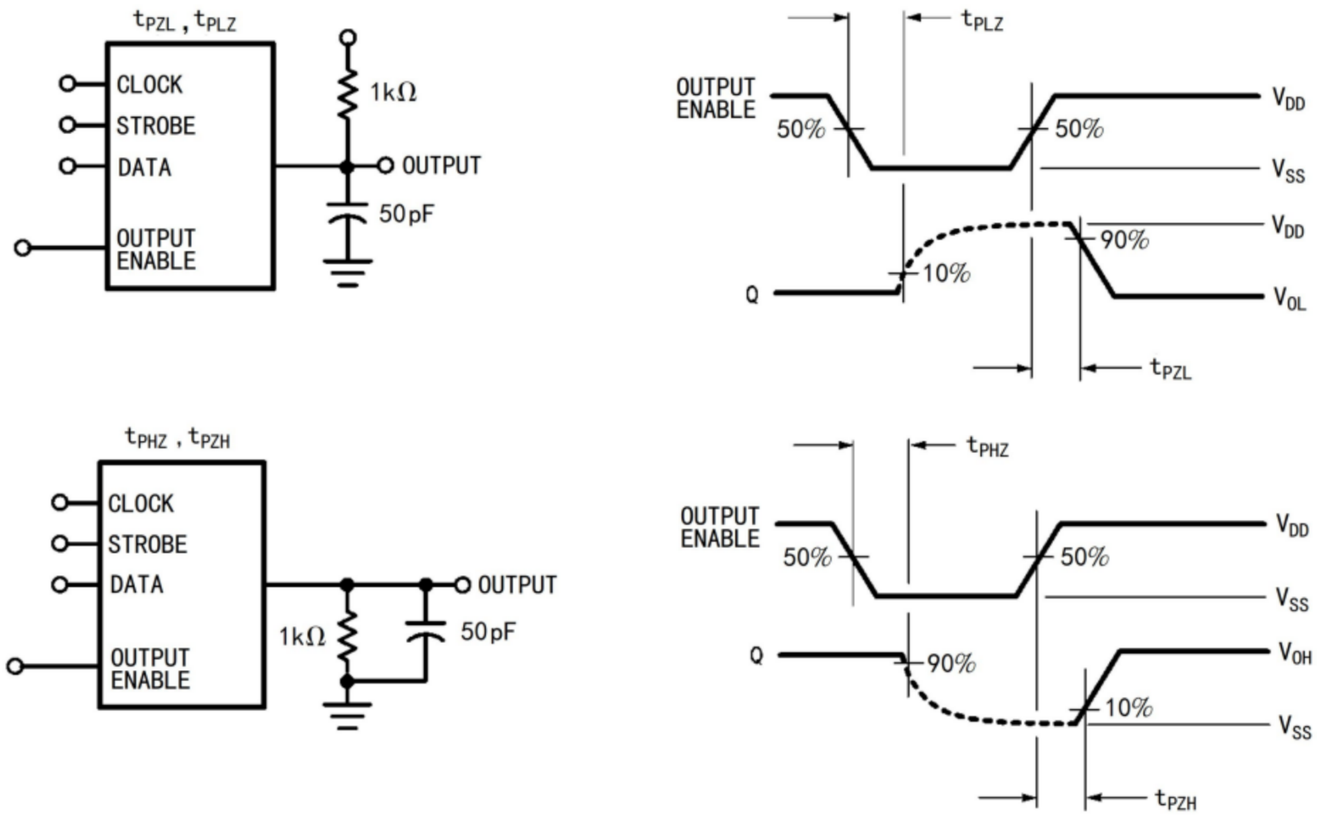
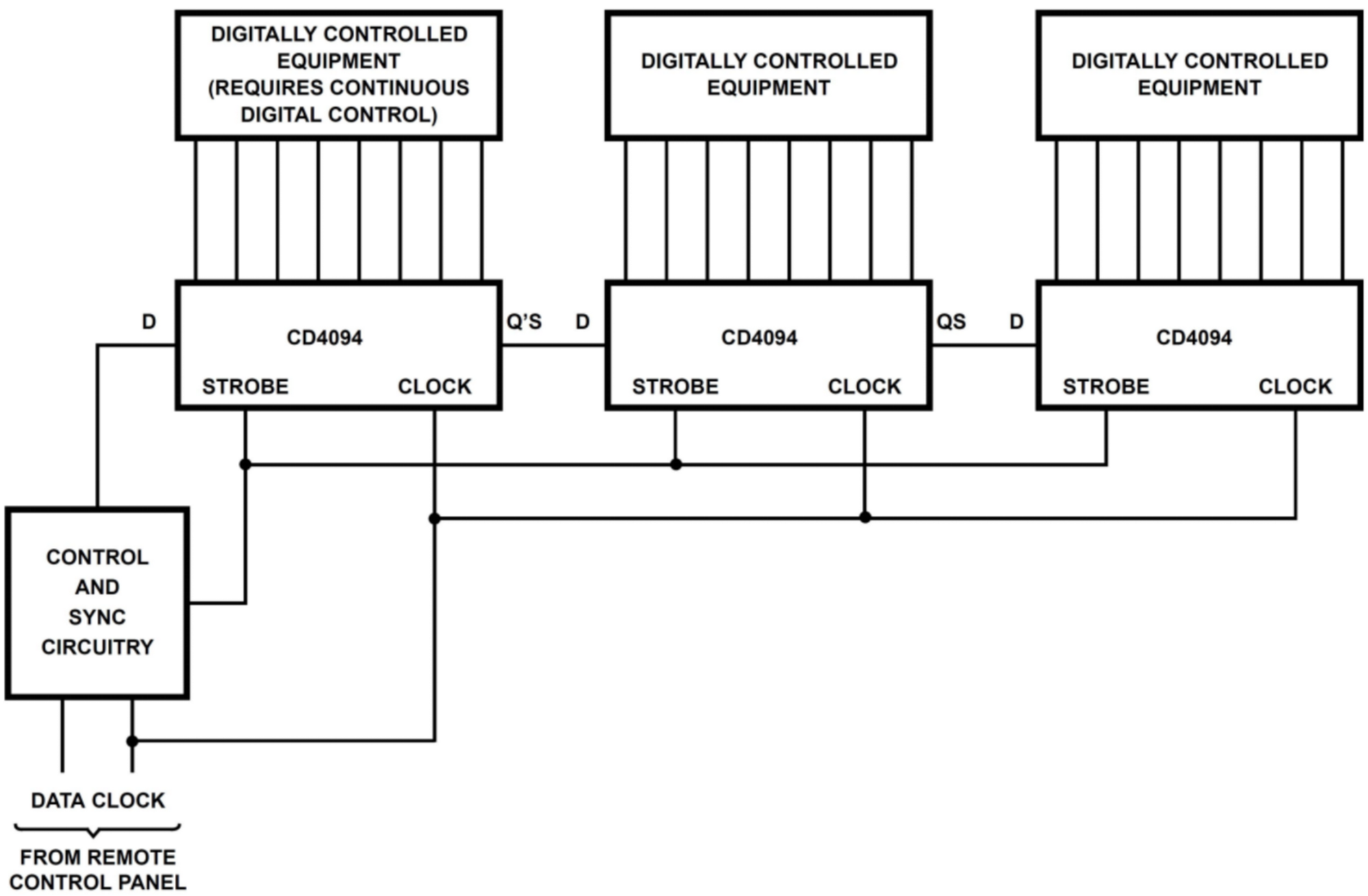


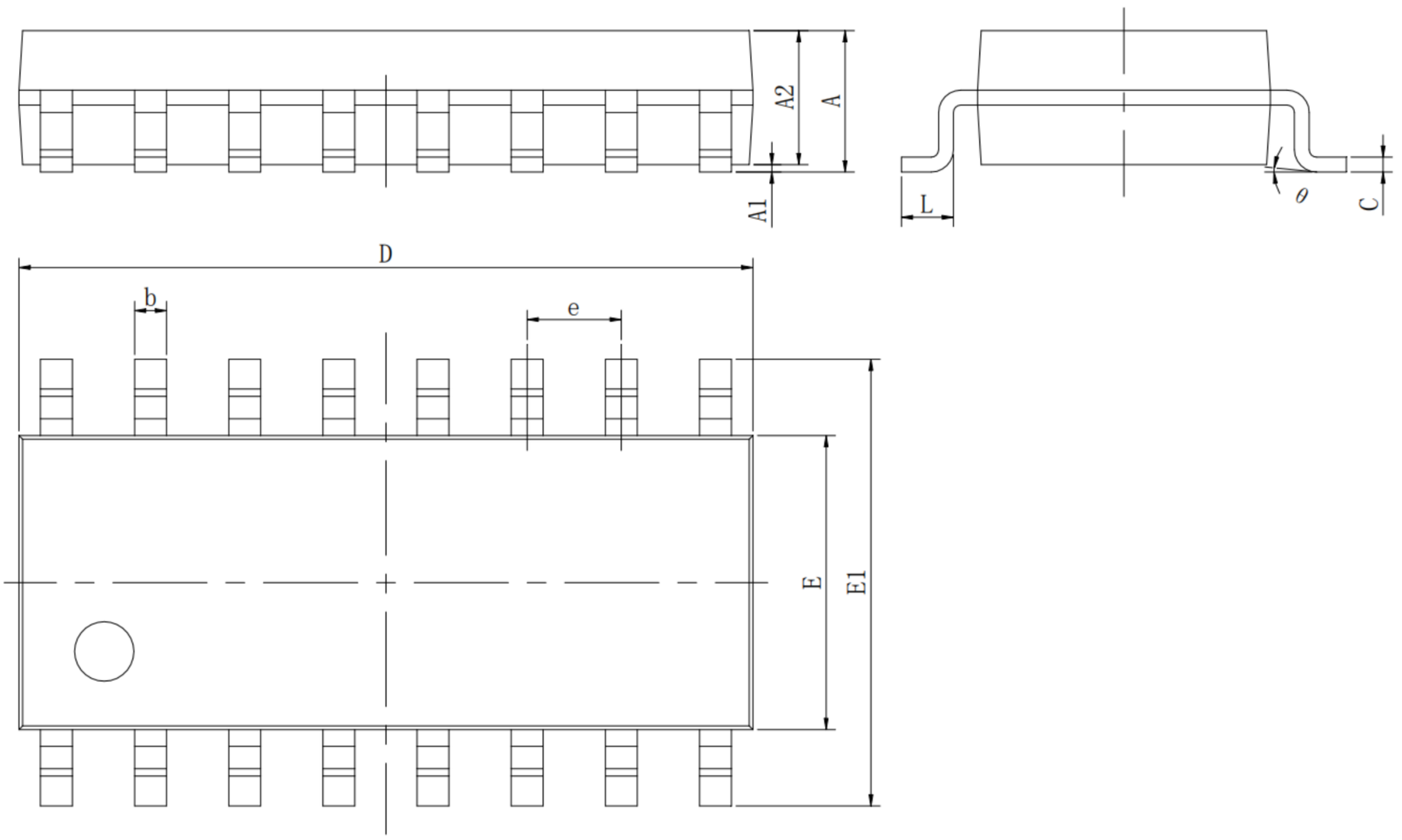
图 3：所存输入-输出传输延迟

应用



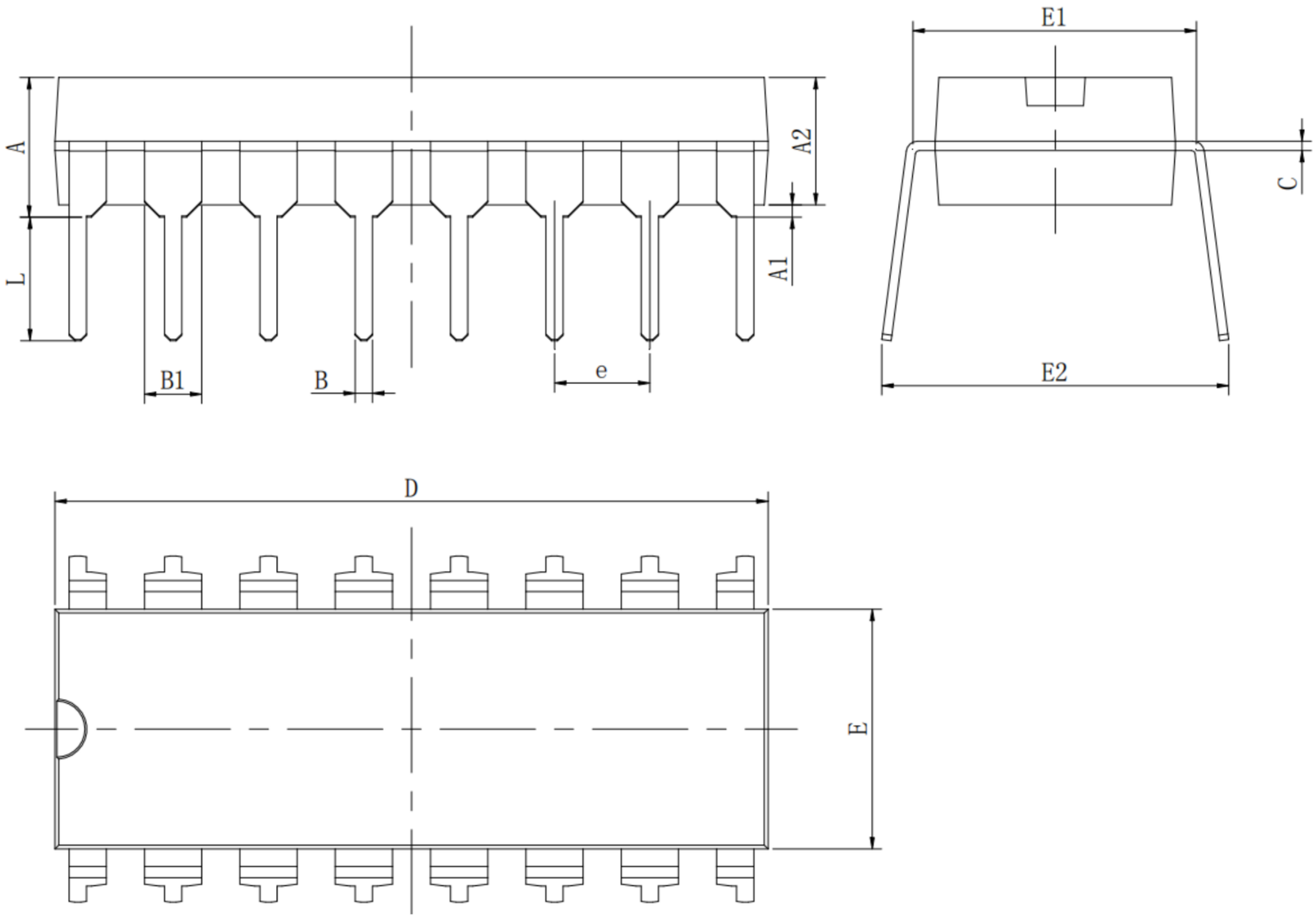
封装外形图

SOP16



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270(BSC)		0.050(BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

DIP-16



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.510		0.020	
A2	3.200	3.600	0.126	0.142
B	0.380	0.570	0.015	0.022
B1	1.524(BSC)		0.060(BSC)	
C	0.204	0.360	0.008	0.014
D	18.800	19.200	0.740	0.756
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540(BSC)		0. 100(BSC)	
L	3.000	3.600	0.118	0.142
E2	8.400	9.000	0.331	0.354

重要声明

- 绿微芯片保留无通知更改产品及文档的权利，客户应在订货前获取并核实最新技术资料的完整性，同时，绿微芯片对非官方修订文件不承担任 何责任或义务。
- 整份产品规格书中任何一项参数仅供参考，以实际应用测试为准；客户使用产品进行系统设计时，必须遵守安全规范并独立承担以下责任：按应用需求选择适配的绿微产品；完成应用的设计验证及全链路测试 ；确保应用符合目标市场安全法规或其他要求，因设计缺陷或违规操作导致的人身/财产损失，均由客户自行承担，与绿微芯片无关。
- 绿微芯片产品禁止用于生命维持、军事装备、航天航空关键应用等场景。超范围使用引发的一切事故与法律责任，皆由使用方自行承担，与绿微芯片无关。
- 绿微芯片的所有技术资源（含数据表、参考设计）均按“现状”提供，不保证无缺陷或泛用性，不做出任何明示或者暗示的担保。文档仅授权 用于本文件所述产品开发与研究，严禁非授权使用知识产权、公开复制和反向工程。违规使用所导致的索赔及损失，均由使用方承担，与绿微芯片无关。